

TRƯỜNG ĐẠI HỌC BÁCH KHOA – ĐẠI HỌC QUỐC GIA TP.HCM
KHOA ĐIỆN – ĐIỆN TỬ



BÁO CÁO BÀI TẬP LỚN
MÔN HỌC: THIẾT KẾ HỆ THỐNG NHÚNG
NHÓM: 3
GVHD: Th.S NGUYỄN PHAN HẢI PHÚ
DANH SÁCH THÀNH VIÊN

STT	Họ tên SV	MSSV	Tên lớp
1	Trần Hà Vy	2314010	L03
2	Nguyễn Tiến Thành	2313126	L03
3	Hoàng Lê Trung Kiên	2311728	L03

Tp. Hồ Chí Minh, Tháng 12/2025

MỤC LỤC

CHƯƠNG 1: TỔNG QUAN.....	3
1.1 Lý do chọn đè tài.....	3
1.2 Tính cần thiết của vôn kế (voltmeter) trong đo lường điện	3
1.3 Hạn chế của các vôn kế (voltmeter) phổ thông.....	4
1.4 Đặc điểm nổi bật của đè tài.....	6
1.5 Phạm vi và phương pháp thực hiện.....	6
CHƯƠNG 2: THIẾT KẾ HỆ THỐNG	7
2.1 Sơ đồ khái tổng thể của hệ thống.....	7
2.2 Khởi tiền xử lý tín hiệu	7
2.2.1 Tầng khuếch đại vi sai có offset 1,5 V trong khởi tiền xử lý tín hiệu.....	7
2.2.3 Phương trình quan hệ từ điện áp đầu vào đến điện áp tại ADC.....	13
2.3.1 Cấu hình ADC và lấy mẫu với tần số 10KHz (Timer interrupt)	15
2.3.2 Bộ đệm mẫu(Sampling buffer) và chọn số chu kỳ N.....	15
2.3.3 Giao tiếp truyền nhận dữ liệu nối tiếp với màn hình Nextion	15
2.4 Khởi hiển thị – Màn hình cảm ứng Nextion	16
2.4.1 Trang hiển thị Urms	16
2.4.2 Trang hiển thị Mean	16
CHƯƠNG 3: GIẢI THUẬT VÀ LẬP TRÌNH	17
3.1 Lấy tín hiệu	17
3.2 Các công thức tính toán	18
3.3 Lưu đồ giải thuật.....	19
CHƯƠNG 4: KẾT QUẢ THỰC NGHIỆM VÀ ĐÁNH GIÁ	25
4.1 Mô tả phần cứng và nhận xét kết quả đo đạc.....	25
CHƯƠNG 5: KẾT LUẬN VÀ HƯỚNG PHÁT TRIỂN	28
5.1 Kết luận chung của đè tài.....	28
5.2 Những ưu điểm nổi bật của hệ thống.....	28
5.3 Hướng phát triển nghiên cứu tiếp theo	28
TÀI LIỆU THAM KHẢO	29

CHƯƠNG 1: TỔNG QUAN

1.1 Lý do chọn đề tài

Trong bối cảnh ngành điện – điện tử đang phát triển mạnh mẽ, yêu cầu về độ chính xác trong đo lường các đại lượng điện trở nên ngày càng quan trọng. Các kỹ thuật viên, kỹ sư và sinh viên thường xuyên phải làm việc với nhiều loại tín hiệu như điện áp AC, điện áp DC và các dạng sóng phi tuyến hoặc méo dạng. Tuy nhiên, phần lớn các đồng hồ đo đa năng phổ thông trên thị trường vẫn sử dụng phương pháp đo dựa vào giá trị trung bình của tín hiệu sau chỉnh lưu, từ đó suy ra giá trị RMS theo giả định dạng sóng là sin lý tưởng làm cho phép đo RMS trở nên thiếu chính xác khi tín hiệu không còn là sin thuần.

Trong quá trình học tập và thực hành tại trường, nhóm nhận thấy một số vôn kế giá rẻ không dùng công nghệ TRUE RMS khiến việc đo RMS của sóng AC không chính xác. Hiện tượng này gây khó khăn đáng kể khi cần phân tích sai số, so sánh kết quả đo với lý thuyết, hoặc đánh giá tính ổn định của thiết bị. Việc sử dụng các thiết bị đo với khả năng hạn chế ảnh hưởng trực tiếp đến chất lượng học tập và kết quả thực nghiệm.

Từ những vấn đề nêu trên, nhóm quyết định thực hiện đề tài “Thiết kế hệ thống đo điện áp True RMS sử dụng ESP32 kết hợp màn hình Nextion” với mong muốn xây dựng một hệ thiết bị có khả năng đo lường chính xác hơn so với các vôn kế phổ thông. Đề tài hướng tới việc áp dụng phương pháp lấy mẫu rời rạc ở tần số cao bằng ESP32, từ đó tính toán trực tiếp giá trị RMS theo đúng định nghĩa toán học, sau đó rời rạc hóa tín hiệu và tính toán dựa trên toàn bộ dãy dữ liệu (hay mảng) mẫu thu thập được.

Việc sử dụng màn hình cảm ứng Nextion trong đề tài cũng là một điểm nhấn giúp hệ thống trực quan hơn, tạo điều kiện thuận lợi cho việc hiển thị dữ liệu và tương tác người dùng. Nhìn chung, đề tài không chỉ đáp ứng mục tiêu học thuật về đo lường mà còn mở ra cơ hội phát triển thành một mô hình thiết bị đo lường để bàn nhằm phục vụ công tác giảng dạy và nghiên cứu trong tương lai.

1.2 Tính cần thiết của vôn kế (voltmeter) trong đo lường điện

Trong kỹ thuật điện và điện tử, vôn kế giữ vai trò thiết yếu trong việc đo và giám sát điện áp – đại lượng nền tảng xuất hiện ở hầu hết các hệ thống từ mạch dân dụng đến thiết bị công nghiệp. Với sinh viên và người nghiên cứu, vôn kế là công cụ cơ bản giúp kiểm chứng lý thuyết, quan sát tín hiệu DC/AC và hiểu đúng hành vi của mạch điện. Một phép đo sai có thể dẫn đến suy luận sai lệch về hiện tượng vật lý, ảnh hưởng trực tiếp đến quá trình học tập và khả năng vận

dung kiến thức. Vì vậy, việc trang bị vôn kế có độ chính xác và dải đo phù hợp là yêu cầu bắt buộc trong đào tạo và thực hành điện – điện tử.

Trong môi trường công nghiệp và nghiên cứu chuyên sâu, vôn kế còn đóng vai trò quan trọng trong kiểm tra trạng thái hệ thống, đánh giá chất lượng điện áp và phát hiện các tình huống mất an toàn như điện áp dư, điện áp vượt chuẩn hoặc nhiễu cao tần. Đặc biệt với các bộ nguồn chuyển mạch, biến tần hay hệ thống điều khiển công suất, tín hiệu điện thường phi tuyến và chứa nhiều thành phần hài, nên đo đúng giá trị điện áp thực sự là điều cần thiết để tránh đánh giá sai hiệu suất hoặc đưa ra quyết định kỹ thuật không phù hợp. Nhờ khả năng cung cấp giá trị tức thời và định lượng, vôn kế trở thành công cụ quan trọng giúp đảm bảo vận hành ổn định và an toàn của các thiết bị điện.

1.3 Hạn chế của các vôn kế (voltmeter) phổ thông.

Các vôn kế AC phổ thông và nhiều mạch đo sử dụng nguyên lý đo dựa trên việc khuếch đại tín hiệu đầu vào, sau đó chỉnh lưu bằng mạch chỉnh lưu chủ động đặt trong vòng phản hồi của bộ khuếch đại. Cấu trúc này làm giảm đáng kể ảnh hưởng của ngưỡng diode và cho phép đo được các tín hiệu biên độ nhỏ trong dải mV. Khi kết hợp với các điện trở chuyển thang, mạch có thể mở rộng phạm vi đo trong khi vẫn duy trì độ nhạy và trở kháng vào cao. Tuy nhiên, bản chất của phương pháp này vẫn là đo giá trị trung bình sau chỉnh lưu, rồi sử dụng hệ số hiệu chỉnh để uy ra giá trị hiệu dụng, , phương pháp này chỉ chính xác đối với tín hiệu sin thuần.

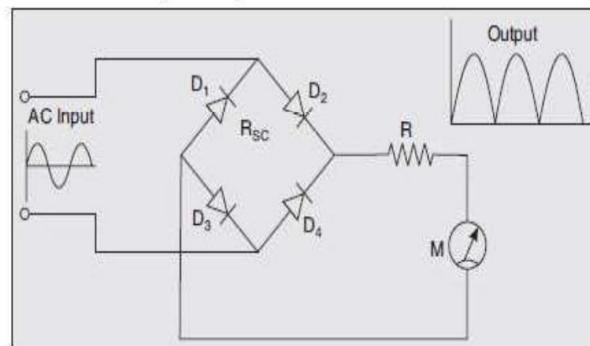
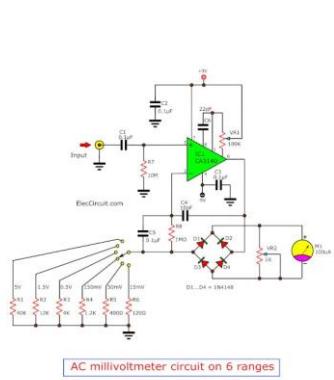


Fig. 6.8. AC Voltmeter using full-wave rectifier

$$V_{\text{avg-rect}} = \frac{2V_m}{\pi}.$$

Biểu thức này thu được bằng cách tích phân phần dương của sóng sin trên nửa chu kỳ và nhân hệ số để quy đổi cho toàn chu kỳ. Do đó, giá trị trung bình chỉnh lưu chỉ phản ánh độ lớn trung bình của biên độ theo thời gian mà không phản ánh đúng năng lượng của tín hiệu.

Để ước lượng giá trị hiệu dụng, các vôn kẽ phổ thông sử dụng một hệ số gọi là hệ số dạng sóng (form factor), được xác định bởi tỉ số giữa giá trị hiệu dụng và giá trị trung bình chính lưu của chính sóng sin, cụ thể

$$\text{Form factor} = \frac{V_{RMS}}{V_{\text{avg-rect}}} = \frac{\frac{V_m}{\sqrt{2}}}{\frac{2V_m}{\pi}} = \frac{\pi}{2\sqrt{2}} \approx 1.1107207.$$

Biểu thức trên được suy ra bằng cách rút gọn biên độ cực đại V_m ở cả tử và mẫu, sau đó đơn giản hóa các hằng số toán học, từ đó thu được giá trị cố định cho riêng dạng sóng sin. Để minh họa cụ thể theo từng bước tính toán, giả sử biên độ cực đại của sóng sin là $V_m = 10$ V. Bước thứ nhất, ta tính giá trị trung bình chính lưu:

$$V_{\text{avg-rect}} = \frac{2 \times 10}{\pi} = \frac{20}{3.1415926536} = 6.36619772 \text{ (V)}.$$

Bước thứ hai, ta tính hệ số form factor theo định nghĩa:

$$\frac{\pi}{2\sqrt{2}} = \frac{3.1415926536}{2 \times 1.4142135624} = 1.11072073.$$

Bước thứ ba, ta nhân hai giá trị lại với nhau để thu được giá trị hiệu dụng theo phương pháp vôn kẽ phổ thông:

$$V_{RMS} = 6.36619772 \times 1.11072073 = 7.07106781 \text{ (V)}.$$

Kết quả này trùng khớp với giá trị RMS chính xác được tính bằng công thức chuẩn $\frac{V_m}{\sqrt{2}} = \frac{10}{\sqrt{2}} = 7.07106781$ V. Sự tương đồng này chỉ xảy ra trong đúng một trường hợp duy nhất: tín hiệu là sóng sin thuần. Điều này chứng minh rằng phương pháp hiệu chỉnh theo form factor chỉ đúng với dạng sóng chuẩn sin và sẽ gây sai số khi tín hiệu bị méo hoặc có dạng phi tuyến.

Từ những phân tích trên có thể thấy rằng vôn kẽ phổ thông không thể đáp ứng yêu cầu đo lường trong các hệ thống điện hiện đại, nơi tín hiệu có dạng không tuần hoàn, có nhiễu hoặc chứa nhiều thành phần hài. Chính vì vậy, việc nghiên cứu và triển khai một phương pháp đo True RMS dựa trên quá trình lấy mẫu rời rạc là rất quan trọng. Phương pháp này loại bỏ hoàn toàn các giả định về dạng sóng, đồng thời cung cấp một hệ đo chính xác và phù hợp với mọi dạng tín hiệu, từ đó nâng cao độ tin cậy của phép đo trong các bài thực hành, trong các nghiên cứu cũng như trong các ứng dụng thực tiễn.

1.4 Đặc điểm nổi bật của đề tài

Mục tiêu trọng tâm của đề tài là xây dựng một hệ thống đo điện áp True RMS hoạt động dựa trên nguyên lý lấy mẫu rời rạc,. Hệ thống được thiết kế nhằm mô phỏng cấu trúc của một thiết bị đo lường hiện đại, trong đó tín hiệu đầu vào được thu thập bằng bộ chuyển đổi tương tự số của vi điều khiển ESP32 với tốc độ lấy mẫu đủ lớn, sau đó xử lý bằng thuật toán số để tính toán giá trị hiệu dụng theo đúng định nghĩa toán học. Cách tiếp cận này hướng đến việc đảm bảo rằng mọi đặc tính năng lượng của tín hiệu, kể cả tín hiệu méo dạng hay có nhiễu.

Trong đề tài này, hệ thống hiển thị được xây dựng dựa trên màn hình cảm ứng Nextion nhằm tạo giao diện trực quan, dễ sử dụng và đáp ứng được nhu cầu quan sát giá trị đo theo thời gian thực. Mục tiêu của việc sử dụng màn hình cảm ứng là đưa ra trải nghiệm tương tác hiện đại, thay thế cho các dạng hiển thị truyền thống vốn bị giới hạn về khả năng biểu diễn thông tin.

Tổng thể, đề tài hướng đến việc xây dựng một mô hình thiết bị đo điện áp True RMS hoàn chỉnh ở mức lý thuyết và mô phỏng, kết hợp giữa kỹ thuật xử lý tín hiệu số, lập trình nhúng và thiết kế giao diện người dùng. Mục tiêu cuối cùng là tạo ra một nền tảng đo lường có độ chính xác cao, linh hoạt và dễ mở rộng.

1.5 Phạm vi và phương pháp thực hiện

Phạm vi của đề tài tập trung vào việc xây dựng một hệ thống đo điện áp True RMS hoạt động dựa trên phương pháp lấy mẫu rời rạc sử dụng vi điều khiển ESP32. Tín hiệu được giới hạn ở mức biên độ thấp và an toàn, phù hợp với khả năng của bộ chuyển đổi tương tự số trên ESP32, do đó các phép đo điện áp cao không được triển khai trong thực nghiệm. Mặc dù vậy, nguyên lý của tầng xử lý tương tự trong các thiết bị đo điện áp thực tế vẫn được trình bày đầy đủ nhằm tạo nền tảng lý thuyết cho việc phát triển thiết bị hoàn chỉnh trong tương lai.

Phương pháp thực hiện dựa trên việc lấy mẫu tín hiệu với tần số 10KHz, từ đó thu thập đủ số lượng điểm để phục vụ tính toán giá trị hiệu dụng theo định nghĩa toán học của RMS. Các mẫu tín hiệu được xử lý bằng các phép toán rời rạc để tạo ra các đại lượng như RMS, giá trị trung bình. Việc lựa chọn phương pháp xử lý số nhằm khắc phục hạn chế của kỹ thuật đo truyền thống vốn phụ thuộc vào chỉnh lưu và hiệu chỉnh dựa trên giả định dạng sóng sin.

Trong phạm vi thực nghiệm, nhóm đặt giới hạn điện áp đo được từ -30V đến 30V. Cách tiếp cận này bảo đảm an toàn. Sau khi xử lý, các kết quả được hiển thị trên màn hình cảm ứng Nextion nhằm cung cấp giao diện trực quan và thuận tiện cho người sử dụng.

CHƯƠNG 2: THIẾT KẾ HỆ THỐNG

2.1 Sơ đồ khái tổng thể của hệ thống

Hệ thống vôn kê trong đè tài được cấu trúc theo mô hình gồm ba khối chính: khôi tiền xử lý tín hiệu, khôi xử lý trung tâm và khôi hiển thị. Tín hiệu đầu vào được đưa qua mạch AFE bảo đảm độ ổn định và an toàn, sau đó được đưa trực tiếp vào bộ chuyển đổi tương tự-số của vi điều khiển ESP32 để tiến hành lấy mẫu với tần số 10KHz. ESP32 thực hiện toàn bộ quá trình xử lý số, bao gồm tính toán giá trị hiệu dụng, giá trị trung bình dựa trên chuỗi mẫu rời rạc. Kết quả đo được truyền tới màn hình cảm ứng Nextion để hiển thị theo thời gian thực.

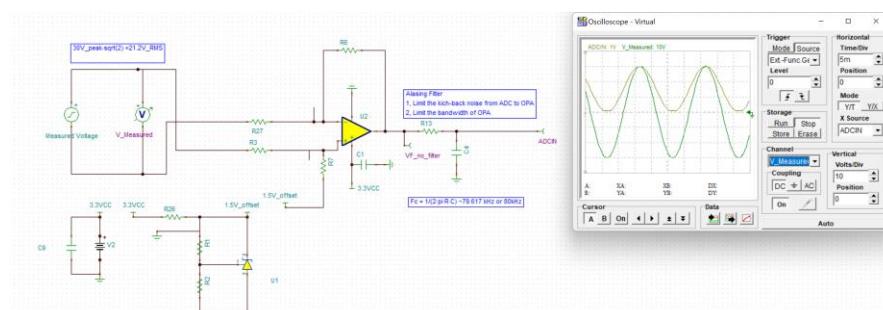


2.2 Khối tiền xử lý tín hiệu

2.2.1 Tầng khuếch đại vi sai có offset 1,5 V trong khối tiền xử lý tín hiệu

Trong khôi tiền xử lý tín hiệu, tầng khuếch đại vi sai vừa đảm nhiệm chức năng giảm biên độ điện áp lướt xuống mức an toàn, vừa khuếch đại phần tín hiệu hữu ích và dịch toàn bộ dạng sóng AC vào vùng dương phù hợp với dải đo của ADC trên vi điều khiển ESP32. Thiết kế của tầng này được nhóm tham khảo và điều chỉnh từ tài liệu hướng dẫn thiết kế “TIDM-HV-1PH-DCAC – Voltage Source Inverter Reference Design” của Texas Instruments. Trong tham chiếu này, tầng AFE trước ADC được xây dựng theo cấu trúc đo vi sai, sử dụng một điểm mid-rail ổn định làm tham chiếu cho op-amp, kết hợp với mạch lọc chống aliasing đặt ngay trước chân ADC.

Một điểm quan trọng là chức năng “chia áp” không còn xuất hiện như một khối tách rời mà được tích hợp trực tiếp vào mạng điện trở đầu vào của mạch khuếch đại vi sai. Nhờ đó, số lượng linh kiện giảm xuống, đường đi tín hiệu trở nên gọn hơn và khả năng khử nhiễu ché độ chung được cải thiện đáng kể.



Hình 2.1 – Sơ đồ mô phỏng tầng tiền xử lý tín hiệu trên phần mềm TINA-TI, bao gồm mạng attenuator đầu vào, khuếch đại vi sai OPA320, mạch tạo điện áp offset bằng TLVH431 và bộ lọc RC chống aliasing trước ADC của ESP32.

Hình 2.1 minh họa sơ đồ tổng quát của tầng tiền xử lý tín hiệu được mô phỏng trên TINA-TI. Tín hiệu điện áp lõi cần đo được đưa vào qua cặp điện trở công suất $200\text{ k}\Omega$, tạo thành mạng attenuator ở phía đầu vào. Sau đó, tín hiệu được đưa tới op-amp OPA320 cấu hình khuếch đại vi sai, trong đó cả hai nhánh đều tham chiểu về node V_{offset} xấp xỉ 1,5 V do mạch TLVH431 tạo ra. Ở ngõ ra op-amp, tín hiệu đã được giảm biên độ, khuếch đại và dịch mức DC được đưa qua bộ lọc RC thông thấp trước khi đến chân ADC của ESP32, qua đó vừa bảo đảm an toàn điện áp vừa khai thác hiệu quả dải động của bộ chuyển đổi tương tự – số.

2.2.1.1 Mạch tạo điện áp offset dùng TLVH431

Điện áp offset V_{offset} được tạo bởi một mạch tham chiểu shunt sử dụng linh kiện TLVH431. Nguồn một chiều 3,3 V được đưa qua điện trở hạn dòng R26 ($100\ \Omega$) tới node V_{offset} ; node này đồng thời được nối với cực cathode của TLVH431. Cực anode của TLVH431 nối đất, trong khi chân REF được nối tới điểm giữa của cặp điện trở R1 và R2, trong đó $R1 = 82\ \text{k}\Omega$ nối từ V_{offset} xuống REF và $R2 = 390\ \text{k}\Omega$ nối từ REF xuống mass.

Khi TLVH431 làm việc trong vùng điều chỉnh, điện áp tại chân REF được cố định xấp xỉ bằng điện áp tham chiểu nội V_{REF} . Đối với TLVH431, theo datasheet ta có:

$$V_{REF} \approx 1,24\ \text{V}.$$

Bỏ qua ảnh hưởng của dòng I_{REF} rất nhỏ chảy vào chân REF, điện áp tại node V_{offset} có thể được xấp xỉ bởi:

$$V_{offset} \approx V_{REF} \cdot \left(1 + \frac{R1}{R2}\right).$$

Thì $V_{REF} = 1,24\ \text{V}$, $R1 = 82\ \text{k}\Omega$ và $R2 = 390\ \text{k}\Omega$ vào biểu thức trên, ta lần lượt có:

$$\frac{R1}{R2} = \frac{82\ \text{k}\Omega}{390\ \text{k}\Omega} \approx 0,21026,$$

$$1 + \frac{R1}{R2} \approx 1 + 0,21026 \approx 1,21026,$$

$$V_{offset} \approx 1,24\ \text{V} \cdot 1,21026 \approx 1,5007\ \text{V}.$$

Kết quả này cho thấy với bộ giá trị $R1 = 82\ \text{k}\Omega$ và $R2 = 390\ \text{k}\Omega$, mạch TLVH431 tạo ra điện áp offset xấp xỉ 1,5 V như mong muốn. Trong thực tế, do dung sai điện trở và rơi áp trên R26,

điện áp đo được tại node V_{offset} sẽ dao động quanh giá trị danh định 1,5 V một lượng rất nhỏ, nhưng vẫn nằm trong sai số cho phép và hoàn toàn phù hợp với mục tiêu thiết kế.

Dòng shunt chạy qua TLVH431 được xác định bởi điện áp roi trên điện trở R26. Khi mạch đã ổn định, điện áp tại hai đầu R26 xấp xỉ bằng hiệu giữa 3,3 V và V_{offset} , do đó dòng shunt I_{shunt} được ước lượng như sau:

$$I_{shunt} \approx \frac{3,3 \text{ V} - V_{offset}}{R26}.$$

Thế $V_{offset} \approx 1,50 \text{ V}$ và $R26 = 100 \Omega$, ta thu được:

$$I_{shunt} \approx \frac{3,3 \text{ V} - 1,50 \text{ V}}{100 \Omega} = \frac{1,80 \text{ V}}{100 \Omega} \approx 18 \text{ mA.}$$

Giá trị dòng cỡ vài chục miliamp bảo đảm TLVH431 luôn làm việc trong vùng điều chỉnh với hệ số khuếch đại vòng lặp lớn, nhờ đó điện áp V_{offset} được giữ ổn định và node này có trở kháng ra rất thấp.

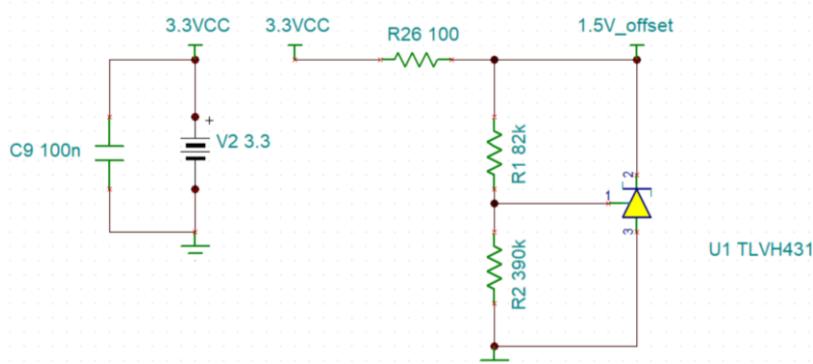
Công suất tiêu tán trên R26 xấp xỉ:

$$P_{26} \approx I_{shunt}^2 \cdot R26 = (18 \text{ mA})^2 \cdot 100 \Omega \approx 32,4 \text{ mW},$$

trong khi công suất trên TLVH431 xấp xỉ:

$$P_{ref} \approx V_{offset} \cdot I_{shunt} \approx 1,5 \text{ V} \cdot 18 \text{ mA} \approx 27 \text{ mW.}$$

Cả hai giá trị này đều nằm trong giới hạn an toàn của linh kiện. Sự ổn định và trở kháng nhỏ của V_{offset} rất quan trọng vì node này vừa là tham chiếu cho op-amp, vừa chịu ảnh hưởng của dòng lấy mẫu từ ADC và dòng bias lối vào của OPA320. Nhờ TLVH431, các tác động đó giàn như không làm dịch chuyển mức offset.



Hình 2.2 – Mạch tạo điện áp offset xấp xỉ 1,5 V sử dụng TLVH431

Hình 2.2 thể hiện chi tiết mạch tạo điện áp offset dùng TLVH431. Nguồn 3,3 V được đưa qua điện trở hạn dòng R26 tới node V_{offset} , node này nối với cathode của TLVH431 và bộ chia điện áp gồm R1 và R2 để thiết lập mức tham chiếu tại chân REF. Nhờ đặc tính ổn áp shunt của TLVH431, điện áp tại chân REF được cố định xấp xỉ 1,24 V, từ đó suy ra điện áp tại node V_{offset} vào khoảng 1,5 V. Hình vẽ cũng thể hiện các hướng dòng shunt qua TLVH431 và dòng qua điện trở hạn dòng, cho thấy node V_{offset} vừa có độ ổn định cao vừa có trở kháng ra nhỏ, đủ khả năng làm điểm tham chiếu chung cho op-amp và chịu được ảnh hưởng của dòng lấy mẫu từ ADC.

2.2.1.2 Mạng attenuator và khuếch đại vi sai với op-amp OPA320

Sau khi xác lập được mức offset, tín hiệu điện áp lƣorì cần đo được đưa vào tầng khuếch đại vi sai sử dụng op-amp OPA320. Hai điện trở công suất cao R27 và R3, đều có giá trị 200 K Ω , lần lượt nối từ hai dây của nguồn đo đến hai nút vào của op-amp. Các nút này lại được nối với mạng điện trở 10 k Ω quanh OPA320 để tạo thành cấu trúc vi sai bốn điện trở.

Nhìn từ phía nguồn điện áp lƣorì, toàn bộ mạng này có thể được quy đổi thành một attenuator với hệ số chia biên độ ký hiệu là k_{div} . Thông qua quá trình tính toán và kiểm chứng bằng mô phỏng, nhóm chọn:

$$k_{div} \approx 0.04761905$$

Giả sử biên độ đỉnh lớn nhất của điện áp lƣorì là $V_{in,pk} = 30$ V. Khi đó, biên độ đỉnh của tín hiệu tại mỗi nhánh sau attenuator, ký hiệu $V_{div,pk}$, được xác định bởi:

$$V_{div,pk} = k_{div} \cdot V_{in,pk}.$$

Thế $k_{div} = 0.04761905$, và $V_{in,pk} = 30$ V, ta thu được:

$$V_{div,pk} = 0.04761905 \cdot 30 \text{ V} \approx 1.428571 \text{ V.}$$

Như vậy, trước khi được khuếch đại, tín hiệu 30 V đỉnh ở đầu vào đã được giảm xuống còn khoảng 1.428571V đỉnh trên mỗi nhánh đi vào OPA320. Mức điện áp này vừa nằm hoàn toàn trong dải làm việc an toàn của op-amp nguồn đơn 3,3 V, vừa đủ lớn so với nhiều để bảo đảm tỷ số tín hiệu trên nhiều sau khi khuếch đại.

Dòng điện chảy trong mạng attenuator có thể được xấp xỉ bằng cách quy đổi toàn bộ điện trở nhin từ nguồn thành một điện trở tương đương R_{tot} nằm trong vùng vài mega-ohm. Trong thiết kế này, giá trị tương đương được tính là:

$$R_{tot} \approx 210 \cdot 10^3 \Omega.$$

Dòng định qua mạng attenuator khi đó là:

$$I_{div,pk} = \frac{V_{in,pk}}{R_{tot}}.$$

Thế $V_{in,pk} = 30$ V và $R_{tot} = 210 \cdot 10^3 \Omega$, ta được:

$$I_{div,pk} = \frac{30 \text{ V}}{210 \cdot 10^3 \Omega} \approx 1.42 \cdot 10^{-4} \text{ A.}$$

Công suất tiêu tán trên nhánh điện trở chịu điện áp lớn nhất, ký hiệu P_{top} , có thể được xấp xỉ bởi:

$$P_{top} \approx \frac{V_{in,pk}^2}{R_{top}},$$

trong đó R_{top} là tổng các điện trở mắc nối tiếp nằm trực tiếp trên phía cao áp. Nếu coi $R_{top} \approx R_{tot} = 210 \cdot 10^3 \Omega$, ta có:

$$P_{top} \approx \frac{(30)^2}{210 \cdot 10^3 \Omega} = \frac{900}{210 \cdot 10^3} \approx 4.2857 \text{ mW.}$$

Công suất này tương đối nhỏ, tuy nhiên do điện áp làm việc cao nên để bảo đảm an toàn cách điện và độ bền lâu dài, các điện trở $2 \text{ M}\Omega$ trong sơ đồ thực tế nên được chia thành nhiều phần nối tiếp để phân bố đều điện áp trên từng linh kiện và cải thiện khoảng cách creepage trên mạch in.

OPA320 được cấu hình ở dạng khuếch đại vi sai bốn điện trở, trong đó $R_{in} = 10 \text{ k}\Omega$ là các điện trở nối từ mỗi nút đầu vào (sau attenuator) đến hai chân vào của op-amp, còn $R_f = 10 \text{ k}\Omega$ là các điện trở hồi tiếp nối từ ngõ ra trở lại mỗi chân vào. Với cấu hình đối xứng $R1 = R3 = R_{in}$ và $R2 = R4 = R_f$, hệ số khuếch đại vi sai G của mạch là:

$$G = \frac{R_f}{R_{in}}.$$

Thế $R_f = 10 \text{ k}\Omega$ và $R_{in} = 10 \text{ k}\Omega$, suy ra:

$$G = \frac{10 \text{ k}\Omega}{10 \text{ k}\Omega} = 1.$$

Biên độ định của tín hiệu vi sai ở đầu ra op-amp, chưa kể đến offset, ký hiệu $V_{out,pk}$, được tính theo:

$$V_{out,pk} = G \cdot V_{div,pk}.$$

Thé $G = 1$ và $V_{div,pk} = 1.428571$ V, ta thu được:

$$V_{out,pk} = 1 \cdot 1.428571 \text{ V} \approx 1.428571 \text{ V}.$$

Như vậy, sau tầng khuếch đại vi sai, biên độ đỉnh của tín hiệu xấp xỉ 1,45 V. Do tầng khuếch đại sử dụng node $V_{offset} \approx 1,5$ V làm tham chiếu, nên tín hiệu đầu ra thực tế tại chân ADC sẽ dao động quanh mức một chiều 1,5 V với biên độ xấp xỉ 1,45 V, bảo đảm tín hiệu luôn nằm trong giới hạn 0...3,3 V.

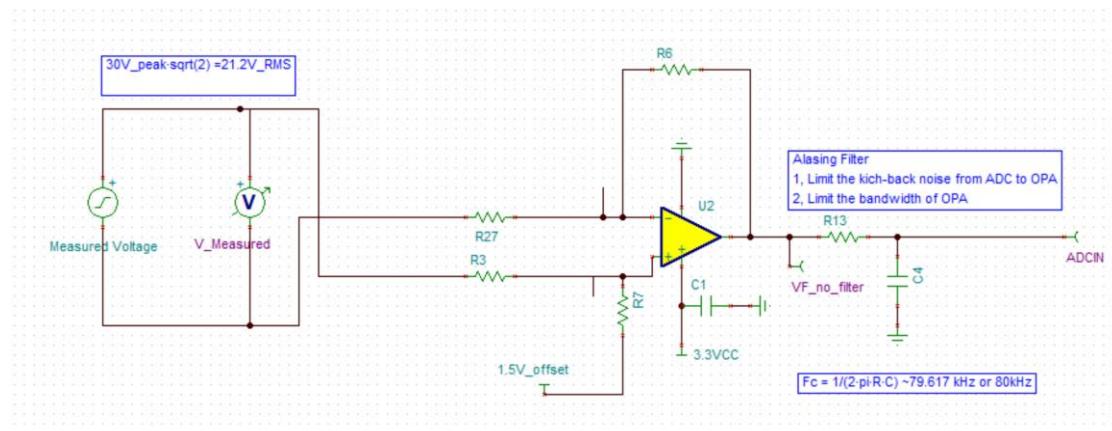
Ở ngõ ra op-amp, một bộ lọc RC thông thấp bậc một được bổ sung nhằm giới hạn băng thông và giảm nhiễu cao tần. Điện trở nối tiếp R13 có giá trị 20Ω và tụ điện C4 có giá trị 100 nF được mắc từ node ADCIN xuống mass. Tần số cắt của bộ lọc được tính bởi:

$$f_c = \frac{1}{2\pi R13 \cdot C4}.$$

Thé $R13 = 20 \Omega$ và $C4 = 100 \cdot 10^{-9} \text{ F}$, ta có:

$$f_c \approx \frac{1}{2\pi \cdot 20 \cdot 100 \cdot 10^{-9}} \approx \frac{1}{12,566 \cdot 10^{-6}} \approx 79,6 \cdot 10^3 \text{ Hz} \approx 80 \text{ kHz}.$$

Tần số cắt khoảng 80 kHz lớn hơn rất nhiều so với tần số cơ bản 50 Hz của điện áp lưới, do đó độ suy hao tại 50 Hz gần như không đáng kể. Ngược lại, các thành phần nhiễu ở vùng hàng chục KHz trở lên, cũng như các xung “kick-back” từ mạch lấy mẫu của ADC, sẽ bị suy giảm đáng kể trước khi tới op-amp và ADC. Khi xét trong phạm vi tần số lưới 50 Hz, có thể giả sử biên độ tín hiệu gần như không đổi qua bộ lọc này.



Hình 2.4 trình bày phần zoom-in của tầng khuếch đại vi sai sử dụng OPA320. Ở phía đầu vào, các điện trở $200 \text{ k}\Omega$ tạo thành mạng attenuator nhằm giảm biên độ điện áp lưới xuống mức vài trăm milivôn trước khi đi vào op-amp. Xung quanh OPA320 là mạng bốn điện trở $10 \text{ k}\Omega$ và $10 \text{ k}\Omega$ được bố trí đối xứng, thiết lập cấu trúc khuếch đại vi sai với hệ số khuếch đại $G = 1$ và

tham chiếu về node V_{offset} . Ở ngõ ra, tín hiệu được đưa qua một bộ lọc RC thông thấp bậc một gồm R13 và C4 nối tới chân ADCIN, có nhiệm vụ giới hạn băng thông, suy giảm nhiễu cao tần và các xung “kick-back” từ mạch lấy mẫu của ADC, trong khi gần như không ảnh hưởng đến thành phần 50 Hz của điện áp lưới.

2.2.3 Phương trình quan hệ từ điện áp đầu vào đến điện áp tại ADC

Để mô tả một cách tường minh mối quan hệ giữa điện áp đầu vào và điện áp tại chân ADC trong trường hợp bỏ qua ảnh hưởng của nhiễu và coi bộ lọc RC có hệ số biên độ xấp xỉ bằng 1 tại 50 Hz, ta xuất phát từ biểu thức của attenuator và tần khuếch đại vi sai.

Gọi $V_{in}(t)$ là điện áp tức thời cần đo tại phía lưới và $V_{ADC}(t)$ là điện áp tức thời tại chân ADC. Biên độ sau attenuator được cho bởi:

$$v_{div}(t) = k_{div} \cdot V_{in}(t).$$

Mạch khuếch đại vi sai sử dụng cấu trúc bốn điện trở cân bằng và node tham chiếu V_{offset} , do đó điện áp đầu ra lý tưởng của op-amp được mô tả bởi:

$$V_{ADC}(t) = V_{offset} + G \cdot (v_{div,+}(t) - v_{div,-}(t)),$$

trong đó $v_{div,+}(t)$ và $v_{div,-}(t)$ là hai điện áp tại hai nhánh sau attenuator đưa vào hai chân của op-amp.

Đối với trường hợp đo điện áp giữa hai dây như trong thiết kế này, điện áp vi sai giữa hai nhánh đúng bằng điện áp cần đo sau khi đã nhân với hệ số attenuator, do đó:

$$v_{div,+}(t) - v_{div,-}(t) = k_{div} \cdot V_{in}(t).$$

Thay biểu thức này vào phương trình mạch khuếch đại vi sai, ta thu được phương trình tổng quát:

$$V_{ADC}(t) = V_{offset} + G \cdot k_{div} \cdot V_{in}(t).$$

Với các giá trị đã chọn $k_{div} \approx 0,0016103$, $G = 1$ và $V_{offset} \approx 1,5007$ V, phương trình trên trở thành:

$$V_{ADC}(t) \approx 1,5007 \text{ V} + 0,04761905 \cdot V_{in}(t).$$

và phương trình cuối cùng được viết gọn:

$$V_{ADC}(t) \approx 1,5007 \text{ V} + 0,04761905 \cdot V_{in}(t).$$

Nếu điện áp lưới là một hàm sin với biên độ đỉnh $V_{in,pk}$ và tần số góc ω , ta có:

$$V_{in}(t) = V_{in,pk} \cdot \sin(\omega t).$$

Khi đó:

$$V_{ADC}(t) \approx 1,5007 \text{ V} + 0.04761905 \cdot V_{in,pk} \cdot \sin(\omega t).$$

Với $V_{in,pk} = 30 \text{ V}$, biên độ thành phần xoay chiều tại ADC xấp xỉ:

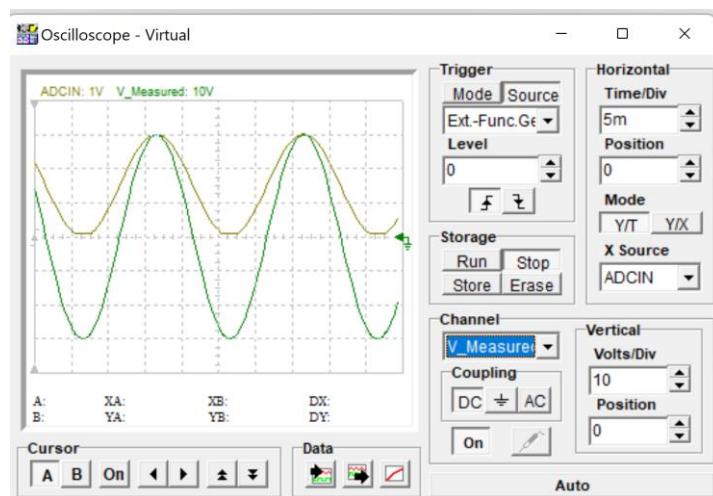
$$0.04761905 \cdot 30 \text{ V} \approx 1.428571 \text{ V},$$

và các giá trị biên trên – biên dưới của tín hiệu tại ADC lần lượt xấp xỉ:

$$V_{max} \approx 1.5007 + 1.428571 \approx 2.9293 \text{ V}$$

$$V_{min} \approx 1.5007 - 1.428571 \approx 0.07213 \text{ V},$$

như đã tính ở các phần trước. Điều này cho thấy toàn bộ khối tiền xử lý tín hiệu, bao gồm mạch offset TLVH431, mạng attenuator với $R27 = R3 = 200 \text{ k}\Omega$, tầng khuếch đại vi sai OPA320 với $R_{in} = 10 \text{ k}\Omega$, $R_f = 10 \text{ k}\Omega$ và bộ lọc RC chống aliasing, đã đáp ứng đầy đủ yêu cầu của hệ thống: vừa bảo đảm an toàn điện áp cho linh kiện, vừa khai thác hiệu quả dải động của ADC ESP32 trong bài toán đo và tính toán giá trị RMS.



Hình 2.5 – Dạng sóng mô phỏng trên oscilloscope ảo trong TINA-TI

Hình 2.5 hiển thị dạng sóng mô phỏng trên oscilloscope ảo trong TINA-TI, với hai kênh: điện áp cần đo $V_{Measured}$ ở thang đo 10 V/div và tín hiệu tại chân ADC (ADCIN) ở thang đo 1 V/div. Hai dạng sóng trùng pha, trong đó biên độ của tín hiệu ADC nhỏ hơn biên độ điện áp lưới một hệ số xấp xỉ $K \approx 0.0476195$, phù hợp với hệ số khuếch đại tổng đã tính toán. Đồng thời,

đường bao tín hiệu ADC dao động quanh mức DC khoảng 1,5 V và luôn nằm trong dải 0...3,3 V, qua đó hình ảnh mô phỏng xác nhận tính đúng đắn của thiết kế tầng attenuator, khuếch đại vi sai, mạch offset TLVH431 và bộ lọc RC trước ADC.

2.3 Khối xử lý trung tâm ESP32

2.3.1 Cấu hình ADC và lấy mẫu với tần số 10KHz (Timer interrupt)

Khối xử lý trung tâm sử dụng bộ chuyển đổi tương tự sang số tích hợp trong vi điều khiển ESP32 để thu nhận tín hiệu sau khói tiền xử lý. Bộ chuyển đổi được cấu hình hoạt động ở độ phân giải phù hợp nhằm đảm bảo độ chính xác cho phép đo điện áp xoay chiều. Tần số lấy mẫu được thiết lập ở mức 10 KHz. Việc tạo ra chu kỳ lấy mẫu dựa trên cơ chế ngắt thời gian, bảo đảm tính ổn định của khoảng cách giữa các lần chuyển đổi và hạn chế sai lệch do ảnh hưởng của tải xử lý. Khi ngắt thời gian xảy ra, vi điều khiển thực hiện một lần chuyển đổi và đưa giá trị thu được vào bộ đệm mẫu để phục vụ các thuật toán xử lý tiếp theo.

2.3.2 Bộ đệm mẫu(Sampling buffer) và chọn số chu kỳ N

Toàn bộ giá trị lấy mẫu được lưu trữ trong bộ đệm mẫu nhằm phục vụ cho quá trình tính toán giá trị căn trung bình bình phương. Kích thước bộ đệm phụ thuộc vào số chu kỳ tín hiệu được lựa chọn để phân tích. Việc lựa chọn số chu kỳ N cần dựa trên đặc tính của tín hiệu điện áp xoay chiều, tần số danh định và yêu cầu về độ chính xác của phép đo. Số chu kỳ càng lớn thì kết quả càng ổn định, tuy nhiên thời gian cập nhật sẽ chậm hơn. Hệ thống tiến hành thu thập đầy đủ N chu kỳ sóng rồi mới thực hiện tính toán, bảo đảm thuật toán có đủ dữ liệu để giảm nhiễu và tăng độ tin cậy cho giá trị đo được.

2.3.3 Giao tiếp truyền nhận dữ liệu nối tiếp với màn hình Nextion

Khối xử lý trung tâm trao đổi dữ liệu với màn hình hiển thị Nextion thông qua giao thức truyền nhận dữ liệu nối tiếp, được thiết lập trên nền tảng giao tiếp nối tiếp UART với tốc độ truyền được chọn trong khoảng từ 9600 đến 115200 bps tùy yêu cầu độ ổn định. Vì điều khiển gửi giá trị điện áp đã qua xử lý đến màn hình theo định dạng khung dữ liệu phù hợp, mô hình truyền thông một chiều từ ESP32 sang Nextion được ưu tiên nhằm đơn giản hóa bộ đệm và giảm nguy cơ xung đột lệnh, trong khi chiều ngược lại chỉ dùng cho các sự kiện cảm ứng của người dùng khi chuyển trang hoặc yêu cầu thiết bị thay đổi chế độ đo. Việc sử dụng giao tiếp nối tiếp giúp đơn giản hóa quá trình kết nối, giảm yêu cầu phần cứng và tạo điều kiện cho việc mở rộng các chức năng hiển thị trong các bước phát triển sau này.

2.4 Khối hiển thị – Màn hình cảm ứng Nextion

2.4.1 Trang hiển thị Urms

Trang hiển thị giá trị Urms được thiết kế để thể hiện duy nhất giá trị điện áp hiệu dụng tại thời điểm đo, dựa trên thuật toán xử lý mẫu liên tục của khói ESP32. Giá trị Urms sau khi tính toán được truyền theo khung lệnh dạng chuỗi ký tự sang Nextion và cập nhật trực tiếp vào trường văn bản đã định sẵn. Tần suất cập nhật được giới hạn trong khoảng 2–10 Hz nhằm cân bằng giữa độ mượt thị giác và tải truyền thông. Màn hình cũng hiển thị trạng thái hoạt động của thiết bị, gồm tần số lấy mẫu, chế độ đo và các cảnh báo nếu tín hiệu vượt phạm vi cho phép.

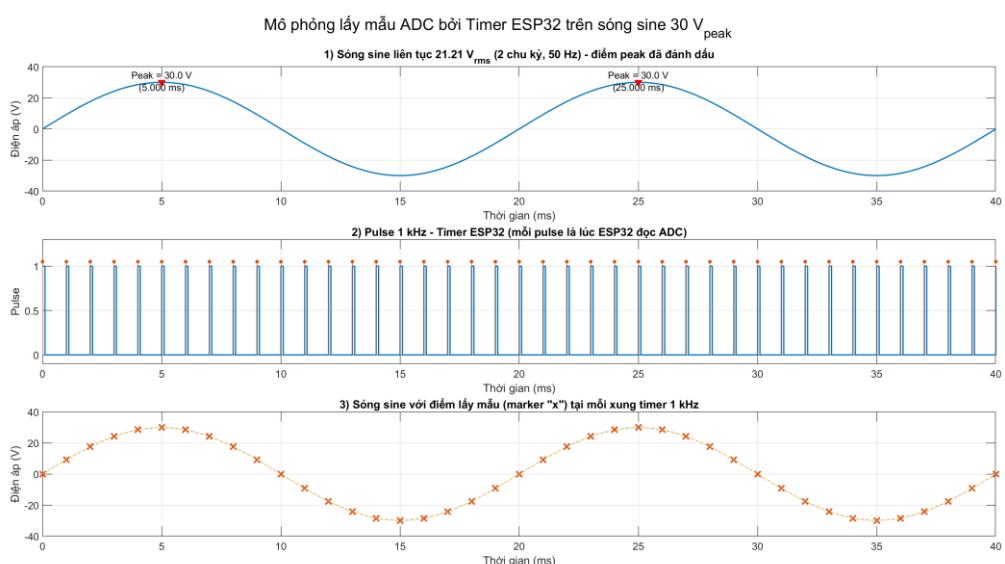
2.4.2 Trang hiển thị Mean

Trang này phục vụ việc theo dõi các tham số thống kê của tín hiệu bao gồm giá trị trung bình Các giá trị được ESP32 tính toán trong mỗi cửa sổ mẫu N và truyền tới màn hình. Trên giao diện, hiển thị độc lập được bố trí nhằm tránh nhầm lẫn và hỗ trợ người dùng quan sát biến thiên tín hiệu theo thời gian. Thuật toán cập nhật sử dụng cơ chế thay thế trực tiếp (overwrite) để giảm trễ và tránh hiện tượng nhấp nháy trong hiển thị.

CHƯƠNG 3: GIẢI THUẬT VÀ LẬP TRÌNH

3.1 Lấy tín hiệu

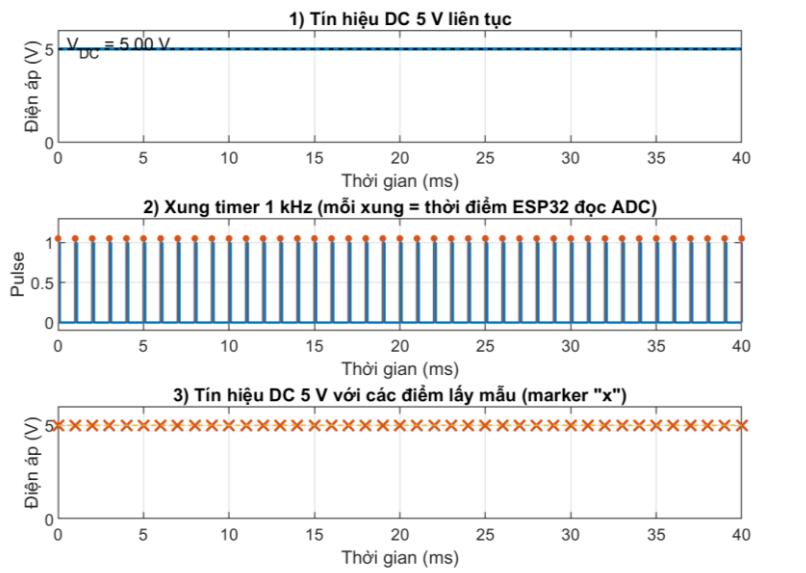
Ban đầu, tín hiệu đầu vào là sóng sin 220Vrms , tần số 50Hz, được biểu diễn liên tục theo thời gian với biên độ đỉnh khoảng 311V. Để thu nhận tín hiệu này dưới dạng số, bộ định thời của ESP32 được cấu hình tạo xung với tần số 1Khz; mỗi xung có chu kỳ 1ms và đóng vai trò là tín hiệu kích hoạt quá trình đọc giá trị từ bộ chuyển đổi tương tự số. Khi các xung xuất hiện, bộ chuyển đổi tương tự số sẽ lấy mẫu tín hiệu tại đúng thời điểm đó, tạo ra một chuỗi các điểm rời rạc tương ứng với giá trị điện áp tức thời của tín hiệu liên tục. Những điểm mẫu này được phân bố đều trong miền thời gian và đủ dày để tái hiện lại dạng sóng ban đầu theo yêu cầu của định lý lấy mẫu. Nhờ đó, quá trình chuyển đổi từ tín hiệu liên tục sang dữ liệu rời rạc diễn ra chính xác, đáp ứng yêu cầu xử lý trong hệ thống đo lường điện áp. Dưới đây là hình mô phỏng thể hiện toàn bộ quá trình chuyển đổi tín hiệu điện áp xoay chiều liên tục thành dữ liệu rời rạc thông qua cơ chế lấy mẫu của bộ định thời trong ESP32.



Hình 4.1: Mô phỏng quá trình lấy mẫu sóng sin 30Vpeak

Tương tự với tín hiệu DC 5V

Mô phỏng lấy mẫu ADC (Tín hiệu DC 5V) bởi Timer ESP32 (1 kHz)



Hình 4.2: Mô phỏng lấy mẫu tín hiệu DC

Khi hệ thống được thiết lập lấy 20 mẫu cho mỗi chu kỳ của tín hiệu xoay chiều, bộ định thời sẽ kích hoạt bộ chuyển đổi tương tự số theo chu kỳ 1ms cho đến khi thu đủ 20 giá trị. Các giá trị này sẽ được tiến hành xử lý theo thuật toán.

3.2 Các công thức tính toán

Công thức toán học(tín hiệu liên tục)

$$V_{RMS} = \sqrt{\frac{1}{T} \int_0^T v^2(t) dt}$$

Đây là giá trị biểu diễn năng lượng thực của tín hiệu xoay chiều trong một chu kỳ. RMS cho biết mức điện áp tương đương với một điện áp một chiều tạo ra cùng lượng công suất trên tải.

Công thức dạng tổng mẫu(tín hiệu rời rạc)

$$V_{RMS} = \sqrt{\frac{1}{N} \sum_{i=1}^N v_i^2}$$

Khi tín hiệu được lấy mẫu, RMS được tính bằng cách bình phương từng mẫu, lấy trung bình và căn bậc hai. Đây là cách vi điều khiển ước lượng năng lượng tín hiệu từ dữ liệu đã số hóa.

Công thức tính Mean(giá trị trung bình)

$$V_{\text{mean}} = \frac{1}{N} \sum_{i=1}^N v_i$$

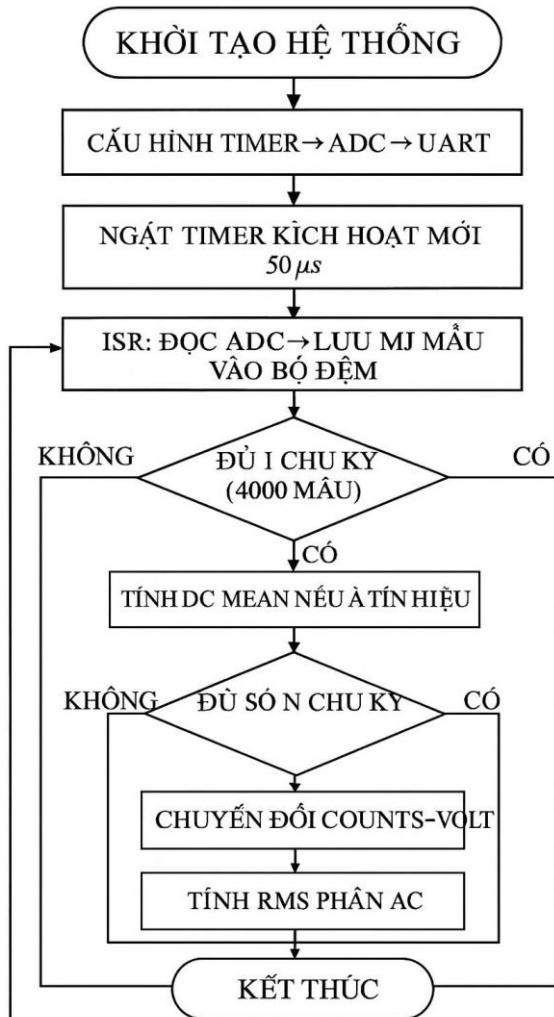
Giá trị trung bình cho biết mức dịch của tín hiệu so với chuẩn. Nếu tín hiệu là xoay chiều lý tưởng, giá trị này gần bằng zero; nếu không, nó phản ánh mức offset cần loại bỏ trước khi tính RMS.

Ảnh hưởng của số chu kỳ ($N=1-5-10$)

$$\overline{V_{\text{RMS}}} = \frac{1}{N_{\text{cycle}}} \sum_{k=1}^{N_{\text{cycle}}} V_{\text{RMS},k}$$

Khi tính giá trị RMS trên nhiều chu kỳ rồi lấy trung bình, nhiễu ngẫu nhiên giảm và kết quả ổn định hơn. Số chu kỳ càng lớn thì giá trị đo càng ít dao động.

3.3 Lưu đồ giải thuật



3.4 Phần lập trình trên ESP32.

3.4.1 Giải thích thuật toán

3.4.1.1 Thiết lập mẫu và timer

Trong hệ thống, việc lấy mẫu ADC được điều khiển hoàn toàn bằng bộ đếm thời gian phần cứng của ESP32. Bộ timer được khởi tạo với tần số tick 1 MHz thông qua lệnh `timerBegin(1000000)`, nghĩa là mỗi tick của bộ đếm tương ứng đúng 1 μ s. Tần số lấy mẫu mong muốn trong chương trình được đặt là 20 kHz, và từ đó suy ra số tick mà timer cần đếm trước mỗi lần kích hoạt ngắt. Số tick này được tính bằng công thức:

$$Landem = \frac{1000000}{f_{mongmuon}}$$

Trong trường hợp này, $f_{mongmuon} = 20\ 000$ Hz, do đó: $Landem = \frac{1000000}{20000} = 50$.

Điều này có nghĩa là hàm ngắt `onTimer()` được gọi đều đặn sau mỗi 50 μ s. Từ giá trị Landem, ta suy ra tần số lấy mẫu thực tế:

$$f_{sample} = \frac{1000000}{Landem} = 20000\text{ mau/giây}$$

Như vậy tốc độ lấy mẫu đạt đúng như mong muốn và đảm bảo tín hiệu được thu đều theo thời gian. Với tín hiệu đang đo là sóng sin tần số 50 Hz, số mẫu thu được trong mỗi chu kỳ được xác định bằng tỉ số giữa tốc độ lấy mẫu và tần số tín hiệu:

$$\text{mau} = \frac{f_{sample}}{f_{sin}}.$$

Khi thay số $f_{sample} = 20\ 000$ và $f_{sin} = 50$, ta có:

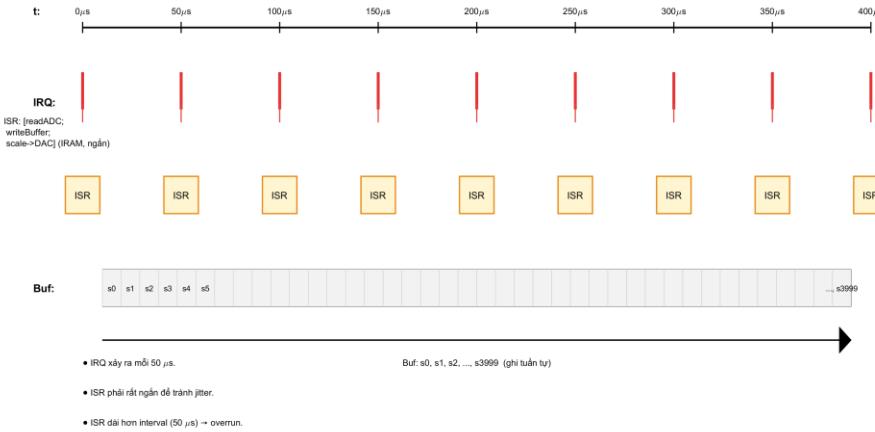
$$\text{mau} = \frac{20000}{50} = 400\text{ mau/chu_ky}$$

Để tăng độ ổn định cho phép tính RMS, chương trình sử dụng 10 chu kỳ liên tiếp để xử lý. Tổng số mẫu cần thu cho một lần tính toán trở thành:

$$tongmau = mau \times 10 = 400 \times 10 = 4000.$$

Như vậy, cửa sổ dữ liệu xử lý mỗi lần ứng với 4000 mẫu, tương đương 0,2 giây tín hiệu. Timer sẽ liên tục sinh ngắt theo chu kỳ 50 μ s, và trong mỗi lần ngắt hàm `onTimer()` đọc một mẫu

ADC, ghi vào mảng mẫu, đồng thời xuất giá trị tương ứng ra DAC để phục vụ việc debug dạng sóng.



Hình 4.4: Timing diagram (mô tả)

3.4.1.2. Ghi nhận mẫu (Buffering)

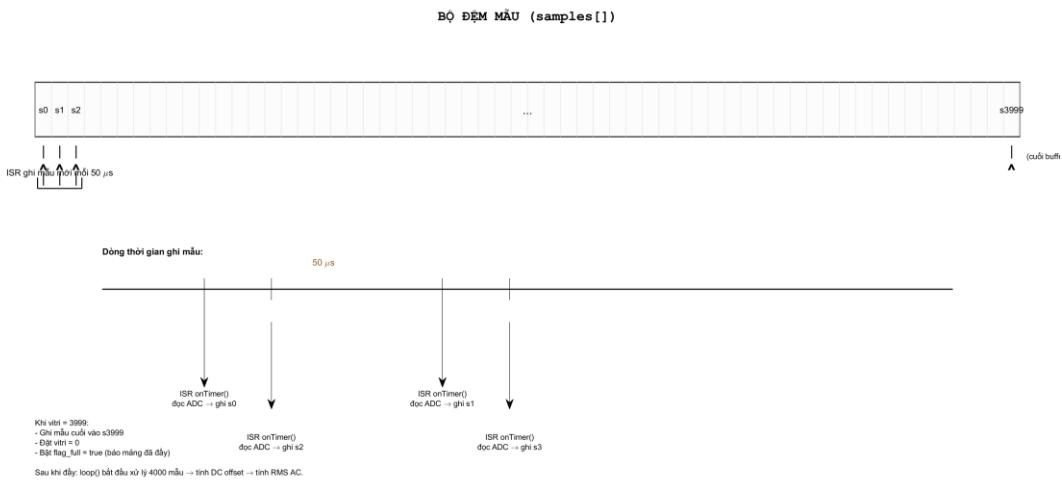
Bộ mẫu được lưu trong mảng samples[] có kích thước đúng bằng tongmau. Mỗi lần hàm ngắt chạy, giá trị ADC đọc từ chân 32 được đưa thẳng vào phần tử kế tiếp của mảng thông qua câu lệnh:

$$\text{samples[vitri + +]} = \text{value_ADC}.$$

Khi biến vị trí đạt đến giá trị 4000, chương trình đưa vị trí trở về 0 và kích hoạt cờ flag_full = true để báo cho hàm loop() biết rằng một bộ mẫu hoàn chỉnh đã sẵn sàng để xử lý. Với mỗi phần tử có dạng uint16_t, bộ nhớ được dùng cho toàn bộ mảng mẫu được tính như sau:

$$\text{Memory} = 4000 \times 2 = 8000 \text{ bytes.}$$

Hàm loop() chỉ bắt đầu tính toán khi flag_full được bật, đảm bảo dữ liệu đầu vào cho hàm xử lý là một khối mẫu trọn vẹn gồm 4000 phần tử, đúng với 10 chu kỳ tín hiệu đầu vào. Cách tổ chức này giúp cho việc xử lý tín hiệu nhất quán và tránh sai lệch do cửa sổ dữ liệu thay đổi bất thường.



Hình 4.5: Minh họa cách mảng mẫu được điền bởi ISR (Buffer Fill Diagram)

3.4.1.3. Xử lý tín hiệu (Signal Processing)

Khi bộ mẫu đã đầy, chương trình sẽ thực hiện liên tiếp các bước xử lý gồm tính thành phần DC, loại bỏ DC trên từng mẫu và cuối cùng là tính giá trị RMS của phần AC.

Bước đầu tiên là tính giá trị DC offset (đơn vị ADC counts) từ toàn bộ 4000 mẫu. DC offset được xác định bằng trung bình cộng:

$$dc_{counts} = \frac{1}{N} \sum_{i=0}^{N-1} samples[i]$$

trong đó $N = 4000$. Giá trị này đại diện cho mức DC tồn tại trong tín hiệu sau khi đi qua phần tiền xử lý và ADC.

Sau khi có DC offset, chương trình loại bỏ thành phần này trên từng mẫu bằng cách:

$$v_i^{(counts)} = samples[i] - dc_{counts}.$$

Để tính toán theo đơn vị Volt thay vì đơn vị đếm ADC, hệ số chuyển đổi được sử dụng là:

$$ADC_LSB = \frac{3.3}{4095},$$

tương ứng một bước đếm ADC bằng khoảng 0.00080586 V. Phép chuyển đổi được áp dụng trực tiếp trong bước tính RMS:

$$v_i^{(Volt)} = v_i^{(counts)} \times ADC_LSB.$$

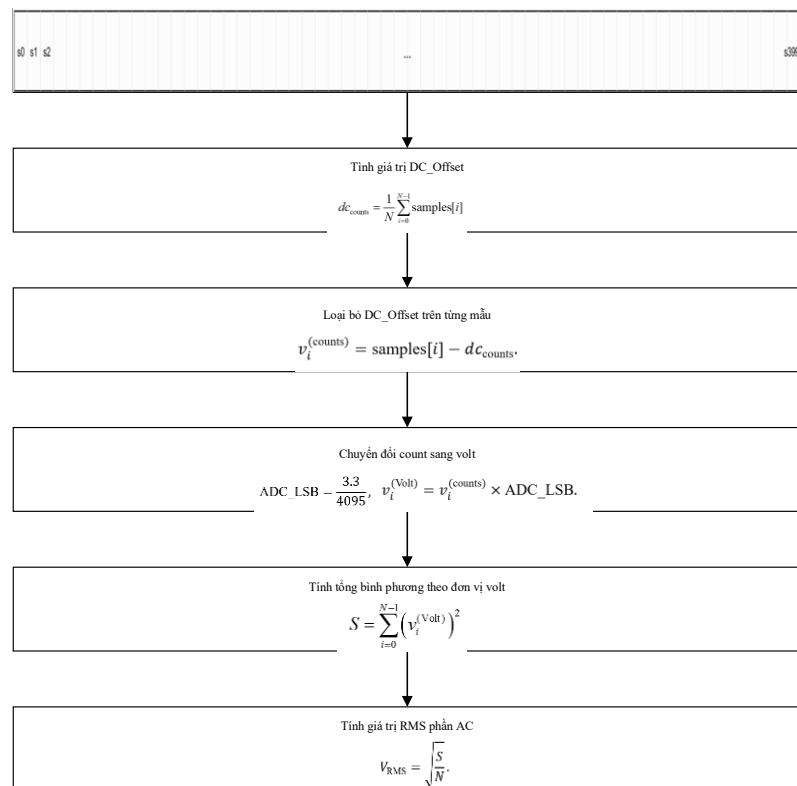
Khi đã có các giá trị v_i theo Volt, chương trình tính tổng bình phương của toàn bộ 4000 mẫu:

$$S = \sum_{i=0}^{N-1} (v_i^{(\text{Volt})})^2$$

Cuối cùng, giá trị RMS phần AC được tính bằng công thức chuẩn:

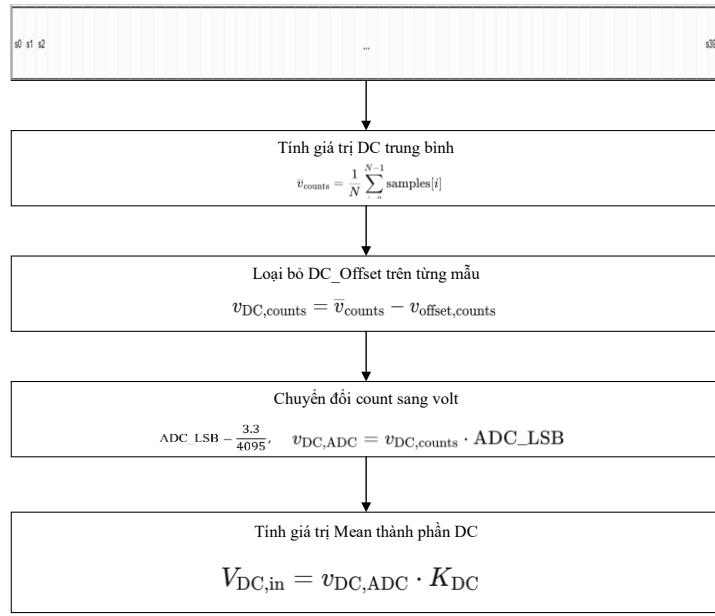
$$V_{\text{RMS}} = \sqrt{\frac{S}{N}}.$$

Toàn bộ các phép tính này được thực hiện bên ngoài hàm ngắn, đảm bảo hàm ngắn chỉ làm nhiệm vụ lấy mẫu và ghi dữ liệu. Giá trị V_{RMS} sau đó được hiển thị lên Serial và chuyển tiếp lên màn hình Nextion.



Hình 4.6: Quy trình xử lý tín hiệu AC

Tương tự với tín hiệu DC



Hình 4.7: Quy trình xử lý tín hiệu AC

3.4.1.4. Giao tiếp Nextion

Việc truyền giá trị V_{RMS} sang màn hình Nextion được thực hiện thông qua UART 2 của ESP32.

Kênh truyền được cấu hình ở tốc độ 921600 bps với lệnh:

```
Serial2.begin(921600, SERIAL_8N1, 16, 17)
```

trong đó chân RX của ESP32 đặt ở GPIO16 và TX ở GPIO17. Lệnh cập nhật giá trị lên text box t0 của Nextion được tạo dưới dạng chuỗi có cấu trúc:

```
t0.txt = "<giá_trị>".
```

Để Nextion nhận được lệnh hoàn chỉnh, mỗi chuỗi phải kết thúc bằng ba byte đặc biệt 0xFF 0xFF 0xFF, và điều này được thực hiện trong hàm sendToNextion(). Chu kỳ cập nhật màn hình được đặt là 500 ms, đảm bảo giao diện không bị nhấp nháy quá nhanh và vẫn phản ánh chính xác giá trị RMS đã được tính toán từ khói dữ liệu hoàn chỉnh.

CHƯƠNG 4: KẾT QUẢ THỰC NGHIỆM VÀ ĐÁNH GIÁ

4.1 Mô tả phần cứng và nhận xét kết quả đo đạc

Phần cứng gồm: mạch AFE, vi xử lý và màn hình Nextion hiển thị.

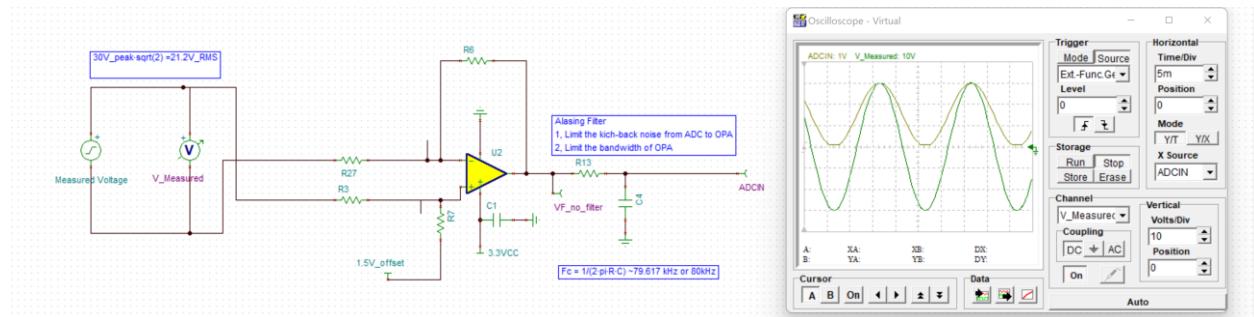
Các bước tiến hành đo đạc và kiểm chứng:

Đầu tiên mô phỏng bằng phần mềm TINA

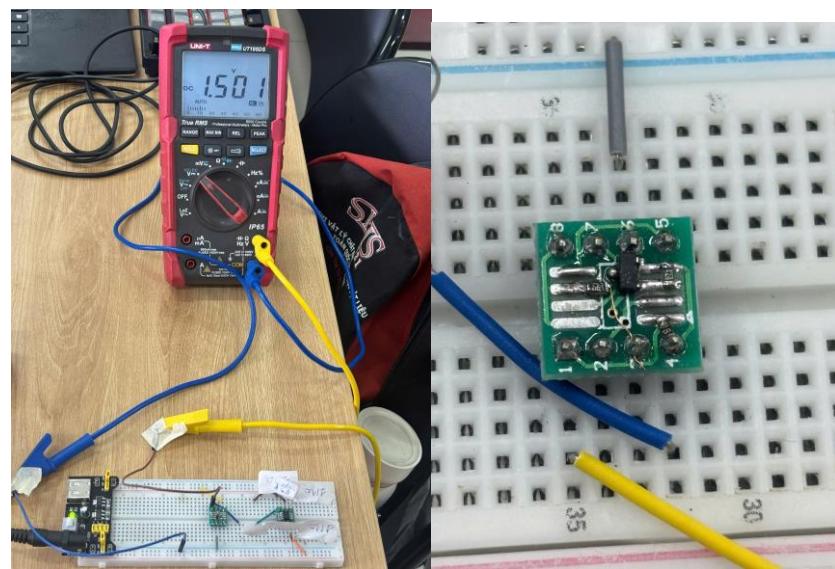
Đo đạc thực tế

So sánh giá trị đo đạc thực tế, giá trị đo đạc mô phỏng và giá trị tính toán theo lý thuyết.

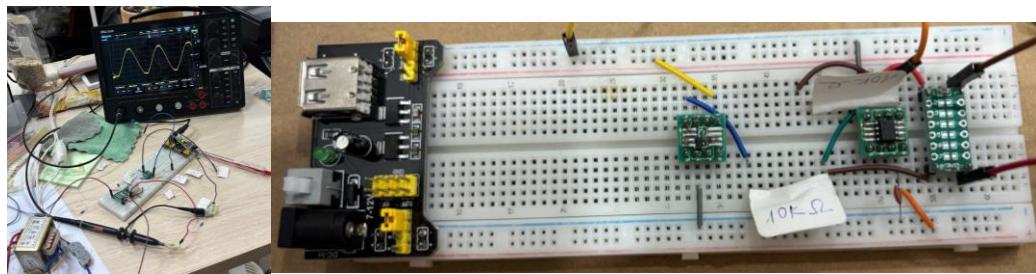
Với ACV=30Vpeak



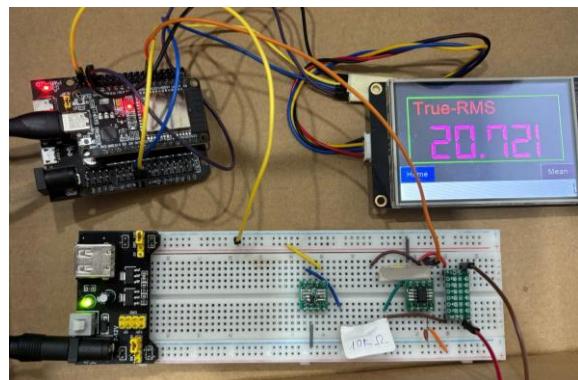
Hình 5.1: Hình mô phỏng tiền xử lý tín hiệu



Hình 5.1: Mạch tạo Voffset



Hình 5.2: Mạch AFE (tiền xử lý tín hiệu)



Hình 5.3: Đo đặc thực tế(Vrms)

Giá trị Vrms lý thuyết của tín hiệu vào :

Công thức:

$$V_{\text{RMS}} = \frac{V_{in,pk}}{\sqrt{2}}$$

$$V_{\text{RMS, lt}} = \frac{30}{\sqrt{2}}$$

Làm tròn dùng trong báo cáo:

$$V_{\text{RMS, lt}} \approx 21.213 \text{ V}$$

So sánh với giá trị thực đo trên hình:

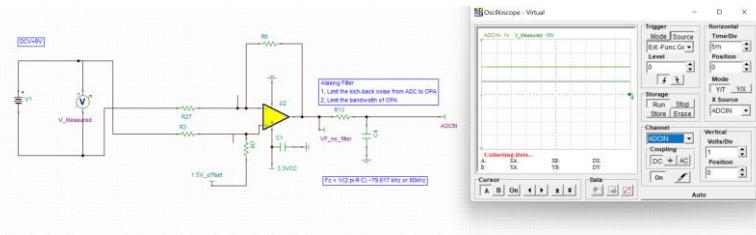
Giá trị lý thuyết: $V_{\text{RMS, lt}} \approx 21.213 \text{ V}$

Giá trị đo (hiện thị): $V_{\text{lt}} = 20.721 \text{ V}$

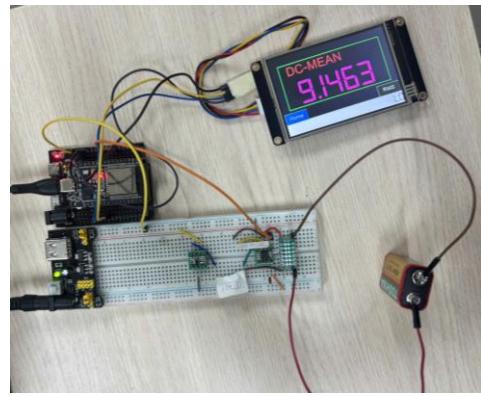
Tính sai số:

$$\varepsilon \% = \frac{|\Delta V|}{V_{\text{lt}}} \times 100\% = \frac{|20.721 - 21.213|}{21.213} 100\% \approx 2,3193\%$$

Với DCV=9V



Hình 5.4: Hình mô phỏng tiền xử lý tín hiệu



Hình 5.5: Đo đặc thực tế DCV=9V

Giá trị lý thuyết: $V_{lt} = 9V$

Giá trị đo được : $V_{tt} = 9.1463V$

Sai số:

$$\varepsilon \% = \frac{|\Delta V|}{V_{lt}} \times 100\% = \frac{|9.1463 - 9|}{9} 100\% \approx 1,6256\%$$

CHƯƠNG 5: KẾT LUẬN VÀ HƯỚNG PHÁT TRIỂN

5.1 Kết luận chung của đề tài

Đề tài đã xây dựng thành công một hệ thống đo và hiển thị giá trị điện áp True RMS sử dụng ESP32 và màn hình Nextion, đáp ứng các yêu cầu về độ chính xác, tính ổn định và khả năng trực quan hóa dữ liệu. Hệ thống thực hiện lấy mẫu tín hiệu AC/DC ở tần số 10 kHz, xử lý theo thuật toán RMS nhiều chu kỳ và hiển thị theo thời gian thực. Kết quả thí nghiệm cho thấy sai số đo nằm trong giới hạn cho phép, đảm bảo tính khả thi cho ứng dụng thực tế trong các bài học, thí nghiệm và mô-đun giảng dạy.

5.2 Những ưu điểm nổi bật của hệ thống

Hệ thống đo True RMS được phát triển trong đề tài thể hiện nhiều ưu điểm quan trọng về mặt kỹ thuật. Khối xử lý trung tâm ESP32 với khả năng lấy mẫu ở tần số 10 kHz cho phép theo dõi biến thiên tín hiệu theo thời gian thực, đảm bảo tính ổn định trong quá trình xử lý số. Bên cạnh đó, giao diện hiển thị trên màn hình Nextion giúp truyền đạt các giá trị RMS, Mean một cách trực quan, góp phần nâng cao khả năng quan sát và thao tác của người dùng. Cấu trúc thiết kế theo mô-đun, tách biệt giữa phần analog, vi điều khiển và giao diện người dùng, tạo thuận lợi cho việc nâng cấp, bảo trì và mở rộng tính năng trong tương lai. Tổng thể, hệ thống đáp ứng tốt các yêu cầu của một thiết bị đo lường có tính ứng dụng cao trong môi trường học tập và thí nghiệm.

5.3 Hướng phát triển nghiên cứu tiếp theo

Trong giai đoạn tiếp theo, hệ thống đo True RMS có thể được phát triển theo các hướng mang tính nghiên cứu kỹ thuật sâu hơn. Trước hết, cần hoàn thiện kiến trúc phần cứng AFE để cho phép đo trực tiếp điện áp lưới trong khoảng từ 0 đến 300V AC, với đầy đủ các khói chia áp, khuếch đại, lọc thông thấp, bảo vệ quá áp, quá dòng và cách ly an toàn.

Về xử lý số, hướng phát triển không chỉ dừng ở phép đo True RMS mà còn mở rộng chỉ tiêu méo dạng dựa trên các thuật toán phân tích phổ như FFT, kết hợp với các kỹ thuật lọc và làm mượt để giảm nhiễu nhưng vẫn bảo toàn đáp ứng động của hệ thống. Những hướng phát triển này sẽ giúp mô hình tiến gần hơn tới một thiết bị đo lường hoàn chỉnh, có khả năng tích hợp vào các hệ thống giám sát và phục vụ hiệu quả cho môi trường thí nghiệm cũng như giảng dạy.

TÀI LIỆU THAM KHẢO

- [1]. Espressif Systems, “*ESP32 Series Datasheet*”, Revision 3.5, 2024. [Online]. Truy cập: <https://www.espressif.com/en/support/documents/technical-documents>
- [2]. Espressif Systems, “*ESP-IDF Programming Guide*”, Version 5.x, 2024. [Online]. Truy cập: <https://docs.espressif.com>
- [3]. Espressif Systems, “*ADC Characteristics and Calibration on ESP32*”, *ESP-IDF API Reference*, 2024. [Online]. Truy cập: <https://docs.espressif.com>
- [4]. Espressif Systems, “*DAC Driver – ESP32*”, *ESP-IDF API Reference*, 2024. [Online]. Truy cập: <https://docs.espressif.com>
- [5]. “Voltage Source Inverter Reference Design”, TEXAS INSTRUMENTS, 2022 [Online]. Truy cập <https://www.ti.com/lit/ug/tiduay6e/tiduay6e.pdf>