



RELATÓRIOS - EXERCÍCIOS

SD122 - Circuito Digital I

ORIENTADOR(A) Felipe Gustavo de Freitas **Rocha**

RESIDENTE André Francisco Ribeiro **Bezerra**

DATA DE ENTREGA 10 de dezembro de 2025 (prazo máximo)

A-101	<input checked="" type="checkbox"/>	A-102-1	<input checked="" type="checkbox"/>	A-102-2	<input checked="" type="checkbox"/>
A-103-1	<input checked="" type="checkbox"/>	A-104	<input checked="" type="checkbox"/>	A-105	<input checked="" type="checkbox"/>
A-106	<input checked="" type="checkbox"/>	A-107-1	<input checked="" type="checkbox"/>	A-107-2	<input checked="" type="checkbox"/>
A-108	<input type="checkbox"/>	A-109	<input type="checkbox"/>	A-110	<input type="checkbox"/>
A-111-1	<input type="checkbox"/>	A-111-2	<input type="checkbox"/>	A-112	<input type="checkbox"/>
A-113	<input type="checkbox"/>	A-114	<input type="checkbox"/>	A-115	<input type="checkbox"/>

SUMÁRIO

A-101 - Circuitos Combinacionais (MUX)	2
A-102-1 - Conversores de Código	3
A-102-2 - Conversores de Código	4
A-103-1 - Codificadores	6
A-104 - Decodificadores	7
A-105 - Multiplexadores	8
A-106 - Demultiplexadores	12
A-107-1 - Decodificador	13
A-107-2 - Mux	14
A-108 - Meio somador e Somador Completo	15
A-109-1 - Somador com carry look-ahead	16
A-109-2 - Somador com carry look-ahead	16
A-110 - Somadores BCD	18
A-111-1 - Meio subtrator e subtrator completo	19
A-111-2 - Subtrator paralelo e Somador-subtrator	19
A-112 - Unidade Lógica e Aritmética (ALU)	21
A-113 - Aplicação da ULA e ULA comercial 78181	24
A-114 - Aritmética de Ponto Fixo e Flutuante	27
A-115 -	28
A-11X -	29

REFERÊNCIAS

- [1] Emery, R.C. (1985). Digital Circuits: Logic and Design (1st ed.). CRC Press.
<https://doi.org/10.1201/9781003065432>;
- [2] Brown, Stephen, and Zvonko Vranesic. Fundamentals of Digital Logic with Verilog Design. 3rd ed., McGraw-Hill, 2014.;
- [3] Digital Logic Design Using Verilog: Coding and RTL Synthesis by Vaibbhav Taraate (2nd ed. 2021) ;





A-104 - Decodificadores

8 - 9

Desenvolvimento

1 Atividade

- ☒ Monte uma descrição comportamental de um decodificador binário de 4 para 16 linhas.
- ☒ Elabore um Testbench e simule a operação do circuito.

2 Atividade

- ☒ Elabore uma descrição parametrizável de um decodificador binário simples, com N bits de entrada e M bits de saída.
- ☒ Simule para N = 4 (para M = $2^{**}N$).

ANOTAÇÕES

A-104: Decodificadores (prático)

> código nos arquivos de suporte enviados no formulário

REPOSITÓRIO DO GITHUB

github.com/ci-digital-inatel/SD122-CIRC-DIGITAIS-I

