



RELATÓRIOS - EXERCÍCIOS

SD112 - Introdução a Verilog

DOCENTE Felipe Gustavo de Freitas **Rocha**

DISCENTE André Francisco Ribeiro **Bezerra**

DATA DE ENTREGA 07 de novembro de 2025 (prazo máximo)

A-001	A-002	A-003
A-004	A-005	A-006
A-007	A-008	A-009
A-010	> A-011	A-012
A-013	A-014	

Formulário para envio das Atividades

SUMÁRIO

REFERÊNCIAS	1
ANOTAÇÕES	2
A-001: Álgebra Booleana	3
A-002: Mintermos, Maxtermos e Mapas de Karnaugh	11
A-003: O inversor	16
A-004: Half Adder	20
A-005: Full Bit Adder	22
A-006: Declarações Processuais e Contínuas	25
A-007: Circuito simples de debounce	27
A-008: Reset Síncrono e Assíncrono	29
A-009: Estilos de Código	31
A-010: Descrição RTL	33
> A-011: Descrição Comportamental	35
A-012: Descrição Estrutural	38
A-013: Primitivas	40
A-014: Codificação de Síntese vs Simulação	42

REFERÊNCIAS

- [1] Digital Systems ; Authors, Ronald Tocci, Neal Widmer, Greg Moss ; Edition, 12 ; Publisher, Pearson Education, 2016 ; ISBN, 0134220145, 9780134220147;
- [2] Frank Vahid. 2010. Digital Design with RTL Design, Verilog and VHDL (2nd. ed.). Wiley Publishing.;





☐ A-011: Descrição Comportamental

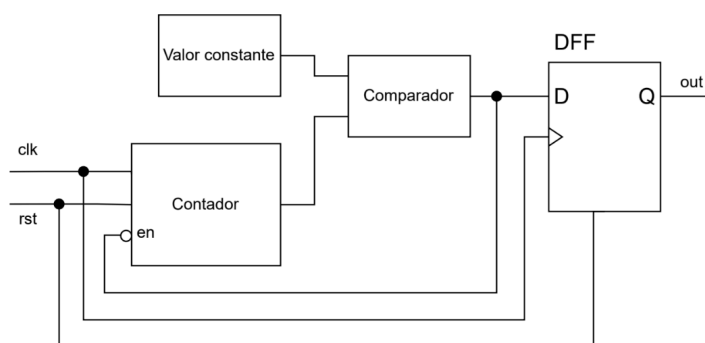
page 234 / 332

Conceitual

- ☒ 1 O que caracteriza uma descrição comportamental em Verilog?
- ☒ 2 Quais são as principais vantagens da descrição comportamental durante a simulação de circuitos?
- ☒ 3 Qual é a diferença entre a descrição comportamental e a descrição RTL?
- ☒ 4 O que acontece no código do contador de 4 bits quando o sinal de reset é acionado?

Prático

Considere o diagrama abaixo para a resolução dos exercícios.



Características:

- Contador: parametrizável, que realiza a contagem na borda de subida de clock sempre que o sinal de enable é igual a zero, ou reseta a contagem caso o sinal de reset seja igual a 1.
- Comparador: compara os valores das duas entradas, caso iguais a saída será igual a 1, caso diferentes será igual a zero.
- Valor constante: uma constante (arbitrada pelo designer) que será utilizada para comparação com o valor do contador.

- ☐ 1 Implemente de forma comportamental o circuito apresentado acima.



- ☐ 2 Pesquise qual a funcionalidade do circuito implementado e responda:
Qual o nome dado a este tipo de circuito?
- ☐ 3 Como seria possível substituir o valor da constante por um valor configurável dinamicamente?

A-011: Descrição Comportamental (Conceitual)

1 - Uma descrição comportamental foca em descrever o algoritmo ou a função de um circuito em um alto nível de abstração, sem especificar sua estrutura de hardware subjacente.

É caracterizada, principalmente, pelo uso de blocos procedurais (ALWAYS, INITIAL) e construções de fluxo de controle de alto nível (if-else, case, for, while). A sintaxe se assemelha a linguagem C.

O foco está em definir o comportamento e não como será construído (partas...). No geral por ser muito abstrata, é ideal para modelagem de sistemas e test benches - Déficit na síntese.

2 - As principais vantagens da descrição comportamental durante a simulação são a rapidez no desenvolvimento, a flexibilidade para verificação e a velocidade de execução.

A ABSTRAÇÃO e a RAPIDEZ de desenvolvimento, permitem modelar algoritmos e funcionalidades complexas (abstração do hardware). Modelo de referência para validação em RTL.

A FLEXIBILIDADE é uma ferramenta poderosa para escrever ambientes de verificação. Controle retornado (fmg)



A VELOCIDADE DE SIMULAÇÃO permite aprimorar a simulação com rápida descrição em nível de portas lógicas (gate-level).

→ 3 - A diferença está na abstração e na relação com o hardware sintetizável.

Descrição BEHAVIORAL (comportamental): Descreve, pelo algoritmo, as funções em alto nível. Utiliza de blocos procedurais e pode conter constructos não sintetizáveis.

Descrição RTL (Register-Transfer Level): Descreve o hardware (operacional), focado no fluxo dos dados entre registradores sincronizados pelo clock. É um subconjunto do estilo comportamental, definido de forma a garantir que o código seja sintetizável.

No geral, RTL é o projeto do hardware, enquanto o comportamental é a especificação ou o teste.

→ 4 - Quando sinal do RESET é acionado (nível alto, exemplo), atua com prioridade máxima e força o contador para um estado inicial conhecido/seguro (T'bo).

Em desativar o RESET, o contador retorna a operação (1,2...)

A-011: Descrição Comportamental (prático)

> código nos arquivos de suporte enviados no formulário

→ REPOSITÓRIO DO GITHUB (códigos e descrição)

github.com/ci-digital-inatel/SD112-INTRO-VERILOG

