



RELATÓRIOS - EXERCÍCIOS

SD112 - Introdução a Verilog

DOCENTE Felipe Gustavo de Freitas **Rocha**

DISCENTE André Francisco Ribeiro **Bezerra**

DATA DE ENTREGA **07 de novembro de 2025 (prazo máximo)**

A-013 A-014 A-012 **23 de outubro**

Formulário para envio das Atividades

SUMÁRIO

REFERÊNCIAS	1
ANOTAÇÕES	2
A-001: Álgebra Booleana	3
A-002: Mintermos, Maxtermos e Mapas de Karnaugh	11
A-003: O inversor	16
A-004: Half Adder	20
A-005: Full Bit Adder	22
A-006: Declarações Processuais e Contínuas	25
A-007: Circuito simples de debounce	27
A-008: Reset Síncrono e Assíncrono	29
A-009: Estilos de Código	31
A-010: Descrição RTL	33
A-011: Descrição Comportamental	35
A-012: Descrição Estrutural	38
A-013: Primitivas	40
A-014: Codificação de Síntese vs Simulação	42

REFERÊNCIAS

- [1] Digital Systems ; Authors, Ronald Tocci, Neal Widmer, Greg Moss ; Edition, 12 ; Publisher, Pearson Education, 2016 ; ISBN, 0134220145, 9780134220147;
- [2] Frank Vahid. 2010. Digital Design with RTL Design, Verilog and VHDL (2nd. ed.). Wiley Publishing.;





☐ A-012: Descrição Estrutural

page 245 / 332

Conceitual

- ☒ 1 O que caracteriza a descrição estrutural em Verilog?
- ☒ 2 Cite um exemplo de módulo estrutural e descreva sua funcionalidade.
- ☒ 3 Qual é a função do "Crossbar Switch"? Como ele utiliza instâncias de outros módulos?
- ☒ 4 Quais são os módulos básicos que compõem um "Full Adder" em Verilog? Como eles interagem entre si?
- ☒ 5 Quais são as vantagens de usar a descrição estrutural em sistemas complexos?

Prático

- ☒ 1 Crie uma testbench para validar o funcionamento do Crossbar, com base no código de exemplo desta atividade.
- ☒ 2 Descreva as vantagens das implementações apresentadas na Figura 10.
- ☒ 3 Implemente um contador de 24 bits de forma estrutural, seguindo o método da implementação apresentada como exemplo nesta atividade. {3{8}} = 24
- ☒ 4 Quebre o código apresentado na atividade anterior (A-012) em blocos, reescrevendo-o de forma estrutural, utilizando o somador do Exercício 2 como componente do contador.

A-012: Descrição Estrutural (Conceitual)

1- A descrição estrutural em Verilog caracteriza um circuito pela sua composição em termos de componentes e suas interconexões. É análoga a um esquemático ou a uma netlist, onde se instanciam módulos pré-existent - sejam primitivas lógicas (AND, OR, NOT..)



ou outros módulos definidos pelo desenvolvedor. Se conectam as portas de entrada e/ou saídas através de sinais (wires).

Foco geral na hierarquia e na topologia do hardware, ao descrever "o que está conectado a quê", em oposição ao modelo comportamental, que descreve a função do circuito em lógica de alto nível.

2- Um exemplo clássico de modelo estrutural é o somador completo (full-adder), construído a partir de dois meio somadores (half-adder) e uma porta OR.

Sua funcionalidade é somar três bits de entrada (A , B e um C_{in} -carry) para produzir um bit de soma (SUM) e um bit de carry (C_{out}).

Estruturalmente, o primeiro half-adder soma A e B . O segundo soma o resultado parcial com C_{in} . A porta OR combina os carries das saídas, em ambas as etapas, para produzir o C_{out} final. Esse design demonstra como o componente mais complexo é montado a partir de blocos mais simples de forma interconectada.

A-012: Descrição Estrutural (prático)

> código nos arquivos de suporte enviados no formulário

REPOSITÓRIO DO GITHUB

github.com/ci-digital-inatel/SD112-INTRO-VERILOG



A-012 Descrição estrutural (continuação)

→ 3 - A função do Crossbar SWITCH é atuar como uma matriz de comutação que conecta dinamicamente um conjunto de N entradas a um conjunto de M saídas. Sua principal característica é a capacidade de definir caminhos de dados paralelos e não bloqueantes, ao permitir que qualquer entrada seja roteada para qualquer saída que não esteja em uso simultaneamente. Um Crossbar, estruturalmente, utiliza instâncias de módulos mais simples, tipicamente multiplexadores (MUX). Para definir um switch $N \times M$, são instanciados M multiplexadores, onde cada um é do tipo $N \rightarrow 1$. Cada multiplexador corresponde a uma linha de saída, e seus sinais de controle determinam qual das N entradas será conectada a essa saída específica.

→ 4 - Um full-adder é estruturado por dois módulos básicos de half-adder e uma porta lógica OR. Estruturalmente:

a. O primeiro half-adder recebe as entradas A e B , gera uma soma parcial (wire S_p) e um carry (C_1).

b. O segundo half-adder recebe S_p e a entrada de um C_{in} , produz uma saída SUM e um segundo carry (C_2).

c. A porta OR combina os carries de ambos half-adder (C_1 e C_2) para gerar o sinal de saída (C_{out}).

+ Clareza arquitetural

→ 5 - A principal vantagem de usar a descrição estrutural em sistemas complexos é a promoção de um design hierárquico e modular. Abordagem que permite:

→ Gerenciamento da complexidade - Fracionar problemas em sub-objetivos menores, mais simples e gerenciáveis.

→ Reusabilidade - Módulos verificados podem ser instanciados múltiplas vezes no mesmo projeto (tempo reduzido erros).

→ Verificação simplificada - Cada módulo pode ser testado de forma isolada (depuração simplificada e testes com qualidade).

A112-16-A012.3

