# AHB总线master接口

### 1 功能描述

AHB总线master接口，可以作为连接AHB总线与主模块进行数据传输，具有响应超时重启机制。该接口不支持非对齐地址访问。

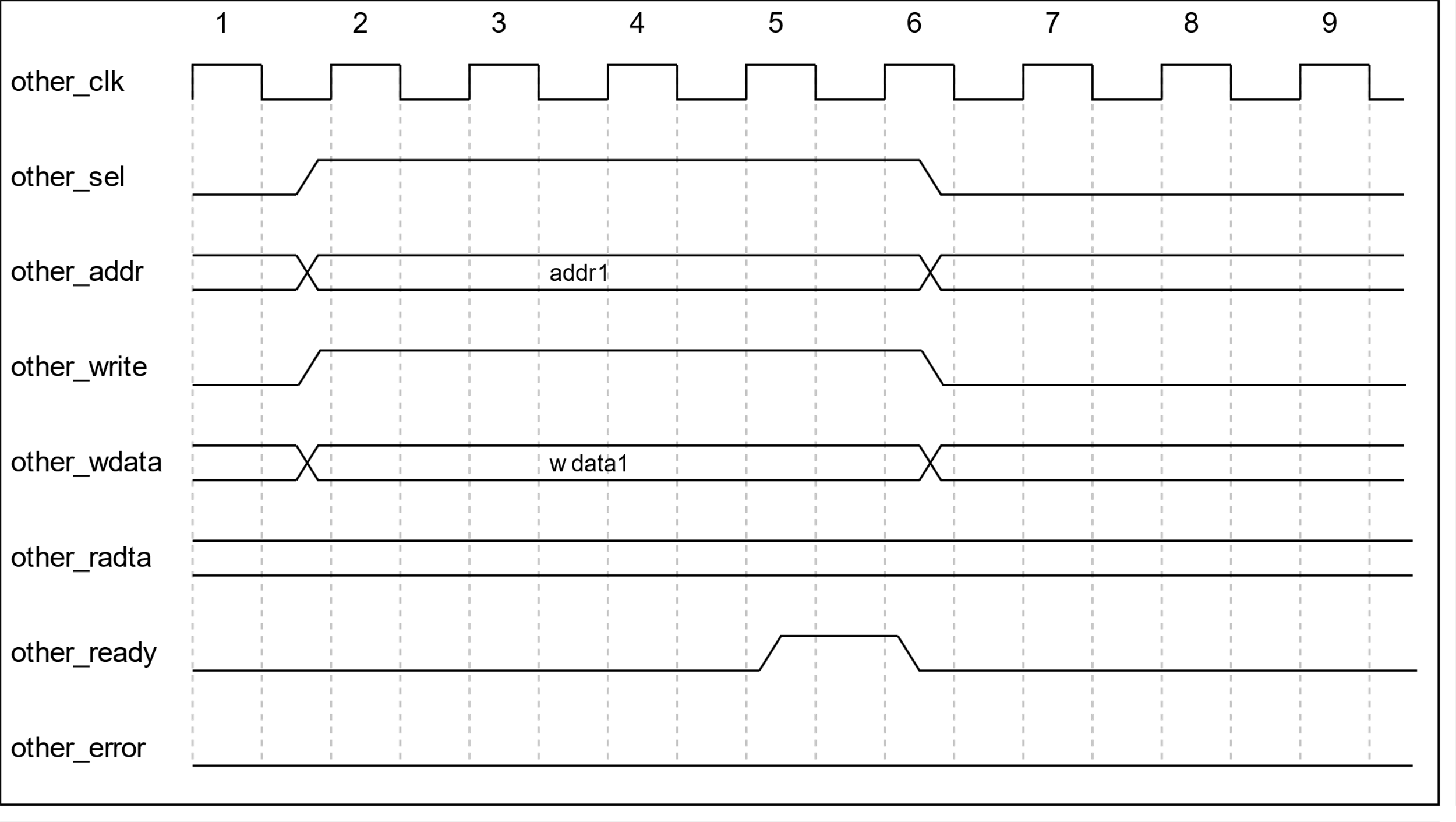
### 2 接口信号

|  |  |  |  |
| --- | --- | --- | --- |
| 信号名 | 输入/输出 | 位宽/bit | 描述 |
| ahb\_addr | O | AHB\_ADDR\_WIDTH | - |
| ahb\_burst | O | 3 | - |
| ahb\_clk | I | 1 | ahb总线时钟 |
| ahb\_prot | O | 4或7 | - |
| ahb\_rdata | I | AHB\_DATA\_WIDTH | - |
| ahb\_ready | I | 1 | - |
| ahb\_resp | I | 1 | - |
| ahb\_trans | O | 2 | - |
| apb\_wstrb | O | AHB\_DATA\_WIDTH/8 | - |
| apb\_wdata | O | AHB\_DATA\_WIDTH | - |
| apb\_write | O | 1 | - |
| other\_addr | I | AHB\_ADDR\_WIDTH | - |
| other\_bus | O | 1 | 指示接口忙状态 |
| other\_clk | O | 1 | 输出到其它模块时钟 |
| other\_error | I | 1 | 其它模块输入错误信号 |
| other\_error | O | 1 | 输出其它模块错误信号 |
| other\_prot | I | 3 | 输入保护信号 |
| other\_ready | O | 1 | 通知其它模块传输完成 |
| other\_rdata | O | AHB\_DATA\_WIDTH | - |
| other\_sel | I | 1 | 选择接口进入工作状态 |
| other\_strb | I | AHB\_DATA\_WIDTH/8 | - |
| other\_valid | I | 1 | 地址信息有效 |
| other\_wdata | I | AHB\_DATA\_WIDTH | - |
| other\_write | I | 1 | - |

### 3 数据通路

1. 其它模块设置sel信号使接口进入工作状态并检查接口是否处于忙状态；
2. 将valid信号设置高电平，表示传输地址信息；
3. 如果有其它传输则根据other\_busy信号传输地址信息；否则将valid设置为低电平；sel保持高电平直到传输结束；
4. 其它模块等待ready信号设置为高电平；
5. 检查传输状态并接收读取数据(读操作)；

### 4 时序图



# AHB总线slave接口

### 1 功能描述

AHB总线slave接口，连接AHB总线与从模块进行数据传输，具有响应超时重启机制；不支持非对齐地址传输。

### 2 接口信号

|  |  |  |  |
| --- | --- | --- | --- |
| 信号名 | 输入/输出 | 位宽/bit | 描述 |
| ahb\_addr | I | AHB\_ADDR\_WIDTH | - |
| ahb\_clk | I | 1 | ahb总线时钟 |
| ahb\_burst | I | 1 | - |
| ahb\_prot | I | 4或7 | - |
| ahb\_sel | I | 1 | - |
| ahb\_rdata | O | AHB\_DATA\_WIDTH | - |
| ahb\_readyout | O | 1 | - |
| ahb\_resp | I | 1 | - |
| ahb\_trans | I | 2 |  |
| apb\_wstrb | I | AHB\_DATA\_WIDTH/8 | - |
| apb\_wdata | I | AHB\_DATA\_WIDTH | - |
| apb\_write | I | 1 | - |
| other\_addr | O | AHB\_DATA\_WIDTH | - |
| other\_clk | O | 1 | 输出到其它模块时钟 |
| other\_error | I | 1 | 其它模块输入错误信号 |
| other\_error | O | 1 | 输出其它模块错误信号 |
| other\_prot | O | 3 | 输入保护信号 |
| other\_ready | I | 1 | 指示其它模块传输完成 |
| other\_rdata | I | AHB\_DATA\_WIDTH | - |
| other\_sel | O | 1 | 选择模块进入工作状态 |
| other\_strb | O | AHB\_DATA\_WIDTH/8 | - |
| other\_wdata | O | AHB\_DATA\_WIDTH | - |
| other\_write | O | 1 | - |

### 3 数据通路

1. Slave接口检测sel信号；
2. Sel信号如果设置为1，根据ahb\_trans和ahb\_burst相应传输状态；
3. 向其它模块设置地址信息；
4. 等待其它模块完成传输；

### 4 时序图