# 双端口DPRAM

## 简要说明

目前使用的这个双端口RAM，很简陋，没有相关的读优先、写优先控制。并且不能同时向同一个地址进行写入。

## 模块说明

真双端口 RAM 指的是有两个读写端口，每个端口都可以独立发起读或者写。两组数据线和地址线，一组是读或者写数据线，另外一组也是读或者写数据线，同一个时刻两个端口可以同时访问，两个端口可以是读和读，也可以是写和读，还可以是写和写。



|  |  |  |
| --- | --- | --- |
| **端口名** | **方向** | **端口说明** |
| ENA | 输入 | 端口A使能信号，高有效 |
| WEA | 输入 | 端口A写使能信号，高有效 |
| ADDA | 输入 | 端口A的RAM地址 |
| DINA | 输入 | 端口A的写数据端口 |
| CLKA | 输入 | 端口A的时钟信号 |
| DOUTA | 输出 | 端口A的读数据端口 |
| ENB | 输入 | 端口B使能信号，高有效 |
| WEB | 输入 | 端口B写使能信号，高有效 |
| ADDB | 输入 | 端口B的RAM地址 |
| DINB | 输入 | 端口B的写数据端口 |
| CLKB | 输入 | 端口B的时钟信号 |
| DOUTB | 输出 | 端口B的读数据端口 |

## 简单测试



