# SimpleOpenCLSlave

## CSR设计

### 1.1 主控端CSR设计

表1.1 主控端CSR

|  |  |  |  |
| --- | --- | --- | --- |
| **寄存器名称** | **偏移地址**  **(除4)** | **功能** | **说明** |
| 状态信息 | 0x00 | 1. Bit0: 1就绪，0 未准备好 2. Bit11-1: 算子标号 3. Bit31-12: 保留 | 只读 |
| 中断信息寄存器 | 0x01 | 1. Bit0: 1 触发中断   0 结束中断   1. Bit31-1: 保留，0 | 可读可写 |
| 设备信息地址 | 0x02 |  | 只读 |
| 设备信息长度 | 0x03 |  | 只读 |
| 配置数据 | 0x04 |  | 只写 |
| 输入数据起始地址 | 0x05 |  | 只写 |
| 输入数据长度 | 0x06 |  | 只写 |
| 输出数据起始地址 | 0x07 |  | 只写 |
| 输出数据长度 | 0x08 |  | 只写 |

### 算子端CSR设计

表1.2 算子端CSR

|  |  |  |  |
| --- | --- | --- | --- |
| **寄存器名称** | **偏移地址**  **(除4)** | **功能** | **说明** |
| 状态信息 | 0x00 |  | 只读 |
| 配置数据 | 0x01 |  | 只写 |
| 输入数据起始地址 | 0x02 |  | 只写 |
| 输入数据长度 | 0x03 |  | 只写 |
| 输出数据起始地址 | 0x04 |  | 只写 |
| 输出数据长度 | 0x05 |  | 只写 |

## 子模块仿真记录

### fft\_read\_ram



