



PONTIFICIA UNIVERSIDAD CATÓLICA DE CHILE  
ESCUELA DE INGENIERÍA  
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA

IEE2483 — Laboratorio de Electrónica

## Experiencia 5: Conversores de Datos

### 2 Sesiones

---

## 1. Objetivos

Esta experiencia busca que el alumno se familiarice con ambos tipos de conversores de datos, tanto los que convierten del dominio análogo al digital como los que lo hacen a la inversa. La experiencia consta de dos partes, cada una con duración de una sesión. La primera de ellas corresponde al diseño e implementación de un conversor análogo digital de topología *flash*. La segunda parte corresponde al diseño e implementación de un conversor digital análogo de topología escalera de resistencias.

## 2. Equipos y materiales

- 1 Osciloscopio digital de 2 canales.
- 1 Fuente generadora de funciones.
- 1 Fuente DC bipolar.
- 1 *protoboard*.
- 1 Multímetro.
- 2 Opamps.
- 7 Comparadores (puede utilizar LM339, LM311, etc).
- 1 Codificador de 8 a 3.
- Resistencias y capacitores varios.

En caso de no encontrar alguno de los componentes en su valor exacto, utilice su criterio y busque algún valor de reemplazo.

### 3. Desarrollo

Cada parte de esta experiencia cuenta con un trabajo previo que es necesario para poder desarrollar el trabajo en el laboratorio. Si no completa este trabajo con anterioridad probablemente no alcanzará a terminar la experiencia en el tiempo provisto. Los gráficos, ecuaciones y análisis realizados en este trabajo deben ser incorporados a su *log-book*.

Antes de comenzar la experiencia revise que posee todos los materiales necesarios y que su mesón de laboratorio se encuentra ordenado y libre de objetos que puedan dañar los equipos (principalmente líquidos). Recuerde calibrar ambas puntas del osciloscopio antes de realizar cualquier medición y de tener correctamente conectados todos los equipos. Si es necesario levante de tierra el o los equipos que correspondan.

#### 3.1. Conversor Análogo Digital (ADC)

En esta parte de la experiencia se desarrollará un conversor análogo digital de topología *flash*. Este conversor tiene la ventaja de ser muy rápido pero de complejidad exponencial con el número de bits. Tanto el trabajo previo de esta parte como el trabajo de laboratorio corresponden a la primera sesión de la experiencia, es decir, trabajo previo y laboratorio deben encontrarse íntegramente desarrollados al final de la primera semana de trabajo, ya que de lo contrario es muy probable que conduzca a no poder completar la experiencia en el tiempo asignado.

##### 3.1.1. Trabajo Previo

En la figura 1 se muestra un ADC de arquitectura Flash de 3 bits.

1. Explique cómo se comportan las salidas de los comparadores al variar  $V_{in}$ . Estudie y explique el concepto de codificación de termómetro.
2. En base al concepto anterior, justifique qué tipo de codificador (prioritario o no prioritario) se necesita utilizar para obtener una salida codificada en binario. Identifique que codificador podría utilizar en el laboratorio.
3. Indique qué circuito se necesita utilizar a la salida del codificador para que el conversor tenga una frecuencia de muestreo fija.
4. **SPICE:** Implemente en LTspice este conversor gatillado por flanco positivo. Simule con una rampa en su entrada para obtener todas sus salidas. Experimente con diferentes combinaciones de rampas y clocks (variando sus frecuencias). Puede utilizar comparadores y compuertas lógicas ideales. Utilice  $V_{ref} = 5\text{ V}$ .
5. Estime el tamaño de un conversor de 10 bits armado en un *protoboard* utilizando supuestos simples (ej: cuatro comparadores en DIP14, un encoder 8-3 en DIP 16, etc).

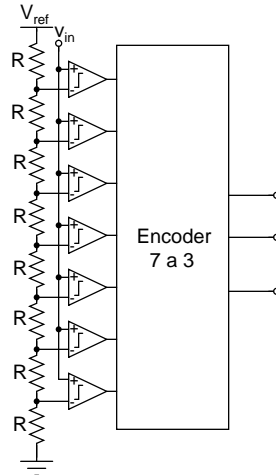


Figura 1: ADC Flash de 3 bits

### 3.1.2. En el laboratorio

1. Arme en su *protoboard* el conversor diseñado en el trabajo previo, puede utilizar algún elemento de señalización para indicar el valor de salida del conversor (p.e LEDs en cada bit o un display de siete segmentos). Si estima conveniente puede utilizar una implementación alternativa para el codificador.
2. Utilizando  $V_{ref} = 5V$  varíe el voltaje  $V_{in}$  y verifique que se obtienen todas las salidas del conversor.
3. Repita el ejercicio anterior y encuentre los voltajes de entrada en los cuales se producen las transiciones en la salida del conversor. Tabule sus resultados.
4. **No desarme su ADC ya que éste se utilizará en conjunto con el conversor digital análogo que diseñará a continuación.**

## 3.2. Conversor Digital Análogo (DAC)

Esta parte corresponde a la segunda sesión de la experiencia, consistente en el desarrollo de un conversor digital análogo de topología escalera de resistencias R-2R. Se reitera que para lograr el objetivo y terminar el trabajo de esta experiencia en el tiempo asignado, al comenzar la segunda sesión se debería haber terminado ya ambas partes del conversor análogo digital y el trabajo previo del conversor digital análogo.

En la figura 2 se muestra un DAC de escalera de resistores R2R.

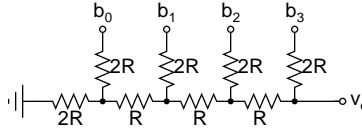


Figura 2: DAC R2R de 4 bits

### 3.2.1. Trabajo Previo

1. Utilizando el principio de superposición encuentre el valor de voltaje de salida del conversor en función del valor de los bits  $V_o(b_0, b_1, b_2, b_3)$ .
2. En base a la función anterior y asumiendo que los bits utilizan los niveles de voltaje de la lógica TTL, ¿Cuál es el máximo voltaje posible a la salida del conversor?.
3. En la figura 3 se agregó un amplificador inversor a la salida del arreglo. Calcule el valor de  $R_f$  para que el valor absoluto de  $V_o$  ocupe todo el rango entre 0 y 5 V.

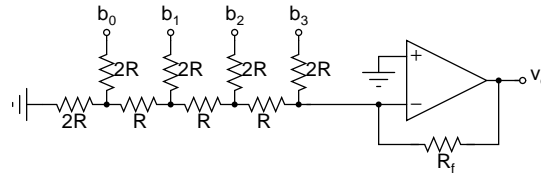


Figura 3: DAC R2R de 4 bits con ganancia

4. Determine cuál de las resistencias debe ser más precisa para que la red R2R funcione correctamente. Investigue el tipo de error que aparece en el conversor cuando las resistencias del arreglo tienen variaciones en torno a su valor ideal.
5. **SPICE:** Implemente un DAC R2R de 4 bits en LTspice y pruébelo utilizando el ADC diseñado anteriormente. Compare la salida del DAC al conectar: los 3 bit del ADC a los 3 bit más significativos del DAC y los 3 bit del ADC a los 3 bit menos significativos del DAC.

### 3.2.2. En el laboratorio

1. Arme en su *protoboard* el DAC diseñado en el trabajo previo. Mediante un potenciómetro ajuste el valor de  $R_f$  para obtener un voltaje  $|V_o|$  entre 0 y 5 V.
2. Conecte el ADC diseñado anteriormente a los 3 bit menos significativos del DAC. Aplique una señal sinusoidal en el ADC y observe la salida del DAC. Grafique ambas señales en el osciloscopio simultáneamente.
3. Utilizando esta misma forma de onda, estudie el comportamiento del sistema al variar la frecuencia del clock y de la señal. Comente.

4. Utilizando opamps implemente un circuito que realice la resta entre la entrada del ADC y la salida del DAC. Aplique una rampa de baja frecuencia y que ocupe todo el rango del ADC y grafique con el osciloscopio la salida de este circuito. Comente sus observaciones.
5. Implemente en el dominio digital la función de multiplicar la señal por dos. Utilizando el conjunto ADC/DAC muestre su funcionamiento.
6. Retire el elemento que hace que el ADC se comporte de manera síncrona y repita el ejercicio de analizar la forma de onda al variar el clock y la señal de entrada.