



## MSP430F5 系列 16 位超低功耗单片机模块原理

### 第 19 章 ADC12A 模数转换模块

版本: 1.0

发布日期: 2010.8 最后更新日期: 2010.8.

原文: TI slau208.pdf (5xxfamily User's Guide)

翻译: 张宽宽 西安电子科技大学

编辑: DC 微控网总版主

注: 以下文章是翻译 TI slau208.pdf 文件中的部分内容。由于我们翻译水平有限, 有整理过程中难免有所不足或错误; 所以以下内容只供参考. 一切以原文为准。

文章更新详情请密切留意微控技术论坛。

## 第二十章 ADC12A 模数转换模块

### 19 ADC12\_A

ADC12\_A 模块是一个高效的 12 位模—数转换器。本章节将主要介绍 MSP430 5XX 单片机的 ADC12\_A 模块。

#### 19.1 ADC12\_A 介绍

ADC12\_A 模块支持高速的 12 位的模数转化。该模块应用了包括一个 12 位的 SAR 内核，基准电压

发生器（只有 MSP430F54XX 具备，在其他设备中应用的是 REF 模式）和一个 16 字的转化—控制缓冲器。在没有 CPU 干预下，该缓冲器允许对 16 路独立采集而来的 ADC 信号进行转化和存储。

ADC12\_A 的特点有：

- 最大转化速度超过 200-ksps

- 无数据丢失的单调的 12 位转化器

- 采样—保持由采样周期控制，采样周期可通过设置软件或定时器确定

- 利用软件，Timer\_A 或者 Timer\_B 对采样进行初始化

- 件选择芯片内部的基准电压发生器（对于 MSP430F54XX 为：1.5V 或 2.5V。其他设备为：1.5V，2.0V 或 2.5V）

- 软件选择外部或内部基准

- 12 路独立可配置的外部输入通道

- 内部温度传感器转化通道，参考电压为 AVcc 和外部基准

- 独立的选择通道基准源，包括正基准和负基准

- 可选择的转化时钟源

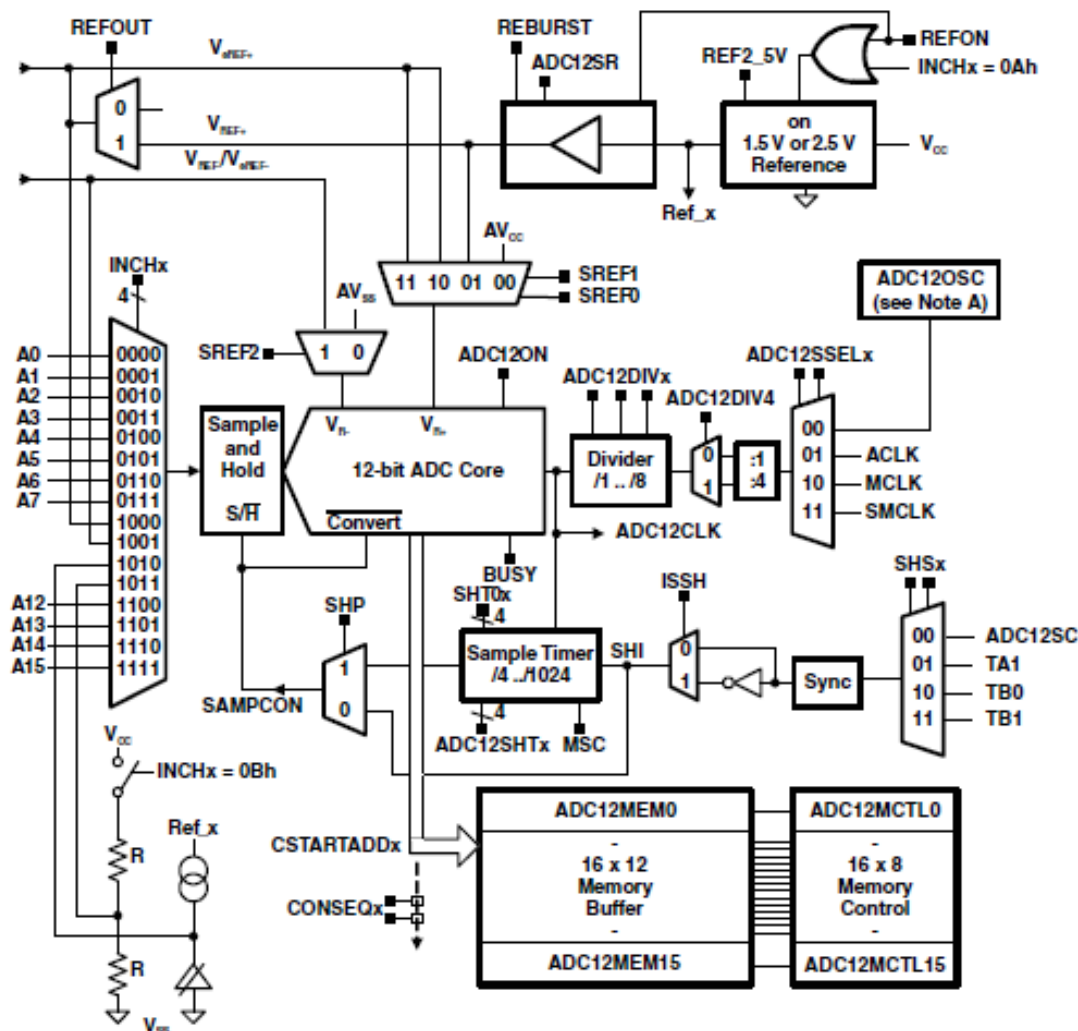
- 四种转化模式：单通道模式，重复单通道模式，序列模式和重复序列模式

- ADC 内核和基准电压可以单独掉电（只有 MSP430F54xx 有此功能。其他设备可以参考 REF 模块的说明）

- 中断向量寄存器快速响应 19 路的 ADC 中断

- 16 位的转化结果存储寄存器

图 19-1 所示为 ADC12\_A 的方块图。右图可知，MSP430F54xx 中的基准电压发生器位于 ADC12\_A 模块之中。而其他设备中基准电压发生器常常存在于基准模块中。详细内容可查阅相应的数据表。



A: MODOSC 是综合时钟系统 (UCS) 中的部分内容。详细内容可参考 UCS 部分。

图 19-1.ADC12\_A 方块图

## 19.2.ADC12\_A 运行

ADC12\_A 模块由软件进行设置。接下来，我们对 ADC12\_A 的结构和操作进行讨论。

### 19.2.1 12 位的 ADC 内核

ADC 内核将输入的模拟信号转化成一个 12 位的数字信号并将转化的结果存储到内存中。

该内核利

两个可编程选择的电压基准 (VR+和 VR-) 来限制转化的最大和最小电压。当输入信号大于或等于 VR+时，数字输出结果 (N\_ADC) 将取满 (0FFFh)，而当输入信号小于或等于 VR-时，数字输出结果 (N\_ADC) 将为 0。在转化—控制寄存器中选择输入通道和设定电压基准。输入和输出的转化公式如下：

$$N_{ADC} = 4095 \times \frac{V_{in} - V_{R-}}{V_{R+} - V_{R-}}$$

该内核由两个控制寄存器设定，分别为 ADC12CTL0 和 ADC12CTL1。ADC12ON 位控制内核使能。所以 ADC12\_A 可以在不用时关闭省电。除了少数控制位，其他控制为必须在 ADC12ENC = 0 时才能更改。之后，ADC12ENC 必须置位才能进行转换。

### 转化时钟选择

ADC12CLK 既用作转化时钟，又用于工作在脉冲采样模式下时产生采样周期。我们利用预分频控制位（ADC12DIVx）和分频控制位（ADC12SSELx）来选择 ADC12\_A 的时钟源。通过这两个控制位的组合，输入的时钟频率可以被分频至 1—32 的范围。可以作为时钟源的有 SMCLK, MCLK, ACLK 和 MODSC。

ADC12OSC 是由内部产生的，频率的变化范围可达 5MHz。设备，供电电压和温度不同导致频率变化。详细的信息可以参考 ADC12OSC 的数据表。

用户必须保证在信号转化期间 ADC12CLK 不能中断。如果在转化时时钟停止，那么操作就会中止而且产生的结果也是无效的。

### 19.2.2 ADC12\_A 输入和多路复用器 (Multiplexer)

在该模块中，利用“模拟输入多路复用器”可以选择 ADC12\_A 的 12 路外部和 4 路内部模拟信号中的

一路作为模拟输入信号。该输入多路复用器采用“先断后合”（BBM）方式，来减小输入端之间产生的干扰输入。这种干扰往往是在转换通道时产生的，可以参看图 19-2。不仅如此，该输入多路复用器还作为 T 开关将通道之间的耦合降至最低。当某一通道未被选定时，它与 A/D 是隔离的，而且中间的节点要连接模拟地（AVss），以此来将内部的分布电容接地，从而达到消除干扰的目的。

ADC12\_A 模块运用了指令重分配方式。当输入通道在内部切换时，该动作会引起输入信号的电压瞬间变化。这种分配方式会使这个瞬变的电压会在转化之前被消除并稳定下来，保证不会转化错误的信号。

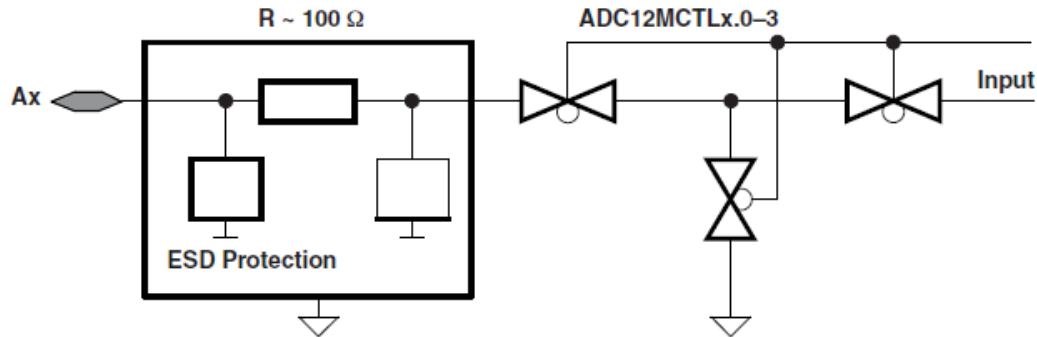


图 19.2.模拟多路复用器

### 模拟端口选择

ADC12\_A 模块的模拟输入端是与数字通道管脚复合使用的。当模拟信号加在了数字通道的管脚上时，寄生电流会直接从 Vcc 流到 GND。而且，当模拟电压的大小与数字通道的门限电压接近时，就会产生这种寄生电流。只有禁止数字通道才能消除寄生电流进而降低系统的电流损耗。针对于此，控制位 PySELx 可以用来将数字通道的输入输出缓冲器禁用。

```
; Py.0 and Py.1 configured for analog input
BIS.B    #3h,&PySEL    ; Py.1 and Py.0 ADC12_A function
```

### 19.2.3 电压基准发生器

MSP430F54xx 中的 ADC12\_A 模块包含内部电压基准，有两个可供选择的电压等级，分别是 1.5V 和

2.5V。这两个电压基准可以用作内部和外部电压源，对应的端口是 VREF+。

其他设备的 ADC12\_A 模块包含一个独立电压基准模式。这种模式可以提供三种可供选择

的电压等级，分别是 1.5V、2.0V 和 2.5V。这三个电压基准均可以用作内部和外部电压源，对应的端口是 VREF+。

将控制位 ADC12REFON 置 1，就启动 ADC12\_A 模块的参考电压。当 ADC12REF2\_5V = 1 时，内部基准电压是 2.5V；当 ADC12REF2\_5V = 0 时，内部基准电压是 1.5V。当不使用基准电压时，可以将其关闭以省电。采用 REF 模块的设备可以利用在 ADC12\_A 模块内的控制位或者 REF 模块中的控制寄存器来控制 ADC 的供电基准。

在 REF 模块中的控制位 REFMSTR 是用来将控制权交给 ADC12\_A 模块中的基准电压控制寄存器来设置。如果寄存器控制位 REFMSTR=1（缺省），那么 REF 模块寄存器将控制基准电压的设定。相反，当 REFMSTR=0 时，则由 ADC12\_A 模块内的基准电压控制寄存器来定义对 ADC12\_A 模块的供电标准。

外部电压可以分别通过管脚 VREF+/VeREF+和 VREF-/VeREF-向 ADC12\_A 模块内提供基准。

只有当 REFOUT=1，才需要外部存储电容器，而且这时的参考电压可以对外输出。

### 内部基准电压的低功耗特性

ADC12\_A 模块内部基准电压发生器采用低功耗设计。该基准电压发生器包括一个带状能隙（band-gap）电压源和一个独立的缓冲器。两者的电流消耗分别在设备的数据表中可以找到。当 ADC12REFON = 1 时，两者都工作。当 ADC12REFON = 0 时，两者都停止工作。设定控制位 ADC12REFON = 1 的总时间不超过 30us。

当 ADC12REFON = 1 且 REFBURST = 1 时，如果此时没有信号转化，那么缓冲器将自动关闭。一旦需要时就会自动开启。缓冲器关闭时不消耗电流。在这种情况下，带状能隙电压源始终保持开启状态。

控制位 REFBURST 控制缓冲器的运行。当 REFBURST=1 时，在 ADC12\_A 没有进行转化时，缓冲器自动关闭，一旦转化开始它有自动开启。而当 REFBURST=0 时，缓冲器将一直开启，如果此时的 REFOUT=1，那么缓冲器还将允许基准电压持续的向外输出，供应外部设备。

内部的缓冲器还可以针对不同的功率消耗来设定转化速度。例如，当最大的转化速度小于 50kps 时，将 ADC12SR 设为 1 时可以降低接近 50% 的电流消耗。

### 19.2.4 自动掉电

ADC12\_A 模块是为低功耗应用而设计的。当 ADC12\_A 没有进行转化活动时，ADC12\_A 内核是自动关闭的，一旦需要工作时会自动回复。同样，MODOSC 也是自动调节的。

### 19.2.5 取样和转化定时

输入信号 SHI 的上升沿触发对模数转化的初始化。SHI 的来源是由控制位 SHSx 决定的，包括如下的信号源：

控制位 ADC12SC

Timer\_A 输出单元 1

Timer\_B 输出单元 0

Timer\_B 输出单元 1

SHI 信号的极性可以被 ADC12SSH 位置反。SAMPCON 信号控制取样周期和开始转化。当 SAMPCON 为 1 时，开始取样。当 SAMPCON 由高相低发生跳变时，开始模数转化，转化在 12 位分辨率模式下时需要 13 个 ADC12CLK 周期。由控制位 ADC12SHP 控制两种不同的采样定时方法——扩展采样模式和脉冲模式。

### 扩展采样模式

当 ADC12SHP=0 是该模式被选中。此时，SHI 信号直接控制 SAMPCON，并定义采样周期 t\_sample 的大小。当 SAMPCON 为 1 时，开始采样。该信号由高到低的跳变后，再经过一个同

步延时 ( $t_{\text{sync}}$ ) 就会启动转化过程 (参考图 19-3)。

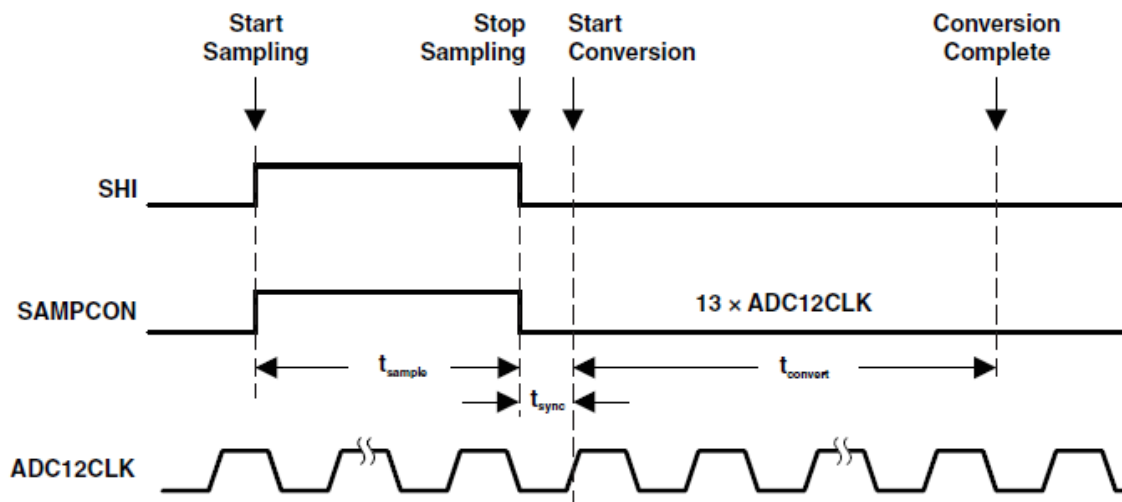


图 19-3.扩展采样模式

### 脉冲取样模式

当  $\text{ADC12SHP}=1$  时, 脉冲取样模式开启。SHI 信号用来触发取样计时器。在寄存器  $\text{ADC12CTL0}$  中的控制位  $\text{ADC12SHT0x}$  和  $\text{ADC12SHT1x}$  控制着取样定时器的取样间隔, 该取样间隔用  $\text{SAMPCON}$  信号的采样周期  $t_{\text{sample}}$  来定义。取样定时器在经过同步延时 ( $t_{\text{sync}}$ ) 之后将保持  $\text{SAMPCON}$  信号为 1, 总的采样时间为  $t_{\text{sample}} + t_{\text{sync}}$  (参考图 19-4)。

控制位  $\text{ADC12SHTx}$  选择采样的时间, 此时间必须以  $\text{ADC12CLK}$  的 4 倍频来调节。 $\text{ADC12SHT0x}$  选择  $\text{ADC12MCTL0}$  至  $\text{ADC12MCTL7}$  的取样时间,  $\text{ADC12SHT1x}$  用来选择  $\text{ADC12MCTL8}$  到  $\text{ADC12MCTL15}$  的取样时间。

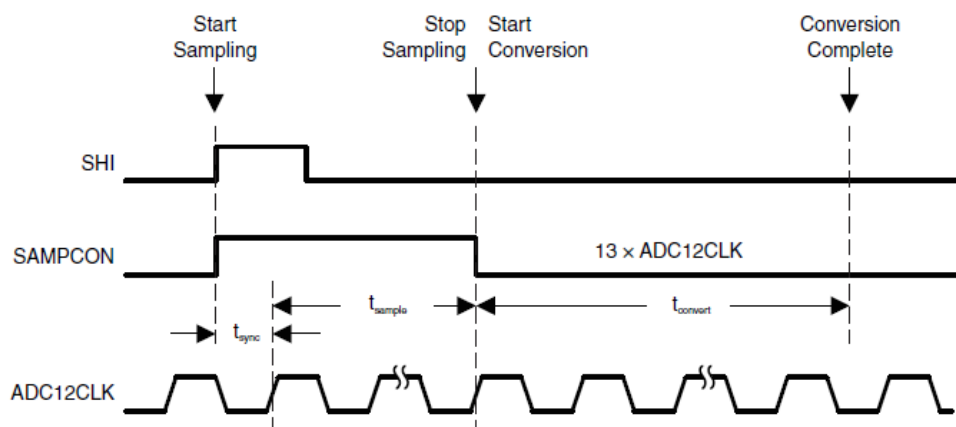


图 19-4.脉冲采样模式

### 取样定时器注意事项

当控制位  $\text{SAMPCON}=0$  时, 所有的  $A_x$  输入端口为高阻抗。当  $\text{SAMPCON}=1$  时, 所选用的  $A_x$  输入端口在采样期间可以等效为一个 RC 低通滤波器, 如图 19-5 所示。从源端观测, 存在一个内部复用器输入阻抗  $R_I$  (最大值为 2 千欧姆) 和一个相应的电容  $C_I$  (最大值为 40pF)。为保证能够精确的进行 12 为转化, 则必须使电容  $C_I$  上的电压  $V_c$  小于所测电压  $V_s$  的最低位 (LSB) 的 1/2 倍。



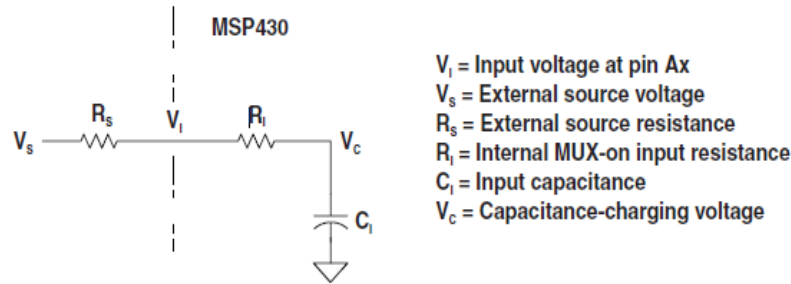


图 19-5.模拟输入等效电路

所测电压的阻抗  $R_s$  和  $R_i$  会影响取样时间  $t_{\text{sample}}$ 。下面的式子用来计算 12 位转化的最小取样时间  $t_{\text{sample}}$ ：

$$t_{\text{sample}} > (R_s + R_i) \times \ln(2^{13}) \times C_i + 800\text{ns}$$

将上面给出的  $R_i$  和  $C_i$  的数值代入可得到：

$$t_{\text{sample}} > (R_s + 2\text{K}\Omega) \times 9.011 \times 40\text{pF} + 800\text{ns}$$

例如，如果  $R_s$  为 10 千欧姆，那么  $t_{\text{sample}}$  必须大于 5.13us。

### 19.2.6 转化存储

ADC12\_A 模块中含有 16 个 ADC12MEMx 转化存储寄存器，用于存储转化信息。每一个 ADC12MEMx 寄存器都由一个相应的 ADC12MCTLx 控制寄存器来进行设置。其中，SREFx 位用来定义基准电压，INCHx 位用来选择输入通道。当 ADC12\_A 工作在序列模式时，ADC12EOS 位用来定义序列的结束。如果 ADC12MCTL15 中的 ADC12EOS 没有置位，序列会从 ADC12MEM15 中转移到 ADC12MEM0 中。

对于所有的转化模式而言，控制位 CSTARTADDx 定义的都是首个 ADC12MCTLx 寄存器。具体是这样的。转化模式如果为单通道或者重复单通道，CSTARTADDx 指向的是单一的寄存器 ADC12MCTLx。如果转化模式选为序列模式或者重复序列模式的话，那么 CSTARTADDx 将指向应用中的首个 ADC12MCTLx 寄存器（这时的寄存器有多个）。这时有一个对软件屏蔽的指针，在每次的转化结束之后它会按顺序自动跳至下一个 ADC12MCTLx 中。这个序列会持续进行直到寄存器 ADC12MCTLx 中的 ADC12EOS 位作用为止——这个控制位是最后执行的。

当转化的结果被写入到一个选好的寄存器中 ADC12MEMx 时，这时寄存器中 ADC12IFGx 中的标志位置位。

Table 19-1. ADC12\_A Conversion Result Formats

Analog Input Voltage	ADC12DF	ADC12RES	Ideal Conversion Results	ADC12MEMx
-V <sub>REF</sub> to +V <sub>REF</sub>	0	00	0 to 255	0000h - 00FFh
	0	01	0 to 1023	0000h - 03FFh
	0	10	0 to 4095	0000h - 0FFFh
	1	00	-128 to 127	8000h - 7F00h
	1	01	-512 to 511	8000h - 7FC0h
	1	10	-2048 to 2047	8000h - 7FF0h

### 19.2.7 ADC12\_A 转化模式

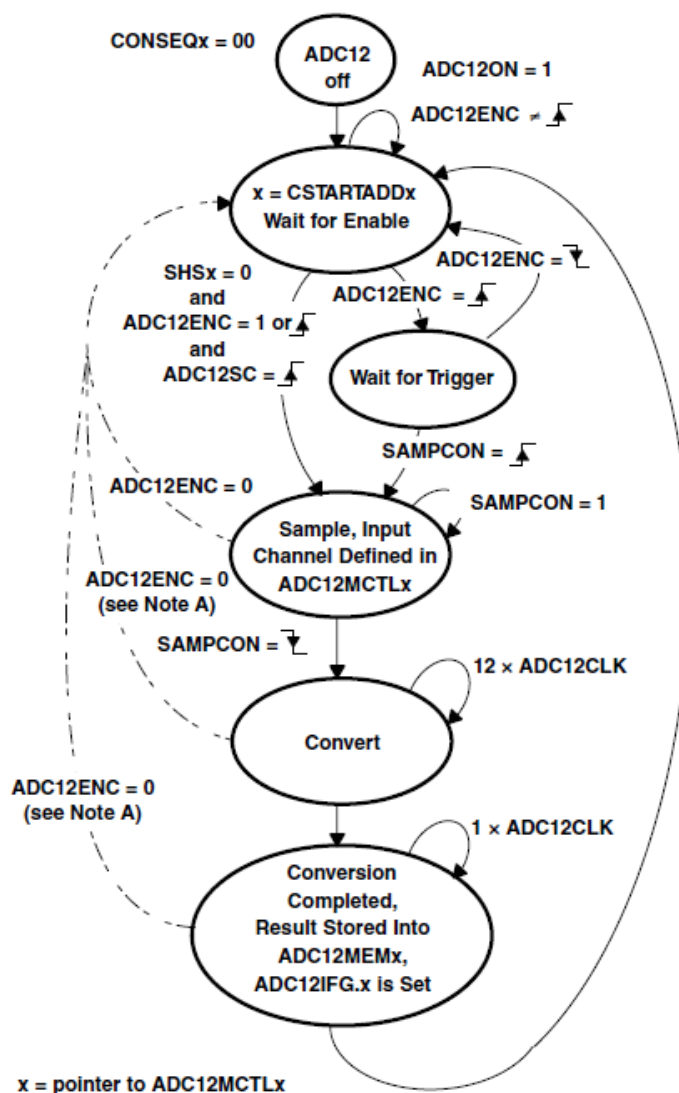
ADC12\_A 有四种运行模式可供选择，由控制位 CONSEQx 决定，其对应关系参考表 19-1。

表 19-1.转化模式总结

ADC12CONSEQx	Mode	Operation
00	Single channel single-conversion	A single channel is converted once.
01	Sequence-of-channels	A sequence of channels is converted once.
10	Repeat-single-channel	A single channel is converted repeatedly.
11	Repeat-sequence-of-channels	A sequence of channels is converted repeatedly.

### 单通道信号转化模式

一个通道只能采样和转化一次。ADC 的转化结果存储至由控制位 CSTARTADDx 控制的寄存器 ADC12MEMx 之中。如图 19-6 所示，为单通道转化模式的流程图。当 ADC12SC 启动了一次转化后，它将会连续的启动下面的转化。当其它的触发源发生时，ADC12ENC 在转化是必须跳变。



A 转化结果不确定。

图 19-6.单通道采样模式

### 序列通道模式

一个序列的通道转化和采样各一次。ADC 转化的结果存储到了以 ADC12MEMx 为首的转



化寄存器中，其中寄存器 ADC12MEM<sub>x</sub> 是由控制位 CSTARTADD<sub>x</sub> 控制的。当检测到通道中的 ADC12EOS 置位时，序列转化将会终止。图 19-7 显示了序列通道模式的流程。当 ADC12SC 启动了一个序列后，它会启动相继的序列。当其它的触发源发生时，ADC12ENC 在序列期间必须跳变。

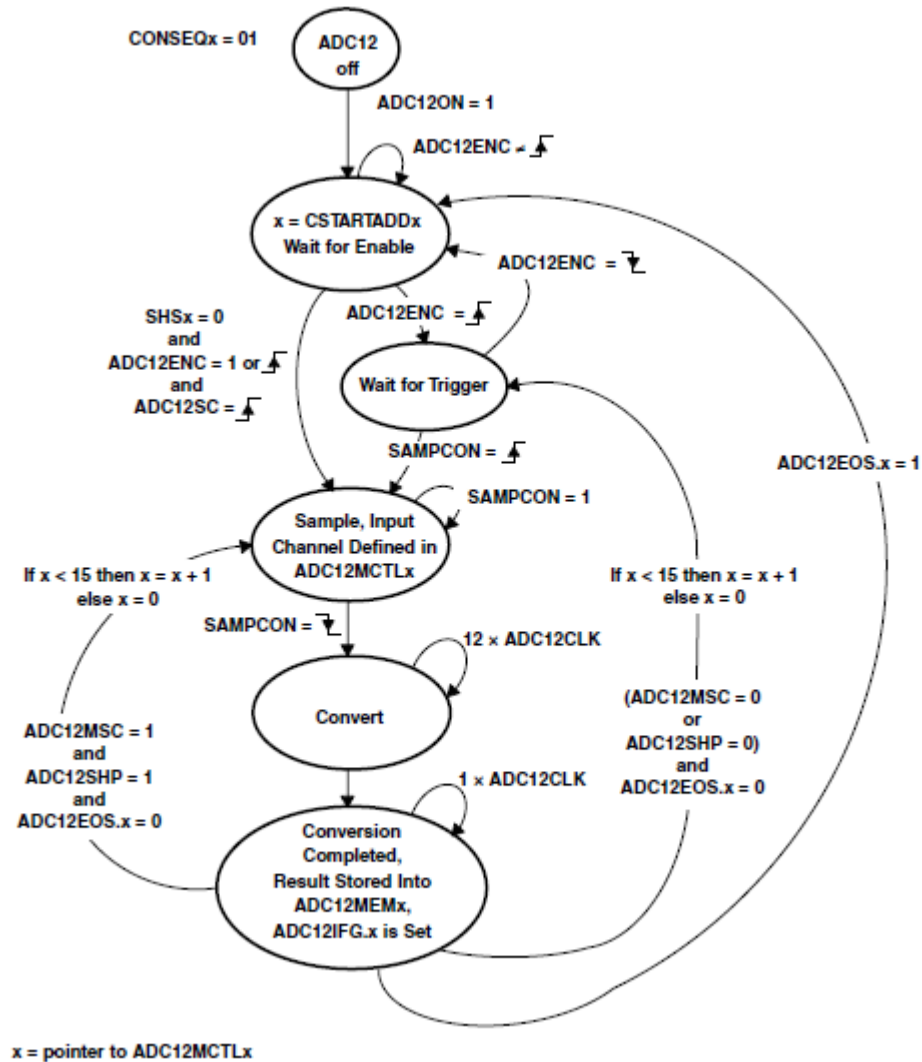


图 19-7.序列通道模式

### 重复单通道模式

一个通道可以连续的采样和转化。ADC 转化结果存储在由控制位 CSTARTADD<sub>x</sub> 控制的 ADC12MEM<sub>x</sub> 寄存器中。因为每次只有一个 ADC12MEM<sub>x</sub> 在工作，所以在完成转化后要及时的读取转化的结果。否则就会将上次的结果覆盖。图 19-8 显示了重复单通道模式的流程。

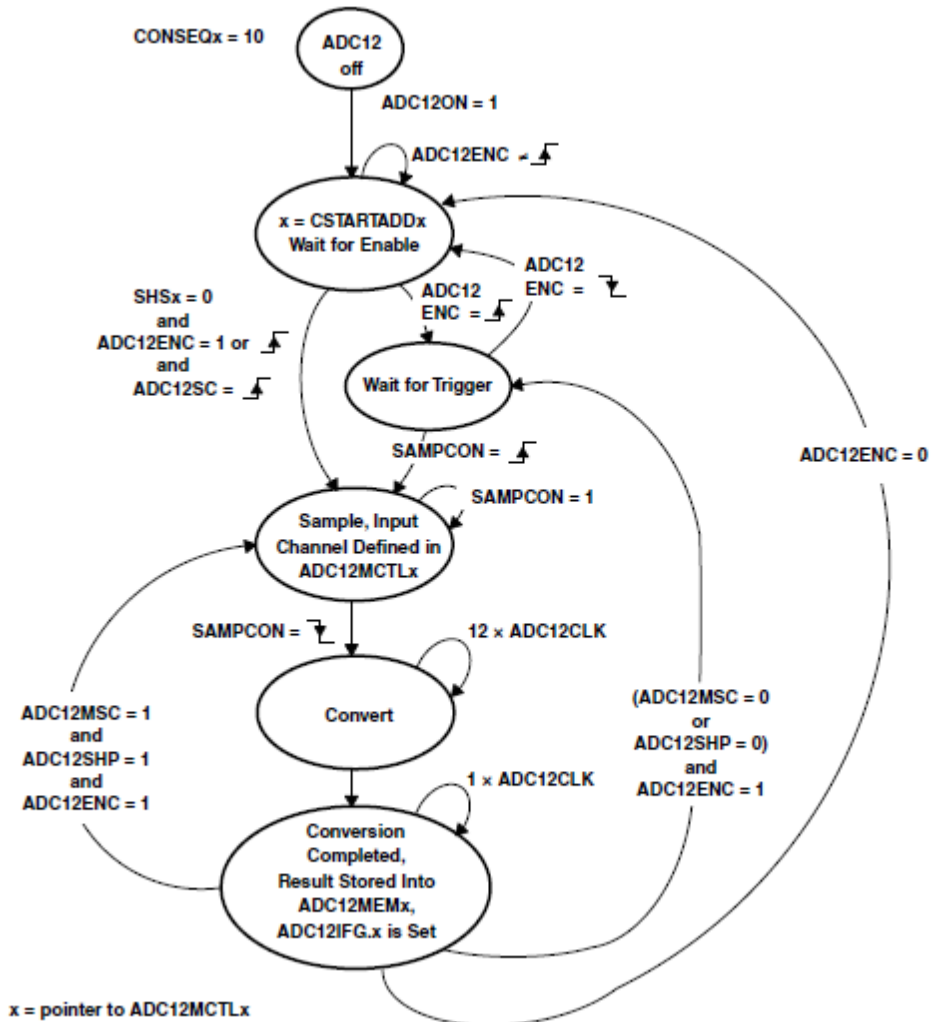


图 19-8.重复单通道模式

### 重复序列通道模式

一个序列的通道持续的采样和转化。ADC 转化的结果存储到了以 ADC12MEMx 为首的转化寄存器中，其中寄存器 ADC12MEMx 是由控制位 CSTARTADDx 控制的。当检测到通道内的 ADC12EOS 置位时，序列结束，下一个启动信号会重启序列。图 19-9 显示了重复序列通道模式的流程。

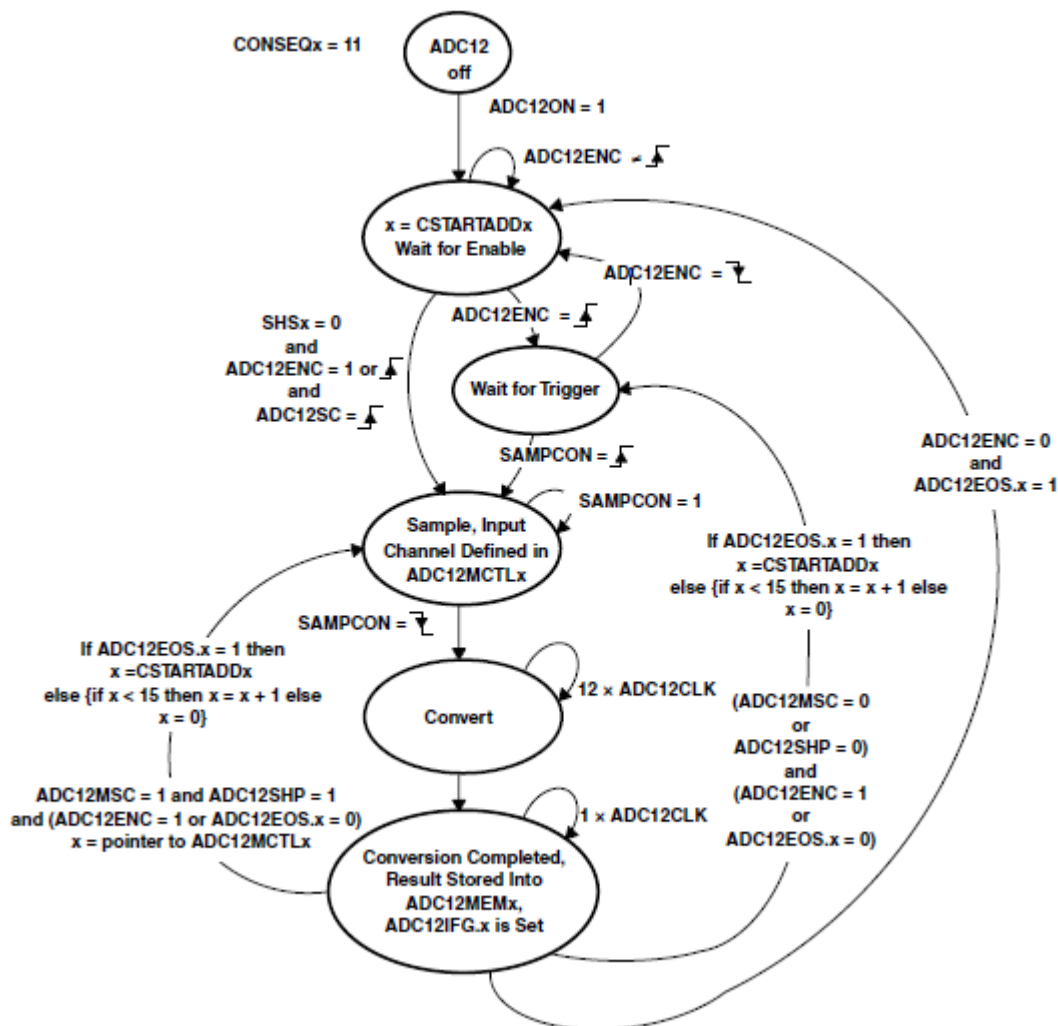


图 19-9.重复序列通道模式

### 启用多重采样和转化位（ADC12MSC）

为了能使转化过程自动、快速和持续的进行，我们需要启用多重采样和转化功能。当  $ADC12MSC=1$ ， $CONSEQx>0$  且开启采样计时器时， $SHI$  信号的第一个上升沿就会启动第一次转化。紧接着，一旦前一次转化结束，后面的转化就开始了，且为持续进行。之后的  $SHI$  上升沿会被忽略，直到在单一序列模式下该序列结束，或是在重复单通道模式/重复序列模式下  $ADC12ENC$  位发生跳变为止。当使用控制位  $ADC12MSC$  时，控制位  $ADC12ENC$  的功能是不变的。

### 停止转化

停止  $ADC12\_A$  的转化取决于运行的方式。以下是推荐的停止转化（序列转化）的方法：

在单通道采样模式下，通过复位  $ADC12ENC$  来立即结束转化，但其结果是不准确的。想得到正确的结果，要在清除  $ADC12ENC$  之前切断  $busy$  位，直到复位。

在重复单通道模式下，在当前转化结束时通过复位  $ADC12ENC$  来结束转化。

在序列或重复序列模式下，在序列结束时通过复位  $ADC12ENC$  来结束转化。

任何模式下都可以通过设置  $CONSEQx$  为 0 或者复位  $ADC12ENC$  来停止转化。但其结果是不可靠的。

**注释：无 ADC12EOS 置位的序列**

如果选择了序列模式且没有 ADC12EOS 置位，那么复位 ADC12ENC 不能停止序列转化。要停止序列转化，首先要置为单通道模式，然后复位 ADC12ENC。

**18.2.7 启用内部温度传感器**

要使用芯片内部的温度传感器，用户需要选择模拟输入通道 INCHx=1010。所以相应的配置包括基准

电压，转化存储等等都已经设置好，用户可以像普通的模拟输入通道一样进行使用。在 MSP430F54xx 中，温度传感器位于 ADC12\_A 中，而在其他的设备中是位于 REF 部分的。

温度传感器的典型应用如图 19-10 所示。当我们使用它时，取样的周期必须大于 30us。温度传感器的偏移误差较大，在大多数应用中需要矫正。这点可以参考设备数据表，查看相应的参数。

选择温度传感器后就会自动打开芯片内部的基准电压发生器，产生供电电压源。但是，此时不允许 VREF+ 向外供电，也不会影响转化的基准选择。温度传感器转化时的基准电压的选择和其他通道一样。

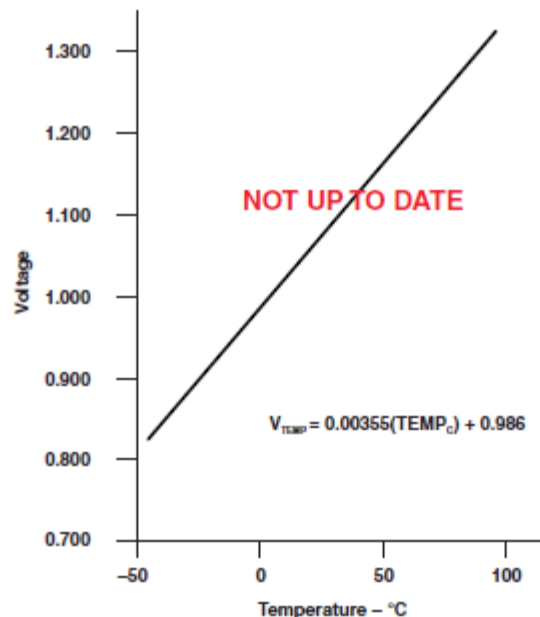


图 19-10.典型的温度传感器转化关系

**18.2.8 ADC12\_A 接地和干扰注意事项**

对于高分辨率的 ADC，应采用适当的印制电路板布局和接地技术来抑制接地回路，寄生效应，和干扰。

地回路是 A/D 的回流经过与模拟或数字的回路相同的通道时产生的。如果不注意，这个回路会产生一个小的但是有害的补偿电压，它会增大或减小基准电压或者是输入模拟信号。如图 19-11 的连线可以避免上面情况发生。

除了接地以外，由于数字转化和改变电源供应所造成的供电电源上的纹波和干扰尖峰也会导致转化结果的错误。一种推荐使用的连接为，将模拟地和数字地的连接分离为单点连接，这样可以消除干扰，提高精度。

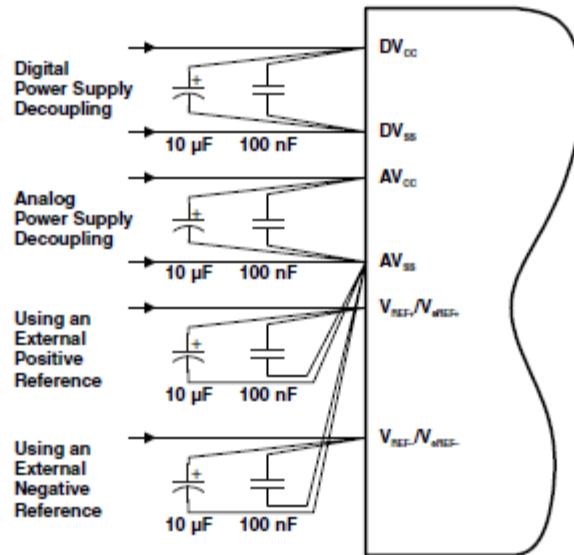


图 19-11.ADC12\_A 的接地和干扰注意事项

#### 19.2.10 ADC12\_A 的中断

ADC12\_A 有 19 个中断源:

ADC12IFG0-ADC12IFG15

ADC12OV, ADC12MEMx 溢出

ADC12TOV, ADC12\_A 转化时间溢出

当 ADC12MEMx 存储寄存器装入转化结果时, 其相应的 ADC12IFGx 位置为 1。若此时控制位 ADC12IEx 和 GIE 置位时, 则相应的中断请求产生。当 ADC12MEMx 中上一次的转化结果没有被读取且又存入新的转化结果时, ADC12OV 就会置位。在本次转化还未完成时, 如果有新的转化请求发生, 那么 ADC12TOV 就会置位。在单通道模式转化结束时或者是在序列通道模式的一个序列转化结束时, DMA 会被启动。

#### ADC12IV, 中断向量发生器

ADC12\_A 中所有中断源按优先级集成到了一个中断向量表中。中断向量寄存器 ADC12IV 用来判断响应哪个中断。

最高优先级允许 ADC12\_A 的中断在 ADC12IV 寄存器中产生一个数值(参考寄存器说明)。这个数值可以获得, 也可以加到程序计数器里, 以自动执行合适的软件程序。没有发生中断则不会影响 ADC12IV 的值。

ADC12OV 或 ADC12TOV 两者若都不是最高级的未决中断, 那么读或者写寄存器 ADC12IV 中的值都会使得两者复位。而且两个中断都没有容易获得的中断标志位。标志位 ADC12IFGx 不会被 ADC12IV 复位。它会通过访问相应的 ADC12MEMx 寄存器或者是通过软件复位。

如果在一个中断服务结束后刚好有另一个中断等待, 那么另外一个中断就会产生。例如, 当中断服务程序正在访问 ADC12IV 寄存器时, 有两个中断 ADC12OV 和 ADC12IFG3 未决。那么 ADC12OV 中断会被自动复位。在当前中断服务完返回后, ADC12IFG3 会产生另一个中断。

#### ADC12\_A 中断处理软件举例

下面的程序举例是推荐的 ADC12IV 使用方法和处理开销。ADC12IV 的值加到 PC 中自动跳到合适的程序处。

右边的数字显示的是 CPU 处理每个指令的时间。对不同的中断源, 软件开销包括中断

处理潜伏期和中断返回周期，而不包括软件执行。其中潜伏期有：

ADC12IFG0–ADC12IFG14, ADC12TOV, and ADC12OV: 16 cycles

ADC12IFG15: 14 cycles

ADC12IFG15 的中断处理器在处理 ADC12IFG15 中断时，如果有更高级的中断发生，它会立即进行查询。这样在另一个 ADC12\_A 中断等待时可以节省 9 个 cycles。

```
; Interrupt handler for ADC12.
INT_ADC12                                ; Enter Interrupt Service Routine
ADD      &ADC12IV,PC                     ; Add offset to PC
RETI                                           ; Vector 0: No interrupt
JMP      ADOV                             ; Vector 2: ADC overflow
JMP      ADTOV                             ; Vector 4: ADC timing overflow
JMP      ADM0                              ; Vector 6: ADC12IFG0
; Vectors 8-32
JMP      ...                               ; Vector 34: ADC12IFG14
JMP      ADM14
;
; Handler for ADC12IFG15 starts here. No JMP required.
;
ADM15    MOV      &ADC12MEM15,xxx          ; Move result, flag is reset
; Other instruction needed?
;
JMP      INT_ADC12                        ; Check other int pending
;
; ADC12IFG14-ADC12IFG1 handlers go here
;
ADM0     MOV      &ADC12MEM0,xxx          ; Move result, flag is reset
; Other instruction needed?
;
RETI                                           ; Return
;
ADTOV    ...                               ; Handle Conv. time overflow
RETI                                           ; Return
;
ADOV     ...                               ; Handle ADCMEMx overflow
RETI                                           ; Return
```

### 18.3 ADC12\_A 寄存器

ADC12\_A 的寄存器列在表 19-2。ADC12\_A 的基地址可以在设备的数据表中查到。ADC12\_A 的每个寄存器的地址也列在了表 19-2 中。



表 19-2.ADC12\_A 寄存器

Register	Short Form	Register Type	Address	Initial State
ADC12 control register 0	ADC12CTL0	Read/write	00h	Reset with POR
ADC12 control register 1	ADC12CTL1	Read/write	02h	Reset with POR
ADC12 control register 2	ADC12CTL2	Read/write	04h	Reset with POR
ADC12 interrupt flag register	ADC12IFG	Read/write	0Ah	Reset with POR
ADC12 interrupt enable register	ADC12IE	Read/write	0Ch	Reset with POR
ADC12 interrupt vector word	ADC12IV	Read	0Eh	Reset with POR
ADC12 memory 0	ADC12MEM0	Read/write	20h	Reset with POR
ADC12 memory 1	ADC12MEM1	Read/write	22h	Reset with POR
ADC12 memory 2	ADC12MEM2	Read/write	24h	Reset with POR
ADC12 memory 3	ADC12MEM3	Read/write	26h	Reset with POR
ADC12 memory 4	ADC12MEM4	Read/write	28h	Reset with POR
ADC12 memory 5	ADC12MEM5	Read/write	2Ah	Reset with POR
ADC12 memory 6	ADC12MEM6	Read/write	2Ch	Reset with POR
ADC12 memory 7	ADC12MEM7	Read/write	2Eh	Reset with POR
ADC12 memory 8	ADC12MEM8	Read/write	30h	Reset with POR
ADC12 memory 9	ADC12MEM9	Read/write	32h	Reset with POR
ADC12 memory 10	ADC12MEM10	Read/write	34h	Reset with POR
ADC12 memory 11	ADC12MEM11	Read/write	36h	Reset with POR
ADC12 memory 12	ADC12MEM12	Read/write	38h	Reset with POR
ADC12 memory 13	ADC12MEM13	Read/write	3Ah	Reset with POR
ADC12 memory 14	ADC12MEM14	Read/write	3Ch	Reset with POR
ADC12 memory 15	ADC12MEM15	Read/write	3Eh	Reset with POR
ADC12 memory control 0	ADC12MCTL0	Read/write	10h	Reset with POR
ADC12 memory control 1	ADC12MCTL1	Read/write	11h	Reset with POR
ADC12 memory control 2	ADC12MCTL2	Read/write	12h	Reset with POR
ADC12 memory control 3	ADC12MCTL3	Read/write	13h	Reset with POR
ADC12 memory control 4	ADC12MCTL4	Read/write	14h	Reset with POR
ADC12 memory control 5	ADC12MCTL5	Read/write	15h	Reset with POR
ADC12 memory control 6	ADC12MCTL6	Read/write	16h	Reset with POR
ADC12 memory control 7	ADC12MCTL7	Read/write	17h	Reset with POR
ADC12 memory control 8	ADC12MCTL8	Read/write	18h	Reset with POR
ADC12 memory control 9	ADC12MCTL9	Read/write	19h	Reset with POR
ADC12 memory control 10	ADC12MCTL10	Read/write	1Ah	Reset with POR
ADC12 memory control 11	ADC12MCTL11	Read/write	1Bh	Reset with POR
ADC12 memory control 12	ADC12MCTL12	Read/write	1Ch	Reset with POR
ADC12 memory control 13	ADC12MCTL13	Read/write	1Dh	Reset with POR
ADC12 memory control 14	ADC12MCTL14	Read/write	1Eh	Reset with POR
ADC12 memory control 15	ADC12MCTL15	Read/write	1Fh	Reset with POR

ADC12CTL0, ADC12_A 控制寄存器 0							
15	14	13	12	11	10	9	8
ADC12SHT1x				ADC12SHT0x			
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)
7	6	5	4	3	2	1	0
ADC12MSC	ADC12 REF2_5V	ADC12 REFON	ADC120N	ADC12OVIE	ADC12TOVIE	ADC12ENC	ADC12SC
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

只有当ADC12ENC = 0时才可修改

ADC12SHT1x      15—12 位      ADC12\_A 取样—保持时间。该控制位定义寄存器 ADC12MEM8 到 ADC12MEM15 在采样期间的 ADC12CLK 的个数。

ADC12SHT0x      11—8 位      ADC12\_A 取样—保持时间。该控制位定义寄存器 ADC12MEM0 到 ADC12MEM7 在采样期间的 ADC12CLK 的个数。

ADC12SHTx Bits	ADC12CLK Cycles
0000	4
0001	8
0010	16
0011	32
0100	64
0101	96
0110	128
0111	192
1000	256
1001	384
1010	512
1011	768
1100	1024
1101	1024
1110	1024
1111	1024

ADC12MSC	7 位	ADC12_A 的多重采样转化控制位。只对序列和重复序列模式有效。 0    需要 SHI 信号的上升沿来启动取样定时器，进行采样转化。 1    第一个 SHI 信号的上升沿启动取样定时器，下面的采样转化过程会自动的紧接着前一次的结束开始转化。
ADC12REF2_5V	6 位	ADC12_A 基准电压发生器控制位。此时 ADC12REFON 必须置位。 0    1.5V 1    2.5V
ADC12REFON	5 位	ADC12_A 基准电压发生器的开启位。在 REF 模块中的设备引用时，只有其中的 REFSTR 为 0 时，该位才可以使用。而在 F54xx 设备中，是不允许使用 REF 模块的。 0    基准关闭

ADC120N	4 位	1 基准开启
		ADC12_A 开启位
		0 ADC12_A 关闭
ADC12OVIE	3 位	1 ADC12_A 开启
		ADC12MEMx 溢出中断允许位。GIE 位必须同时置位中断才能发生。
		0 溢出中断禁止
ADC12TOVIE	2 位	1 溢出中断允许
		ADC12_A 转化时间溢出中断允许位。GIE 位必须同时置位中断才能发生。
		0 中断禁止
ADC12SC	0 位	1 中断允许
		ADC12_A 转化开始控制位。软件控制采样—转化开始。ADC12SC 和 ADC12ENC 可以由指令控制同时置位。
		0 采样—转化关闭
		1 采样—转化开始

#### ADC12CTL1, ADC12\_A 控制寄存器1

15	14	13	12	11	10	9	8
ADC12CSTARTADDx				ADC12SHSx		ADC12SHP	ADC12ISSH
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)
7	6	5	4	3	2	1	0
ADC12DIVx		ADC12SSELx		ADC12CONSEQx		ADC12BUSY	
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	r-(0)

只有当ADC12ENC = 0时，才可以修改

ADC12CSTARTADDx	15—12位	ADC12_A 转化开始地址控制位。该位用来选择工作在单通道转化模式或者序列转化模式的 首次转化时的转化存储寄存器。CSTARTADDx的值为0到0Fh，与寄存器ADC12MEM0到ADC12MEM15对应。
ADC12SHSx	11-10位	ADC12_A 采样—保持源选择位。 00 ADC12SC位 01 Timer_A.OUT1 02 Timer_A.OUT0 03 Timer_B.OUT1
ADC12SHP (SAMPCON) 的的来源，	9位	ADC12_A 取样—保持脉冲模式选择位。这个位选择取样信号 既可以是采样定时器的输出，也可以是采样信号直接输入。 0 SAMPCON信号来自采样输入 1 SAMPCON信号采样定时器
ADC12ISSH	8位	ADC12_A 取反信号的采样保持 0 输入信号没有取反 1 输入信号取反
ADC12DIVx	7—5位	ADC12_A 的时钟分频 000 /1 001 /2 010 /3 011 /4 100 /5 101 /6 110 /7 111 /8

ADC12SSELx	4—3位	ADC12_A时钟源选择	
		00	MODCLK
		01	ACLK
		10	MCLK
ADC12CONSEQx	2—1位	ADC12_A的转化模式选择	
		00	单通道转化模式
		01	序列通道模式
		10	重复单通道模式
ADC12BUSY	0位	ADC12_A 忙标志位。该位表示正在取样或转化。	
		0	没有操作
		1	正在运行序列，取样或是转化动作

**ADC12CTL2, ADC12\_A 控制寄存器2**

15	14	13	12	11	10	9	8
Reserved							ADC12PDIV
r-0	r-0	r-0	r-0	r-0	r-0	r-0	rw-0
7	6	5	4	3	2	1	0
ADC12TCOFF	Reserved	ADC12RES		ADC12DF	ADC12SR	ADC12REFOUT	ADC12REFBURST
rw-(0)	r-0	rw-(1)		rw-(0)	rw-(0)	rw-(0)	rw-(0)

只有当ADC12ENC = 0时，才可以修改

Reserved	15—9位	空缺。读回为0。
ADC12PDIV	8位	ADC12_A预分频。该位对已选择的时钟源进行预分频。 0 分频值为1 1 分频值为4
ADC12TCOFF	7位	ADC12_A的温度传感器关闭控制位。如果该位置位，温度传感器关闭。用来省电。
Reserved	6位	空缺。读回为0。
ADC12RES	5—4位	ADC12_A分辨率控制位。该位定义了转化结果的分辨率。 00 8位（转化时间为9个时钟周期） 01 10位（转化时间为11个时钟周期） 10 12位（转化时间为13个时钟周期） 11 reserved
ADC12DF	3位	ADC12_A的数据读取格式。数据通常的存储格式为无符号的2进制。 0 无符号2进制。理论上模拟输入为—VREF时对应的为0000h，模拟输入为+VREF时对应的输出为0FFFh。 1 有符号二进制（2进制补码），左对齐。理论上，模拟输入为—VREF时，对应的结果为8000h，当模拟输入为+VREF时，对应的结果为7FF0h。
ADC12SR	2位	ADC12_A取样速度。该位通过选择基准缓冲器的驱动能力来改变采样速率。将ADC12SR置位可以降低缓冲器的电流消耗。 0 基准缓冲器达到~200ksps 1 基准缓冲器达到~50ksps
ADC12REFOUT	1位	参考输出 0 参考输出关闭 1 参考输出开启
ADC12REFBURST	0位	基准载波群控制位。ADC12REFOUT这时也必须置位。 0 基准缓冲器持续工作。 1 基准缓冲器只在采样—转换期间工作。

ADC12MEMx, ADC12\_A 转化存储寄存器

15	14	13	12	11	10	9	8
0	0	0	0	Conversion Results			
r0	r0	r0	r0	rw	rw	rw	rw
7	6	5	4	3	2	1	0
Conversion Results							
rw	rw	rw	rw	rw	rw	rw	rw

转化结果 15—0位 12位的转化结果为右对齐。11位为最高有效位。当使用的模式为12位时，15—12位置为0。当使用的模式为10位时，15—10为0。当使用的模式为8位时，15—8为0。向转化寄存器写入数据会破坏结果。这种数据格式在ADC12DF=0时有效。

ADC12MEMx, ADC12\_A 转化存储寄存器，2禁止补码格式

15	14	13	12	11	10	9	8
Conversion Results							
rw	rw	rw	rw	rw	rw	rw	rw
7	6	5	4	3	2	1	0
Conversion Results				0	0	0	0
rw	rw	rw	rw	r0	r0	r0	r0

转化结果 15—0位 12位的转化结果为左对齐，2进制补码格式。15位时最高有效位。当为12位模式时，位3—0为0。当为10位模式时，为5—0为0。当为8位模式时，位7—0为0。这种数据格式在ADC12DF=1时有效。数据存储时为右对齐的格式，读取时为带补码的左对齐格式。

ADC12MCTLx, ADC12\_A 转化存储控制寄存器

7	6	5	4	3	2	1	0
ADC12EOS	ADC12SREFx			ADC12INCHx			
rw	rw	rw	rw	rw	rw	rw	rw

Modifiable only when ADC12ENC = 0

ADC12EOS	7位	序列结束标志位。显示一个序列转化的结束。 0 序列没有结束 1 序列结束
ADC12SREFx	6—4位	基准选择 000 VR+ = AVCC and VR- = AVSS 001 VR+ = VREF+ and VR- = AVSS 010 VR+ = VeREF+ and VR- = AVSS 011 VR+ = VeREF+ and VR- = AVSS 100 VR+ = AVCC and VR- = VREF-/ VeREF- 101 VR+ = VREF+ and VR- = VREF-/ VeREF- 110 VR+ = VeREF+ and VR- = VREF-/ VeREF- 111 VR+ = VeREF+ and VR- = VREF-/ VeREF-
ADC12INCHx	位3—0	输入通道选择 0000 A0 0001 A1 0010 A2 0011 A3 0100 A4 0101 A5

0110	A6
0111	A7
1000	VeREF+
1001	VREF-/VeREF-
1010	Temperature diode
1011	(AVCC – AVSS) / 2
1100	A12
1101	A13
1110	A14
1111	A15

**ADC12IE, ADC12\_A 中断允许寄存器**

15	14	13	12	11	10	9	8
ADC12IE15	ADC12IE14	ADC12IE13	ADC12IE12	ADC12IE11	ADC12IE10	ADC12IE9	ADC12IE8
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

7	6	5	4	3	2	1	0
ADC12IE7	ADC12IE6	ADC12IE5	ADC12IE4	ADC12IE3	ADC12IE2	ADC12IE1	ADC12IE0
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

ADC12IE<sub>x</sub>      15—0位      中断允许。该位允许或禁止ADC12IFG<sub>x</sub>的中断请求。

0      中断禁止

1      中断允许

**ADC12IFG, ADC12\_A 中断标志寄存器**

15	14	13	12	11	10	9	8
ADC12IFG15	ADC12IFG14	ADC12IFG13	ADC12IFG12	ADC12IFG11	ADC12IFG10	ADC12IFG9	ADC12IFG8
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

7	6	5	4	3	2	1	0
ADC12IFG7	ADC12IFG6	ADC12IFG5	ADC12IFG4	ADC12IFG3	ADC12IFG2	ADC12IFG1	ADC12IFG0
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

ADC12IFG<sub>x</sub>      位15—0      ADC12MEM<sub>x</sub>的中断标志。当有转化结果装入ADC12MEM<sub>x</sub>中时，相应的标志位ADC12IFG<sub>x</sub>就

会置位。当寄存器ADC12MEM<sub>x</sub>被读取后，相应的ADC12IFG<sub>x</sub>位会复位，或者可以通过软件进行复位。

0      没有未决中断

1      有未决中断

**ADC12IV, ADC12\_A 中断向量寄存器**

15	14	13	12	11	10	9	8
0	0	0	0	0	0	0	0
r0	r0	r0	r0	r0	r0	r0	r0

7	6	5	4	3	2	1	0
0	0	ADC12IV <sub>x</sub>					0
r0	r0	r-(0)	r-(0)	r-(0)	r-(0)	r-(0)	r0

ADC12IV<sub>x</sub>      位15—0      ADC12\_A中断向量值



ADC12IV Contents	Interrupt Source	Interrupt Flag	Interrupt Priority
000h	No interrupt pending	–	Highest
002h	ADC12MEMx overflow	–	
004h	Conversion time overflow	–	
006h	ADC12MEM0 interrupt flag	ADC12IFG0	
008h	ADC12MEM1 interrupt flag	ADC12IFG1	
00Ah	ADC12MEM2 interrupt flag	ADC12IFG2	
00Ch	ADC12MEM3 interrupt flag	ADC12IFG3	
00Eh	ADC12MEM4 interrupt flag	ADC12IFG4	
010h	ADC12MEM5 interrupt flag	ADC12IFG5	
012h	ADC12MEM6 interrupt flag	ADC12IFG6	
014h	ADC12MEM7 interrupt flag	ADC12IFG7	
016h	ADC12MEM8 interrupt flag	ADC12IFG8	
018h	ADC12MEM9 interrupt flag	ADC12IFG9	
01Ah	ADC12MEM10 interrupt flag	ADC12IFG10	
01Ch	ADC12MEM11 interrupt flag	ADC12IFG11	
01Eh	ADC12MEM12 interrupt flag	ADC12IFG12	
020h	ADC12MEM13 interrupt flag	ADC12IFG13	
022h	ADC12MEM14 interrupt flag	ADC12IFG14	
024h	ADC12MEM15 interrupt flag	ADC12IFG15	Lowest