

Arquitecturas RISC Y CISC

MICROPROCESADORES



Hoy en día, los programas cada vez más grandes y complejos demandan mayor velocidad en el procesamiento de información, lo que implica la búsqueda de microprocesadores más rápidos y eficientes.

Los avances y progresos en la tecnología de semiconductores, han reducido las diferencias en las velocidades de procesamiento de los microprocesadores con las velocidades de las memorias, lo que ha repercutido en nuevas tecnologías en el desarrollo de microprocesadores.



CISC

- ▶ (complex instruction set computer)
Computadoras con un conjunto de instrucciones complejo.
- ▶ En arquitectura computacional, CISC es un modelo de arquitectura de computadores. Los microprocesadores CISC tienen un conjunto de instrucciones que se caracteriza por ser muy amplio y permitir operaciones complejas entre operandos situados en la memoria o en los registros internos



- ▶ La microprogramación es una característica importante y esencial de casi todas las arquitecturas CISC.

Como por ejemplo:

Intel 8086, 8088, 80286, 80386, 80486.

Motorola 68000, 68010, 68020, 68030, 6840.

- ▶ La *microprogramación* significa que cada instrucción de máquina es interpretada por un microprograma localizado en una memoria en el circuito integrado del procesador.



1975

Intel 8080. 2 MHz. 4 ciclos de reloj / ciclo de memoria de 8 bits (500kB/s).

1977

Zilog Z-80. 4 MHz. 4 ciclos / 8 bits. (1 MB / s).

1981

Intel 8088. 5 MHz*. 5 ciclos / 8 bits. (1 MB / s).

- Intel 80286. 8 MHz. 3 ciclos / 16 bits. (5.3 MB / s).
- Intel 80386. 33 MHz. 2 ciclos / 32 bits. (66 MB / s).
- Intel 486DX2. 66 MHz. 2 ciclos / 32 bits. (132 MB / s).
- Intel Pentium. 90 MHz y bus de 60 MHz. Picos de 160 MB / s.
- Pentium II. 400 MHz. El bus de memoria tiene un 1 ciclo de 64 bits a 100 MHz, con picos de 800 MB / s. Es muy difícil calcular un valor

2000 Pentium 4: El Pentium 4 es un microprocesador de séptima generación basado en la arquitectura x86 y fabricado por Intel. Es el primer microprocesador con un diseño completamente nuevo desde el Pentium Pro de 1995. El Pentium 4 original, denominado Willamette, trabajaba a 1,4 y 1,5 GHz; y fue lanzado el 20 de noviembre de 2000.[1] El 8 de agosto de 2008 se realiza el último envío de Pentium 4,[2] siendo sustituido por los Intel Core Duo



2000 procesador AMD Athlon™ : el procesador AMD Athlon™, presentando el primer procesador que rompe con la mítica barrera de 1GHz (mil millones de ciclos de reloj por segundo). estuvo disponible inicialmente en versiones de 500 a 650 MHz, pero después alcanzó velocidades de hasta 1 GHz, siendo el primer procesador en romper la barrera del GHz. El procesador es compatible con la arquitectura x86 y debe ser conectado en placas base con Slot A, que son compatibles mecánicamente, pero no eléctricamente, con el Slot 1 de Intel.

2003 Intel Pentium M: es un microprocesador con arquitectura x86 esta optimizado para un consumo de potencia eficiente, una característica vital para ampliar la duración de la batería de las computadoras portátiles. funciona como un consumo medio muy bajo y desprende mucho menos calor que los procesadores de computadores de sobremesa el pentium M funciona con una frecuencia de reloj de 1.73GHz

2006 Intel core duo:

es un microprocesador de sexta generación lanzado en enero del 2006 por Intel, posterior al Pentium D y antecesor al Core 2 Duo. Dispone de dos núcleos de ejecución lo cual hace de este procesador especial para las aplicaciones de subprocesos múltiples y para multitarea Este microprocesador implementa 2 MiB de caché compartida para ambos núcleos más un bus frontal de 667 ó 553 MHz

2008 Intel ATOM: es el nombre de una línea de microprocesadores x86 y x86-64 de Intel, anteriormente denominados Silverthorne/Diamondville. Están diseñados para un proceso de fabricación de 45 nm CMOS y destinados a utilizarse en dispositivos móviles de Internet Frecuencia de reloj de CPU 600 MHz a 2,13 GHz Velocidad de FSB 400 MT/s a 667 MT/s



2008 AMD Phenom II: Phenom II es el nombre dado por AMD a una familia de microprocesadores o CPUs multinúcleo (multicore) fabricados en 45 nm, la cual sucede al Phenom original (basado en la anterior tecnología de proceso de 65 nm). Frecuencia de reloj de CPU 2,5 GHz a 3,8 GHz Velocidad de FSB 1.800 MHz a 2.000 MHz

2011 AMD Fusion: el amd fusion es el nombre comercial, para una serie de Unidades de Procesamiento Acelerado (APUs), que están siendo desarrolladas desde 2006. El diseño final es una fusión entre AMD y ATI, combinando poder de procesamiento, Northbridge, aceleración 3D y otras funciones de GPUs actuales en un mismo encapsulado. Esta tecnología fue mostrada al gran público en enero de 2011 en el CES.

Un poco de historia...



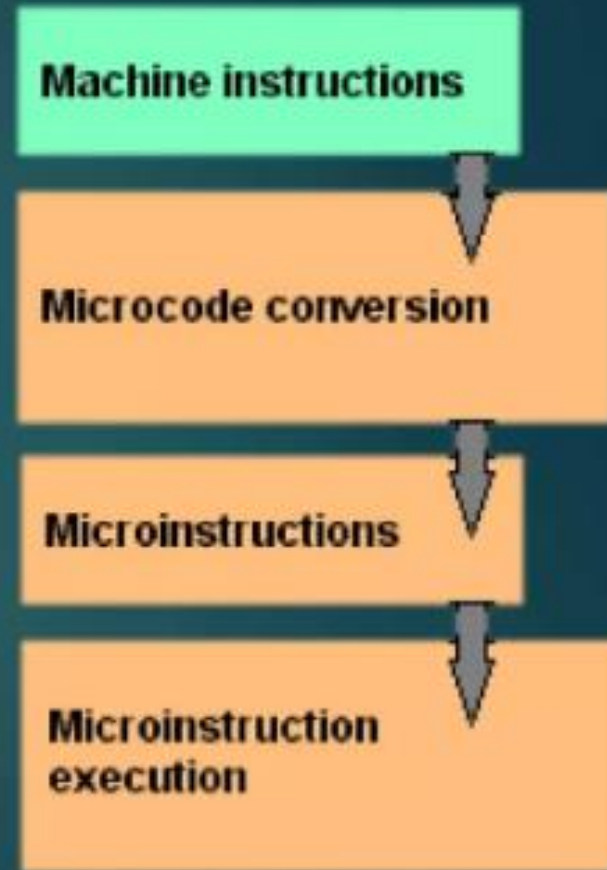
- ▶ En la década de 1960's la microprogramación, por sus características, era **la técnica más apropiada** para las tecnologías de memorias existentes en esa época y permitía desarrollar también procesadores con compatibilidad ascendente.
- ▶ En consecuencia, los procesadores se dotaron de poderosos conjuntos de instrucciones.
- ▶ Las instrucciones compuestas son decodificadas internamente y ejecutadas con una serie de microinstrucciones almacenadas en una ROM interna. Para esto se requieren de varios ciclos de reloj (al menos uno por microinstrucción).

- ▶ Estas instrucciones son fundamentales e imprescindibles, ya que es lo que el procesador ejecuta. Dependiendo de la ISA existen múltiples tipos de instrucciones, aunque principalmente se engloban dentro de tres grandes categorías: **operaciones con memoria, operaciones aritméticas y operaciones de control sobre la CPU.**

- ▶ Por ejemplo...

Un algoritmo para hacer un huevo frito incluiría un paso: Verter el huevo al aceite caliente.

Desde el “punto de vista” de un procesador, es una instrucción compleja que puede dividirse en varias instrucciones simples:



Paso 5.1: Colocar el huevo partido sobre la sartén.

Paso 5.2: Acercar el huevo partido a un par de centímetros del aceite caliente.

Paso 5.3: Mover verticalmente el huevo partido.

Paso 5.4: Verter el contenido del huevo partido sobre el aceite hasta que esté vacío.

Paso 5.5: Retirar el huevo partido y ya vacío.

Paso 5.6: Tirar a la basura el huevo partido y ya vacío.



Este razonamiento es la base para entender lo que ocurrió con **CISC** a mediados del siglo XX, cuando *IBM* se propuso unificar las instrucciones con las que trabajaban los procesadores. Unos años más tarde y teniendo en cuenta su experiencia, introdujo con otro enfoque: **RISC**.



Características de una arquitectura CISC

- **Instrucciones de longitud variable**

- La longitud de la instrucción depende del modo de direccionamiento usado en los operandos

- **Las instrucciones requieren múltiples ciclos de reloj para ejecutar**

- Antes de que una instrucción pueda ser ejecutada los operandos deben ser buscados desde diferentes ubicaciones en memoria

- **Predominan las instrucciones con dos operandos**

- Los CISC soportan cero, uno o más operandos

- **Variedad del direccionamiento de operandos**

- Registro a registro, registro a memoria y memoria a registro

- **Múltiples modos de direccionamiento**

- Alguno de los direccionamientos soportados son el directo de memoria, indirecto de memoria y el indexado a través de registros

En la actualidad ...

CISC tiene a x86 como su mayor exponente, con AMD y sobre todo Intel a la cabeza de su desarrollo. Hay muchos ejemplos históricos como los PDP, Motorola 68000, Intel 4004 o Intel 8086, quizá los más representativos. Prácticamente cualquier ordenador de sobremesa o portátil desde los años 80 ha utilizado un procesador x86.



RISC

- ▶ En arquitectura computacional, RISC (del inglés Reduced Instruction Set Computer, en español Computador con Conjunto de Instrucciones Reducidas).
- ▶ Es un tipo de diseño de CPU generalmente utilizado en microprocesadores o microcontroladores con las siguientes características fundamentales:
 - ▶ Instrucciones de tamaño fijo y presentadas en un reducido número de formatos.
 - ▶ Sólo las instrucciones de carga y almacenamiento acceden a la memoria de datos.



¿De donde surgió?

- ▶ Buscando aumentar la velocidad del procesamiento se descubrió en base a experimentos que, con una determinada arquitectura de base, la ejecución de programas compilados directamente con microinstrucciones y residentes en memoria externa al circuito integrado resultan ser más eficientes, gracias a que el tiempo de acceso de las memorias fue disminuyendo conforme se mejoraba su tecnología de encapsulado.
- ▶ Tras el lanzamiento de CISC, los científicos de IBM empezaron a comprobar que los diseñadores de software creaban sus propias instrucciones más simples y precisas. Entonces, ya en la década de los 70, empezaron a diseñar una alternativa que posteriormente se introdujo en el mercado



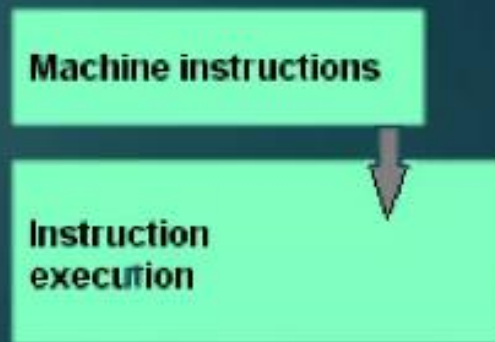
John Cocke, diseñó el primer procesador RISC de la historia

- ▶ La principal virtud de RISC es tener un conjunto de **instrucciones muy simples que se ejecutarán más rápidamente en el procesador**. Existe un catálogo de pocas instrucciones y éstas son muy sencillas, lo cual implica también que para una cierta tarea compleja necesitaremos un mayor número de ellas, y por esto el programa final tendrá una longitud mayor y además accederá en un mayor número de ocasiones a los datos almacenados en la memoria.

Las características esenciales de una arquitectura RISC

- ▶ Las instrucciones, aunque con otras características, siguen divididas en tres grupos:
 - a) Transferencia.
 - b) Operaciones.
 - c) Control de flujo.
- ▶ Reducción del conjunto de instrucciones a **instrucciones básicas simples**, con la que pueden implantarse todas las operaciones complejas.

- ▶ Arquitectura del tipo **load-store** (carga y almacena). Las únicas instrucciones que tienen acceso a la memoria son 'load' y 'store'; registro a registro, con un menor número de acceso a memoria.
- ▶ Casi todas las instrucciones pueden ejecutarse dentro de un ciclo de reloj. Con un control implantado por hardware (con un diseño del tipo load-store), base importante para la reorganización de la ejecución de instrucciones por medio de un compilador.
- ▶ **Pipeline** (ejecución simultánea de varias instrucciones). Posibilidad de reducir el número de ciclos de máquina necesarios para la ejecución de la instrucción, ya que esta técnica permite que una instrucción puede empezar a ejecutarse antes de que haya terminado la anterior.



En nuestro ejemplo del *algoritmo del huevo frito*, un procesador RISC estaría compuesto por las instrucciones descritas entre Paso 5.1 y Paso 5.6.

Un procesador de tipo RISC es más simple tanto en software (instrucciones) como en hardware (registros de memoria), lo cual hace que sea un dispositivo notablemente más barato que otras CPU. En la actualidad el mayor ejemplo de procesador RISC son los productos ARM, utilizados ampliamente en **dispositivos móviles** pero también en otros campos como los supercomputadores ARM.

Agregando también:

- **Pequeño conjunto de instrucciones**
 - Poseen un número significativamente menor de instrucciones
- **Instrucciones simples**
- **Instrucciones de longitud fija**
 - La mayoría de las instrucciones son de la misma longitud, lo que permite que una instrucción se busque con una operación individual
- **Predominan las instrucciones que se ejecutan en un ciclo de máquina**
 - La mayoría de las instrucciones se ejecutan en un solo ciclo, esto permite la implementación de la segmentación (Pipelining)
- **Procesamiento de segmentación**
 - Los procesadores RISC tienen la capacidad de manejar varias instrucciones al mismo tiempo, por medio de la técnica de segmentación o línea de trabajo

de segmentación o línea de trabajo
varias instrucciones al mismo tiempo por medio de la técnica

Gracias a la reducción del circuito integrado podemos tener algunas de las siguientes funciones adicionales...

- ▶ Unidad para el procesamiento aritmético de punto flotante.
- ▶ Unidad de administración de memoria.
- ▶ Funciones de control de memoria caché.
- ▶ Implantación de un conjunto de registros múltiples.

Los procesadores RISC no sólo tienden a ofrecer una capacidad de procesamiento del sistema de 2 a 4 veces mayor, sino que los saltos de capacidad que se producen de generación en generación son mucho mayores que en los CISC.

Los diseños RISC han llevado a un gran éxito tales como los procesadores ARM que dominan en Nintendo DS, Gameboy Advance, iPad, etc.



Ventajas y desventajas

RISC vs CISC

RISC: Disponibilidad de memorias grandes, baratas y con tiempos de acceso menores de 60 ns en tecnologías CMOS.

RISC: Módulos SRAM para memorias caché con tiempos de acceso menores a los 15 ns.

RISC: Tecnologías de encapsulado que permiten realizar más de 120 terminales.

Los microprocesadores RISC son generalmente menos costosos de construir y vender, ya que utiliza menos componentes y transistores.

Los microprocesadores CISC son considerados ser más fáciles para trabajar para los programadores, pero son más costosos de desarrollar.

Entidad	RISC		CISC	
	VAX-11	Intel Pentium	UltraSparc	Power PC
Fabricante	Digital	Intel	Sun	Apple, IBM y Motorola
Registros	16 PG	8 PG 8 PE	100+ PG 64 PF	32 PG 64bit
Espacio de direcciones Virtuales	2^32 bytes	2^46	2^64	2^64
Modos de direccionamiento	<ul style="list-style-type: none"> •Múltiple modos de direccionamiento •Cualquier instrucción puede usar cualquier modo de direccionamiento 	<ul style="list-style-type: none"> •Múltiple modos de direccionamiento •Direccionamiento de registro base con cualquier registro de PG 	<ul style="list-style-type: none"> •Inmediato •Registro directo , indirecto e indexado •Memoria Directa 	<ul style="list-style-type: none"> •Inmediato •Registro directo, indirecto e indexado •Direccionamiento absoluto y relativo
Conjunto de Instrucciones		Más de 400	Menos de 100	

CISC

Ventajas

- Facilidad de implementación del conjunto de instrucciones
- Compatibilidad hacia adelante y hacia atrás de nuevas CPU's
- Facilidad de programación
- Puede ser menor la complejidad del compilador

Desventajas

- La complejidad del conjunto de instrucciones crece
- Las instrucciones de longitud variable reducen el rendimiento del sistema
- Inclusión de instrucciones que raramente se usan



RISC

En términos generales...

Ventajas

- Se incrementa la velocidad debido a un conjunto de instrucciones más simple.
- Hardware más simple debido a instrucciones más sencillas que requieren menos espacio en el chip
- El ciclo de diseño más corto resulta en un diseño efectivo, costos controlados de desarrollo y tiempo de salida al mercado más corto.

Desventajas

- Excesiva dependencia en la efectividad del compilador
- La depuración de los programas se hace difícil por la programación de instrucciones
- Se incrementa el tamaño del código de lenguaje máquina
- Necesidad de memoria rápida

ZISC

Zero Instruction Set Computer (ZISC)

- Se refiere a una arquitectura informática basada en pura coincidencia de patrones y la ausencia de (micro) instrucciones en el sentido clásico.
- ZISC es una tecnología basada en las ideas de las redes neuronales artificiales y procesamiento paralelo masivo cableados.
- Este concepto fue inventado por Guy Paillet; aprendizaje de patrones y la lógica de reconocimiento.
- La primera ZISC35 con 36 neuronales fue lanzada en 1993 y el ZISC78 en 2000 tanto por IBM, que suspendió la producción en 2001.
- En agosto de 2007 el CMK (CognitiMem 1024 neuronales) fue presentado por Ana Mendez y Guy Paillet.
- Usos prácticos de ZISC / CogniMem enfoque de la tecnología en el reconocimiento de patrones. La recuperación de información (data mining), la seguridad y tareas similares.

Conclusión!

- ▶ A pesar de que parece ser una guerra entre ambas tecnologías algunos afirman que si esto fuera una batalla sin lugar a dudas RISC es la mejor ya que CISC es considerada obsoleta. Si esto es verdadero entonces simplemente es una cuestión de eficiencia, y no de fecha de creación. ¿Es mejor CISC?, entonces RISC es una idea útil, siendo que esta arquitectura forma parte de la familia de procesadores Intel x86.
- ▶ Dejando de un lado la época en que surgieron estas arquitecturas, si una es obsoleta y sus ventajas y desventajas . La verdadera historia es mucho más compleja e interesante que una batalla de arquitecturas de microprocesadores.
- ▶ Se determina cuál es mejor dependiendo del sistema en que se va a implementar.