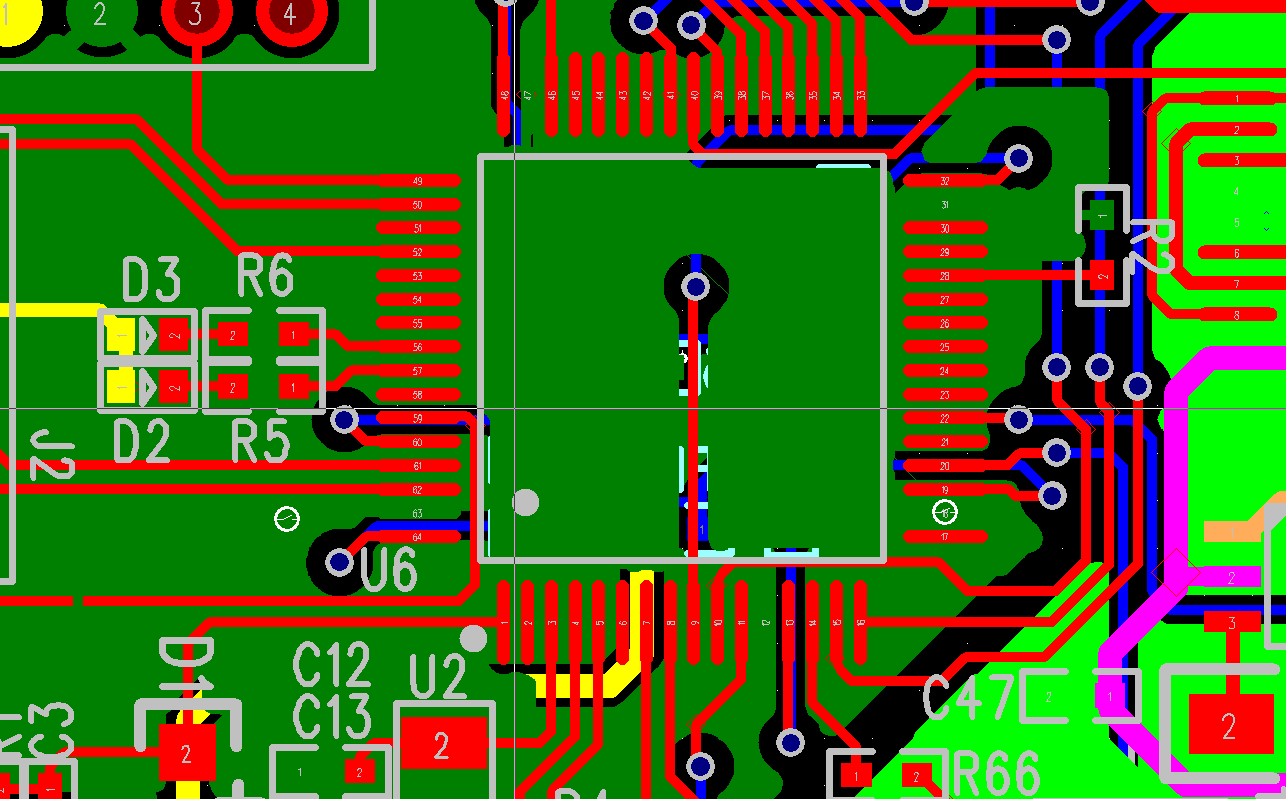
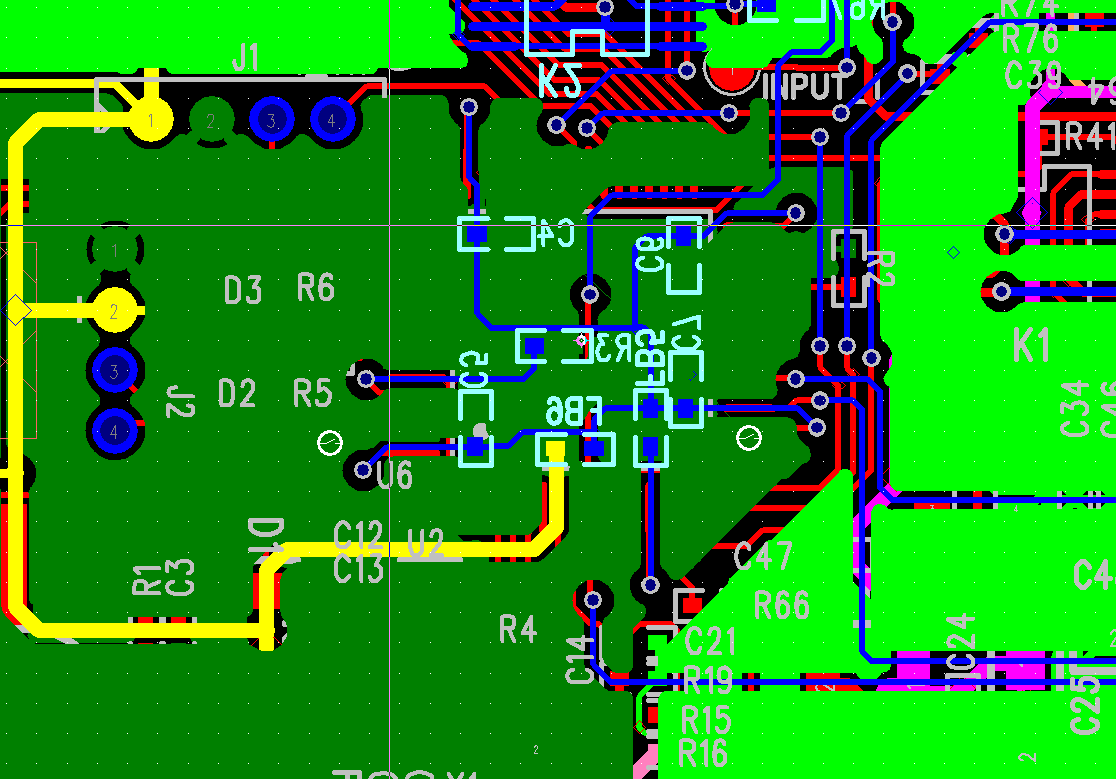
6.1

1. 今日工作日程：把CPU的去偶电容改为四个；修改电源线的宽度；修改布局的美观度；把一个LED换成硬件层面控制的类型
2. 铜皮之间未连接

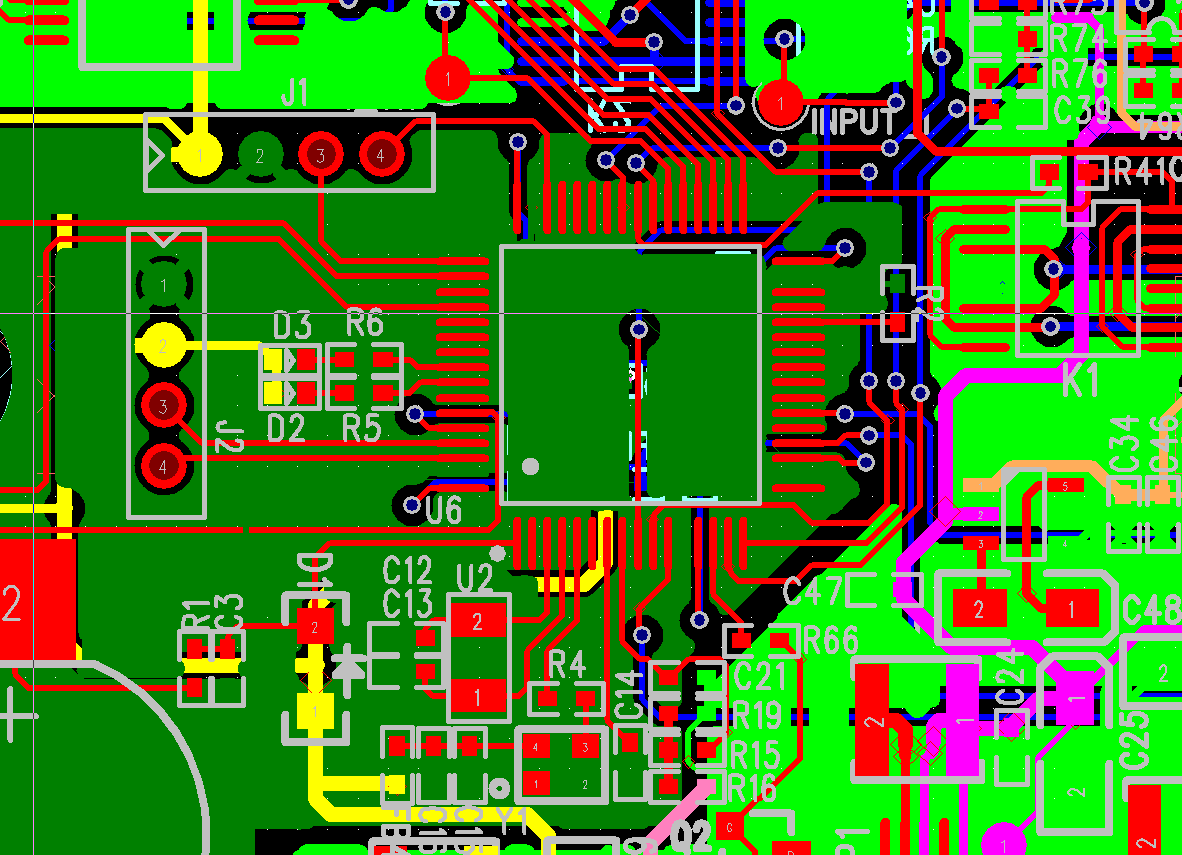


TOP

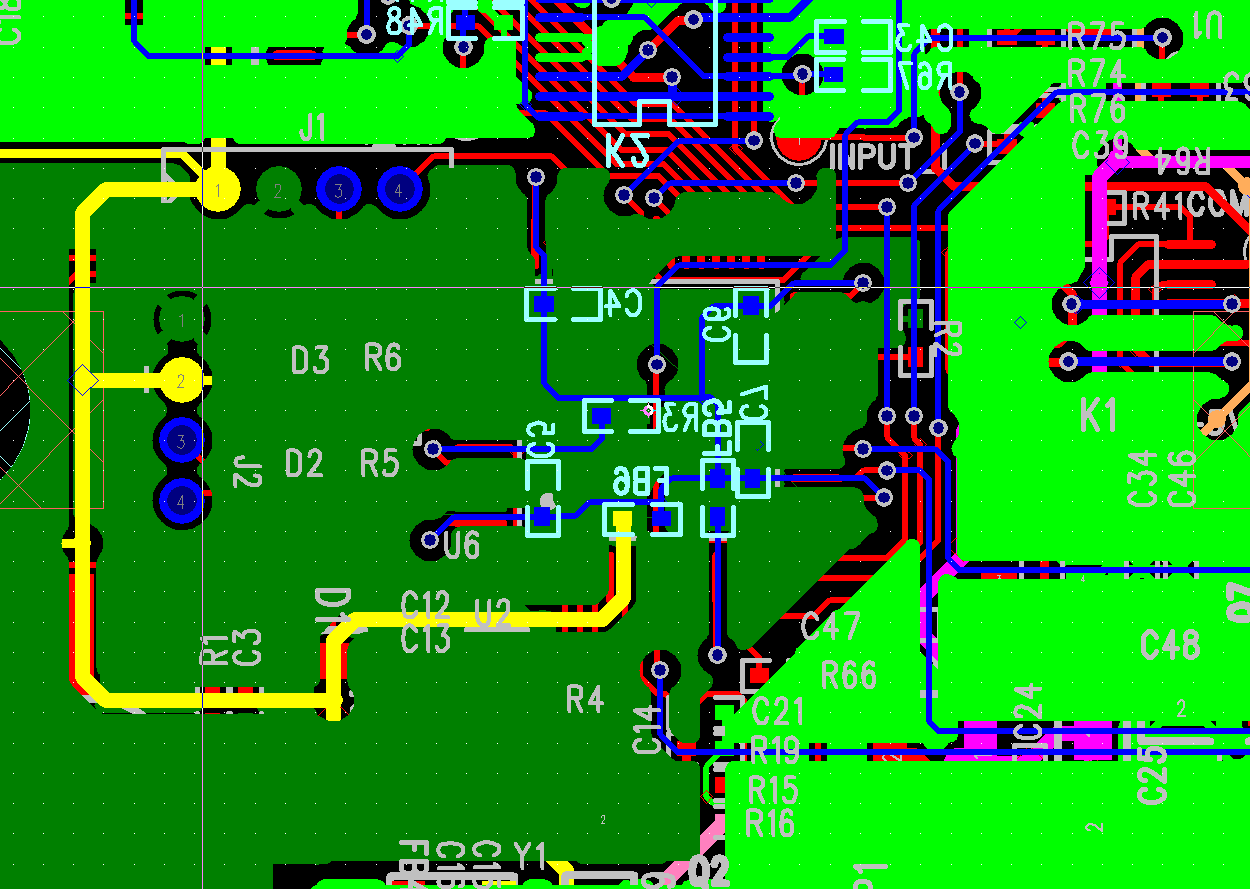


BOTTOM

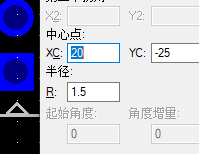
增加过孔后



TOP



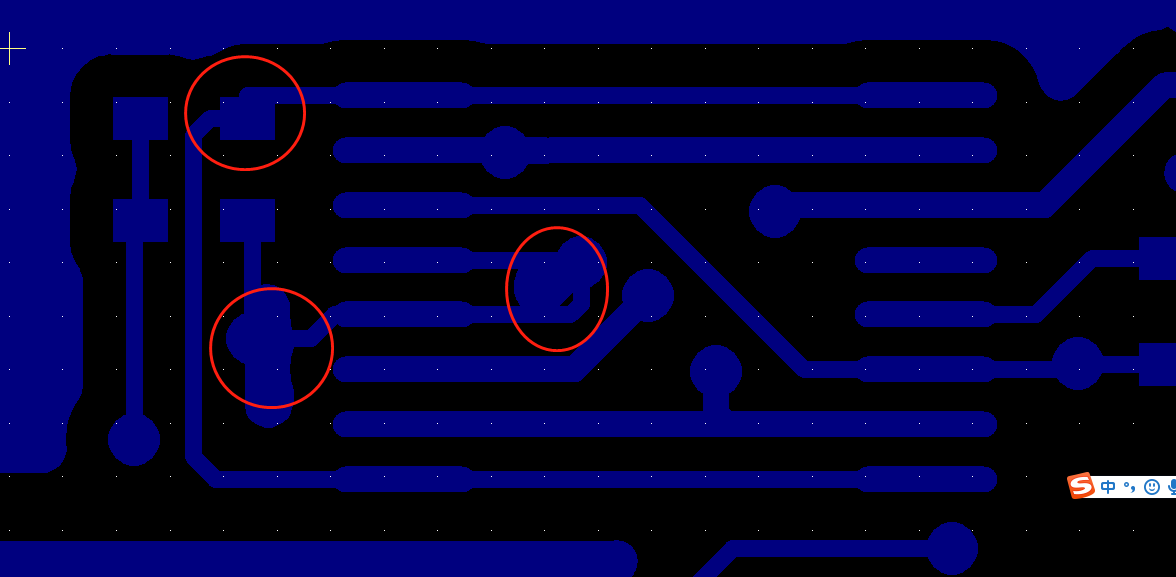
结论：虽然明面上看不出来有什么区别。但是顶层和地层之间的连接性断了

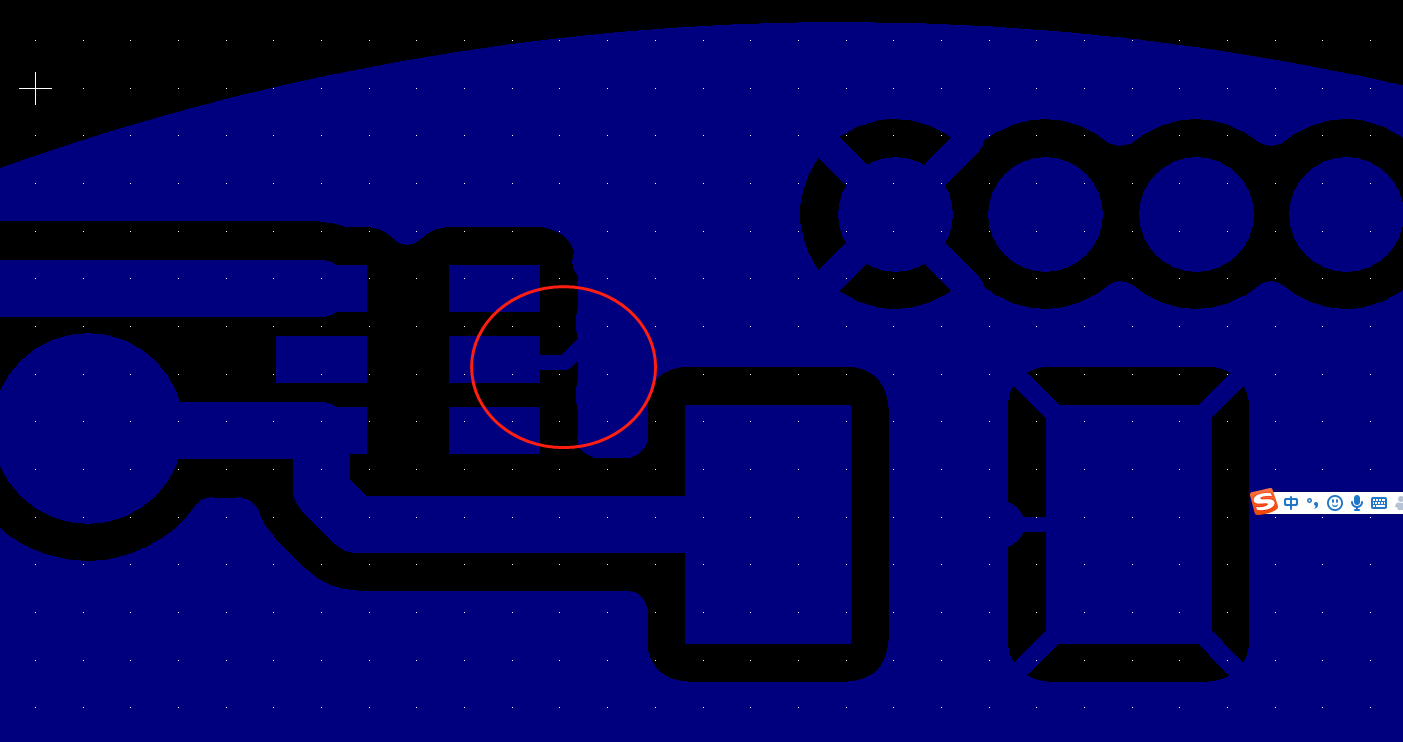
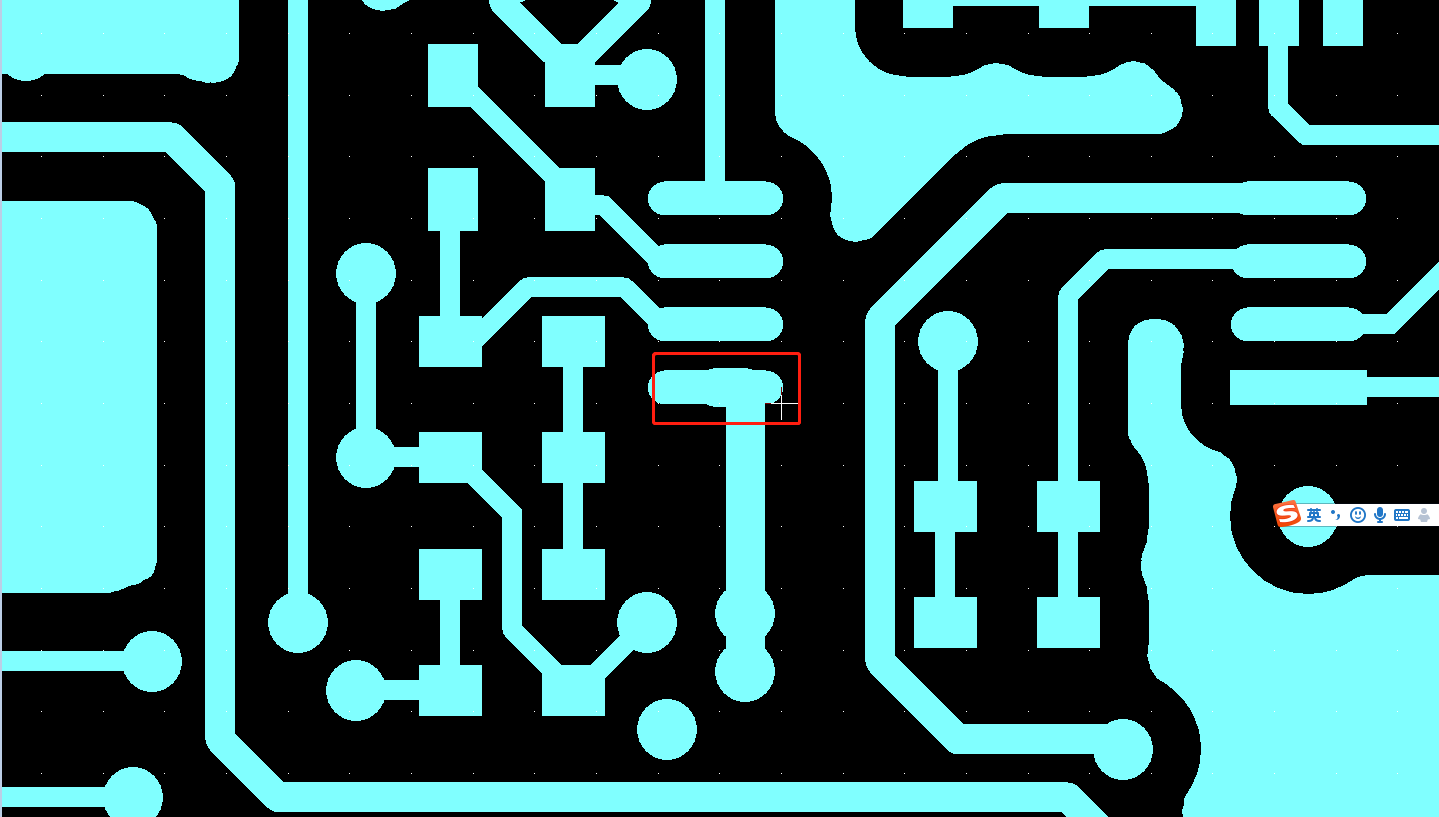


1. 改两个地方，第一个是改原理图电流测试部分，第二个是贴片输出改为通孔输出，第三个是将电源线有通孔的增加几个通孔
2. 能走电源层就走电源层，走线最短，地层不要绕的太大，不要把地层切的支离破碎
3. 板子看不出来电流走向，把原理图再捋一捋

6.2

1. 地层布线层的问题：线不规整，带有过孔的线会出现糊成一团的铜皮



1. 
2. 
3. 看PCB布线规则手册，然后就可以打样了
4. 共模电感怎么选取——怎么根据频率去选取阻抗，共模电感中增加阻抗的目的是什么，为什么阻抗成为了选取的一个重要参数？而不是说亨利是重要的参数呢
5. 什么是弱上拉电阻
6. 识别的原理是不是就是比较器

6.3

1. 电阻阻值的设定规则
2. 为什么一直在提示未移除回路
3. PCB已经在打样的路上了，下一步计划是完全熟悉原理图中的每个参数，并将他们串成一张网。
4. 计划初步定下：具体细则详细展开——
5. 手机通讯基本原理
6. BOM表

6.4

1. 今日总结：在画完原理图和PCB后要去核对封装对不对，元器件的封装是不是统一。要把BOM表导出来核对
2. 焊接材料的特性，松香是助焊剂，焊接紧密引脚的元器件怎么焊
3. 不同大小的电容的封装是怎么样的 比如33uF/16V的电容和其不同的封装大小的电容之间的关系
4. 下载电容和电阻的管脚手册

6.5

1. 熟悉元器件以及封装的命名方式，了解所有的元器件以及外形和封装
2. UCOSII是在C++器上面编译的

6.8

**6.11**

|  |  |  |  |
| --- | --- | --- | --- |
| R1 | R2 | 参考电压(V) | 实际电压(V) |
| 49.9K | 9.09K | 5.19 | 5.185 |
|  |  |  |  |

6.12

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
|  | 坏（漏极） | | | 好（漏极） | | |
|  | 前 | 中 | 后 | 前 | 中 | 后 |
| Q24 | 6.7 | 0 | 6.7 | 6.7 | 0 | 6.7 |
| Q21 | 6.7 | 0.4-2.1 | 6.7 | 6.7 | 0 | 6.7 |
| Q20 | 6.7 | 0.4-4 | 6.7 | 6.7 | 0 | 6.7 |
| Q19 |  | 0.4-4 |  | 6.7 | 0 | 6.7 |
| Q16 |  | 0.4-4 |  |  | 0 |  |
| Q15 |  | 0 |  |  | 0 |  |
| Q14 |  | 不定 |  |  | 0 |  |
| Q13 |  | 不定 |  |  | 0 |  |
| Q11 |  | 不定 |  |  | 0 |  |
| Q10 |  | 不定 |  |  | 0 |  |
| Q9 |  | 6.7 |  |  | 0 |  |
| Q8 |  | 不定 |  |  | 0 |  |
| Q7 |  | 不定 |  |  | 0 |  |
| Q6 |  | .. |  |  | 0 |  |
| Q5 |  | .. |  |  | 0 |  |
| Q2 |  | .. |  |  | 0 |  |
| Q26 |  |  |  | 6.7 | 3.5 | 6.7 |
| Q17 |  |  |  |  | 0 |  |
| Q22 |  |  |  | 6.7 | 0 | 6.7 |
| Q25 |  | 6.7 |  | 6.7 | 3.5 | 6.7 |
| Q23 |  |  |  | 6.7 | 0 | 6.7 |

1. 有极性电容和无极性电容的应用场合有什么不同。
2. Alarm电源是6.6V不是6.7V。这个原理是什么，改怎么调整

6.15

6.17