**A.** 遵照“先大后小，先难后易”的布置原则，即重要的单元电路、核心元器件应当优

先布局．

**B.** 布局中应参考原理框图，根据单板的主信号流向规律安排主要元器件．

**C.** 布局应尽量满足以下要求:总的连线尽可能短，关键信号线最短;高电压、大电流信

号与小电流，低电压的弱信号完全分开;模拟信号与数字信号分开；高频信号与低频

信号分开；高频元器件的间隔要充分．

**D.** 相同结构电路部分，尽可能采用“对称式”标准布局；

**E.** 按照均匀分布、重心平衡、版面美观的标准优化布局；

**F.** 器件布局栅格的设置，一般IC器件布局时，栅格应为50--100 mil,小型表面安装器件，

如表面贴装元件布局时，栅格设置应不少于25mil。

**G.** 如有特殊布局要求，应双方沟通后确定。

同类型插装元器件在X或Y方向上应朝一个方向放置。同一种类型的有极性分立元件也

要力争在X或Y方向上保持一致，便于生产和检验。

发热元件要一般应均匀分布，以利于单板和整机的散热，除温度检测元件以外的温度

敏感器件应远离发热量大的元器件。

元器件的排列要便于调试和维修，亦即小元件周围不能放置大元件、需调试的元、器

件周围要有足够的空间。

需用波峰焊工艺生产的单板，其紧固件安装孔和定位孔都应为非金属化孔。当安装孔

需要接地时, 应采用分布接地小孔的方式与地平面连接。

焊接面的贴装元件采用波峰焊接生产工艺时，阻、容件轴向要与波峰焊传送方向垂

直， 阻排及SOP（PIN间距大于等于1.27mm）元器件轴向与传送方向平行；PIN间距小

于1.27mm（50mil)的IC、SOJ、PLCC、QFP等有源元件避免用波峰焊焊接。

6.2.10BGA与相邻元件的距离>5mm。其它贴片元件相互间的距离>0.7mm；贴装元件焊盘的

外侧与相邻插装元件的外侧距离大于2mm；有压接件的PCB，压接的接插件周围

5mm内不能有插装元、器件，在焊接面其周围5mm内也不能有贴装元、器件。

IC去偶电容的布局要尽量靠近IC的电源管脚，并使之与电源和地之间形成的回路最

短。

元件布局时,应适当考虑使用同一种电源的器件尽量放在一起, 以便于将来的电源分

隔。

用于阻抗匹配目的阻容器件的布局，要根据其属性合理布置。

串联匹配电阻的布局要靠近该信号的驱动端，距离一般不超过500mil。

匹配电阻、电容的布局一定要分清信号的源端与终端，对于多负载的终端匹配一定要

在信号的最远端匹配。

布局完成后打印出装配图供原理图设计者检查器件封装的正确性，并且确认单板、背

板和接插件的信号对应关系，经确认无误后方可开始布线。