

# FPGA 设计笔记

王凡

*wangfanstar@163.com*

*Version\_*[\*April 14, 2011\*](#)

## 摘要

## 目 录

## 图目录

## 表目录

---

## 第 1 章 软件必备

---

FPGA设计的工具，其中 Xilinx ISE 7.1i 和 Quartus II 9.0sp2 Web Edition 可做简单的设计，要更高效率地进行设计，可使用以下软件：

- Modelsim SE 6.5b 仿真利器
- DEBUSSY 5.49 调试杀手
- SYPLIFY9.61 无敌综合工具
- VIM 或 UltraEdit 程序编辑器

### 1.1 安装注意事项

1. 按破解文件进行安装
2. debussy 安装后需从 Debussy 的安装文件夹中复制 novas.dll 到 modelsim 的 win32 文件夹，然后修改 modelsim 安装文件夹下的 modelsim.ini 文件，找到 [vsim] 代码，在下面加上 Veriuser=novas.dll,这样debussy才能调用modelsim的文件
3. modelsim原是unix下软件，运行路径为斜杠 “/” 与windows的反斜杠 “\” 不同
4. 不可安装在有空格，或中文目录下，如 “PROGRAM FILE” 这种文件夹

### 1.2 综合批处理文件

综合使用以上软件可使用批处理文件\*.bat 文件，以命令行形式方便维护，主要有文件如表 1-1 所示：

表 1-1 执行文件

1	bat 文件:	windows命令调用 modelsim 和 debussy
2	do 文件:	执行 modelsim 命令
3	f 文件:	需要编译的 verilog 文件

---

## 第 2 章 VERILOG 语言

---



---

## 第 3 章 一个实例

---

写一个计数器，可通过模板

### 3.1 TESTBENCH仿真文件

### 3.2 MODELSIM仿真

### 3.3 DEBUSSY调试

## 参考文献

- [1] 251289-001 Intel Low Pin Count [S]
- [2] PCI Local Bus Specification Revision 3.0 [S]

## 附录

## 致谢