

华为技术有限公司		密级
研究管理部文档中心	基础CAD研究部 公共技术小组	内部公开

辅助工具在线帮助

本集主编：厉进军



目 录

1辅助工具总体介绍	5
2本次辅助工具升级内容	5
3设置阶段辅助工具SETUP	5
3.1网格管理系统Grid system	6
3.2仿真基本设置指引Setup Advisor	7
3.3快速层叠设置Auto Cross 一section	7
3.4mil与mm的单位转换Convert mil and mm	8
3.5物理规则输入管理器Constraint Input System	8
4布局阶段辅助工具PLACEMENT	9
4.1Fanout...	9
4.1.1器件栅格定位处理Move Comps to Grid	10
4.1.2改变网络Fanout线宽Chang Fanout Width	11
4.1.3高亮没有Fanout SMD Hilight no Fanout All	11
4.2高级网络查找Super Net Finder	12
4.3查找器件和网络Find Comps or Nets	12
4.4更新特定封装库Update Special Symbols	13
4.5波峰焊封装更换和恢复处理Wave Crest Symbols	14
5布线阶段辅助程序ROUTE	15
5.1删除处理Delete...	15
5.1.1删除无网络属性的过孔Isolating Vias	15
5.1.2半拉线的处理Dangling Lines	15
5.1.3无连接的铜皮处理Unconnected Shapes	16
5.1测试点处理Testpoint...	17
5.1.1增加ICT测试点Add ICT Testpoint	17
5.1.2点亮无测试点网络检查Hilight no Testpoint	19
5.2替代和更新过孔 Replace via和unpdate via	19
5.3铜皮自动平衡处理Auto Balance Film	19
5.4数据库检查DB Check	20
5.5更新DRC Update Check	20
5.6DRC浏览 DRC Walk	20
6后处理阶段辅助工具POSTEDO	21
6.1光绘层设置与层说明设置Artwork Setup	21
6.2自动增加层叠表处理Add Layer List	22
6.3丝印摆放处理Refdes Place for newbrd	22
6.3.1丝印方向规则旋转处理Rotate Refdes	22
6.3.2丝印自动定位处理Locate All Refdes	23
6.4丝印检查Refdes Check	24
6.4.1无丝印检查No Refdes Check	24
6.4.2丝印方向检查Refdes Direction Check	24
6.4.3丝印交错检查Refdes Cross Check	24
6.4.4丝印覆盖检查Text Overlap Check	25
6.5环回/直角走线检查Loop/90 Check	26



6.6阻焊到走线间距检查Solder2Line Check	28
7文件输入输出处理阶段File Inout	28
7.1文件清除CAM Clear	28
7.2产生光绘文件CAM Out	28
7.3产生Valor文件Valor Out	28
7.4产生IPC356文件IPC356 Out	28
7.5转入PADS 文件PADS In	29
7.6转出PADS文件PADS Out	29
7.7SMD信息报告Report SMD Rate	30
8辅助工具在线帮助Auxitools Help	30
9其他辅助工具	30
9.1删除cline隐含属性del cline props	30
9.2删除区域内容 Area Delete	30
9.3包地处理Shield	31
9.4切割铜皮Cut Shape	31
9.5自动调整线段或网络长度Match Length	31
10其他平台辅助工具	32
10.1拼板程序Spell for Windows	32
10.2Valor软件网表一致性比较功能	36
10.3网表转换程序Convert	40
11感谢	41

图目录

图1 网格管理Grid system	6
图2 公制英制转化	8
图3 器件栅格定位对话框	10
图4 更新特定封装库对话框	13
图5 波峰焊更换流程图	14
图6 查找/删除半拉线	16
图7 Delete Unconnected Shape对话框	17
图8 测试点查看与处理界面	18
图9 Auto balance对话框参数设置说明	20
图10 DRC浏览	21
图11 丝印自动定位处理Locate All Refdes	23
图12 检查封装上的 LINE 上焊盘	26
图13 检查TEXT上阻焊开窗	26
图14 检查直角走线1（等同直角）	27
图15 检查直角走线2（非直角）	27
图16 删除区域内容	30
图17 直接推挤铜皮	31
图18 自动调整线段或网络长度	32
图19 Spell程序界面	33
图20 网表比较主界面	37

1 辅助工具总体介绍

1. 本专集全面介绍公共技术小组成员自行开发各类辅助工具，为高质量高效率的PCB设计过程提供点点滴滴的贴身服务。
2. 一方面，我们提供了A软件中Auxitools菜单中全新的设置；布局；布线；后处理；文件输出等方面的辅助工具应用帮助。另一方面，也对其他常用的辅助工具进行了介绍。
3. 我们应积极宣传推广使用辅助工具，提高我们的设计质量和效率。能一步搞掂的事情不要分两步来走。砍材需要利用好的工具，不要留恋原始的柴刀，要敢于并善于拿起锯来；不必忌讳锯初使起来不便，但掌握了要领就容易提高工作效率。
4. 本专辑内容直接在A软件的Auxitools—》Auxitools Help菜单帮助中欢迎使用。
5. 如果你对辅助工具的使用有任何问题或建议，请不要犹豫即刻与贾可15924；厉进军15923联系。

2 本次辅助工具升级内容

本次辅助工具共新增4个，更新9个程序。

1. 新增Auxitools—》Update Special Symbol更新特定封装菜单；
2. 新增Auxitools—》Loop/90 Check 检查环回/直角菜单；
3. 新增Auxitools—》Solder2line check检查走线到阻焊间距菜单；
4. 新增Auxitools—》Refdes for newbrd—Locate all Refdes自动定位丝印菜单；
5. 更新Auxitools—》Constraint Input System规则输入系统菜单；
6. 更新Auxitools—》Fanout—Move Comps to Grid移动器件到格点菜单；
7. 更新Auxitools—》Fanout—Chang Fanout Width改变fanout线宽菜单；
8. 更新Auxitools—》Delete—Dangling Lines删除半拉线菜单；
9. 更新Auxitools—》Wave Crest Symbol波峰焊器件菜单；
10. 更新Auxitools—》Testpoint—Add ICT Testpoint增加ICT测试点菜单；
11. 更新Auxitools—》Refdes Check—Refdes Cross Check丝印交叉检查菜单；
12. 更新Auxitools—》Refdes Check—Refdes Overlap Check丝印覆盖检查菜单；
13. 更新Auxitools—》File In/out—CAM Out光绘输出菜单。

3 设置阶段辅助工具SETUP

3.1 网格管理系统Grid system

1. 菜单和行命令：菜单“Auxitools-》Grid System”或行命令“grid_system”

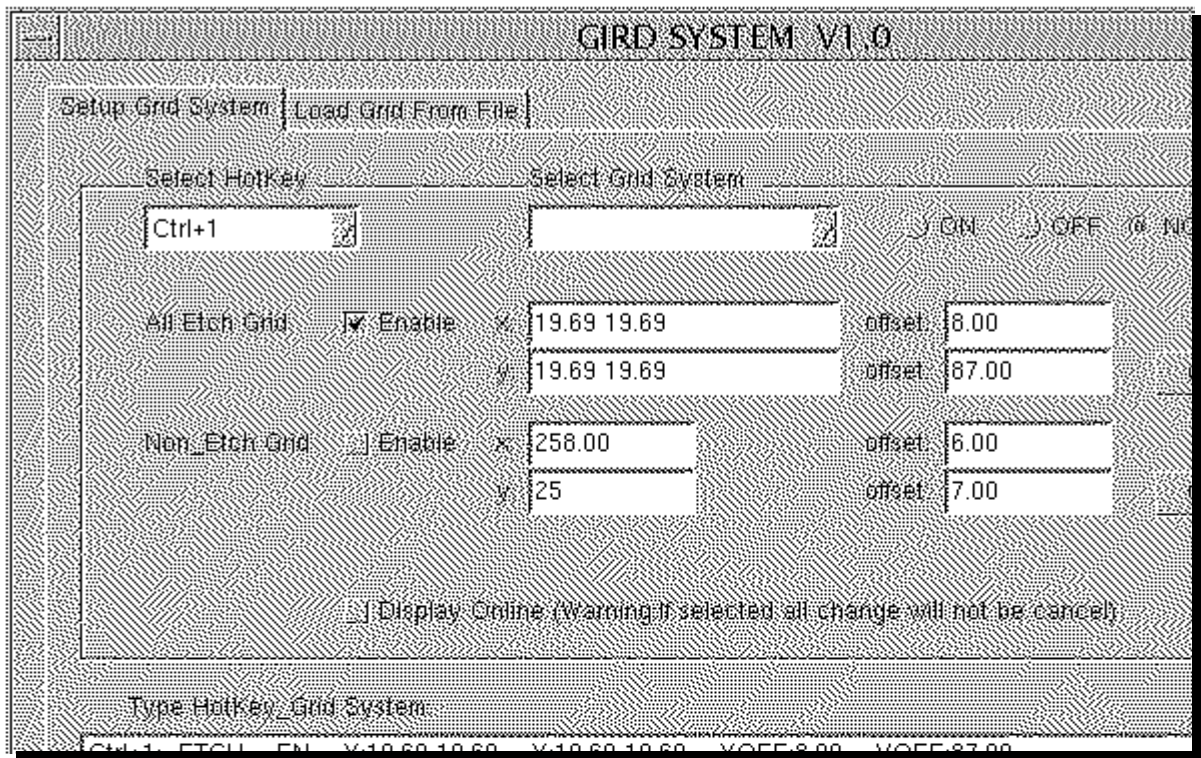


图1 网格管理Grid system

2. 基本功能：

- 1) 本程序为管理格点快捷鍵的程序。可以轻松的设计多组格点，快速切换。
- 2) 同时可设置六组快捷鍵来切换格点。
- 3) 每个快捷鍵可有针对性的对电气格点和非电器格点分别操作，也可同时更改。
- 4) 鼠标点选Via或Pin的方式获得Offset，快速准确。
- 5) 可设置格点是否显示或保持原有状态。
- 6) 设有多组常用格点组合选择，方便您快速的定义好自己的格点系统。
- 7) 在线显示功能，可以使您设置的格点立刻显示出来，方便校验。
- 8) 可将设置好的格点系统存盘或从文件中导入，以便于针对不同的板有不同的格点系统。
- 9) 预览功能。选中格点文件后在列表中即可看到文件内容。

3. 操作方法：

- 1) 在 Select Hotkey 中选择您要编辑的快捷鍵，或在窗口下部的 Type Hotkey_Grid System 中直接点击选择。该快捷鍵的信息便显示出来了。
- 2) 填入您要设置的格点信息，或在 Select Grid System 中选择常用的格点组合。
- 3) 点“GET->”选择 From Via 或 From Pin，然后在屏幕上选择您想作为 Offset 的 Via 或 Pin，Offset 就自动设好了。

- 4) Enable意为按下快捷键后Etch或NoEtch格点是否按设置改变。
- 5) ON, OFF, NO CHANGE意为按下快捷键后格点是否被显示。no change为保持原有状态。
- 6) Display Online是在线刷新的按钮。可以使您设置的格点立刻显示出来。
- 7) Grid File List中显示的为当前目录下的格点文件，点选后该文件的信息显示在Type Hotkey_Grid System中，可进行导入导出的操作。
- 8) 格点文件的保存：在Save Grid to File中填入文件名，按Save键便会将当前的格点系统保存到当前文件夹。并显示在Grid File List中。
- 9) Updata为刷新当前文件夹中的格点文件，并显示于Grid File List中。Updata Grid List中显示的是当前文件夹（输入无效）。

4. 注意事项：

- 1) 第一次运行时在Allegro命令行处键入命令grid_setenv（配置env文件），然后按照提示或重新启动Allegro，即可使用快捷键了。
- 2) 点“GET—>”选择From Via或From Pin后必须在屏幕上选择或是空点一下才可以按OK或Cancel键退出。
- 3) 格点的快捷键可能不起作用，快捷键冲突。

3.2 仿真基本设置指引Setup Advisor

1. 菜单和行命令：菜单“Auxitools—> Setup Advisor”或命令“setup advisor”
2. 基本功能：指导完成仿真需要的基本设置：层设置；电源地网络属性；器件DEVICE和Pinuse属性；附模型；仿真设置检查。
3. 注意事项：无

3.3 快速层叠设置Auto Cross —section

1. 菜单和行命令：菜单“Auxitools —> Auto Cross — section”或“auto crossection”
2. 基本功能：
 - 1) 对新板：自动设层设置和光绘设置，并在当前目录下生成了<当前工作文件名>.clp，包括了各层层名板名及层压结构的文字描述（默认为.1板）。
 - 2) 对旧板：自动减层。但不设光绘。
3. 操作方法：
 - 1) 对于新板而言：在”please input layer_state:”输入所需要的层结构，s---signal,g---gnd,p---power，例如：你要做个6层板，层结构为：信号—地—信号—信号—电源—信号，那么输入s g s s p s，然后点击<Add>,即可完成加层，得到配置好的光绘选项，并生成<当前文件名>.clp以供用File—Import—SubDrawing中引入clp文件得到文字标注。

- 2) 在Current layer:的信息框中显示的是你当前的层设置，如果你不需要某层，用鼠标选中该层，然后点击<Delete>,即可减去该层。如果你没选中“Selected,will rename”项，则完成删层操作后其余各层层名不变，如果选中“Selected,will rename”项则会帮你更新层名顺序。
4. 例子：原层结构为：“TOP” “GND02” “ART03” “ART04” “POWER05” “BOTTOM”，删除第三、四层后，若没选中“Selected,will rename”项，得到的层结构为：“TOP” “GND02” “POWER05” “BOTTOM”，若选中“Selected,will rename”项，得到的层结构为：“TOP” “GND02” “POWER03” “BOTTOM”（注意：使用“Selected,will rename”项，必需保证层的命名是规范的）
5. 层命名规范性：PCB层命名，CAD没有一个统一的命名方法或规范，因此其命名比较混乱。建议层命名按如下方式：信号层：ART(n)；电源平面层：POWER (n)；地平面层：GND (n)，其中的“n”取两位数字，不足两位，前面加“0”，并且“n”按层序设置。
6. 注意事项：输入字符串必须是小写如spg。

3.4 mil与mm的单位转换Convert mil and mm

1. 菜单和行命令：菜单“Auxitools-》Convert mil and mm”或命令“conv”
2. 基本功能：提供mils与mm之间的单位转换。当在mils编辑框中输入数据后，再在mm编辑框中点击鼠标左键，转换的相应单位将在该编辑框中显示；反之亦然。

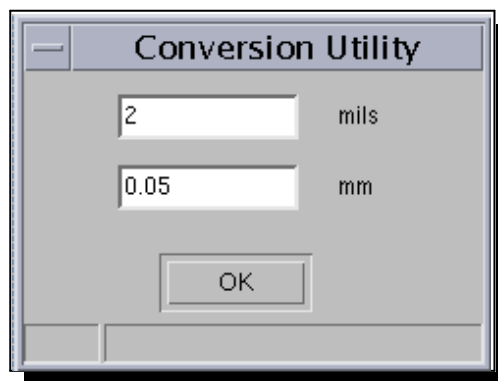


图2 公制英制转化

3. 注意事项：mm精度4位；mil精度3位。

3.5 物理规则输入管理器Constraint Input System

1. 菜单和行命令：菜单“Auxitools-》Constraint Input System”或命令“lgs_tech_in”

2. 基本功能：

- 1) 在Allegro中自动导入经过工艺评审的Constrains物理规则数据库）。能够满足正常情况下的工艺要求和PCB外协厂的生产能力，并尽可能兼顾PCB设计者的常用设计值。
- 2) 提供回流焊工艺设置和波峰焊工艺设置以及Allegro中设计时常用到的BGA区域，通过按钮来选择，非常方便实用。

3. 操作步骤：

- 1) 在“SELECT TECHNICS”栏的“FILE”下拉菜单里可以选择Constrains数据库文件 (*.lte)。因发布的时间不同可能存在着版本的不同，一般情况下选择最新版本。
- 2) “FLOW”项中显示了工艺流程选择项，分别有回流焊工艺流程（REFLOW TECHNICS）和波峰焊工艺流程（WAVE_FLOW TECHNICS）可供选择，设计者根据自己单板的要求选择其一。
- 3) “BOARD THICKNESS”栏用来选择板厚，不同的板厚对应不同的推荐过孔类型。“TYPE”项里可以选择设计推荐值“DESIGNRULE”和生产极限值“CHECK RULE”，PCB设计者选择推荐值，HQA检查时则可以选择极限值。当设计者需要根据自己单板的实际情况微调参数时，也可以参考“CHECK RULE”中的极限值。
- 4) 在“SELECT AREA RULE”区域提供了DEFAULT区域、1.27mmBGA区域、1.0mmBGA区域、0.8mmBGA区域等我们在Allegro中设计时常用到的区域以供选择，我们只需在PCB的相关区域划出命名一样的AREA则可。另外为了在设计只有三排信号管脚出线的0.8mmBGA时提供可生产性更好的设置，我们增加了一类BGA-0.8-3ROW区域，请各位留意。
- 5) 考虑到设计的可靠性，Constrains数据库里的个别数据对高密度设计而言有些保守，为了方便设计者根据自己单板的实际情况微调参数，程序提供了一个“CHANGE USUAL VALUE”栏，可以对线间距、线到过孔间距、线宽和ICT测试点间距几个常用参数进行修改，但如果修改值小于数据库中的最小值，程序则自动判断为无效。若想回复原始数据可以按界面最下方的RESET键，系统重新将标准载入数据库。
- 6) 菜单下方的“INFORMATION”窗口用来显示操作对象的信息，当选中菜单中的“FILE”、“FLOW”、“SELECT AREA RULE”中的子项时，“INFORMATION”窗口就会显示该子项的信息，如版本、设计者、含义等。如果按下“MORE INFORMATION”按钮，则可以查看相对应的数据库内容。

4. 注意事项：已增加 Min neck width设置，消除可能出现的 Min neck width的 DRC。

4 布局阶段辅助工具PLACEMENT

4.1 Fanout...

4.1.1 器件栅格定位处理 Move Comps to Grid

1. 菜单和行命令：菜单"Auxitools-》Fanout-》Move Comps to Grid..."或行命令"comps grid"。
2. 基本功能：
 - 1) 通过运行该程序，可以将器件按设置的栅格定位，并且定位于最近的栅格。若网络或器件有“FIXED”属性，相关器件将不会被移动。
 - 2) 主要功能参见下图：

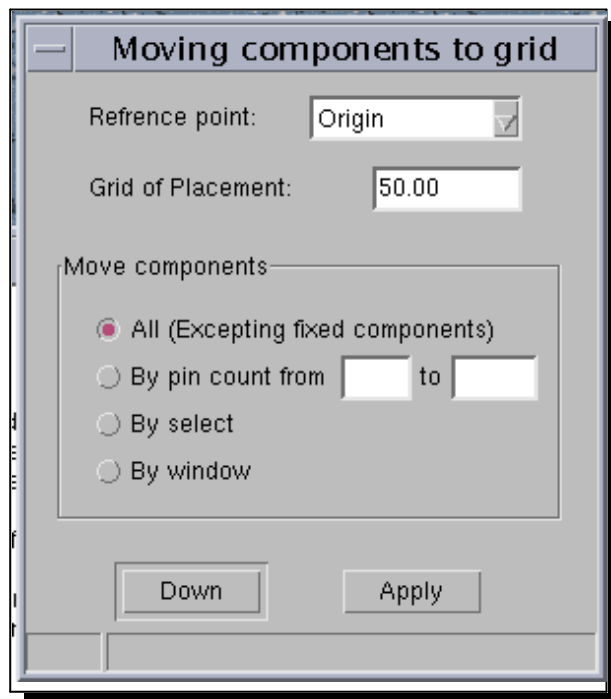


图3 器件栅格定位对话框

- a. Reference point：可选择“Origin”和“Pin1”，用于设置器件移动时的参考点。选“Origin”表明以器件库的原点为参考点，选“Pin1”则以器件的第一脚为参考点；
- b. Grid of Placement：用于设置器件定位的栅格，缺省值为“50.00”，单位为Allegro系统的尺寸单位；
- c. All：选择该项运行“Apply”命令，则对所有的器件按栅格定位；
- d. By pin count from ...to...：前后两编辑框分别用于设置最小和最大器件管脚数。当选中该项，并运行“Apply”命令，器件管脚数在此范围内的器件（包括最小值和最大值）将被移动到就近的栅格上；
- e. By select：选择该项，击“Apply”纽，在Allegro命令行中可以看到“Enter selection point”，依次选择器件（可以看到选中的器件已被高亮），当选定所需的器件后击鼠标右键后弹出菜单，选择“Complete”执行器件栅格定位命令；

- f. By window : 当选择该项后, 运行“Apply”命令, 在Allegro命令行中将看到“Enter selection box”, 此时可以选择一定区域的器件, 也可以连续选择多个区域的器件。当选定需定位于栅格的器件后, 击鼠标右键弹出菜单, 选“Complete”命令将器件定位在栅格上。
- g. 在使用“By select”、“By window”时, 若对最近所选的器件要取消, 则可点击右键选择“Oops”命令, 也可以通过点击“Cancel”取消所有选择的器件。

3. 注意事项:

- 1) 常用于新板布局时用。
- 2) 需定位的器件一定要设置“FIXED”属性, 否则器件将可能被移动到栅格上;
- 3) 当某器件有“FIXED”属性, 若需移动该器件时, 必须去掉该属性;
- 4) 若某器件的管脚所连接的网络有“FIXED”属性, 在运行命令时该器件将不能被移动; 若要移动该器件, 需要去掉该网络的“FIXED”属性。

4.1.2 改变网络Fanout线宽 Chang Fanout Width

- 1. 菜单和行命令: 菜单“Auxitools-》Fanout-》Chang Fanout Width”或行命令“ch_fanoutwidth”
- 2. 基本功能: 对选中网络改变fanout线宽。改变线宽规则如下:
 - 1) 改变选中网络所有小于15mil的Cline都改成15mil;
 - 2) 根据SMD的焊盘大小, 改变fanout的线宽, 如果2/3焊盘宽度大于25mil, 则改线宽为25mil; 如果2/3焊盘宽度小于15mil, 则改为15mil; 如果焊盘宽度小于15mil, 则fanout线宽为焊盘宽度。
- 3. 注意事项:
 - 1) 建议在fanout完后进行此操作。此操作可能会产生DRC错误, 注意检查。
 - 2) 已消除可能排阻fanout为零的现象。

4.1.3 高亮没有Fanout SMD Hilight no Fanout All

- 1. 菜单和行命令: 菜单“Auxitools-》Fanout-》Hilight no Fanout All”或行命令“hl_nf”或“hl_nf_top”或“hl_nf_botm”。
- 2. 基本功能: 高亮没有Fanout的SMD Pin
- 3. 操作方法:
 - 1) 运行命令: 主菜单界面: hl_nf (包含下面两命令)
 - 2) 高亮Top层: hl_nf_top;
 - 3) 高亮Botm层: hl_nf_Botm。
 - 4) 高亮Top层 (Botm层) 所有没有Fanout的Smd Pin。
 - 5) 自动打开Top层 (Botm层) 的Pin、Via、Cline、SilkScreen (no ref des) 的显示开关, 方便查看解决问题。

- 6) 提供快速查看工具，将窗口快速的切换放大至没有fanout的pin。
- 7) 由于Allegro与Specctra的数据结构和算法不同，运行速度有些差异。
- 8) 程序有进度条，随时清楚程序的进度情况。
- 9) 程序运行结束将打印出没有Fanout SMD Pin的个数。

4. 注意事项：无

4.2 高级网络查找Super Net Finder

1. 菜单和行命令：菜单 "Auxitools - > Super Net Finder" 或行命令 "super_net_finder"。

2. 基本功能：

- 1) 根据输入的Length Filter(MIN; MAX); Percent Manhattan Filter (MIN; Max) ; Via Count Filter (MIN; MAX) 的值，找出满足要求的网络。各项值可通过按钮单独或组合控制。
- 2) 根据选中的网络自动查找网络，并点亮网络，调整视窗到最佳。类似SP软件中的网络查找功能。
- 3) 本辅助工具为布完走线后的网络检查和调整的最佳工具。

3. 注意事项：无

4.3 查找器件和网络Find Comps or Nets

1. 菜单和行命令：菜单 "Auxitools - > Find Comps or Nets" 或行命令 "find comps"。

2. 基本功能：

- 1) 查找器件（网络），将窗口调整至最佳状态，并高亮显示该器件（网络）。
- 2) 支持当前激活命令。
- 3) 支持通过通配符查找器件（网络）。
- 4) 附有ADT，ADB等按键，快速配置显示的层，方便查看。

3. 操作方法：

- 1) COMPS: 查找器件状态
- 2) NETS: 查找网络状态
- 3) LIST: 器件名或网络名列表
- 4) Command: 命令状态: 查找器件（网络）时支持存在当前激活命令（如：move del），但选中的器件（网络）只被放大显示，不会高亮。
- 5) Hilight: 高亮状态: 查找器件（网络）时不支持存在当前激活命令（如：move del），但选中的器件（网络）会高亮。
- 6) Filter: 过滤器。支持* 通配符。
- 7) UPDATE: 根据通配符刷新list列表（不按此键，直接点击其他位置也会刷新）。

- 8) ADT: 显示ADT。ref des是否显示由ref top开关决定。所有层走线是否显示由all etch决定。
- 9) ADB: 显示ADB。ref des是否显示由ref botm开关决定。所有层走线是否显示由all etch决定。
- 10) ref top: 显示TOP/ref des开关
- 11) ref botm: 显示BOTTOM/ref des开关
- 12) all etch: 显示所有层走线开关

4. 注意事项: 无

4.4 更新特定封装库Update Special Symbols

- 1. 菜单和行命令: 菜单 "Auxitools -> Update Special Symbols" 或行命令 "update_symbols".
- 2. 基本功能:
 - 1) 显示本板封装库小组要求必须处理的封装列表,
 - 2) 在封装库中, 对选定的封装进行更新。
- 3. 操作步骤:
 - 1) 运行菜单命令Update Special Symbols 显示如下窗口:

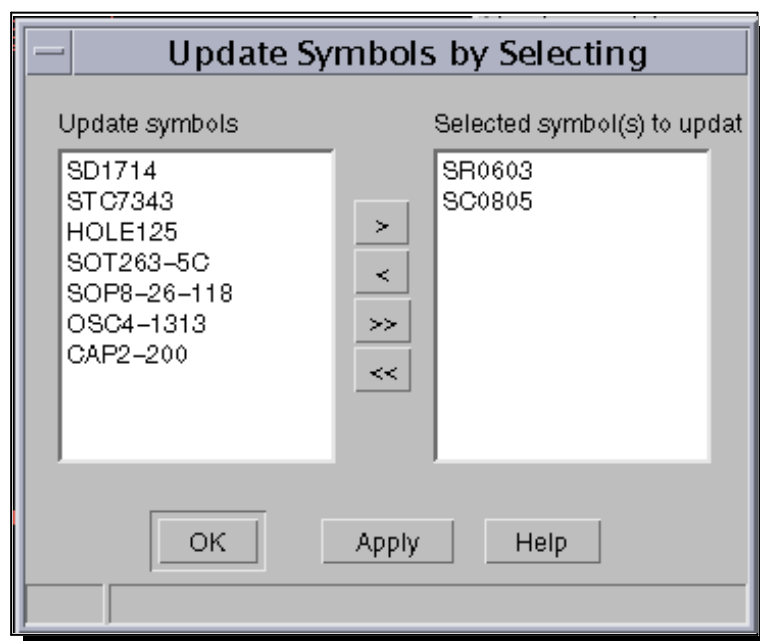


图4 更新特定封装库对话框

- 2) 在Update Symbols中将显示本板所有需更新的封装库, 选择按钮:
 - “<” : 选择在 “Update symbols” 列表中高亮的Symbols, 显示在 “Selected symbols to update” 列表框中;
 - “>” : 从 “Selected symbols to update” 列表框中删除高亮的Symbol, 并在 “Update symbols” 列表栏中显示;

“》”：选择所有的Symbols并显示在“Selected symbols to update”列表中；

“《”：从“Selected symbols to update”列表中删除所有所以Symbols；

- 3) 在Update中显示了当前PCB板所有必须更新的封装库，通常需要选中所有的Symbols进行更新。选择好需更新的封装后，运行“Apply”命令，处理完后将高亮需更新的封装，并报告封装更新信息；

4. 注意事项：

- 1) 注意封装路径的查找顺序。要标准封装库在前，本地在后，防止虽然使用了Update Special Symbol，但还是没有达到更新的目的情况出现（Setup—》User Preferences Editor—》Design_Path中 devpath; padpath ; psmppath的路径）。
- 2) 封装库小组不推荐使用整板的update (Place —》Update Symbols)，因为有些连接器的Pin次序可能有变。
- 3) 封装库小组推荐在布局完成时和布线完成时使用Auxitools—》Update Special Symbol。
- 4) 运行更新symbol时有可能会有调线的情况发生。

4.5 波峰焊封装更换和恢复处理Wave Crest Symbols

1. 菜单和行命令：菜单"Auxitools—》Wave Crest Symbol—》Change Wave Crest Symbol"或行命令"ch_wave_sym"

2. 基本功能：

- 1) 本程序为波峰焊封装更换程序，对需要进行波峰焊封装更换的PCB可以更换BOTTOM面相应的封装为波峰焊封装；
- 2) 若在修改的过程中不慎将波峰焊器件镜像到TOP面，运行该程序可以将TOP面的波峰焊器件恢复为普通封装，始终保持TOP面为普通封装，BOTTOM面相关器件采用波峰焊封装；
- 3) 可直接处理经转换或未经转换的ViewDraw网表。

3. 操作步骤

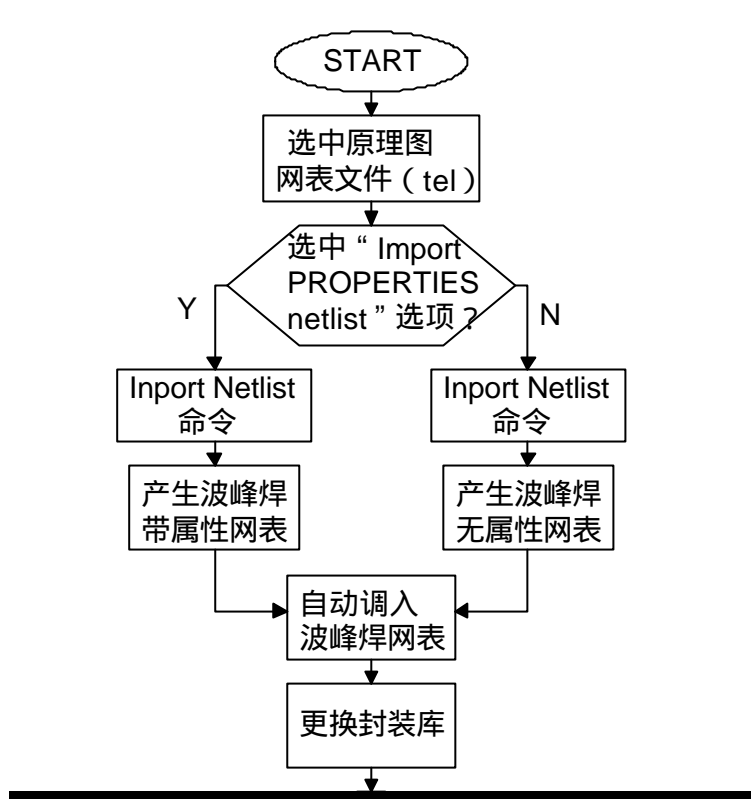
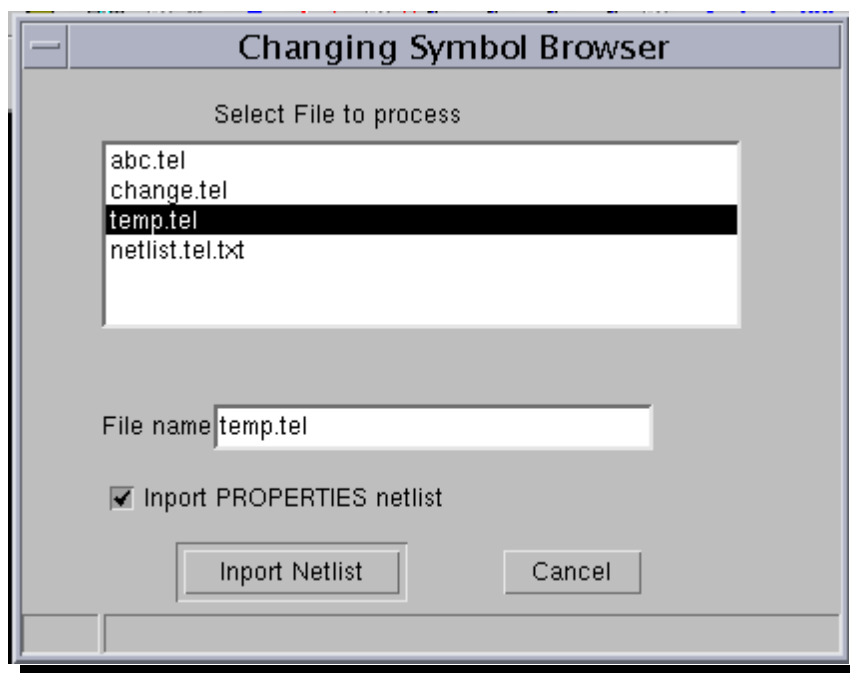


图5 波峰焊更换流程图



- 1) 原理图网表文件名列表框仅列出tel为后缀的文件。选择其中的原理图网表，此时在“File name”编辑框中显示所选的文件名。
- 2) 如果ViewDraw产生的网表文件未经C2P或CONVERT进行转换，则需要选中“Import PROPERTIES netlist”项；否则要求不选该项。点击“Import Netlist”按钮后，等待自动完成所有的操作，不要任何干预。

4. 注意事项

- 1) 原理图网表文件必须放置在当前目录下，并且后缀要求为“.tel”，否则在列表中看不到该网表文件，从而无法操作。
- 2) 有波峰焊库更换要求的单板，在调入网表时需要采用该程序来执行，不宜采用“File—》Import—》Logic...”菜单命令来执行网表输入，否则调整好的丝印出现混乱时将需要通过“restore_refdes”命令行或菜单命令“Wave Crest Symbols...—》Restore Refdes Position...”来恢复。

5 布线阶段辅助程序ROUTE

5.1 删除处理Delete...

5.1.1 删除无网络属性的过孔Isolating Vias

1. 菜单和行命令：菜单“Auxitools—》Delete—》Isolating Vias”或行命令“del_via”。
2. 基本功能：删除没有网络属性的孤立过孔
3. 注意事项：无

5.1.2 半拉线的处理Dangling Lines

1. 菜单和行命令：菜单“Auxitools—》Delete—》Dangling Lines”或行命令“find_stubs”。
2. 基本功能：

- 1) 产生danglines列表，在列表中选择需操作的项，用户可以通过命令按钮删除线头或保留，参见下图：

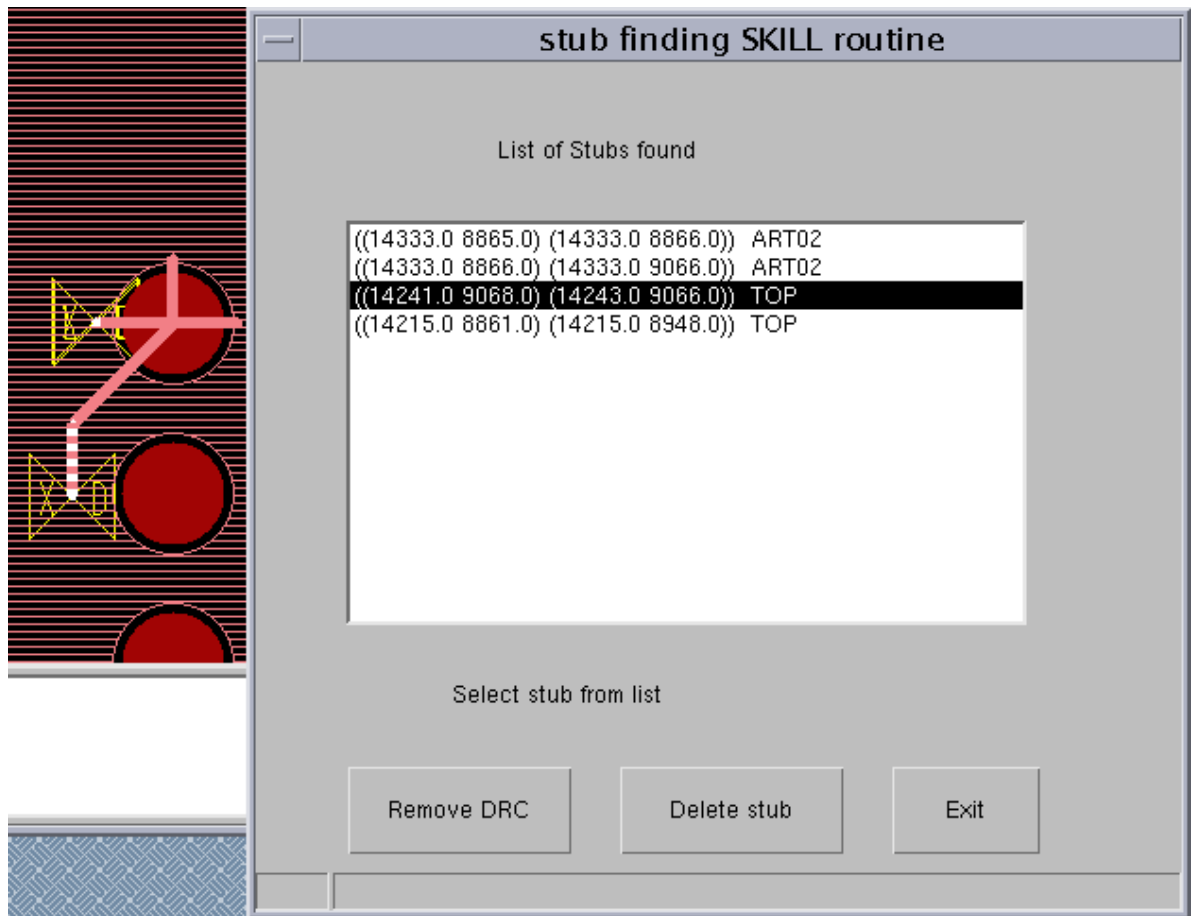


图6 查找/删除半拉线

- 2) 查找并删除带过孔的STUB的功能，该过孔不是ICT测试点；
 - 3) 检查不合理的ICT点的添加。如果是ICT测试点，将只删除线长大于500MIL并且带有ICT测试点的STUB。
 - 4) 如果该过孔还与一个SHAPE(包括负片)相连，将不作为STUB处理。
3. 注意事项：无

5.1.3 无连接的铜皮处理 Unconnected Shapes

1. 菜单和行命令：菜单"Auxitools-》Delete-》Unconnected Shapes"或行命令"del unconn"。
2. 基本功能：
 - 1) 用于删除没有连接网络的Shape。
 - 2) Delete Unconnected Shape对话框说明如下：

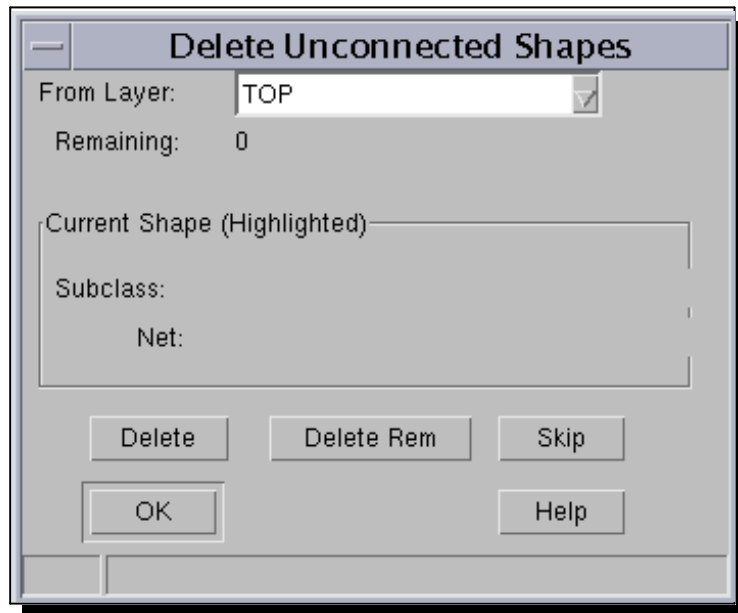


图7 Delete Unconnected Shape对话框

Form Layer复合选择框：选择需处理的层；

Remaining：显示没有连接的铜皮（孤立铜皮）；

Subclass：显示铜皮所属的层（子类）；

Net：显示铜皮所属网络；

Delete：删除当前显示的孤立铜皮；

Delete Rem：删除除Skip过的孤立铜皮；

Skip：不删除当前显示的铜皮；

3. 注意事项：无

5.1 测试点处理Testpoint...

5.1.1 增加ICT测试点Add ICT Testpoint

1. 菜单和行命令：菜单"Auxitools—> Testpoint—> Add ICT testpoint"或行命令"add ict"。

2. 基本功能：

1) 加测试点功能

- 根据ICT测试人员提供的网表高亮文件“Allegro.scr”，对其中没有测试点的网络加测试点；
- 针对ICT测试点人员提供的网表高亮文件加测试点；
- 对单板上无测试点的网络加测试点。

2) 检查网络测试点情况

- 检查从allegro.scr文件提取的网络中没有测试点的网络，高亮并报告；
- 高亮allegro.scr文件中提取的网络，并报告；

c. 检查所有无测试点的网络，高亮并报告；

3. 操作方法：

1) 操作界面介绍

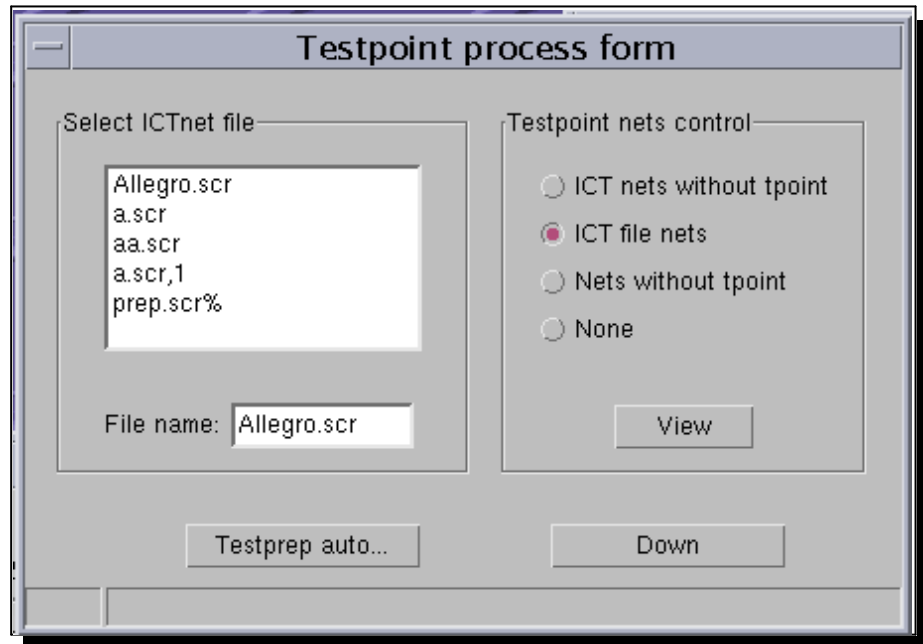


图8 测试点查看与处理界面

Select ICTnet file: 从列表框中选中ICT测试人员提供的文件名；

ICT nets without tpoint: 要求对ICT测试人员提供的网表中没有测试点的网络进行处理；

ICT file nets: 对ICT人员提供的网表文件进行处理；

Nets without tpoint: 对板内没有测试点的网络进行处理；

None: 不对任何网络进行操作，若网络已高亮，则对去高亮；

View: 高亮操作项，并报告当前所选操作项的测试点情况；

Testprep auto...: 根据操作项自动处理测试点；

Done: 结束命令；

2) 自动加测试点操作过程：

- 将ICT测试人员提供的“allegro.scr”文件放到当前目录下，也可以是其它文件名；
- 通过运行菜单命令“Allegro—》Route—》Add ICT testpoint...”显示“Testpoint process form”，在其列表框中选择所需的文件名，使“File name”编辑框中为需选的文件名。注意文件名必须以“.scr”为后缀，否则不能在列表框中显示处理而需要手工输入文件名；
- 点击命令按钮“Testprep auto...”启动Allegro自带的测试点自动处理界面，其应用请参考“Allegro—》Route—》Testprep—》Auto...”菜单命令；

3) 测试点检查操作过程：

- 提供了网络测试点情况检查的功能。

b. 选中“ICT nets without tpoint”然后点击“View”命令按钮，在Allegro视区将高亮ICT人员提供的网表中没有测试点的网络；其它类同。

4. 注意事项：在结束本命令之前，若操作了其它命令，必须Done其它命令，否则在PCB中的部分网络将会被“FIXED”。

5.1.2 点亮无测试点网络检查 Hilight no Testpoint

1. 菜单和行命令：菜单"Auxitools-》Testpoint-》Hilight no Testpoint"或行命令"hl_ntp"
2. 基本功能：高亮没有测试点的网络
3. 注意事项：无

5.2 替代和更新过孔 Replace via和unpdate via

1. 菜单和行命令：菜单"Auxitools-》Replace Via"或行命令"replace_via"或"update_via"。
2. 操作方法：
 - 1) “replace_via”命令允许用户通过一窗口选择多种过孔，选定某区域的过孔后，命令将显示“PCB Design Expert”框，在此框中的“New Padstack Name”编辑框中输入新的过孔名。“OK”后，如果选择的过孔种类多余一个，命令将提示“***”即需被更换的过孔，此时若输入要替代的过孔种类，命令将仅对指定的过孔进行替换，否则将替换选定区域的所有过孔。
 - 2) “update_via”命令仅在“replace_via”运行之后运行有效，如果“replace_via”没有运行，“update_via”将不会作任何处理。
3. 注意事项：
 - 1) 替代过孔是针对区域的过孔；
 - 2) 更新过孔是针对具体的一个过孔。
 - 3) 更新过孔必须在替代过孔命令之后

5.3 铜皮自动平衡处理Auto Balance Film

1. 菜单和行命令：菜单"Auxitools-》Auto Balance Film"或行命令"auto balance"。
2. 基本功能：
 - 1) 为了满足在加工过程中对各层光绘镀铜的平衡，需要在光绘中布线比较少的区域加一些孤立（平衡）的铜皮，本程序用以提供该功能，可以灵活地对特定区域加平衡铜皮
3. 操作方法：

- 1) 创建“MANUFACTURE/BALANCE”层，然后在需要加平衡铜皮的区域定义一个矩形框，该框须加在“MANUFACTURE/BALANCE”层上；
- 2) 运行命令“auto balance”；
- 3) 在弹出的“Auto Balancing Form”中选择相应的层，设置合理的参数，然后点击“Add”命令即可在该区域加平衡铜皮；
- 4) Auto balance对话框参数设置说明

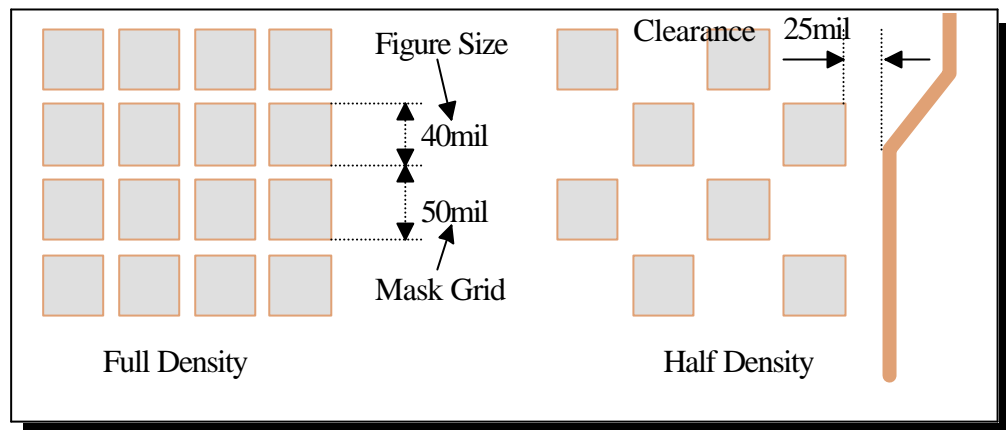


图9 Auto balance对话框参数设置说明

4. 注意事项：创建“MANUFACTURE/BALANCE”层，然后在需要加平衡铜皮的区域定义一个矩形框，该框须加在“MANUFACTURE/BALANCE”层上。

5.4 数据库检查DB Check

1. 菜单和行命令：菜单"Auxitools—> DB Check"
2. 基本功能：给brd文件提供检查数据库检查
3. 注意事项：如果检查结果有ERROR，请进行进行dbfix处理。

5.5 更新DRC Update Check

1. 菜单和行命令：菜单"Auxitools—> Update Check"
2. 基本功能：更新DRC
3. 注意事项：无

5.6 DRC浏览 DRC Walk

1. 菜单和行命令：菜单"Auxitools—> DRC Walk"或行命令"drc walk"。
2. 基本功能：为用户提供检查错误的功能。用户也可以通过Drc过滤器来检查指定的层和Drc类型。自动更新DRC。

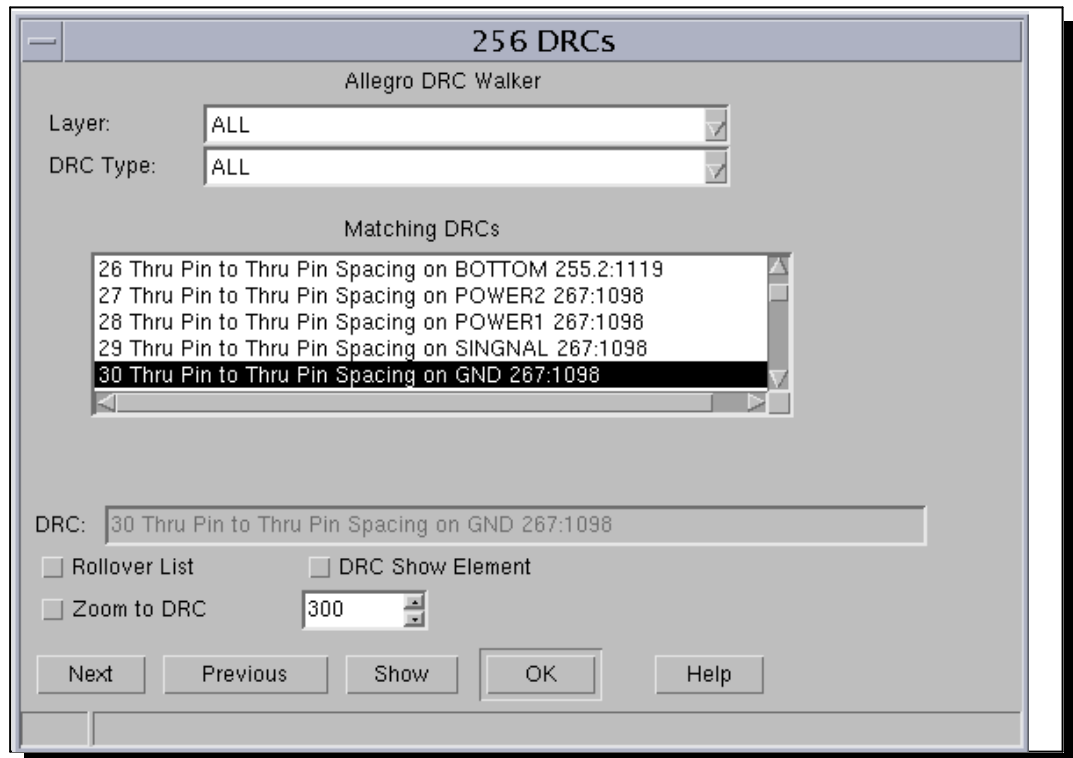


图10 DRC浏览

Layer: 包括All、各布线层和各平面层、PACKAGE_TOP（TOP层器件间距）、PACKAGE_BOTTOM（BOTTOM层器件间距）；

Matching RDCs: 列出DRC检查结果；

Rollover List: 选中该项时，可以循环地显示列表中的各项DRC；

DRC Show Element: 将DRC检查结果详细地显示在一文档编辑框中；

Zoom to DRC: 设置DRC显示标志大小；

Next: 对检查下一个；

Previous: 检查前一个；

Show: 显示当前的DRC项。

3. 注意事项：无

6 后处理阶段辅助工具POSTEDO

6.1 光绘层设置与层说明设置Artwork Setup

1. 菜单和行命令：菜单"Auxitools—> Artwork Setup"或行命令"artwork setup"
2. 基本功能：自动产生光绘设置和层说明信息
3. 操作方法：
 - 1) 在Board name中，填写你所需要的板名及版本号
 - 2) 在Spell Mode中，填写你的拼板方式，若无需拼板，则什么也不要填

- 3) 在PCB Type的选项中，可供你选择四种模式，这四种模式下只有文字标注中的不同，光绘配置文件是一致的没有区别。
 - ①General:普通板（常规单板，仅包括各层层名、板名、层叠结构）
 - ②RF:（多加了RF标注）
 - ③HDI:（多加了HDI标注，及对各种Ncdri11(n)的描述模板）
 - ④Mother:（有两个板名，且板名中添加了F或B的标识）
- 4) 在CAM框中，你可以对gh--adt、gh--adb、gh--silktop、gh--silkb0tm、gh--pasttop、gh--pastbotm这几层进行操作，例如：你的板子无钢网底层时，你可选中gh--pastbotm，按一下Delete钮删除这层，删除后，生成的光绘配置文件中就不再有这一层且文字标注中也相应地去掉了此层。
- 5) 对以上几项做好配置后，按一下Run钮，即可在当前目录下生成两个文件以供使用：<当前工作文件名>.clp和cam.txt。
- 6) 当你需要文字标注时，可在File—Import—SubDrawing中引入.clp文件。
- 7) 当你需要光绘配置文件时，你可先删空光绘设置中的，然后Load引入txt文件。
- 8) 在clp框中的内容为常规单板时的文字标注内容，仅供你参考，看看你所需的文字标注。

4. 注意事项：无

6.2 自动增加层叠表处理Add Layer List

1. 菜单和行命令：菜单"Auxitools—>Add Layer List"或行命令"layer list"

2. 基本功能：

- 1) 自动加层叠表，并且自动更新列表中“MATERIAL”、“LAYER NAME”、“THICKNESS”内容，并与“Cross_Section”中信息一致；
- 2) 自动定位层叠表的位置，若原层叠表存在，则新的层叠表将放置在原层叠表的位置，列表大小动态满足当前PCB层的要求；
- 3) 层叠表以Symbol的形式存在，移动时按Symbol的方式整体移动；

3. 注意事项：按要求设置“Cross_Section”中的参数，层厚信息需准确，不可随意设置。地平面层命名必须以“G”为起始字符

6.3 丝印摆放处理Refdes Place for newbrd

6.3.1 丝印方向规则旋转处理Rotate Refdes

1. 菜单和行命令：菜单"Auxitools—>Refdes Place for newbrd —>Rotate All Refdes / Rotate Skip Right"或行命令“ch_ref”；“ch_refskip”。

2. 基本功能：

- 1) 实现将单板上所有器件的Refdes旋转到正确的方向，可以在调整丝印时节省一步操作；
- 2) 运行效果，只是在原处将Refdes旋转到正确的方向，并不改变Refdes的位置。
- 3) 方向原则，根据器件的方向来旋转：

a. Top层

0和180度的器件，Ref方向为0度，
90和270度的器件，Ref方向为90度，
特殊角度器件，Ref方向为0度。

b. Bottom层

0和180度的器件，Ref方向为0度，
90和270度的器件，Ref方向为270度，
特殊角度器件，Ref方向为0度。

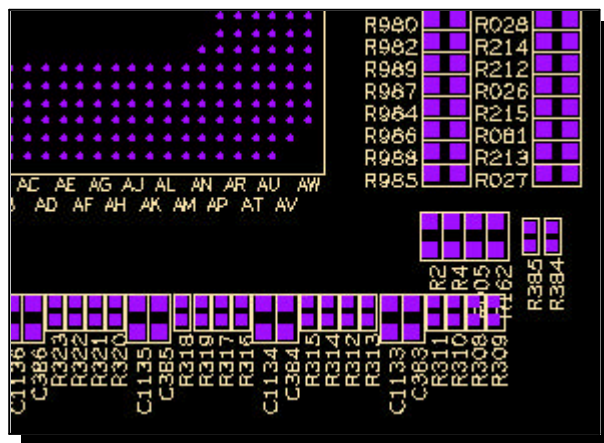
3. 操作方法

- 1) 在调整丝印之前，运行菜单命令Auxitools—》Refdes Place for newbrd —》Rotate All Refdes，该命令将调整所有器件的Refdes的方向；
- 2) 手工调整位置；
- 3) 若由于某种原因，需要再次调整部分改动过的器件的Refdes，而不更改其余已经调整好的Refdes，可运行菜单命令Auxitools—》Refdes Place for newbrd —》Rotate Skip Right，该命令只调整被更改过的器件的Refdes的方向，不会影响其他正确的Refdes。

4. 注意事项：只对新板操作

6.3.2 丝印自动定位处理Locate All Refdes

1. 菜单和行命令：菜单"Auxitools—》Refdes Place for newbrd —》Locate All Refdes"或行命令"ch_refdeslocate"。



2. 基本功能：

- 1) 形成统一的Refdes字体：字体参数如下（单位：Mil）： width = 30 ； photoWidth = 6； lineSpace = 0； height = 30 ； charSpace = 0。
- 2) 根据器件的位置、角度等信息重新定位Refdes。本功能已达到良好的效果。

3. 操作方法：

- 1) 先使用No Refdes Check检查Refdes，确保所有器件都有Refdes；
- 2) 然后使用Rotate All Refdes将所有的Refdes旋转到正确的方向；
- 3) 最后使用Refdes Smart Place来完成Refdes的摆放。会提示你确认是不是新板，如果是（OK）就运行，不是（Cancel）就不运行。

4. 注意事项：

- 1) 适合于新设计的单板；
- 2) 在有器件没有Refdes的情况下，即使运行了程序，也不会进行丝印定位处理。
- 3) 在有器件放在后台的情况下，也可运行程序，进行丝印定位处理。
- 4) 目前还不能躲避过孔和焊盘，仍然需要有部分手工的调整。躲避过孔和焊盘的问题将在下一版本中解决。

6.4 丝印检查Refdes Check

6.4.1 无丝印检查No Refdes Check

1. 菜单和行命令：菜单"Auxitools —> Refdes Check—> No Refdes Check"或行命令"ch_noref"。
2. 基本功能：检查封装丝印是否被误删
3. 注意事项：无

6.4.2 丝印方向检查Refdes Direction Check

1. 菜单和行命令：菜单"Auxitools —> Refdes Check —> Refdes Direction Check"或行命令"ch_dir"。
2. 基本功能：检查封装丝印方向是否正确
3. 注意事项：无

6.4.3 丝印交错检查Refdes Cross Check

1. 菜单和行命令：菜单“Auxitools —> Refdes Check —> Refdes Cross Check ”或“ch_cross ”
2. 基本功能：
 - 1) 检查refdes和refdes丝印交叉；

- 2) 结果以连线分别保存在“MANUFACTURE REFDES TOP DRC”和“MANUFACTURE REFDES BOTTOM DRC”层上并高亮显示出来;
- 3) 若要去掉丝印交错显示, 可以在改正丝印位置后重新运行该命令, 也可以关闭相应的层。

3. 注意事项:

- 1) 只对ref des, 对手工加在silkscreen_top/bottom或assembly_top/bottom等层上的丝印无能为力, 如ID1。
- 2) 以下两种情况丝印交叉无法检查出来: 当两个器件丝印90和水平交差时或两个器件与丝印成45度平行时。此bug将会在DFA Check中消除。

6.4.4 丝印覆盖检查Text Overlap Check

1. 菜单和行命令: 菜单 "Auxitools —> Refdes Check —> Text Overlap Check"或行命令"ch_text_overlap"

2. 基本功能:

- 1) 检查丝印上焊盘;
- 2) 检查BOTTOM面丝印上测试点;
- 3) 检查REFDES丝印与器件外形丝印的重叠情况;
- 4) 检查REFDES是否在器件区域;
- 5) 检查Bar Code是否覆盖焊盘、测试焊盘、TEXT、器件;
- 6) 错误——定位检查。

3. 操作说明

Select Checking Layer——为复合框, 用于选择检查TOP面或BOTTOM面;

Clearance ——用于设置检查对象之间的安全间距, 缺省值为3mil, 参数可设置范围为-50~100mils;

Text to Pin——选择该项, 然后点击Check按钮将对丝印上焊盘进行检查;

Text to Testpoint——用于检查丝印上测试焊盘的选项;

Text to Text——文本与文本重叠检查选项;

Refdes to component——用于检查Refdes是否覆盖PLACE-BOUND区域, 用以检查Refdes是否在被元器件覆盖。该项检查对新库的检查效果较好, 对旧库不太理想。

Bar Code Overlap——检查Bar Code是否覆盖了其它有用对象;

View error——包括信息显示框和前后浏览按钮, 如图中所示, “8/16: C172”, 表示这类错误总共有16个, 目前正在查看第8个错误, 且丝印为“C172”。按钮“<<”用于查看前一个错误, 按钮“>>”用于查看下一个错误。

Check——当选择好检查项以后, 点击该按钮即可执行检查, 并高亮错误信息。

unSelect——在此操作器件, 部分已高亮的对象不能在Allegro中用自带命令去掉, 需要运行此命令才可消除高亮信息。

OK——退出本界面

4. 注意事项：已增加以下功能

- 1) 检查封装上的 LINE 上焊盘；

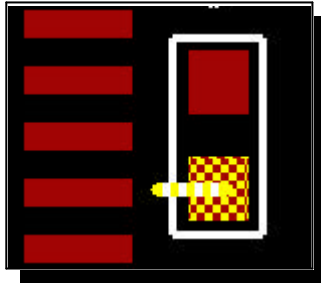


图12 检查封装上的 LINE 上焊盘

- 2) 检查封装上的 LINE 上阻焊开窗；

- 3) 检查TEXT上阻焊开窗；

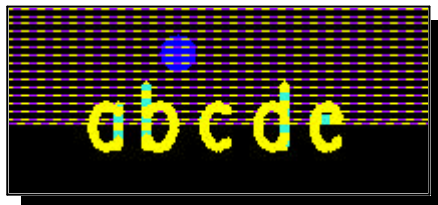
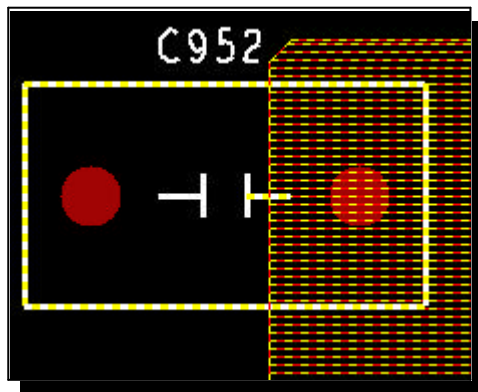


图13 检查TEXT上阻焊开窗

- 4) 检查在BOARD GEOMETRY/SILKSCREEN_TOP/BOTTOM层的丝印上焊盘和阻焊开窗；



6.5 环回/直角走线检查Loop/90 Check

1. 菜单和行命令：菜单"Auxitools—> Loop/90 Check"或命令行loop90 check。

2. 基本功能：

- 1) 自动检查所选网络的环回走线情况（自动剔除电源网络）。
- 2) 智能检查直角走线。

3. 基本操作：

- 1) 左上角的下拉式列表选择查看NET还是Error；

- 2) 通过Filter过滤器选择需要检查的网络;
- 3) 类标内容为选中的网络命或出现错误的网络命, 在无激活命令状态下点击列表选项回自动发大窗口至最佳查看状态;
- 4) Zoom划杆, 调节发大窗口的大小;
- 5) Loop or 90Degree 选择检查项目, 环回走线或是直角走线;
- 6) Length参数配置好后, 按Check完成检查, 错误的地方回自动显示在列表中, 点击即可查看。
- 7) Length参数描述:
 - a. 如下图当拐角处的走线长度小于Length所设定的值时, 该走线会被认为是直角走线。因为此线的长度趋于0时, 其性质已和直角走线类似。

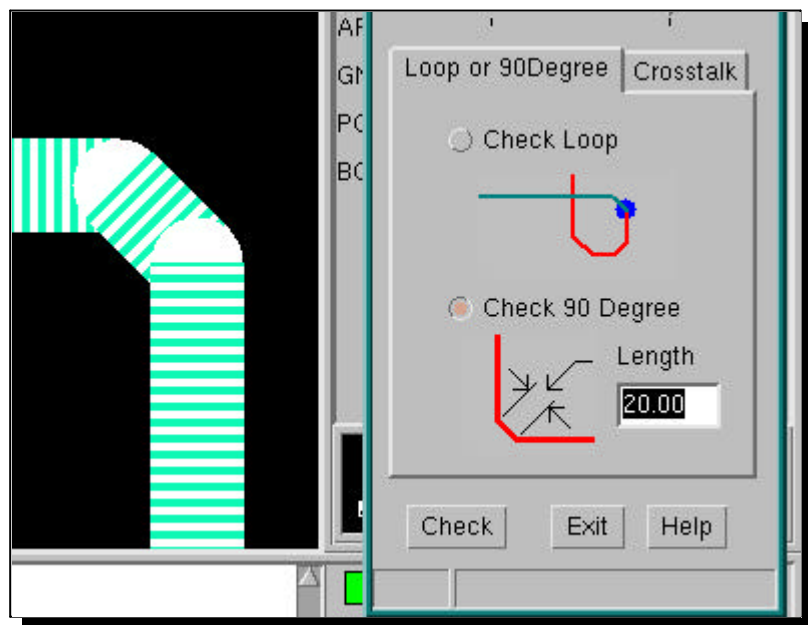


图14 检查直角走线1（等同直角）

- b. 如下图当拐角处走线小于Length所设定的值时，该走线将不被认为是直角走线。

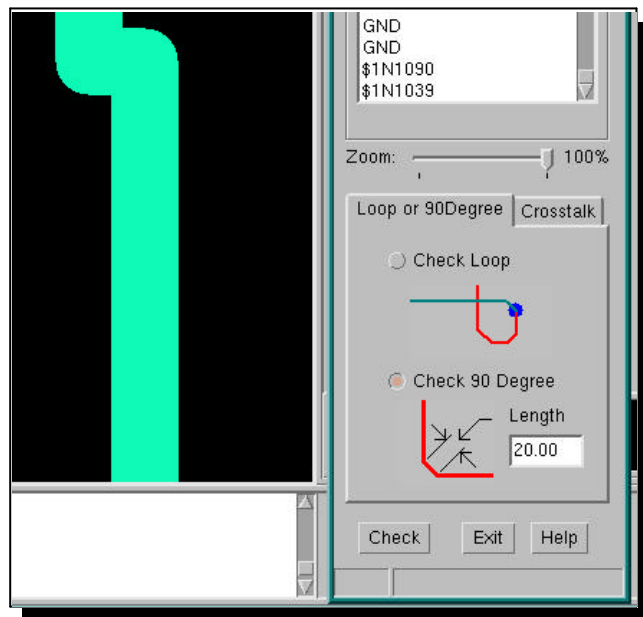


图15 检查直角走线2（非直角）

4. 注意事项：

- 1) 建议Check 90 Degree默认为5mil。
- 2) Crosstalk在本菜单中无法使用，将会在EMC Control中实现。

6.6 阻焊到走线间距检查Solder2Line Check

1. 菜单和行命令：菜单"Auxitools -> Solder2Line Check"或命令行solder2line check。
2. 基本功能：实现走线到阻焊间距自动检测。
 - 1) 自动检查查找走线到阻焊距离；
 - 2) 是否检查同名网络内部网络报错可选；
 - 3) 间距可手工设定，默认为2.83mil；
 - 4) 提供快速查找、暂时高亮功能；
 - 5) 提供Zoom调杆，更方便使用；
 - 6) 提供进度条，方便实时查看软件进度；
 - 7) Top、Bottom分开检查，自动配置显示的层；
3. 注意事项：
 - 1) 耗时较长几十分钟到几个小时分钟，建议中午或晚上运行。
 - 2) 交互调线检查时，调完线后要done完成当前命令后，再检查。

7 文件输入输出处理阶段File Inout

7.1 文件清除CAM Clear

1. 菜单和行命令：菜单 "Auxitools —> File In/out —> CAM Clear" 或行命令 "cam clear"
2. 基本功能：可自动删除当前目录下的 "*"、*.*、*.log；cam 相关的三个 txt；*.val；*.tag；*.tap；*.art；*.jrl；*.afa；*.out；*.txt；*.cam 文件。即删除上一次产生的光绘文件；valor 文件；ICT 文件。
3. 注意事项：无

7.2 产生光绘文件CAM Out

1. 菜单和行命令：菜单 "Auxitools —> File In/out —> CAM Out" 或行命令 "cam out"
2. 基本功能：自动在当前目录下产生光绘文件
3. 注意事项：光绘精度为 5，5

7.3 产生Valor文件Valor Out

1. 菜单和行命令：菜单 "Auxitools —> File In/out —> Valor Out" 或行命令 "valor out"。
2. 基本功能：用于产生 valor 软件检查需要的 8 个文件，即一步完成 Tools —> Valor Extracts 和 Tools —> Valor Films 两个菜单的功能
3. 注意事项：无

7.4 产生IPC356文件IPC356 Out

1. 菜单和行命令：菜单 "Auxitools —> File In/out —> IPC356 Out" 或行命令 "ipc356 out"
2. 基本功能：产生 IPC356 格式文件，用于 volar 网表移植性比较。
3. 注意事项：无

7.5 转入PADS 文件PADS In

1. 菜单和行命令：菜单 "Auxitools —> File In/out —> PADS In" 或行命令 "pads_brd"
2. 基本功能：将 pads 文件转化为 brd 文件
3. 操作方法：
 - 1) 在 P 软件以 Perform V6 格式输出 *.asc 文件，用文本方式（ascII）传到工作站中；

- 2) 启动A软件新建一个BRD文件，选择Auxitools —》File Inout—》PADS In，弹出PADS IN对话框：第一个为*.asc文件；第二为/apptools/cfg/pads_in.ini（pads_in.ini）；第三为输出文件（*.brd）的目录，一般不用填；再选RUN即已导入；
- 3) 打开生成的*.brd文件，与P软件布局中基本一样，但有两个问题，一是PAD名不对，二是器件的封装名中的减号“-”变成了下划号“_”。可如下解决：
 - a. 原理图生成一个工作站A软件的网表，并且把它成功调入工作站A软件中（在调入新的网表前，要删除当前目录下的devices.map文件，否则网表调入时会调入当前目录下的不正确的封装），所有的东西都正确了，你可以在A软件中选择Tools--》Padstack--》Modify...,弹出对话框,然后选择Purge--》All,没用的PAD就被清除了。
 - b. File/export/Placement...—》得到place_txt.txt文件（包含器件及位置信息等）；
 - c. 新建一个*.brd文件，导入网表—》File/import/Placement... 输入刚才的Place_txt.txt文件；会导入器件（按原位置）、连接等（但无板框、光绘等设置），其他均为默认设置（就象一新的brd）；此时的*.brd就一切正常了（不用担心有其他问题）。
 - d. 导入原结构（板框）：在原brd文件中，File/export/sub-drawing...—》点击选中板框，出现保存对话框，存为*.clp文件；
 - e. 在新的*.brd中导入刚才的*.clp文件，即可导入板框；
 - f. 导入原来的光绘（或相似设置的光绘），也可通过导出、导入*.tech文件，很方便的实现；
4. 注意事项：涉及到有些Pads中用的非标准封装，在Allegro中又没有，可要求建库人员重新建库。

7.6 转出PADS文件PADS Out

1. 菜单和行命令：菜单"Auxitools —》File In/out—》PADS Out"或行命令"brd_pads"
2. 基本功能：将Allegro的布局和网络连接关系（无布线信息）转换为PADS格式，转换后的文件为“.asc”文件。
3. 注意事项：无

7.7 SMD信息报告Report SMD Rate

1. 菜单和行命令：菜单"Auxitools —》File In/out—》Report SMD rate"或行命令"report SMD rate"
2. 基本功能：用于产生工艺需要的提供贴片率数据的报告
3. 注意事项：无

8 辅助工具在线帮助Auxitools Help

1. 菜单和行命令：菜单"Auxitools一》Auxitools Help或行命令"auxitools help"
2. 基本功能：辅助工具在线帮助Auxitools Help
3. 注意事项：无

9 其他辅助工具

9.1 删除cline隐含属性del cline props

1. 行命令：dprop 或del cline props
2. 基本功能：由于从Specctra返回到Allegro时，将会带入一些不可见的属性，并且无法直接修改或删除这些属性，运行“dprop”或“del cline props”命令将相当方便地删除“clinles”和“vias”所附带的不可见属性。
3. 注意事项：无

9.2 删除区域内容 Area Delete

1. 菜单和行命令：菜单"Edit一》Delete一》By Area"或行命令“ohio area delete”。
2. 基本功能：删除区域内或经过区域的对象。支持删除或断开区域内的对象，而A软件只支持删除整个对象。



图16 删除区域内容

3. 操作方法：参数为CROSS;TRIM TO BORADER
4. 注意事项：采用大网格建立封闭区域

9.3 包地处理Shield

1. 菜单和行命令：菜单"Route一》Shield"或行命令“ohio shield”。
2. 基本功能：对线段或网络进行包地处理
3. 注意事项：无

9.4 切割铜皮Cut Shape

1. 菜单和行命令：菜单"Edit-》Cut Shape"或行命令“ohio cut shape”。

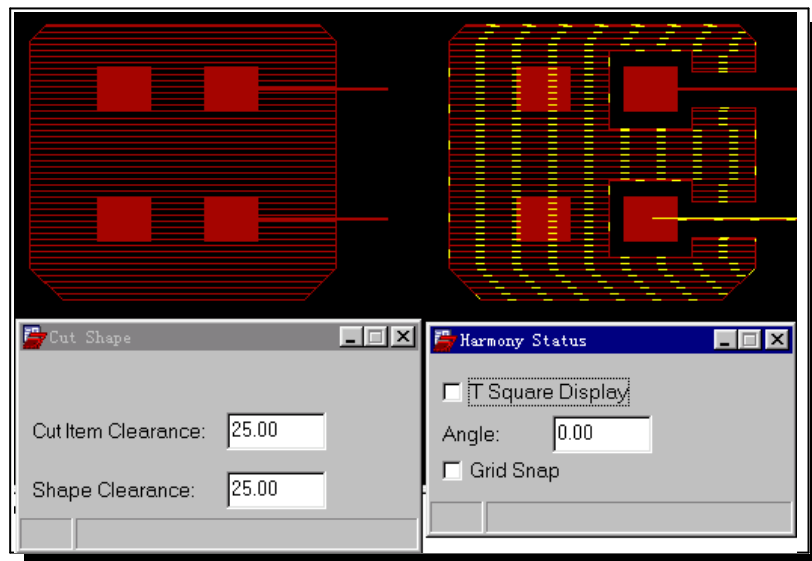


图17 直接推挤铜皮

2. 基本功能：直接推挤铜皮，免除了多次进入铜皮编辑菜单。
3. 操作步骤：
 - 1) 设置Cut item Clearance切割物间距和Shape Clearance铜皮间距；
 - 2) 指定要切割的shape，再指定切割物；
 - 3) 如果要以走线为切割物，必须事先走好线。
4. 注意事项：对小面积铜皮分割比较有效。

9.5 自动调整线段或网络长度Match Length

1. 菜单和行命令：菜单"Route-》Match Length"或行命令“ohio match length”

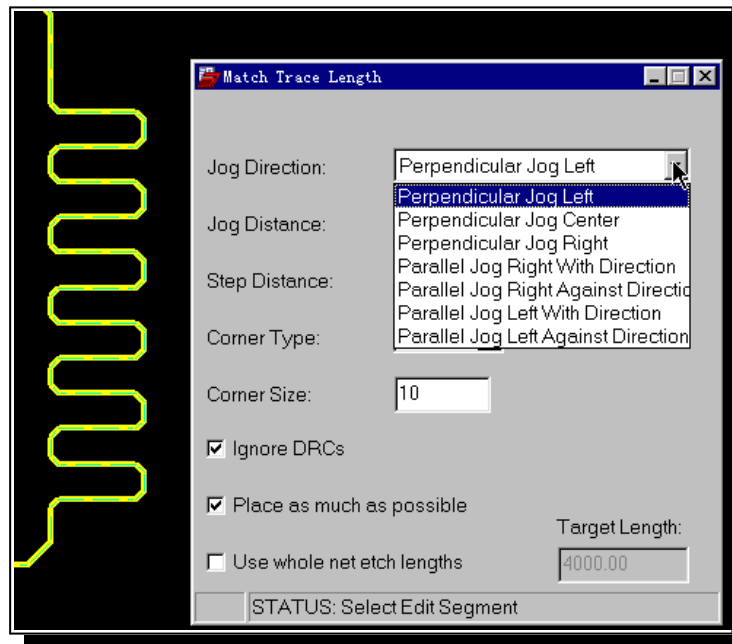


图18 自动调整线段或网络长度

2. 基本功能：根据选取得格式和要求的长度，自动调整线段或网络的长度
3. 注意事项：无

10其他平台辅助工具

10.1拼板程序Spell for Windows

1. 安装：将Spell.exe文件Copy到任一目录下运行即可
2. 基本功能：
 - 1) 自动判别Cadence、PowerPCB光绘文件
 - 2) 可自动获取或保存拼板参数
 - 3) 可根据需要设置拼板参数
 - 4) 提供对拼板模式、光绘、工艺边、Mark点、传送方向的控制
 - 5) 提供视区浏览功能
 - 6) 自动去除板外丝印
 - 7) 对Allegro中repeat选项无限制
 - 8) 自动处理PCB说明文字
 - 9) 自动处理ASCII与二进制格式光绘文件
 - 10) 提供处理多钻带文件的功能
3. 操作方法：
 - 1) Spell程序界面

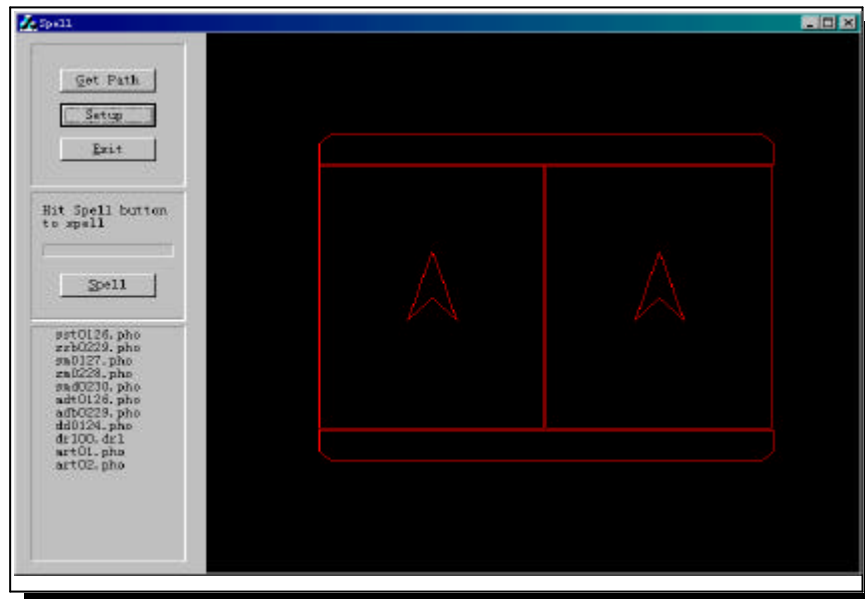
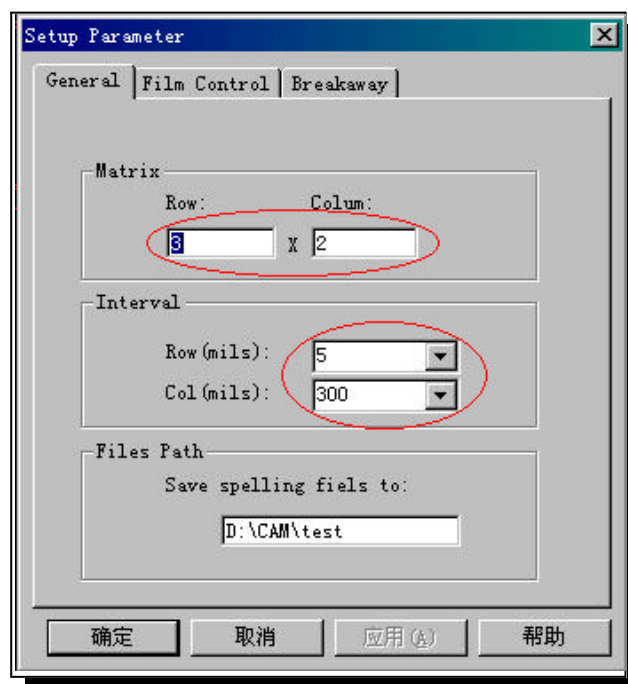


图19 Spell程序界面

- 2) Get Path命令：从任一当前文件名获取光绘文件所在的路径。
- 3) Setup命令 — General设置页：拼板相互耦合时可以设置为负；拼板相互耦合时可以设置为负值；光绘保存路径不要与原光绘路径一致。



- 4) Setup命令 — Film Control 设置页：对所有的层进行拼板或对指定的某一层进行拼；设置光绘文件相应的精度；设置钻带文件相应的精度；设置可认的板边最小长度；板底边与说明文字不作处理的区域；
 - a. 光绘文件和钻带文件精度设置：拼板程序采用光绘文件的单位制式。若单位为mil，精度设置为1时，表明精确到0.1mil，即一位小数点；设置为2时，表明精确到0.01mil，即两位小数点。

- b. 当板底边以下无用的丝印不能完全切除时，考虑调整板底边与说明文字不作处理的区域参数的大小。



- 5) Setup命令 — Breakaway 设置页：对工艺边进行设置；设置Mark点；设置传送带方向和波峰焊、回流焊标示。



- a. 选择Add breakaway时，允许加工艺边；否则，不能加工艺边。
- 选中Vertical：可在垂直方向加工艺边
 - Both sides：左右边加工艺边
 - Left side：左边加工艺边
 - Right side：右边加工艺边

b. 选中Horizontal，允许在垂直方向加工工艺边

Both sides: 上下边加工工艺边

Top side: 上边加工工艺边

Bottom side: 下边加工工艺边

c. 选中“Add mark dot”选项，允许加Mark点，否则不能加。

General: 普通单板加Mark点，不对称

Reuse Pastemask: 重用钢网

Bidirectional: 双向都可过传送带

Compatible: Mark点兼容处理

2000.7.24: Mark点与时间为2000.7.24的版本兼容

2000.9.24: Mark点与时间为2000.9.24的版本兼容

d. 选中“Wave or Reflow”选项，允许加传送带方向标示和波峰焊及回流焊标示；否则不能加。

Angle: 选择方向标示的指向

Reflow sign: 在方向标示上用“F”标明过回流焊

Wave sign: 在方向标示上用“W”标明过波峰焊

None sign: 不加回流焊和波峰焊标

6) 在视窗域内点击鼠标右键弹出对话框



Mirror: 镜像选中单元

Rotate 180°: 将选中单元旋转180°。

Zoom In: 放大视区图象

Zoom Out: 缩小视区图象

Home: 在视区内浏览整个图象

Cancel: 退出本对话框

4. 注意事项:

- 1) 光绘文件名按《PCB设计文件规范命名表》命名；
- 2) 若要正反拼板或旋转拼板，须将原点定在拼板之前有效板框的左下角，不能有误差；
- 3) 在拼板之前，镜像和未镜像的光绘必须分别对齐（对不须拼板的层不作要求）；
- 4) 有精度要求的拼板，必须遵循以下要求之一：提供“nc_param.txt”和“art_param.txt”文件；否则需要在运行“GetPath”命令前，通过“Setup—》Film

- Control—》Accuracy” 设置光绘和钻带文件的精度； 当未作上述操作时，程序将从 Spell参数文件中获取精度，当Spell参数文件不存在时，精度采用缺省值0
- 5) 光绘保存路径不要与原光绘路径一致。
 - 6) 钻带文件必须检查；
 - 7) 禁止在Allegro的“NC Drill/Tape”对话框中选用“Repeat Codes”项。
 - 8) 在Allegro中产生负片光绘时，板外的Antietch必须切除，要求使用命令行：artwork -s brdname.brd 或光绘选项选上Suppress Shape Fill。

10.2Valor软件网表一致性比较功能

1. 基本功能：可检查出短路和断路的情况有

- 1) 平面分割造成的短路情况
- 2) 分割线上金属化孔造成的短路情况
- 3) 重新分割但忘记重新铺铜皮造成的开路、短路情况
- 4) 连续过孔造成的平面开路情况
- 5) 强制铜皮造成的短路情况
- 6) line造成的短路情况
- 7) 有网络属性的非金属化孔
- 8) 常规走线造成的开、短路情况

2. 网表比较主界面介绍

- 1) 网表比较主界面

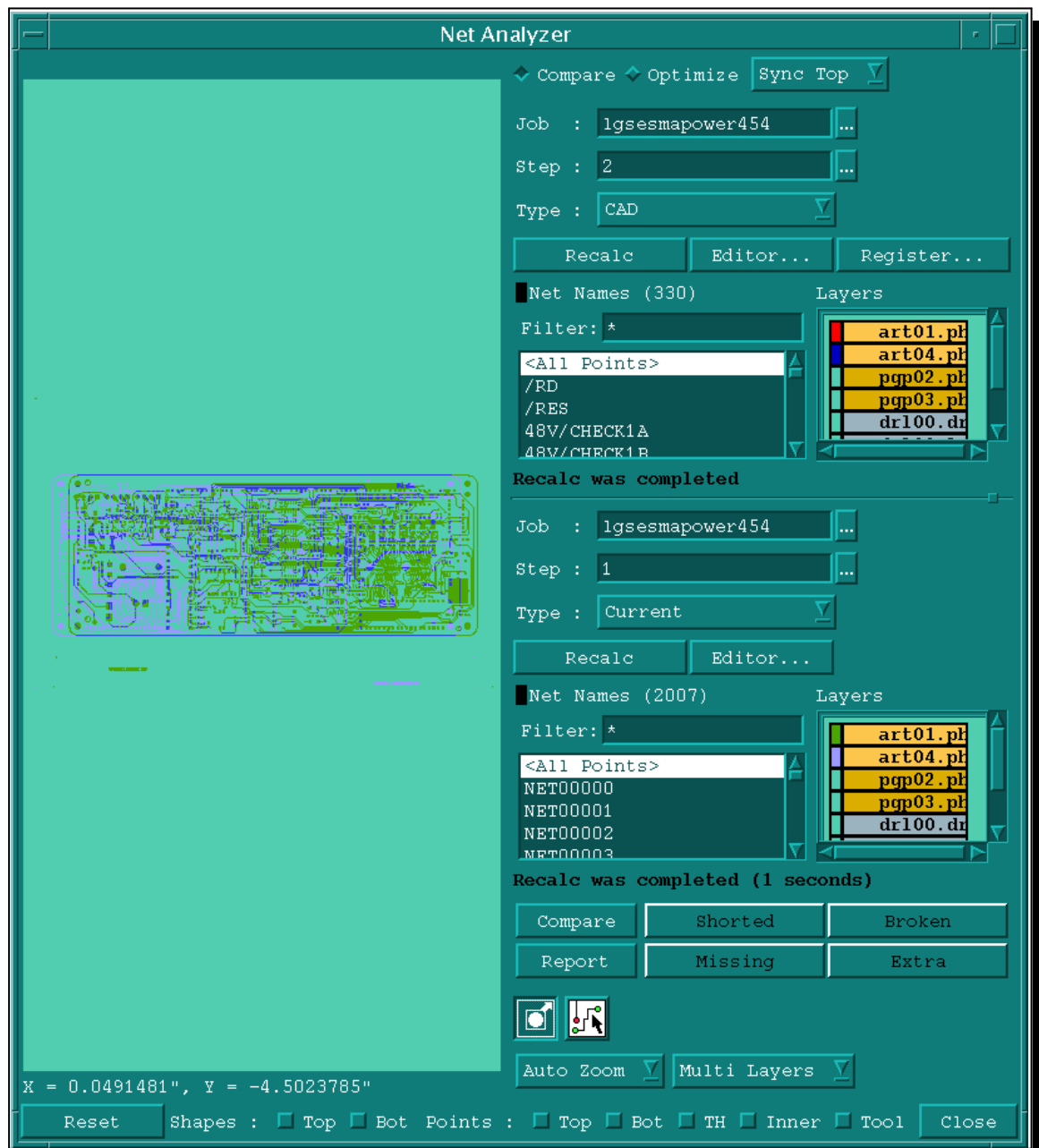


图20 网表比较主界面

2) 按键及菜单功能简单介绍

- ◆ Compare: 网表比较状态开关
- ◆ Optimize: 优化状态开关
- ◆ Job: 选择实体名
- ◆ Step: 选择步骤
- ◆ Type: 选择网表格式。
- ◆ Recalc: 提取网表
- ◆ Editor: 进入编辑界面
- ◆ Register: 打开对齐光绘菜单

- ◆ Net Names: 网络名列表
- ◆ Layers: 层列表
- ◆ Compare: 网表比较按钮
- ◆ Report: 输出比较报告
- ◆ shorted: 打开短路网络清单
- ◆ Broken: 打开开路网络清单
- ◆ Missing: 打开Missing（存在于网表1不存在于网表2的网络）网络清单
- ◆ Extra: 打开Extra（存在于网表2不存在于网表1的网络）网络清单
- ◆ Single Layer: 单层显示模式，不支持多层同时显示
- ◆ Multi Layers: 多层显示模式，支持多层同时显示
- ◆ Points Top: IPC-D-356数据，top层point显示开关
- ◆ Points Bot: IPC-D-356数据，bottom层point显示开关
- ◆ Points TH: IPC-D-356数据，Through point显示开关
- ◆ Points Innter: IPC-D-356数据，Innter point显示开关
- ◆ Reset: 全部重置

3) 四种类型的网表介绍

- ◆ CAD网表: 原理图网表，数据来源于IPC-D-356文件。网络名与原理图网络名完全一致。
- ◆ Reference网表: 由于Valor软件某些版本不能将从CAM提取的网表数据保存为文件，这是从保护商业机密的角度来考虑的。所以Valor软件提供了Reference功能，可将需重用的网表存到Reference中，需要的时候再拿它来比较。
- ◆ Current网表: 当前网表，即从CAM文件中提取的网表数据。不依赖于IPC-D-356数据，金属化孔的信息来源于钻孔文件。
- ◆ Current based CAD网表: 基于IPC-D-356数据的CAM网表。针对IPC356数据里已存在的网络信息，对应到CAM中生成的网表。依赖于IPC-D-356数据，可将虑除Current网表比较方式中出现较多的Missing，Extra报错。主要用于粗略的比较。

3. 操作方法:

1) 比较文件准备（IPC-D-356与CAM比较）

- a. CAM文件的准备: 使用我们投板用的CAM压缩包里的文件。
- b. IPC-D-356文件的准备: 在Allegro中选择File —》Export —》IPC 356 进入导出IPC356文件的菜单。在Output File处输入导出文件的文件名，其他项可以不填。输出文件的后缀为TXT。

2) 比较文件导入Valor

- a. 登陆Valor: 键入get&启动Valor, 进入Valor的主界面
- b. 创建实体: File一》Create或是直接点击Create按钮, 弹出对话框, 在Entity Name中填入你想要创建的实体名。然后选择Database, 生成一个名为valor_database的文件夹, 用来存放文档信息。
- c. 比较文件导入转化: File一》Import一》CAM Fab Data (Gerber) 或是直接点击CAM Fab Data (Gerber) 按钮进入Input Package窗口。首先在Job中选择刚才创建的实体文件, 在键入Step名 (Step名可任意指定)。然后点击Path后的小按钮指定路径, 注意找到存放光绘文件的路径后不要选择Open, 而应选择Accept Dir, 否则将只打开一个文件。这时该目录下的所有文件都会罗列在窗口里。
- d. 比较文件转化: 按左下角的Identify按钮识别文件的格式, 能被系统接受的文件格式都列出了详细的说明, 文件的左边还有个小按钮用来选择该文件是否被导入。如我们只作网表比较检查所以钢网和丝印装配等文件我们就可以将其关闭不导入以提高运算速度。下一步按Extract按钮, 接着按Translate按钮, 将Gerber文件转换成ODB++文件。到此为止文件的导入工作就完成了。

3) CAM文件的处理及配置

- a. 层配置: 在Input Package窗口按Matrix按钮进入层配置窗口, 在窗口的上部有三个下拉的选择框, 第一个选择所选文件的属性信息, board代表该文件是加工PCB的所需文件, 而mise将忽略该文件。第二个选择层的属性信息, 被选项包括“信号层”“电源地平面”“混合层”“阻焊层”等。第三个选择正负片信息。逐个配置每个文件的信息, 该信息对后面的网表比较至关重要。
- b. Bottom层的镜像及层叠: Input Package窗口中的Editor按钮进入编辑界面。窗口桌面的小面板控制这每一层的显示和层的操作状态。左边第一个回型方框代表该层的操作状态, 选中代表当前的操作针对该层有效, 否则任何操作对该层均不起作用。若想同时操作多层, 可点击其他层此位置的小按钮。左边第二个方框代表该层的显示状态。
- c. 镜像操作:
 - ◆ 将Bottom层的操作处于激活状态, 其他层处于非激活状态。
 - ◆ 然后选择菜单EDIT一》Transform 进入转换窗口。
 - ◆ 将Rotate和Scale关掉仅选择Mirror, 其他按默认参数即可。点击OK按钮即可完成转换。
 - ◆ 打开Top层的显示, 然后按Zoom home按钮即可查看到转换后的整个面貌。
- d. 层叠操作:
 - ◆ 按Zoom home按钮后, 鼠标右键弹出菜单, 选择Select area, 圈选中整个Bottom层, 可以看到被选中的区域颜色发生了改变, 同时左边的小窗体中在Bottom层的显示状态位置出现了一个箭头。

- ◆ 再按鼠标右键菜单中的Zoom area（或area Zoom按钮），从板边附近选一个便于对位Bottom层和Top层的参考点，如过孔。将其尽可能的放大至整个窗口。
- ◆ 然后选择菜单Edit—》Move—》Same layer，会有一个提示窗口出现，提示超出显示范围是否继续，按OK按钮后在参考点的中心点一下，之后便会发现鼠标的光标下多了一个定位标识。
- ◆ 通过放大（pageup）、缩小（pagedown）和移动窗口（方向键）等操作的配合在top层该过孔的中心位置再点一下鼠标左键，这样Bottom层和其他层就完全的重合起来了。
- ◆ 注意再在选择了菜单Edit—》Move—》Same layer后不要使用鼠标做Zoom area等其他操作，否则移动操作将被取消。

4. 网表比较的操作过程

- 1) 打开Net Analyzer窗口：菜单Actions—》Netlist Analyzer，进入网表比较界面。
- 2) 网表比较：
 - a. 按前面的设定将Job和Step配置好，上面网表的Type选择CAD网表，下面的选择Current或者Current based CAD，分别按Recalc提取网表。
 - b. 然后打开Register窗口，按Automatic自动对齐IPC-D-356的数据和CAM数据。若自动对齐功能不能完成时，可以采取手动的方式。
 - c. 接着就可以按Compare来比较网表了。比较的结果会在shorted，Broken，Missing，Extra中显示，也可以通过Report输出报告。
- 3) 查找开路（短路）点：打开shorted（Broken，Missing，Extra）窗口，选中问题网络后，Net Analyzer窗口中的两个Net List窗口就会将与此相关的网络罗列出来，若再到Net List窗口选中网络，该网络就会被放大显示于主窗体中。

5. 注意事项：

- 1) Missing，Extra错误不应直接忽略，应仔细检查
- 2) 隐藏PIN的问题

10.3网表转换程序Convert

1. DOS命令行格式为：**CONVERT viewdraw-net-file-name.tel**
2. 基本功能：用于将ViewDraw产生的网表格式转换为去掉属性的适合Allegro读取的格式，转换后将产生temp.tel文件。
3. 注意事项：无

11 感谢

感谢CAD研究部公共技术小组人员李广生、戴士研、景丰华、杜毓明、李善忠等，为高质量高效率的辅助工具研究开发所作的努力和杰出的贡献。

本次升级十分感谢吴德周、景丰华、李广生、贾可等的辅助工具开发。也十分感谢唐晟、郑姚兴、王灿钟、戴士研等在辅助工具使用过程中提出的宝贵建议。