

2011 级可编程逻辑设计要求

请各位同学认真阅读本要求

一、总体要求

1、独立完成可编程逻辑课程设计，一人一组，每人一份设计报告，两人共用一套 EDA 实验系统；

2、课题完成要求

(1) 基本设计课题：

课题一：24/12 小时数字钟设计

课题二：异步串行接口电路及通信系统设计

课题三：乐曲播放电路设计

课题四：电子琴设计

基本设计课题中选作 2 个，不能同时选作课题三和课题四。

(2) 自主设计推荐课题

课题一：FM/AM 数字发射机

课题二：温度检测系统

课题三：函数信号发生器

课题四：音频信号分析仪

课题五：鼠标坐标显示仪

课题六：MP3 音乐播放器

课题七：FFT 滤波器等数字信号处理算法类题目

(3) 自主设计课题可以选择推荐课题或者自行设计，必须且最多选做一个，需要完成硬件验证，且满足以下的条件：题目内容体现一定的难度并力求新颖，即与基本设计课题有较大的差异，要能充分利用系统实验装置提供的硬件资源。设计工程消耗的 FPGA 逻辑资源数不少于 3000 个逻辑单元或者设计的 HDL 程序的总代码行数不少于 1200。

3、工程项目命名规范

整个设计过程中所有的工程必须按照以下方法进行命名：名字的首字母+学号后四位_工程名/模块名。实验结果检查时每个同学的工程必须符合规范，下载之前先对工程进行编译，然后下载检查。如：

姓名	学号	工程名	顶层文件名	模块名
张帆	20111234	zf1234_clock	zf1234_clock	zf1234_cnt10

4、设计报告要求：

(1) 采用统一的课程报告册

(2) 封面必须填写完整（尤其注明学级，专业，班级，年月日）

(3) 报告册第一页的任务书必须填写，各班内容统一

(4) 报告内容：

A、 各课题设计概述及原理

B、 部分单元程序设计及仿真分析

C、 系统程序或原理图设计及仿真分析

- D、 硬件实验结果及时序分析结果
- E、 总结
- F、 参考文献
- G、 主要单元程序及仿真波形；总的原理图及仿真波形和时序分析结果
- H、 不低于 22 页，不超过 35 页（含程序、原理图、仿真波形）
- I、 除关键程序、原理图、仿真波形是打印格式外，其余文字内容均采用手写格式

5、设计参考教材：现代数字系统实验及设计（第 8 章） 何伟主编 重庆大学出版社

6、课程设计指导教师

电子 1、2 班：何伟

电子 3、4 班：宋焱翼

电子 5、6 班：黄智勇

集电 1、2 班：甘平

7、课程设计地点安排：

重庆大学 A 区综合实验大楼 701 实验室

8、课程设计时间安排：（如有变动由各班班长通知）

	18 周周一	18 周周二	18 周周三	18 周周四	18 周周五	18 周周六	19 周周一	19 周周二	19 周周三	19 周周四	19 周周五
上午		电 3、4	元旦放假	电 1、2	集 1、2	电 5、6	电 3、4	电 1、2	集 1、2	电 5、6	电 5、6 集 1、2 设计检查
下午	动员会	电 5、6		电 3、4	电 1、2	集 1、2	电 5、6	电 3、4	电 1、2	集 1、2	成绩评定
晚上	电 1、2	集 1、2		电 5、6	电 3、4	电 1、2	集 1、2	电 5、6	电 3、4	电 1、2 电 3、4 设计检查	

上午：8：30——11：30

下午：14：30——17：30

晚上：19：00——22：00

9、考核办法：考勤，实验结果检查，设计报告

二、基本设计课题

1、24/12 小时数字钟设计

设计一个能显示 12/24 小时计时与报时等功能的时钟。

基本设计要求：

（1）设计一个 12/24 小时制数时钟；

（2）利用板上数码管显示时、分、秒；

（3）利用板上按键实现时钟调整；

（4）按下时调整键，“时”迅速增加，并按 24/12 小时制（0-23 或 0-11）规律循环；

（5）按下分调整键，“分”迅速增加，并按 60 分制（0-59）规律循环；

（6）按下秒清零键，“秒”清零；

（7）能利用音频接口作整点报时，从 59 分 55 秒开始报时，每隔一秒报时一次；00/00 秒时，进行整点报时。整点报时声频率应与其他报时声频率有明显区别；

(8) 具有按 12 小时模式显示与 24 小时模式显示切换的功能。

提高设计要求：

(1) 增加万年历功能：要求能输入 2000-2100 年任意一天日期，要求能够输出该日为周几；要求计时除能计时刻外，还能计日期并根据需要调整日期；

(2) 要求具有功能切换按键。启动一次切换功能，可输出该日日期，再启动一次可输出该日为周几，再启动一次则回复实时计时。

2、异步串行接口电路及通信系统设计

设计一个能进行异步全双工串行通信的模块，该模块以固定的串行数据传送格式收发数据。

基本设计要求：

(1) 每帧数据供 10 位，其中 1 位启动位，8 位数据位，1 位停止位

(2) 波特率为：

电子 1、2 班：1200

电子 3、4 班：4800

电子 5、6 班：9600

集电 1、2 班：38400

(3) 收/发时钟频率与波特率之比为 16

(4) 实现与 PC 机的通信，PC 机端采用串口调试助手

提高设计要求：

(1) 模块发送的数据由 PC 端的串口调试助手接收，要求能发送数字和中文（一首古诗，在 FPGA 内采用 ROM 的方式存储中文内码），并能进行切换；

(2) 模块接收 PC 端串口调试助手发送的 16 进制数据，可按 10 进制方式显示到 LED 上。

3、乐曲播放电路设计

设计一个利用硬件电路控制输出信号频率与占空比的信号控制乐曲播放的电路，能够发出音乐。

基本设计要求：

(1) 乐曲播放电路的设计、仿真调试与实现

(2) 要求能流畅播放乐曲

(3) 要有一首自己转换的不少于 60 秒的歌曲，保存于片上 ROM

(4) 可播放的发音音阶为 G 调的部分低音组，整个中音组，部分高音组，共计 15 个（见实验教材）

(5) 在播放乐曲同时，要求能在七段数码管上同步显示播放乐曲的简谱

(6) 增加一个 C 调的发音，用一个开关进行 C 调和 G 调的切换

提高设计要求：

(1) 要求至少要有三首自己转换格式的歌曲，并能完整播放；

(2) 具有暂停，回放，循环与按需切歌功能；

(3) 要求采用 PWM 方式播放乐谱，并且能用按键控制放音音量，并且要求调整音量时要有明显音量变

化。

4、电子琴设计

设计一个电子琴电路，要求完成设计、仿真和调试实现。

基本设计要求：

- (1) 采用外接 PS/2 键盘进行演奏。理解 PS/2 时序并采用 VHDL 实现
- (2) 可演奏的音阶为 A 调的整个低音组、整个中音组和部分高音组共 18 个。用键盘上的 18 个按键分别代表；
- (3) 实现演奏的同时用简谱形式在七段 LED 显示器上同步显示演奏的乐曲；
- (4) 用一个数码管的 d 段、g 段、a 段分别表示低音、中音、高音，即显示为 “_” “—” “—”。

提高设计要求：

- (1) 在电子琴中预存播放时间不少于 60S 的一首完整的乐曲，用拨动开关进行演奏与播放的切换；
- (2) 增加变调功能，用开关进行 A 调和 G 调的切换，并显示在数码管上；
- (3) 要求采用 PWM 方式播放，并且能用按键控制放音音量，并且要求调整音量时要有明显音量变化；
- (4) 或采用 WM8731 芯片进行音频信号输出。