OURS-6818 实验平台概述

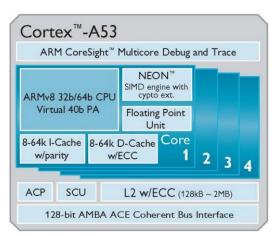
1 Cortex-A53 处理器概述

Cortex 系列处理器是基于 ARMv7 架构的,分为 Cortex-M、Cortex-R 和 Cortex-A 三类。由于应用领域的不同,基于 v7 架构的 Cortex 处理器系列所采用的技术也不相同。基于 v7A 的称为 "Cortex-A"系列。Cortex-A 系列处理器是一系列处理器,支持 ARM32 或 64 位指令集,向后完全兼容早期的 ARM 处理器,包括 ARM7TDMI 处理器及 ARMII 处理器系列。Cortex-A15、Cortex-A9、Cortex-A8 处理器以及高效的 Cortex-A7 和 Cortex-A5 处理器均共享同一体系结构,因此具有完整的应用兼容性,支持传统的 ARM、Thumb 指令集和新增的高性能紧凑型 Thumb-2 指令集。

ARMv7 包括 3 个关键要素: NEON 单指令多数据(SIMD)单元、ARMtrustZone 安全扩展、以及 thumb2 指令集,通过 16 位和 32 位混合长度指令以减小代码长度。

Cortex-A 系列分为高性能、低功耗和超低功耗 3 类:高性能系列的代表是 ARM 的大核构架 Cortex A57 和 A72 (还有在慢慢退市的 A15 和 A17);低功耗系列的代表是高效能比的 A53,根据需求,它可以以多核,或者 big.LITTLE 大小核的形式工作;而超低功耗系列,在 A5 和 A7 之后,现在新增了 A35。

ARM Cortex-A53 是采用 ARM 设计的 ARMv8-A 64 位指令集的微体系结构。能够作为一个独立的主应用处理器独立运作或者作为协处理器与其他核心整合为 ARM big.LITTLE 处理器架构,以结合高性能与高功耗效率的特点。可以与包括 Cortex-A57,Cortex-A72,其他 Cortex-A53 和 Cortex-A35 处理器在内的任何 Armv8.0 核心配对部署,形成 big.LITTLE 架构配置。



Cortex-A53 处理器支持多核,是采用 AMBA 4 技术的多个一致的 SMP 处理器集群,单个处理器内集成了 1-4 个对称处理器内核,每个内核都有一个 L1 内存系统和一个共享 L2 缓存。Cortex-A53 可以在两种执行状态下执行: AArch32 和 AArch64。AArch64 状态赋予 Cortex-A53 执行 64 位应用程序的能力,而 AArch32 状态允许处理器执行现有的 Armv7-A 应用程序。AArch32 完全向后兼容 Armv7,AArch64 支持 64 位和新的架构功能,支持 DSP 和 SIMD 扩展,支持 VFPv4 浮点运算,支持硬件虚拟化。

2 S5P6818 应用处理器



S5P6818 是韩国三星公司设计生产的基于 ARM Cortex-A53 内核的 64 位 RISC 处理器的 SOC (片上系统),特别适用于平板电脑和智能手机应用。采用 28 纳米低功耗工艺设计,S5P6818 的功能包括:

- Cortex-A53 八核心 CPU
- 更高的内存带宽,默认可支持800 MHz LVDDR3 内存
- 全高清显示,所有显示接口均可支持 1080P 显示
- 内嵌音视频编解码硬件,支持 1080P 60 帧视频解码和 1080P 30 帧视频编码
- 内嵌 3D 图形硬件
- 高速接口,如 Emmc4.5 和 USB 2.0

S5P6818 使用基于 ARMv8-A 架构的 Cortex-A53 八核处理器内核,为 AArch32 执行状态下的 ARMv7 32 位代码提供更高的性能,并支持 AArch64 执行中的 64 位数据和更大的虚拟寻址空间。它为大流量操作(如 1080p 视频编码和解码,3D 图形显示和全高清显示的高分辨率图像信号处理)提供了 6.4 GB/s 的存储带宽。支持动态虚拟地址映射,帮助软件工程师轻松充分利用内存资源。

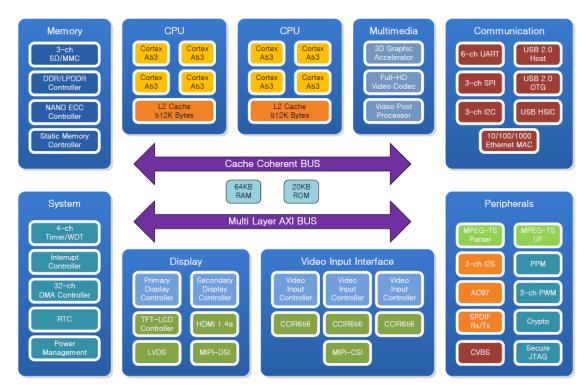
S5P6818 提供最佳的 3D 图形性能,并具有多种 API,如 OpenGL ES1.1,2.0.Superior 3D 性能完全支持全高清显示。 特别是,本机双显示器可同时支持主 LCD 显示器的全高清分辨率和全高清 1080p 60 帧 HDTV 显示器。独立的后处理流水线使 S5P6818 能够实现真正的显示场景。

2.1 特性

- 28 纳米高 K 金属栅格工艺技术
- 537 引脚 FCBGA 封装, 0.65 毫米球距, 17x17 毫米主体尺寸
- Cortex-A53 八核 CPU@>1.4GHz
- 高性能 3D 图形加速器
- 全高清多格式视频编解码器
- 支持各种内存
 - ♣ LPDDR2/3
 - ▲ LVDDR3 (低电压 DDR3), DDR3

- 支持硬连线 ECC 算法(4/8/12/16/24/40/60 位)的 MLC / SLC NAND Flash
- 支持最高 1920×1080, TFT-LCD, LVDS, HDMI 1.4a, MIPI-DSI 和 CVBS 输出的双显示器
- 支持 3 通道 ITUR.BT 656 并行视频接口和 MIPI-CSI 接口
- 支持 10/100 / 1000M 以太网 MAC (RGMII I / F)
- 支持 3 通道 SD/MMC, 6 通道 UART, 32 通道 DMA, 4 通道定时器, 中断控制器, RTC
- 支持 3 通道 I2S, SPDIF Rx/Tx, 3 通道 I2C, 3 通道 SPI, 3 通道 PWM, 1 通道 PPM 和GPIO
- 支持 CVBS 的 8 通道 12 位 ADC 和 1 通道 10 位 DAC
- 支持 MPEG-TS 串行/并行接口和 MPEG-TS 硬件解析器
- 支持 1 路 USB 2.0 主机, 1 路 USB 2.0 OTG, 1 路 USB HSIC 主机
- 支持安全功能(AES, DES/TDES, SHA-1, MD5 和 PRNG)和安全 JTAG
- 支持 ARM TrustZone 技术
- 支持各种电源模式(正常,睡眠,停止)
- 支持各种引导模式,包括 NAND (带有 ECC 检测和校正),SPI Flash / EEPROM,
- NOR, SD (eMMC), USB 和 UART

2.2 框图



2.3 功能简介说明

1) CPU

- Cortex-A53 八核@>1.4GHz
- 一级缓存: 32 Kbyte I-Cache, 32 Kbyte D-Cache

- L2 高速缓存: 1Mbyte 共享缓存
- 协处理器: VFP (矢量浮点处理器), Neon 处理器

2) 时钟和电源管理

- 4 个扩频 PLL (锁相环)
- 外部晶振 24MHz (用于 PLL), 32.768KHz (用于 RTC)
- 支持各种电源模式
 - --正常,空闲,停止
 - --挂起到 RAM (睡眠)

3) DMA

- 32 通道 DMA
- 操作模式
 - -内存到内存传输
 - -内存到 IO 传输, IO 到内存传输

4) 中断控制器

- 向量中断控制器
- 支持 128 通道中断源
- 支持以下功能
 - -固定硬件中断优先级
 - -可编程中断优先级
 - -硬件中断优先级屏蔽
 - -可编程中断优先级屏蔽
 - -IRQ 和 FIQ 生成
 - -软件中断生成
 - -测试寄存器
 - -原始中断状态
 - -中断请求状态

5) 定时器和看门狗定时器

- 带看门狗定时器的4通道定时器
- 具有中断请求的普通间隔定时器模式
- 当定时器计数值达到0时(超时),内部复位信号被激活
- 级别触发的中断机制

6) RTC

- 32 位计数器
- 支持警报中断

7) 内存控制器

- 系统内存控制器
 - -支持 LPDD2/LPDDR3/LVDDR3(低压 DDR3)/DDR3 SDRAM
 - -支持 1.2V 至 1.5V 电源
 - -32 位数据总线宽度

- 静态内存控制器
 - -多路复用地址: 32位
 - -SRAM, ROM 和 NAND Flash
 - -突发读/写
- NAND Flash 控制器
 - -支持 SLC/MLC NAND Flash
 - -支持 SLC NAND 启动
 - -硬件 ECC 算法
 - 4/8/12/16/24/40/60 位 BCH 纠错

8) GPIO 控制器

- 各种 GPIO 中断模式
 - -上升沿,下降沿,高电平,低电平检测
- 独立产生中断

9) 以太网 MAC 控制器

- 遵循标准
 - IEEE IEEE 802.3az-2010, 高能效以太网(EEE)
 - -惠普/ Marvell 的 RGMII 规范 2.6 版
- MAC 支持功能
 - -PHY 接口支持 10/100 和 1000 Mbps 数据传输速率: RGMII 接口与外部千兆 PHY 进行通信
 - -全双工操作:
 - O IEEE 802.3x 流量控制零量程自动传输流量控制输入无效的暂停帧;
 - O 可选地将收到的暂停帧转发给用户应用程序
 - -半双工操作:
 - O CSMA/CD 协议支持;
 - O 使用背压支持的流量控制;
 - O 在 1000 Mbps 半双工操作中帧突发和帧扩展
 - -在发送路径中插入前导码和起始帧(SFD)
 - -在接收路径中删除前导码和起始帧
 - -以每帧为基础控制自动 CRC 和 pad 生成
 - -接收帧的自动填充和 CRC 剥离选项
 - -灵活的地址过滤模式,例如:
 - O 最多 31 个额外的 48 位完美(DA)地址过滤器,每个字节都有掩码
 - 多达 96 个额外的 48 位完美(DA)地址过滤器,可以在 32 和 64 的块中选择 寄存器
 - O 最多 31 个 48 位 SA 地址比较检查每个字节的掩码
 - O 用于多播和单播(DA)地址的64位,128位或256位散列过滤器(可选)
 - O 可传递所有多播地址帧选项
 - 混杂模式可以在没有任何过滤的情况下通过所有帧进行网络监控

- 将所有传入数据包(按照每个过滤器)与状态报告进行传递
- -可编程帧长度,支持最大 16 KB 大小的标准或巨型以太网帧
- -可编程的帧间间隔(IFG)(40-96位时间,步长为8)
- -选择传输减少前导码大小的帧
- -发送和接收数据包独立的32位状态
- -接收帧的 IEEE 802.1Q VLAN 标记检测
- -附加帧过滤:
- O 基于 VLAN 标记:完美匹配和基于散列的(可选)过滤
- 基于第3层和第4层:基于IPv4或IPv6的TCP或UDP
- -将应用程序的传输,接收和控制接口分开
- -用于 PHY 设备配置和管理的 MDIO 主接口 (可选)
- -节能以太网标准 IEEE 802.3az-2010
- -CRC 替换,源地址字段插入或替换,以及使用每帧控制的传输帧中的 VLAN 插入,替换和删除
- -接收路径中的可编程看门狗超时限制

10) SD/MMC 控制器

- 3 个独立的 SD/MMC 控制器和端口
- 安全数字内存 (SD mem- version 3.0)
- 安全数字 I/O (SDIO version 3.0)
- 消费电子高级传输架构(CE-ATA version 1.1)
- 多媒体卡 (MMC version 4.41, eMMC 4.5)
- 支持 MMC4.41 特性
- 支持 eMMC4.5 特性
- 支持高达 50 MHz 的 8 位 DDR 模式
- 支持 PIO 和 DMA 模式数据传输
- 支持 1/4 位数据总线宽度
 - -将 SPI 信号覆盖到来自 SSP / SPI 控制器的相同 GIO

11) **PPM**

■ 红外遥控接收机的脉冲周期测量

12) PWM

- 3 通道 PWM 控制器
- 五个 32 位定时器
- 两个8位时钟预分频器,为PCLK,五个时钟分频器和多路复用器提供第一级分频, 为预分频器时钟和两个外部时钟提供第二级分频
- 各个 PWM 通道的可编程时钟选择逻辑
- 具有可编程占空比控制和极性的四个独立 PWM 通道
- 静态配置: PWM 停止
- 动态配置: PWM 正在运行
- 支持自动重新加载模式和单次脉冲模式

- 支持两个外部输入来启动 PWM
- 两个 PWM 输出上的死区发生器
- 支持 DMA 传输
- 可选的脉冲或电平中断产生
- PWM 有两种操作模式:
 - -自动重新加载模式: 根据编程的占空比和极性生成连续 PWM 脉冲
 - -单次脉冲模式: 根据编程的占空比和极性, 仅生成一个 PWM 脉冲

13) ADC

- 8 通道模拟输入端口
- 支持以下功能
 - -分辨率: 12 位
 - -转换率: 1 MSPS
 - -电力消耗
 - O mW (Fs=1 MSPS) @正常工作模式。
 - O 0.005 mW @掉电模式 Typ。
 - -输入范围: 0至 AVDD18
 - -输入频率: 高达 100 kHz

14) DAC

- 1 通道 10 位电流输出 DAC, 用于 CVBS 输出
- 最高 54 MHz 更新速率
- 内部参考电压

15) I2C

- 3 通道 I2C 总线控制器
- 连接到总线的每个设备都可以通过唯一地址进行软件寻址,并且始终存在简单的主/从关系; 主站可以作为主站发送器或主站接收器来操作
- 串行,面向 8 位的双向数据传输可以在标准模式下高达 100 kbit/s,在快速模式下高达 400 kbit/s
- 可连接到同一总线的 IC 数量仅受最大总线电容 400 pF 的限制
- 不支持重复 START 和提前终止功能
- 不支持高速模式,组合格式,10位地址

16) SPI/SSP

- 3 通道 SPI 控制器
- 主机或从机操作
- 可编程时钟比特率和预分频。
- 单独发送和接收先进先出内存缓冲区,16位宽,8位深度。
- 可编程选择接口操作, SPI, Microwire 或 TI 同步串行。
- SPI 协议, SSP 协议, Microwire 协议
- 发送和接收 FIFO 的 DMA 请求服务
- 通知系统发生了接收 FIFO 溢出

- 在空闲时间到期后通知系统数据存在于接收 FIFO 中
- 仅支持 DMA 突发长度 4
- 最大 SSP CLKGEN 的频率为 100 MHz
- SSP 接收超时周期: 64 个 SSP CLKGEN 时钟周期
- 最大操作频率
 - -主模式: 50 MHz (接收数据为 20 MHz)
 - -从模式: 8 MHz

17) MPEG-TS

- 支持并行 MPEG-TS 接口
- 支持机顶盒和 IPTV 的硬连线 MPEG2-TS 解析器

18) UART&ISO7816 SIM 卡接口

- 6 通道 UART 控制器
- 可编程使用 UART 或 IrDA SIR 输入/输出。
- 独立的 32×8 发送和 32×12 接收先进先出(FIFO)存储器缓冲区以减少 CPU 中断。
- 可编程 FIFO 禁用 1 字节深度。
- 可编程波特率发生器。 这样可以将参考时钟分成(1×16)至(65535×16),并产生 一个内部的 x 16 时钟。 除数可以是分数,使您可以使用频率> 3.6864 MHz 的任何 时钟作为参考时钟。
- 标准异步通信位(启动,停止和奇偶校验)。这些在传输之前添加并在接收时删除。
- 独立屏蔽发送 FIFO,接收 FIFO,接收超时,调制解调器状态和错误条件中断
- 支持直接内存访问(DMA)。
- 错误的起始位检测。
- 换行符生成和检测
- 支持调制解调器控制功能 CTS, DCD, DSR, RTS, DTR 和 RI。
- 可编程硬件流量控制。
- 完全可编程的串行接口特性:
 - -数据可以是 5,6,7 或 8 位
 - -偶校验、奇校验、固定校验位或无奇偶位的产生和检测
 - -1 或 2 个停止位的生成
 - -波特率的产生, 直到 UARTCLK / 16
- IrDA SIR ENDEC 块提供:
 - -可编程使用 IrDA SIR 或 UART 输入/输出
 - -支持 IrDA SIR ENDEC 功能,数据速率高达 115200 bps 半双工
 - -支持正常的 3/16 和低功耗 (1.41-2.23 μs) 位持续时间
 - -对 UARTCLK 参考时钟进行可编程分频,为低功耗 IrDA 模式产生适当的位持续时间。
 - -识别寄存器,唯一标识 UART。 这些可以被操作系统用来自动配置它自己。

19) USB

- 1 通道 USB 2.0 主机和 1 通道 USB2.0 HSIC 主机
 - -完全符合通用串行总线规范修订版 1.1,通用串行总线增强主机控制器接口规范 2.0 修订版以及 USB 开放主机控制器接口规范 1.0a 版。 该控制器支持使用 EHCI 主机控制器的高速 480 Mbps 传输(比 USB 1.1 全速模式快 40 倍),以及通过一个或多个集成 OHCI 主机控制器的全速和低速。
 - -在 USB 2.0 物理接口上,控制器提供以下功能:
 - O UTMI: UTMI+ Level 3, Revision 1.0
 - O High-Speed Inter-Chip (HSIC), Version 1.0
 - -支持 ping 和分割事务
 - UTMI / UTMI + PHY 接口时钟支持 16 位接口的 30 MHz 操作或 8 位接口的 60 MHz 操作
 - -使用带状引脚为每个端口异构选择 UTMI +或 HSIC 接口。 在异构模式下,仅支持 8 位接口(60 MHz)。
- 1 通道 USB 2.0 OTG 控制器
 - -支持设备和主机功能,并完全符合 USB2.0 规范修订版 1.3a 和修订版 2.0 中的 On-The-Go 附录。 它也可以配置为仅限主机或仅限设备的控制器,完全符合 USB 2.0 规范。
 - -符合 USB 2.0 规范(修订版 1.3)的 On-The-Go 附录,
 - -符合 USB 2.0 规范 (修订版 2.0) 的 On-The-Go 附录,
 - -软件可配置为 OTG1.3 和 OTG2.0 操作模式
 - -支持以下速度:
 - O 高速 (HS, 480 Mbps),
 - O 全速 (FS, 12 Mbps)
 - O 低速(LS, 1.5 Mbps)模式
 - -多种选项可用于低功率操作
 - -在应用端支持多种 DMA/非 DMA 模式访问
 - -MAC-PHY 上的多接口支持
 - -支持16个双向端点,包括控制端点0。
 - -支持会话请求协议(SRP)
 - -支持主机协商协议(HNP)
 - -支持多达 16 个主机频道。 在主机模式下,当要支持的设备端点数量多于主机通道数量时,软件可以对通道进行重新编程,以支持最多 127 个设备,每个设备有 32 个端点(IN+OUT),最多支持 4,064 个端点。
 - -包括自动 ping 功能

20) I2S

- 用于 5.1 声道音频输出的 3 通道 I2S 控制器
- 16 位/24 位主从模式
- 支持各种界面模式
 - I2S, 左对齐, 右对齐, DSP 模式

- 支持数字 MIC 接口的 TDM 模式
- 支持 SPDIF Rx / Tx

21) AC97

- 1 通道 AC97
- 立体声 PCM 输入,立体声 PCM 输出,单声道 MIC 输入的独立通道
- 基于 DMA 的操作和基于中断的操作
- 所有通道仅支持 16 位采样
- 可变采样率 AC97 编解码器接口(48 kHz 及以下)
- 每个通道 16 位, 16 个条目 FIFO
- 只有主要的编解码器支持

22) SPDIF Tx, Rx

- SPDIF Tx
 - -支持每个采样高达 24 位的线性 PCM
 - -支持非线性 PCM 格式,如 AC3,MPEG1 和 MPEG2
 - -2 个 24 位缓冲区交替填充数据
- SPDIF Rx
 - -串行,单向,自动时钟界面
 - -单线单信号接口
 - -易于工作,因为它与极性无关

23) PDM

- 支持通过1个数据引脚接收2声道音频数据
- 1个输出时钟引脚
- 2个数据引脚(共有4个通道可用)
- 固定输出时钟频率
- 支持选择数据捕获的时间
- 支持 DMA 接口
- 支持用户配置系数。 (巴特沃斯低通滤波器)

24) 显示控制器

- □支持双显示
- 支持3层,伽马校正和色彩控制(亮度,对比度,色调和饱和度)
- 支持各种像素格式
 - -带/不带 Alpha 通道的 RGB / BGR 444,555,565,888
- 解析度
 - -高达 1920×1080 @ 60 Hz
- 支持 CVBS 输出
- 支持各种 LCD
 - -I80 接口, RGB, 串行 RGB, LVDS 输出
 - -支持 MIPI-DSI 4 数据通道
- HDMI 接口

- -HDMI 1.4a, HDCP 1.4 规范
- -支持视频格式:
- **Q** 480p / 480i @ 59.94Hz / 60Hz, 576p / 576i @ 50Hz
- O 720p / 720i @ 50Hz / 59.94Hz / 60Hz
- O 1080p / 1080i @ 50 Hz / 59.94 Hz / 60 Hz
- O 主要 3D 视频格式
- O 其他各种格式, 高达 148 MHz 像素时钟
- -支持彩色格式: 4: 4: 4 RGB / YCbCr, 4: 2: 2 YCbCr
- -像素重复: 最高 x4
- -支持每种颜色的位数: 8 位, 10 位, 12 位 (注意: 不支持 16 位)
- -CEC 功能的专用块
- -支持:线性 PCM,非线性 PCM 和高比特率音频格式(用于音频传输的音频采样数据包和 HBR 数据包)
- -集成的 HDCP 加密引擎,用于视频/音频内容保护(认证程序由 S / W 而不是 H / W 控制)
- -专用的 CEC 模块 (分离用于功率/时钟域分离)
- -音频输入的 SPDIF 接口和 I2S 接口
- -支持 HPD 的电平触发中断和 SFR
- -支持 AES KEY 解密功能,用于外部 HDCP 密钥管理

■ LVDS 接口

- -输出时钟范围: 30M 至 160 MHz
- -在每个 LVDS 通道上将 35: 7 数据通道压缩到 630 Mbps
- -掉电模式
- -高达 393.75 Mbytes / sec 的带宽
- -最大分辨率: 1920×1080 @ 60 fps
- -下降时钟边沿数据选通
- -狭窄的总线可减少电缆尺寸和成本
- -PLL 不需要外部元件
- -6 个 LVDS 输出通道(5 个数据通道, 1 个时钟通道)

■ MIPI-DSI

- -符合 MIPI DSI 标准规范 V1.01r11
- 最大分辨率范围可达 WUXGA (1920×1200)
- O 支持 1,2,3 或 4 条数据通道
- 支持像素格式: 16-bpp, 18-bpp 打包, 18-bpp 松散打包(3字节格式)和 24-bpp

-接口

- 符合 1.5 Gbps MIPI D-PHY 中的协议 PHY 接口 (PPI)
- O 支持来自显示控制器的视频图像输入的 RGB 接口
- O 支持来自显示控制器的命令模式图像输入的 I80 接口

- O 支持 PLL 的 PMS 控制接口来配置字节时钟频率
- O 支持 Prescaler 从字节时钟生成转义时钟

25) 视频后期处理器

- 3D 去隔行控制器
- 用于视频的精细标量:多相滤波器

26) 视频输入处理器

- 最大。 8192×8192 分辨率支持
- 同时接收3路摄像头输入
- 支持 x3 8 位 BT656,601 格式
- 支持 MIPI-CSI
 - -一般特征
 - O 支持主要和次要图像格式
 - 8 位和 10 位的 YUV420, YUV420 (传统), YUV420 (CSPS), YUV422
 - RGB565, RGB666, RGB888
 - -RAW6, RAW7, RAW8, RAW10, RAW12, RAW14
 - 压缩格式: 10-6-10,10-7-10,10-8-10
 - 用户定义的所有基于字节的数据包
 - 支持基于字节的嵌入式非图像数据包和通用短包。
 - 兼容 MIPI D-PHY 规范中的 PPI (PHY 接口协议)
 - O 支持 4 路虚拟频道或数据交错
 - -标准规范
 - 符合 MIPI CSI2 标准规范 V1.01r06
 - O D-PHY 标准规范 V1.0

27) 多格式 MPEG 编解码器

- 解码器
 - -H.264
 - O BP, MP, HP 规范, Level 4.2, 最高可达 1920×1080, 50 Mbps
 - -MPEG4 ASP
 - 高级简单规范,最高可达 1920×1080,40 Mbps
 - H.263
 - O Profile3 高达 1920×1080, 20 Mbps
 - -C-1
 - O SP/MP/AP 规范, Level 3, 最高可达 1920×1080, 2048×1024,45 Mbps -MPEG-1/2
 - O Main Profile, High Level,高达 1920×1080,80 Mbps
 - -VP8
 - 高达 1920×1080,20Mbps
 - Theora
 - 高达 1280×720,20 Mbps

- -AVS
- O Jizhun Profile, Level 6.2, 高达 1920×1080, 40 Mbps
- -RV8 / 9/10
- 高达 1920×1080,40 Mbps
- -MJPEG
- O Baseline profile, 高达 8192□ 8192
- 编码器
 - -H.264
 - O Baseline Profile, Level 4.0, 高达 1080p, 20 Mbps
 - -MPEG4
 - O Simple Profile, Level 5.6,最高可达 1080p, 20 Mbps
 - H.263
 - O Profile3, Level 70, 高达 1080p, 20 Mbps
 - -MJPEG
 - O Baseline Profile , 8192 x 8192

28) 3D 图形控制器

- 支持 OpenGL ES 1.0 和 2.0
- 支持 OpenVG 1.1
- GPU 是 2D 和 3D 图形系统的硬件加速器。
- GPU 包括:
 - -四个像素处理器(PP)
 - -几何处理器(GP)
 - -2 级缓存控制器 (L2)
 - GPU 中包含的每个 GP 和 PP 的内存管理单元 (MMU)
 - -电源管理单元 (PMU)。
- 像素处理器功能
 - -使用的每个像素处理器都处理不同的图块,从而实现更快的周转
 - -可编程片段着色器
 - -阿尔法混合
 - -完整的非功率 2 纹理支持
 - -多维数据集映射
 - -快速动态分支
 - -快速的三角函数,包括反正切
 - -完整的浮点运算
 - -帧缓冲区与目标 Alpha 混合
 - -可转位纹理采样器
 - -线,四边形,三角形和点精灵
 - -对程序长度没有限制
 - -透视正确的纹理

- -点采样,双线性和三线性滤波
- -可编程的 mipmap 细节级别的偏置和替换
- -模板缓冲,8位
- -双面模板
- -无限的依赖纹理读取
- -4 级分层 Z 和模板操作
- -高达 512 倍的全景消除锯齿 (FSAA)。 4 倍多重采样时间 128 倍超级采样
- -4 位每纹理压缩纹理格式。
- 几何处理器功能
 - -可编程顶点着色器
 - -灵活的输入和输出格式
 - -自主操作瓦片列表生成
 - -索引和非索引几何输入
 - -带有点,线,三角形和四边形的原始结构。
- 2级缓存控制器功能
 - -64 KB 的大小
 - -4 路组联合
 - -支持多达 32 个优秀的 AXI 交易
 - -实现一个标准的伪 LRU 算法
 - -缓存行和行填充突发大小为64个字节
 - -支持8至64字节未缓存读取突发和写入突发
 - -内存子系统的 128 位接口
 - -支持 AXI 排序规则的唯一限制,即时命中和错过命中。
- MMU 功能
 - -通过总线基础设施访问控制寄存器来配置存储系统。
 - -每个处理器都有自己的 MMU 来控制和转换 GPU 启动的内存访问。
- PMU 功能
 - -可编程电源管理
 - -分别为每个 GP, PP 和 2 级缓存控制器上下电
 - -控制每个设备的时钟,隔离和功率
 - -当所有请求的设备加电时提供中断

29) 安全 IP

- 片上安全引导 ROM / RAM
- ARM TrustZone: TZPC, TZASC 和 TZMA
- 硬件加密加速器
- DES / TDES, AES, SHA-1, MD5 和 PRNG
- 支持安全的 JTAG

30) 唯一芯片 ID

■ 支持 128 位唯一芯片 ID 寄存器

31) 运行条件

■ 工作电压

-核心: 0.95 至 1.1 伏特

-CPU: 0.95 V 至 1.35 V

-DDR 内存: 1.2 至 1.5 V

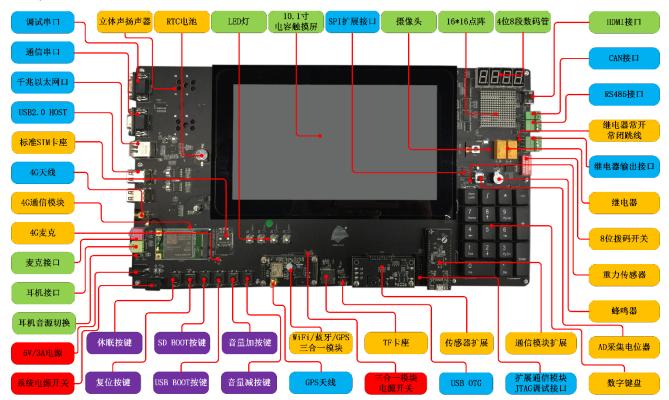
-I / O: 3.3 V

■ 工作温度

-环境温度: -25°C 至 85°C -模具温度: -25°C 至 85°C

3 OURS-S5P6818 实验平台简介

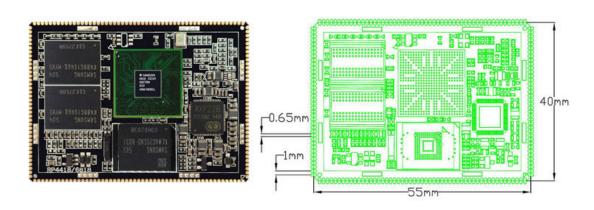
OURS-S5P6818 实验平台采用核心板加底板的硬件结构,以三星高性能 64 位八核嵌入式 S5P6818 应用处理器作为主控制器,ARM Cortex-A53 核心,ARMv8-A 架构,1.4GHz 主 频运行速度,64/32 位内部总线结构,32KB 的一级数据缓存,32KB 的一级指令缓存,1MB 的共享二级缓存,内嵌矢量浮点处理器 VFP,可以实现 2760DMIPS(每秒运算 2 亿 7 千 6 百 万条指令)的高性能运算能力。内建 MFC 多格式编解码系统,支持 MPEG-1/2/4、H.263、H.264、MJPEG 等格式视频的编解码,最大支持 60 帧/秒 1080P 硬件视频解码,30 帧/秒 1080P 硬件视频编码。内建高性能 3D 图形加速器及 Mali-400 MP4 专业 GPU 处理器,最大支持 8192*8192 分辨率,支持多屏异显,卓越的多媒体处理能力。丰富的功能接口,可扩展的功能模块,以供更多的应用,将极大的推动学生的创新思维能力。

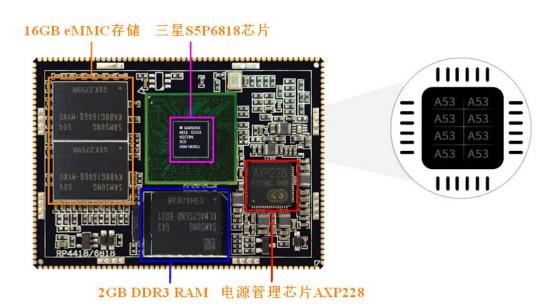


3.1 处理器

品牌	三星
工艺	28nm
架构	Cortex-A53
核心	八核
频率	1.4GHz+
GPU	Mali-400 MP4
内存	2GB DDR3
存储	16GB eMMC
视频接口	RGB/MIPI/LVDS; HDMI1.4 1080P@30FPS
以太网	10/100/1000M
最大显示分辨率	2048*1280

3.2 核心板







核心板硬件规格

尺寸	55*40mm
高度	2.8mm
工艺	8层板,沉金工艺
CPU	三星 S5P6818,Octa Cortex-A53,主频为 200MHz-1400MHz
内存	2GB 32 位数据总线 DDR3 主频最高 933MHz
存储	16GB EMMC4.5
PMU	AXP228 电源变频 管理,待机电流小于 15mA
GPU	Mali-400 MP4
引脚扩展	引出脚多达 182PIN
温度范围	-20℃到 70℃
工作电压	5V (推荐使用标配 5V/3A 电源线)
系统支持	裸机、Android、Ubuntu、Linux+QT

核心板引脚定义

核心板引脚走又			
引脚编号	引脚名称	输入/输出	说明
1	VSYS_IN	IN	电源输入 3.4V 至 5.5V
2	VSYS_IN	IN	电源制入 3.4 V 主 3.3 V
3	GND	IN-OUT	接地
4	GND	IN-OUT	1
5	GPIOC24	IN-OUT	GPIO 控制口
6	GPIOC17	IN-OUT	GPIO 控制口
7	OUT-3V3-1A	OUT	可外供电 3.3V 负载 1A
8	VDD_RTC	IN	RTC 时钟保存电源输入 1.8V 至 3V
9	LCD_CLK	OUT	LCD 时钟
10	R0	OUT	
11	R1	OUT	
12	R2	OUT	
13	R3	OUT	
14	R4	OUT	
15	R5	OUT	
16	R6	OUT	
17	R7	OUT	
18	G0	OUT	
19	G1	OUT	
20	G2	OUT	LCD 数据通道(可复用 GPIO)
21	G3	OUT	
22	G4	OUT	
23	G5	OUT	
24	G6	OUT	
25	G7	OUT	
26	В0	OUT	
27	B1	OUT	
28	B2	OUT	
29	В3	OUT	
30	B4	OUT	

31	B5	OUT	
32	В6	OUT	
33	В7	OUT	
34	HSYNC	OUT	LCD 数据行(可复用 GPIO)
35	VSYNC	OUT	LCD 数据场(可复用 GPIO)
36	DE	OUT	LCD 数据模式(可复用 GPIO)
37	GPIOC8	IN-OUT	GPIO 控制口
38	PWM0	OUT	PMW 定时器
39	SDA1	IN-OUT	I2C 通道 1 数据信号
40	SCL1	OUT	I2C 通道 1 时钟信号
41	GPIOB26	IN-OUT	GPIO 控制口
42	GPIOC14	IN-OUT	GPIO 控制口
43	LVDS_CLKP	OUT	LVDS 时钟正
44	LVDS_CLKN	OUT	LVDS 时钟负
45	LVDS_Y0P	OUT	LVDS 数据通道 0 正
46	LVDS_Y0N	OUT	LVDS 数据通道 0 负
47	LVDS_Y1P	OUT	LVDS 数据通道 1 正
48	LVDS_Y1N	OUT	LVDS 数据通道 1 负
49	LVDS_Y2P	OUT	LVDS 数据通道 2 正
50	LVDS_Y2N	OUT	LVDS 数据通道 2 负
51	LVDS_Y3P	OUT	LVDS 数据通道 3 正
52	LVDS_Y3N	OUT	LVDS 数据通道 3 负
53	LCD_MIPI_CLKP	OUT	MIPI 时钟正
54	LCD_MIPI_CLKN	OUT	MIPI 时钟负
55	LCD_MIPI_DP0	OUT	MIPI 数据通道 0 正
56	LCD_MIPI_DN0	OUT	MIPI 数据通道 0 负
57	LCD_MIPI_DP1	OUT	MIPI 数据通道 1 正
58	LCD_MIPI_DN1	OUT	MIPI 数据通道 1 负
59	LCD_MIPI_DP2	OUT	MIPI 数据通道 2 正
60	LCD_MIPI_DN2	OUT	MIPI 数据通道 2 负
61	LCD_MIPI_DP3	OUT	MIPI 数据通道 3 正
62	LCD_MIPI_DN3	OUT	MIPI 数据通道 3 负
63	SD0_CD	IN	TF 卡检测脚
64	SD0_D1	IN-OUT	SD 通道 0 数据 1
65	SD0_D0	IN-OUT	SD 通道 0 数据 0
66	SD0_CLK	OUT	SD 通道 0 时钟
67	SD0_CMD	IN-OUT	SD 通道 0 使能
68	SD0_D3	IN-OUT	SD 通道 0 数据 3
69	SD0_D2	IN-OUT	SD 通道 0 数据 2
70	SD1_D1	IN-OUT	SD 通道 1 数据 1
71	SD1_D0	IN-OUT	SD 通道 1 数据 0
72	SD1_CLK	OUT	SD 通道 1 时钟
73	SD1_CMD	IN-OUT	SD 通道 1 使能
74	SD1_D3	IN-OUT	SD 通道 1 数据 3
75	SD1_D2	IN-OUT	SD 通道 1 数据 2
76	TXD1	OUT	TTL 串口通道 1 发送

77	RXD1	IN	TTL 串口通道 1 接收
78	RTS1	OUT	TTL 串口通道 1 发送数据请求
79	CTS1	OUT	TTL 串口通道 1 清除数据
80	SDA2	IN-OUT	I2C 通道 2 数据信号
81	SCL2	OUT	I2C 通道 2 时钟信号
82	GPIOB25	IN-OUT	GPIO 控制口
83	GPIO3	IN-OUT	GPIO 控制口
84	VDD33_WIFI	OUT	WIFI 电源 3.3V 输出
85	ADC0	IN	模拟 ADC0 通道 支持 0~1.8V
86	TXD2	OUT	TTL 串口通道 2 发送
87	RXD2	IN	TTL 串口通道 2 接收
88	TXD3	OUT	TTL 串口通道 3 发送
89	RXD3	IN	TTL 串口通道 3 接收
90	USB_BOOT	IN	USB 启动方式
91	SD_BOOT	IN	SD 卡启动方式
92	KEY_RST	IN	复位键
93	KEY_PWR	IN	开机键
94	GPIOB30	IN-OUT	GPIO 控制口
95	GPIOB31	IN-OUT	GPIO 控制口
96	GPIO5	IN-OUT	GPIO 控制口
97	SPICLK0	OUT	SPI0 通道时钟(可复用 GPIO)
98	SPICS0	OUT	SPI0 片选(可复用 GPIO)
99	SPITX0	OUT	SPI0 发送(可复用 GPIO)
100	SPIRX0	IN	SPI0 发送(可复用 GPIO)
101	SPICLK2	OUT	SPI2 通道时钟(可复用 GPIO)
102	SPICS2	OUT	SPI2 片选(可复用 GPIO)
103	SPITX2	OUT	SPI2 发送(可复用 GPIO)
104	SPIRX2	IN	SPI2 接收(可复用 GPIO)
105	MIPI_DN0	IN	摄像头 MIPI0 数据负
106	MIPI_DP0	IN	摄像头 MIPI0 数据正
107	MIPI_DN1	IN	摄像头 MIPI1 数据负
108	MIPI_DP1	IN	摄像头 MIPI1 数据正
109	MIPI_CKN	IN	摄像头 MIPI0 时钟负
110	MIPI_CKP	IN	摄像头 MIPI0 时钟正
111	MIPI_DN2	IN	摄像头 MIPI2 数据负
112	MIPI_DP2	IN	摄像头 MIPI2 数据正
113	MIPI_DN3	IN	摄像头 MIPI3 数据负
114	MIPI_DP3	IN	摄像头 MIPI3 数据正
115	CAM0_D2	IN	YUV 摄像头数据 2(可复用 GPIO)
116	CAM0_D1	IN	YUV 摄像头数据 1(可复用 GPIO)
117	CAM0_D3	IN	YUV 摄像头数据 3(可复用 GPIO)
118	CAM0_D0	IN	YUV 摄像头数据 0(可复用 GPIO)
119	CAM0_D4	IN	YUV 摄像头数据 4(可复用 GPIO)
120	CAM0_PCLK	IN	YUV 摄像头时钟输入(可复用 GPIO)
121	CAM0_D5	IN	YUV 摄像头数据 5(可复用 GPIO)
122	CAM0_D6	IN	YUV 摄像头数据 6(可复用 GPIO)

123	CAM MCLK	OUT	YUV 摄像头时钟输出(可复用 GPIO)
123	CAM0 D7	IN	YUV 摄像头数据 7(可复用 GPIO)
125	CAMO_D7	OUT	摄像头电源 2.8V
126	CAM 1V8	OUT	摄像头电源 1.8V
120	GND	IN-OUT	接地
128	CAM0_HS	IN	YUV 颁像失行信号 GPIO 控制口
129	GPIOA28	IN-OUT	
130	GPIOB24	IN-OUT	GPIO 控制口
131	CAM0_VS	IN	YUV 摄像头场信号
132	GPIOB9	IN-OUT	GPIO 控制口
133	OTG_PWR	OUT	VBUS 5V 使能脚
134	VBUS	OUT	VBUS 电源
135	OTG_DN	IN-OUT	USB 数据负
136	OTG_DP	IN-OUT	USB 数据正
137	ID	IN	主从模式检测
138	HDMI_HPD	IN	HDMI 检测
139	HDMI_CEC	IN	HDMI 检测
140	HDMI_TXCN	OUT	HDMI 时钟负
141	HDMI_TXCP	OUT	HDMI 时钟正
142	HDMI_TX0N	OUT	HDMI 数据 0 负
143	HDMI_TX0P	OUT	HDMI 数据 0 正
144	HDMI_TX1N	OUT	HDMI 数据 1 负
145	HDMI_TX1P	OUT	HDMI 数据 1 正
146	HDMI_TX2N	OUT	HDMI 数据 2 负
147	HDMI_TX2P	OUT	HDMI 数据 2 正
148	GND	IN-OUT	接地
149	HOST_DP	IN-OUT	USB 数据正
150	HOST_DN	IN-OUT	USB 数据负
151	GPIO8	IN-OUT	GPIO 控制口
152	SDA0	IN-OUT	I2C 通道 0 数据信号
153	SCL0	OUT	I2C 通道 0 时钟信号
154	I2S_IN	IN	I2S 数据输入
155	GPIOC4	IN-OUT	GPIO 控制口
156	I2S_OUT	OUT	I2S 数据输出
157	I2S_LRCK	IN	I2S 时钟输入
158	I2S BCK	IN	I2S 时钟输入
159	I2S MCLK	OUT	I2S 主时钟输出
160	GPIOB27	IN-OUT	GPIO 控制口
161	GND	IN-OUT	接地
162	GMAC MDIO	IN-OUT	<u>-</u>
163	GMAC_MDIO	IN-OUT	
164	PHY_NRST	IN-OUT	
165	GMAC_TXEN	IN-OUT	以太网 PHY 接口(可复用 GPIO)
166	GMAC_TXD3	IN-OUT	以AM FRI 按口(円反用 GPIO)
167	GMAC_TXD2	IN-OUT	
168	GMAC_TXD1	IN-OUT	
169	GMAC_TXD0	IN-OUT	

170	GMAC_TXCLK	IN-OUT
171	PHY_INT	IN
172	GMAC_RXCLK	IN-OUT
173	GMAC_RXD3	IN-OUT
174	GMAC_RXD2	IN-OUT
175	GMAC_RXD1	IN-OUT
176	GMAC_RXD0	IN-OUT
177	GMAC_RXDV	IN-OUT
178	GND	IN-OUT
179	TXD0	OUT
180	RXD0	IN
181	TXD4	OUT
182	RXD4	IN

3.3 硬件配置

■ CPU

采用三星 S5P6818 八核 Corte-A53 1.4GHz 处理器, 32KB I/D 缓存; 1MB 二级共享 缓存; 933MHz DDR3 数据总线;

■ GPU

集成 Mali-400 高性能图形引擎,内嵌 3D 图形处理加速引擎,支持 3D 图形流畅运行,支持 2048*1280 高分辨率显示;支持 H.263、H.264、MPEG1、MPEG2、MPEG4、VC1、VP8、Theora、AVS、RV8/9/10、MJPEG 多媒体解码; 支持 H.263、H.264、MPEG4、MJPEG 多媒体编码。

■ RAM 存储

2GB 内存单通道 32bit 数据总线 DDR3

■ Flash 存储

16GB 固态硬盘高速 eMMC4.5 存储

■ 电源管理

板载独立电源变频管理 AXP228 芯片, 待机功耗 0.1W,小于 20mA;

■ LCD 显示

板载 10.1 寸真彩 LVDS 接口 TFT LCD 液晶显示屏,分辨率 1024×600,带 Android 标准虚拟按键;

■ LCD 接口

板载 MIPI、LVDS、RGB 等多种显示接口,支持 RGB/LVDS/MIPI/HDMI 显示;24 位色 RGB 通道, 最大分辩率 2048x1280 或可扩展 32 路 GPIO 口

■ 触摸屏

10.1 寸一体式多点触控电容触摸屏;支持按下触发及抬起触发,支持 XY 轴反转,支持旋转,支持自适应 LCD 屏;

■ HDMI 接口

板载 HDMI 1.4a 接口,最高 1920*1080@30fps 高清数字输出;支持 LCD 及 HDMI 多屏异显;

■ 摄像头

板载 1 路 MIPI CSI 高清图像采集传感器接口,板载 1 路 YUV BT656 格式 Camera 接口,板载 500W 像素自动对焦 OV5645 高清摄像头。

■ 数码管显示

板载 4 个 8 段共阴数码管

■ LED 点阵显示

板载 1 个 16x16 LED 点阵

■ 以太网通信

板载千兆以太网控制器, 1 个 10M/100M/1000M 自适应千兆以太网 RJ45 接口;

■ IIART

系统 6 路 UART, 2 路 RS232 DB9 接口

■ USB Host

板载 4 路 USB HOST 2.0 高速接口,支持 USB 鼠标、键盘、蓝牙、U 盘、摄像头及无线网卡等

■ USB OTG

系统板载 1 路 USB OTG 2.0, Mini USB A-B 接口; 支持 USB 烧录, 支持 USB 同步数据

■ SD/MMC 接口

一个高速 MicroSD 卡(TF)接口,支持 SD 卡存储,支持 SD/SDIO/SDHC,支持一键 SD 启动,支持 SD 烧录更新系统,最大支持 64GB 存储;

■ CAN 总线

板载 SPI 接口 CAN 控制器, 1路 CAN 接口, 完全支持 CAN V2.0B 技术规范;

■ RS485 总线

板载 1 路 RS485 接口, 支持标准 RS485 通信;

■ RTC

板载独立 RTC 单元,板载 RTC 电池;

■ SPI 总线接口

内置 3 路 SPI 总线,支持 8 位/16 位/32 位总线接口,主机模式最高频率 50MHz,从机模式最高 8MHz,板载 SPI 器件,1 路 SPI 总线接口引出;

■ 音频接口

板载基于 I2S 接口的 WM8960 音频处理器, 3.5 立体声耳机输入、耳机输出插孔, 支持插拔检测, 支持-42dB 高灵敏度麦克风输入, 板载 4G 麦克风咪头

■ 喇叭

板载 2 路 8 欧 1W classD 类喇叭输出

■ 蜂鸣器

板载1个蜂鸣器

■ I2C 总线

系统内置 3 个多主器件 I2C 总线接口, 1 路 I2C 接口引出;

■ 数字键盘

板载1个标准数字键盘,采用工业键盘

■ 功能按键

板载 1 个 PWR 休眠按键, 1 个 RESET 复位按键, 1 个 SD-BOOT 启动选择按键, 1 个 USB-BOOT 启动选择按键, 1 个 VOL+音量加按键, 1 个 VOL-音量减按键

■ ADC 总线

1路16位8通道AD,一路电池电量检测通道,1路电位器模拟ADC输入;

■ LED 显示

板载 4 个高亮度独立 LED 指示灯

■ Android 按键

3个 Android 标准虚拟按键

■ 重力传感器

板载 1 个 BM250 G-Sensor 重力传感器,可实现自动感应屏幕旋转,重力感应应用等;

■ PWM

内置 5 路 32 位 PWM, 独立 PWM 时钟发生器及定时器:

■ 继电器控制

板载2个继电器模块,支持常开常闭切换,4路继电器输出接口

■ 拨码开关输入

板载1个8位拨码开关

■ 4G 通信

板载 Mini-PCIE 接口,可扩展 4G 通信模块,板载 SIM 卡座,支持移动、联通、电信网络,内置网络协议栈,可进行 4G 数据通信以及语音通话,SMA 天线引出

■ 无线通信

板载 WiFi+蓝牙 4.0+GPS 三合一模块,支持 WIFI 通信,符合 IEEE802.11b/g/n 标准,内置 TCP/IP 协议栈,支持蓝牙通信,支持蓝牙 4.0 功能;支持 GPS 全球定位,独立 GPS 延长天线;支持 WiFi+LAN+4G 无缝联网;

■ Zigbee 通信模块

板载 32 位 ARM 内核 SOC 控制器 CC2538 Zigbee 通信模块,内部集成 ARM Cortex M3 处理器和 2.4GHz 射频单元,板载 RFX2401 功率放大器,+22dBm 功率输出;集成低噪声放大器;板载 PCB 天线及外接 IPX 天线座,遵循 Zigbee 协议规范,内置 Z-Stack 协议栈,实现 Zigbee 自组网,支持星状网、MESH 网,内置一个系统复位按键,内置 USB 转串算法

■ Zigbee 通信节点

采用 TI CC2538,ARM Cortex M3 处理器,32MHz 主频,遵循 Zigbee 协议规范,内置 Z-Stack 协议栈,可实现 Zigbee 自组网,支持星状网、MESH 网。集成 RFX2401C 功率放大器 +22dBm 输出功率;集成低噪声放大器,板载三个单色 LED 指示灯,板载两个功能按键一个复位按键。板载 IPX 外接天线底座,板载 PCB 天线。板载段式 LCD 屏、板载 3 个 RGB LED 指示灯、板载四个扩展功能按键、板载 1 个 JoyStick 摇杆按键、板载 CH340 USB 转串口模块;板载 2 组 2*20 管脚 IO 接口,包含 ADC、I2C、SPI、UART等总线的扩展接口,可扩展传感器模块及其他模块。

■ 扩展接口

板载 2x40pin 无线通信模块接口,可以扩展 Zigbee、WIFI、蓝牙、EnOcean 无线无源等通信模块

■ 传感器

板载数字温湿度传感器,采用 I2C 总线通信,内置 ID 身份识别系统,板载存储器存储模块 ID,高精度数字输出,湿度检测范围 $0\%RH\sim100\%RH$,精度±4.5 %RH,温度监测范围 $0\%\sim50\%RH$ /yr,温度漂移≤0.5%RH/yr,温度漂移≤0.04%/yr,湿度响应时间 3s,温度响应时间 3-20s

■ 传感器接口

板载 20PIN 传感器扩展接口,I2C、ADC、UART、GPIO 接口引出,可外扩各种数字、模拟、串口、IO 类型传感器

■ 系统

支持裸机系统、Android 系统、Linux+QT 系统、Ubuntu 系统