



河北师范大学软件学院
Software College of Hebei Normal University

计算机组成原理

第四章 数值的机器运算

运算器是计算机进行算术运算和逻辑运算的主要部件，运算器的逻辑结构取决于机器的指令系统、数据表示方法和运算方法等。本章主要讨论数值数据在计算机中实现算术运算和逻辑运算的方法，以及运算部件的基本结构和工作原理。



4.1 基本算术运算的实现

4.2 定点加减运算

4.3 带符号数的移位和舍入操作

4.4 定点乘法运算


4.5 定点除法运算

4.6 规格化浮点运算

4.7 十进制整数的加法运算

4.8 逻辑运算与实现

4.9 运算器的基本组成与实例





4.1 基本算术运算的实现

4.2 定点加减运算

4.3 带符号数的移位和舍入操作

4.4 定点乘法运算


4.5 定点除法运算

4.6 规格化浮点运算

4.7 十进制整数的加法运算

4.8 逻辑运算与实现

4.9 运算器的基本组成与实例



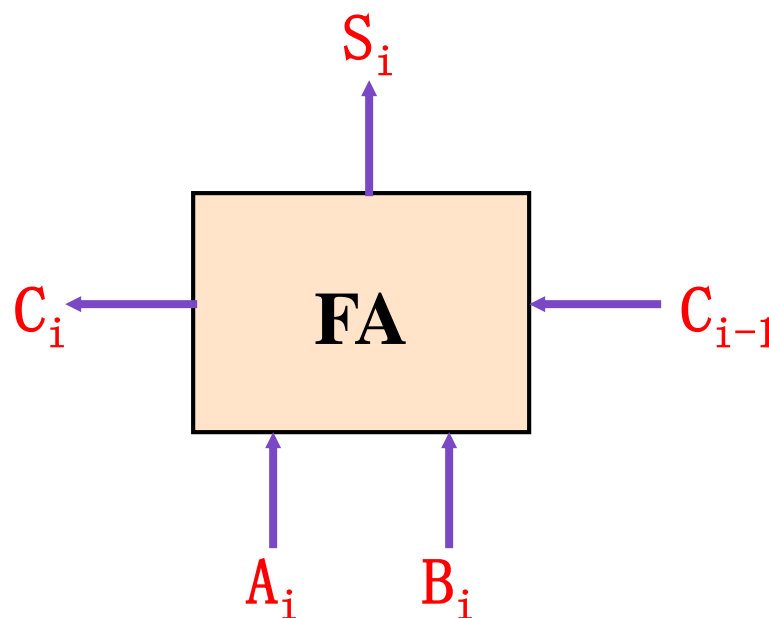
4.1 基本算术运算的实现

4.1.1 加法器

加法器是由全加器再配以其他必要的逻辑电路组成的。

1. 全加器

基本的加法单元称为全加器，它要求三个输入量：操作数 A_i 和 B_i 、低位传来的进位 C_{i-1} ，并产生两个输出量：本位和 S_i 、向高位的进位 C_i 。



4.1 基本算术运算的实现

表 4-1 全加器真值表

A_i	B_i	C_{i-1}	S_i	C_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

4.1 基本算术运算的实现

全加器的逻辑表达式为

$$S_i = A_i \oplus B_i \oplus C_{i-1}$$

$$C_i = A_i B_i + (A_i \oplus B_i) C_{i-1}$$

2. 串行加法器与并行加法器

在串行加法器中，只有一个全加器，数据逐位串行送入加法器进行运算。

如果操作数长 n 位，加法就要分 n 次进行，每次只能产生一位和。

4.1 基本算术运算的实现

并行加法器由多个全加器组成，其位数的多少取决于机器的字长，数据的各位同时运算。

并行加法器虽然操作数的各位是同时提供的，但低位运算所产生的进位有可能会影响高位的运算结果。例如：11...11和00...01相加，最低位产生的进位将逐位影响至最高位。因此，并行加法器的最长运算时间主要是由进位信号的传递时间决定的。提高并行加法器速度的关键是尽量加快进位产生和传递的速度。

进位产生函数用 G_i 表示

4.1 基本异或门的实现

4.1.2 进位的产生和传递

进位传递函数
用 P_i 表示

进位表达式

$$C_i = A_i B_i + (A_i \oplus B_i) C_{i-1}$$

$G_i = A_i B_i$ 的含义是：若本位的两个输入均为1，必然要向高位产生进位。

$P_i = A_i \oplus B_i$ 的含义是：当两个输入中有一个为1，低位传来的进位 C_{i-1} 将超越本位向更高的位传送。

$$\therefore C_i = G_i + P_i C_{i-1}$$

4.1 基本算术运算的实现

把n个全加器串接起来，就可进行两个n位数的相加。串行进位又称行波进位，每一级进位直接依赖于前一级的进位，即进位信号是逐级形成的。

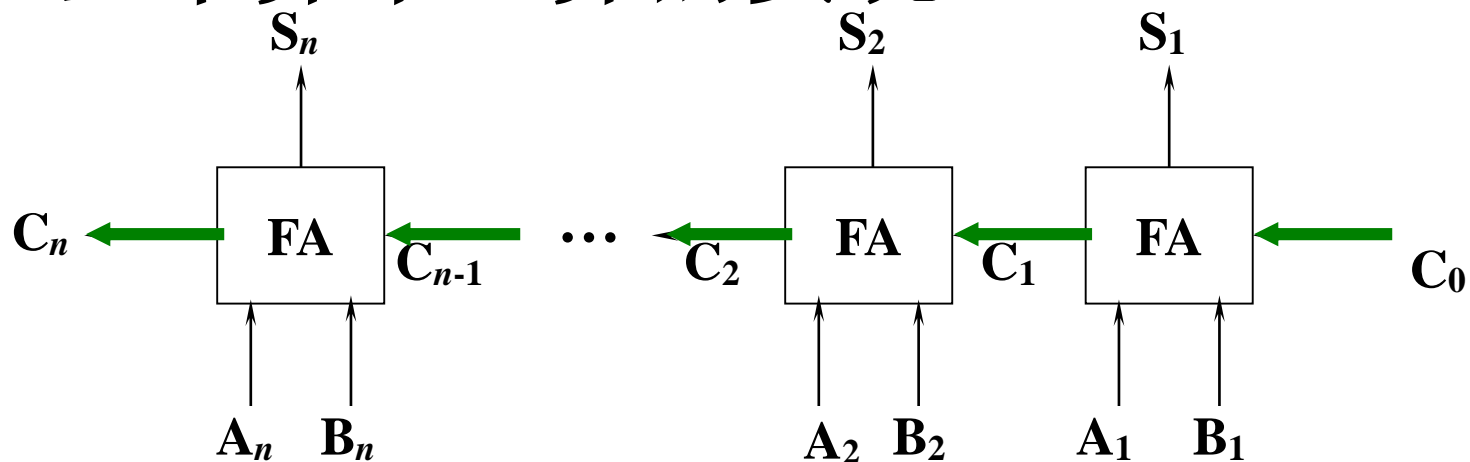
$$C_1 = G_1 + P_1 C_0$$

$$C_2 = G_2 + P_2 C_1$$

$$\vdots$$

$$C_n = G_n + P_n C_{n-1}$$

4.1 基本算术运算的实现



串行进位链的总延迟时间与字长成正比。假定，将一级门的延迟时间定为 t_y ，从上述公式中可看出，每形成一级进位的延迟时间为 $2t_y$ 。在字长为 n 位的情况下，若不考虑 G_i 、 P_i 的形成时间，从 $C_0 \rightarrow C_n$ 的最长延迟时间为 $2nt_y$ 。

4.1 基本算术运算的实现

4.1.3 并行加法器的快速进位

1. 并行进位方式

并行进位又叫先行进位、同时进位，其特点是各级进位信号同时形成。

$$C_1 = G_1 + P_1 C_0$$

$$C_2 = G_2 + P_2 C_1 = G_2 + P_2 G_1 + P_2 P_1 C_0$$

$$C_3 = G_3 + P_3 G_2 + P_3 P_2 G_1 + P_3 P_2 P_1 C_0$$

$$C_4 = G_4 + P_4 G_3 + P_4 P_3 G_2 + P_4 P_3 P_2 G_1 + P_4 P_3 P_2 P_1 C_0$$

4.1 基本算术运算的实现

上述各式中所有各位的进位均不依赖于低位的进位，各位的进位可以同时产生。这种进位方式是快速的，若不考虑 G_i 、 P_i 的形成时间，从 $C_0 \rightarrow C_n$ 的最长延迟时间仅为 $2t_y$ 。随着加法器位数的增加， C_i 的逻辑表达式会变得越来越长，所以，完全采用并行进位是不现实的。

4.1 基本算术运算的实现

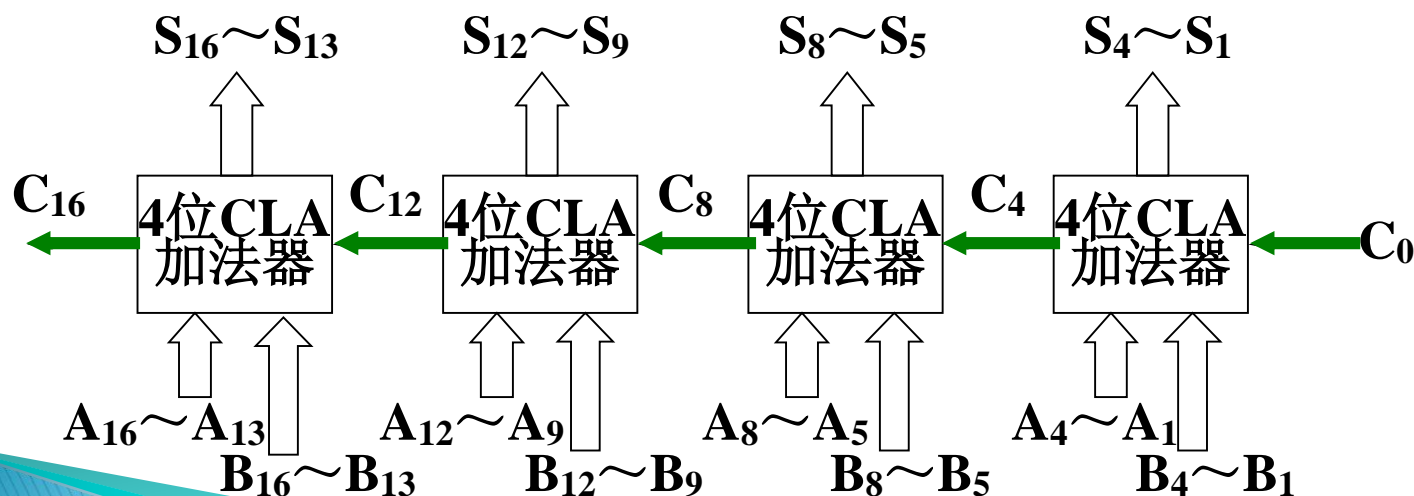
2. 分组并行进位方式

实际上，通常采用分组并行进位方式。这种进位方式是把 n 位字长分为若干小组，在组内各位之间实行并行快速进位，在组间既可以采用串行进位方式，也可以采用并行快速进位方式，因此有两种情况。

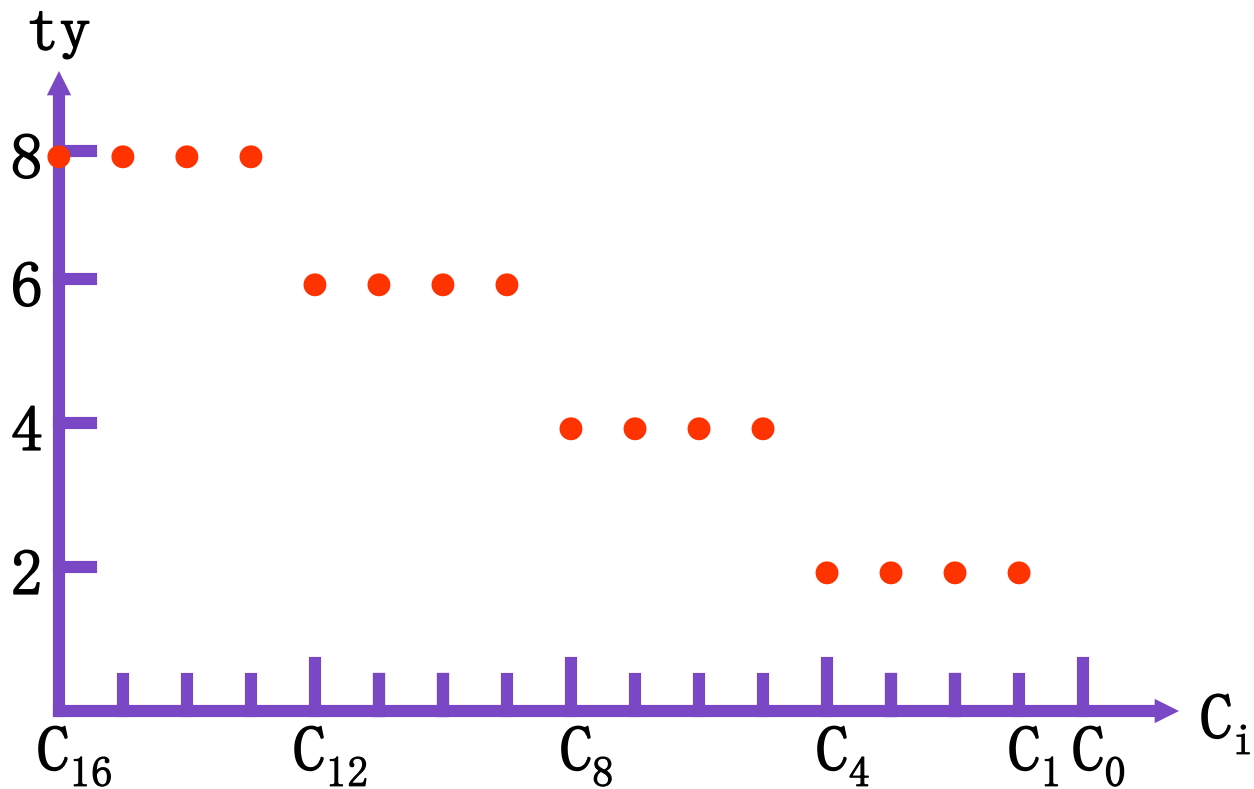
4.1 基本算术运算的实现

(1) 单级先行进位方式

这种进位方式又称为**组内并行、组间串行**方式。以16位加法器为例，可分为四组，每组四位。第1小组组内的进位逻辑函数 C_1 、 C_2 、 C_3 、 C_4 的表达式与前述相同， $C_1 \sim C_4$ 信号是同时产生的，从 C_0 出现到产生 $C_1 \sim C_4$ 的延迟时间是 $2t_y$ 。



4.1 基本算术运算的实现



4.1 基本算术运算的实现

(2) 多级先行进位方式

多级先行进位又称 **组内并行、组间并行** 进位方式

组进位
产生函数 G_1^*

组进位
传递函数 P_1^*

对于16位的两级先行进位加法器，第一小组的最高位进位 C_4 ：

$$C_4 = G_4 + P_4 G_3 + P_4 P_3 G_2 + P_4 P_3 P_2 G_1 + P_4 P_3 P_2 P_1 C_0 = G_1^* + P_1^* C_0$$

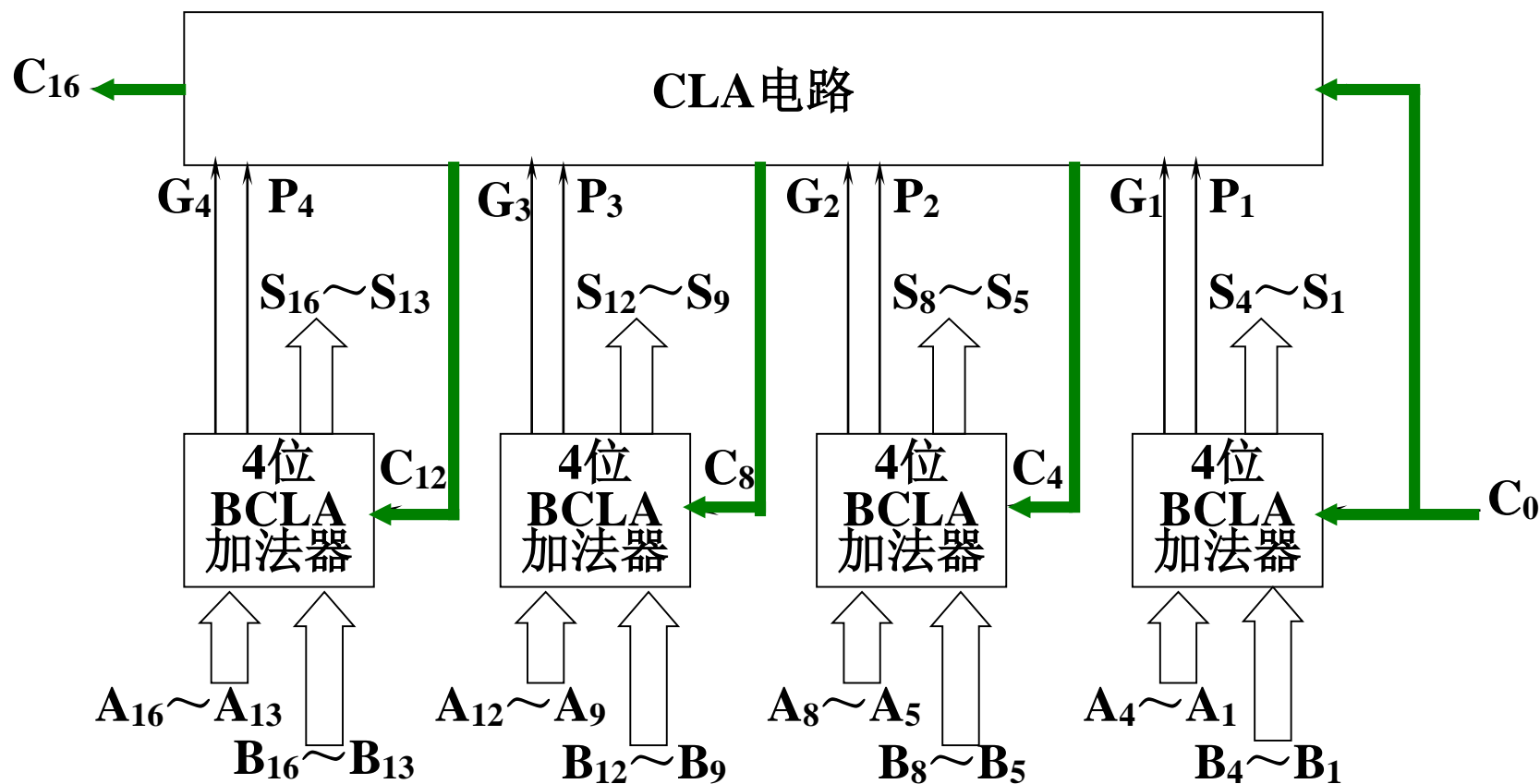
依次类推：

$$C_8 = G_2^* + P_2^* G_1^* + P_2^* P_1^* C_0$$

$$C_{12} = G_3^* + P_3^* G_2^* + P_3^* P_2^* G_1^* + P_3^* P_2^* P_1^* C_0$$

$$C_{16} = G_4^* + P_4^* G_3^* + P_4^* P_3^* G_2^* + P_4^* P_3^* P_2^* G_1^* + P_4^* P_3^* P_2^* P_1^* C_0$$

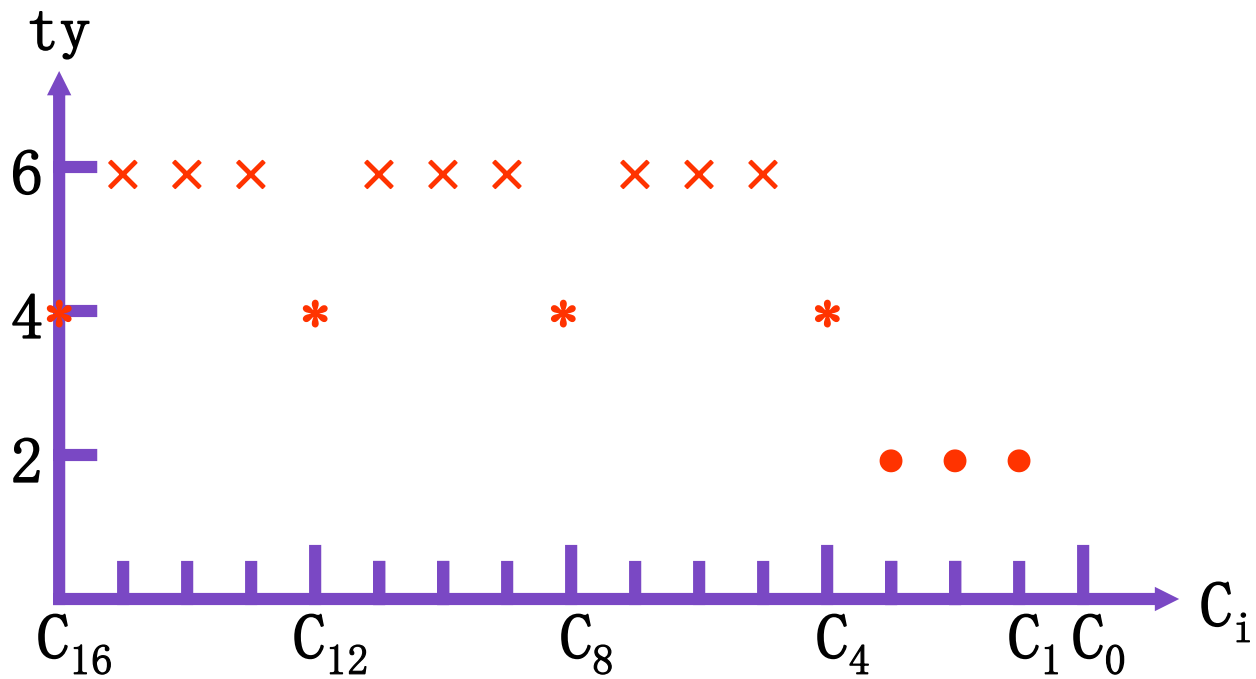
4.1 基本算术运算的实现



4.1 基本算术运算的实现

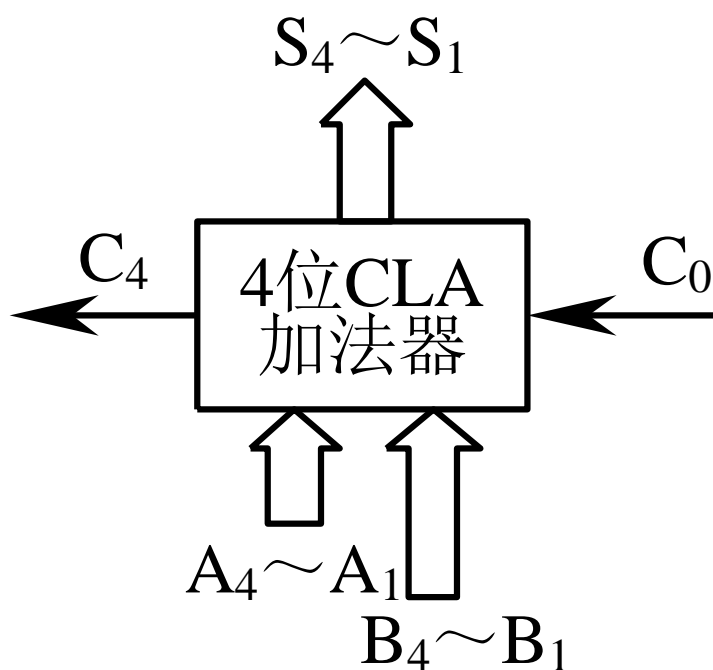
若不考虑 G_i 、 P_i 的形成时间， C_0 经过 $2t_y$ 产生第1小组的 C_1 、 C_2 、 C_3 及所有组进位产生函数 G_i^* 和组进位传递函数 P_i^* ；再经过 $2t_y$ ，产生 C_4 、 C_8 、 C_{12} 、 C_{16} ；最后经过 $2t_y$ 后，才能产生第2、3、4小组内的 $C_5 \sim C_7$ 、 $C_9 \sim C_{11}$ 、 $C_{13} \sim C_{15}$ 。

4.1 基本算术运算的实现

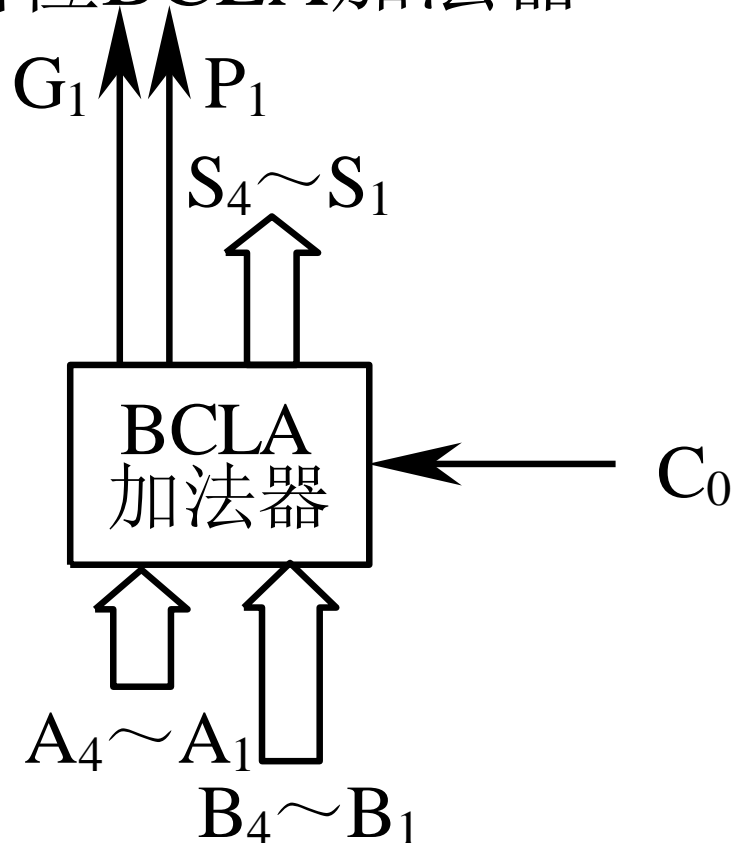


4.1 基本算术运算的实现

四位CLA加法器



四位BCLA加法器





4.1 基本算术运算的实现

4.2 定点加减运算

4.3 带符号数的移位和舍入操作

4.4 定点乘法运算


4.5 定点除法运算

4.6 规格化浮点运算

4.7 十进制整数的加法运算

4.8 逻辑运算与实现

4.9 运算器的基本组成与实例



4.2 定点加减运算

4.2.1 原码加减运算

对原码表示的两个数进行加减运算时，符号位不参与运算，仅仅是两数的绝对值参与运算。

计算机的实际操作是加还是减，不仅取决于指令的操作码，还取决于两个操作数的符号，例如：加法时可能要做减法（两数异号）；减法时又可能做加法（两数异号），所以原码加减运算的实现是比较复杂的。

4.2 定点加减运算

4.2.2 补码加减运算

1. 补码加法

两个补码表示的数相加，符号位参加运算，且两数和的补码等于两数补码之和，即

$$[X+Y]_{\text{补}}=[X]_{\text{补}}+[Y]_{\text{补}}$$

2. 补码减法

根据补码加法公式可推出：

$$[X-Y]_{\text{补}}=[X+(-Y)]_{\text{补}}=[X]_{\text{补}}+[-Y]_{\text{补}}$$

已知 $[Y]_{\text{补}}$ 求 $[-Y]_{\text{补}}$ 的方法是：将 $[Y]_{\text{补}}$ 连同符号位一起求反，末尾加“1”。

4.2 定点加减运算

$[-Y]_{\text{补}}$ 被称为 $[Y]_{\text{补}}$ 的机器负数，由 $[Y]_{\text{补}}$ 求 $[-Y]_{\text{补}}$ 的过程称为对 $[Y]_{\text{补}}$ 变补（求补），表示为：

$$[-Y]_{\text{补}} = [[Y]_{\text{补}}]_{\text{变补}}$$

4.2 定点加减运算

我们要注意将“某数的补码表示”与“变补”这两个概念区分开来。一个负数由原码表示转换成补码表示时，符号位是不变的，仅对数值位的各位变反，末尾加“1”。而变补则不论这个数的真值是正是负，一律连同符号位一起变反，末尾加“1”。

$[Y]_{\text{补}}$ 表示的真值如果是正数，则变补后 $[-Y]_{\text{补}}$ 所表示真值变为负数，反之亦然。

4.2 定点加减运算

例1: $Y = -0.0110$

$$[Y]_{\text{补}} = 1.1010, [-Y]_{\text{补}} = 0.0110$$

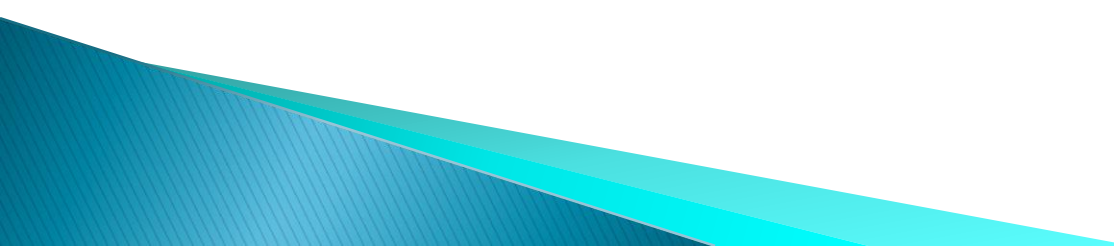
例2: $Y = 0.0110$

$$[Y]_{\text{补}} = 0.0110, [-Y]_{\text{补}} = 1.1010$$

4.2 定点加减运算

3. 补码加减运算规则

补码加减运算规则如下：

- (1) 参加运算的两个操作数均用补码表示；
 - (2) 符号位作为数的一部分参加运算；
 - (3) 若做加法，则两数直接相加；若做减法，则将被减数与减数的机器负数相加；
 - (4) 运算结果用补码表示。
- 

4.2 定点加减运算

例1: $A=0.1011$, $B=-0.1110$, 求: $A+B$

$$\because [A]_{\text{补}}=0.1011, [B]_{\text{补}}=1.0010$$

$$\begin{array}{r} 0.1011 \\ + 1.0010 \\ \hline 1.1101 \end{array}$$

$$\therefore [A+B]_{\text{补}}=1.1101, A+B=-0.0011$$

4.2 定点加减运算

例2: $A=0.1011$, $B=-0.0010$, 求: $A-B$

$\because [A]_{\text{补}}=0.1011$, $[B]_{\text{补}}=1.1110$,

$[-B]_{\text{补}}=0.0010$

$$\begin{array}{r} 0.1011 \\ + 0.0010 \\ \hline 0.1101 \end{array}$$

$\therefore [A-B]_{\text{补}}=0.1101$, $A-B=0.1101$

4.2 定点加减运算

4.2.3 补码的溢出判断与检测方法

1. 溢出的产生

在补码加减运算中，有时会遇到这样的情况：两个正数相加，而结果的符号位却为1（结果为负）；两个负数相加，而结果的符号位却为0（结果为正）。

例1：X=1011B=11D，Y=111B=7D

$[X]_{\text{补}}=0,1011$ ， $[Y]_{\text{补}}=0,0111$

$$\begin{array}{r} 0,1011 \\ + 0,0111 \\ \hline 1,0010 \end{array}$$

4.2 定点加减运算

$$[X+Y]_{\text{补}}=1,0010, \quad X+Y=-1110\text{B}=-14\text{D}$$

两正数相加结果为-14D，显然是错误的。

例2: $X=-1011\text{B}=-11\text{D}, \quad Y=-111\text{B}=-7\text{D}$

$$[X]_{\text{补}}=1,0101 \quad [Y]_{\text{补}}=1,1001$$

$$\begin{array}{r} 1,0101 \\ + 1,1001 \\ \hline \end{array}$$

$$[X+Y]_{\text{补}}=0,1110, \quad X+Y=1110\text{B}=14\text{D}$$

两负数相加结果为14D，显然也是错误的。

4.2 定点加减运算

为什么会发生这种错误呢？原因在于两数相加之和的数值已超过了机器允许的表示范围。

字长为 $n+1$ 位的定点整数（其中一位为符号位），采用补码表示，当运算结果大于 2^n-1 或小于 -2^n 时，就产生溢出。

4.2 定点加减运算

设参加运算的两数为 X 、 Y ，做加法运算。

若 X 、 Y 异号，不会溢出。

若 X 、 Y 同号，运算结果为正且大于所能表示的最大正数或运算结果为负且小于所能表示的最小负数（绝对值最大的负数）时，产生溢出。将两正数相加产生的溢出称为正溢；反之，两负数相加产生的溢出称为负溢。

4.2 定点加减运算

2. 溢出检测方法

设：被操作数为： $[X]_{\text{补}} = X_s, X_1 X_2 \dots X_n$

操作数为： $[Y]_{\text{补}} = Y_s, Y_1 Y_2 \dots Y_n$

其和（差）为： $[S]_{\text{补}} = S_s, S_1 S_2 \dots S_n$

(1) 采用一个符号位

两正数相加，结果为负表明产生正溢；两负数相加，结果为正表明产生负溢。因此可得出采用一个符号位检测溢出的方法：

当 $X_s = Y_s = 0$ ， $S_s = 1$ 时，产生正溢。

当 $X_s = Y_s = 1$ ， $S_s = 0$ 时，产生负溢。

$$\text{溢出} = \overline{X_s} \overline{Y_s} S_s + X_s Y_s \overline{S_s}$$

4.2 定点加减运算

(2) 采用进位位

两数运算时，产生的进位为

$$C_s, C_1 C_2 \dots C_n,$$

其中： C_s 为符号位产生的进位， C_1 为最高数值位产生的进位。

两正数相加，当最高有效位产生进位（ $C_1=1$ ）而符号位不产生进位（ $C_s=0$ ）时，发生正溢。

两负数相加，当最高有效位没有进位（ $C_1=0$ ）而符号位产生进位（ $C_s=1$ ）时，发生负溢。

4.2 定点加减运算

(3) 采用变形补码（双符号位补码）

在双符号位的情况下，把左边的符号位 S_{s1} 叫做真符，因为它代表了该数真正的符号，两个符号位都作为数的一部分参加运算。这种编码又称为变形补码。

双符号位的含义如下：

$S_{s1}S_{s2}=00$ 结果为正数，无溢出

$S_{s1}S_{s2}=01$ 结果正溢

$S_{s1}S_{s2}=10$ 结果负溢

$S_{s1}S_{s2}=11$ 结果为负数，无溢出

4.2 定点加减运算

当两位符号位的值不一致时，表明产生溢出。

$$\text{溢出} = S_{s1} \oplus S_{s2}$$

4.2 定点加减运算

前例中字长为5位，数的表示范围为-16~15，采用变形补码（双符号位）运算，则有：

11+7=18（正溢）

$$\begin{array}{r} 00,1011 \\ + 00,0111 \\ \hline 01,0010 \end{array}$$

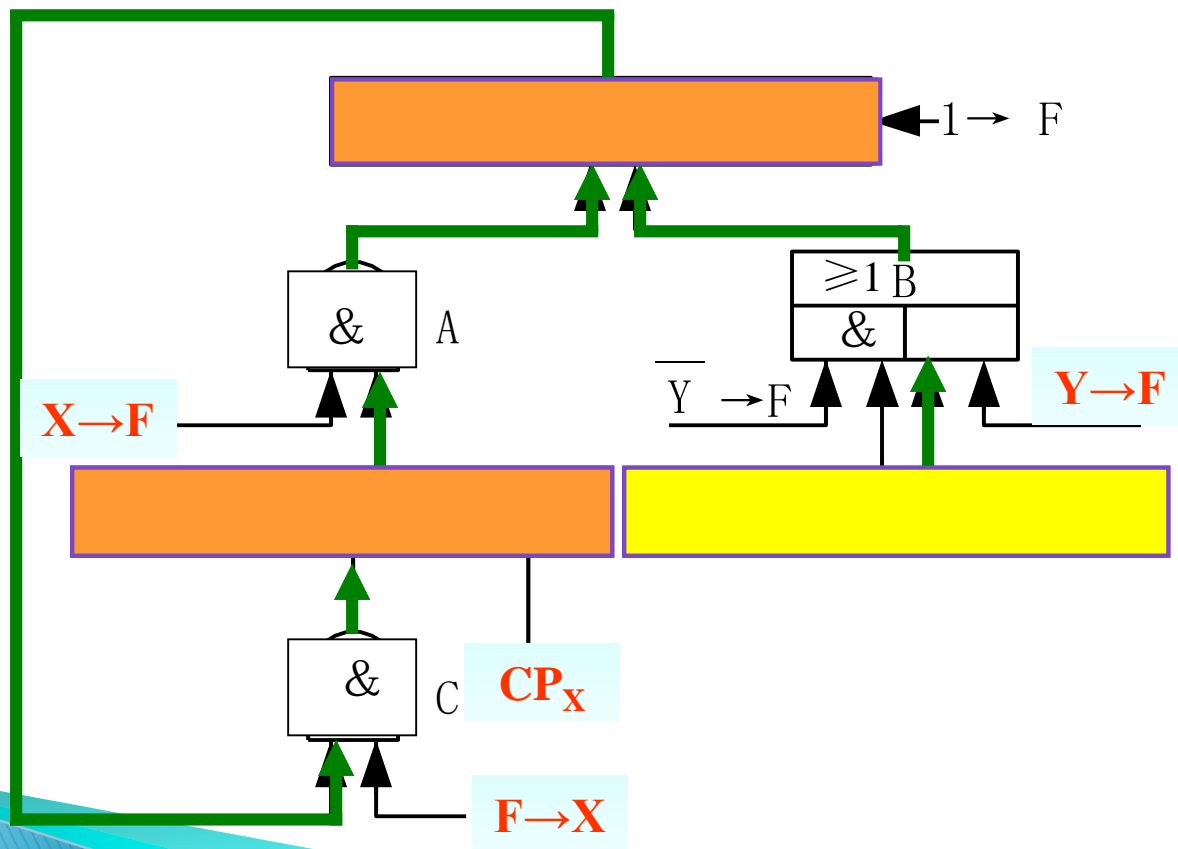
-11+(-7)=-18（负溢）

$$\begin{array}{r} 11,0101 \\ + 11,1001 \\ \hline 10,1110 \end{array}$$

4.2 定点加减运算

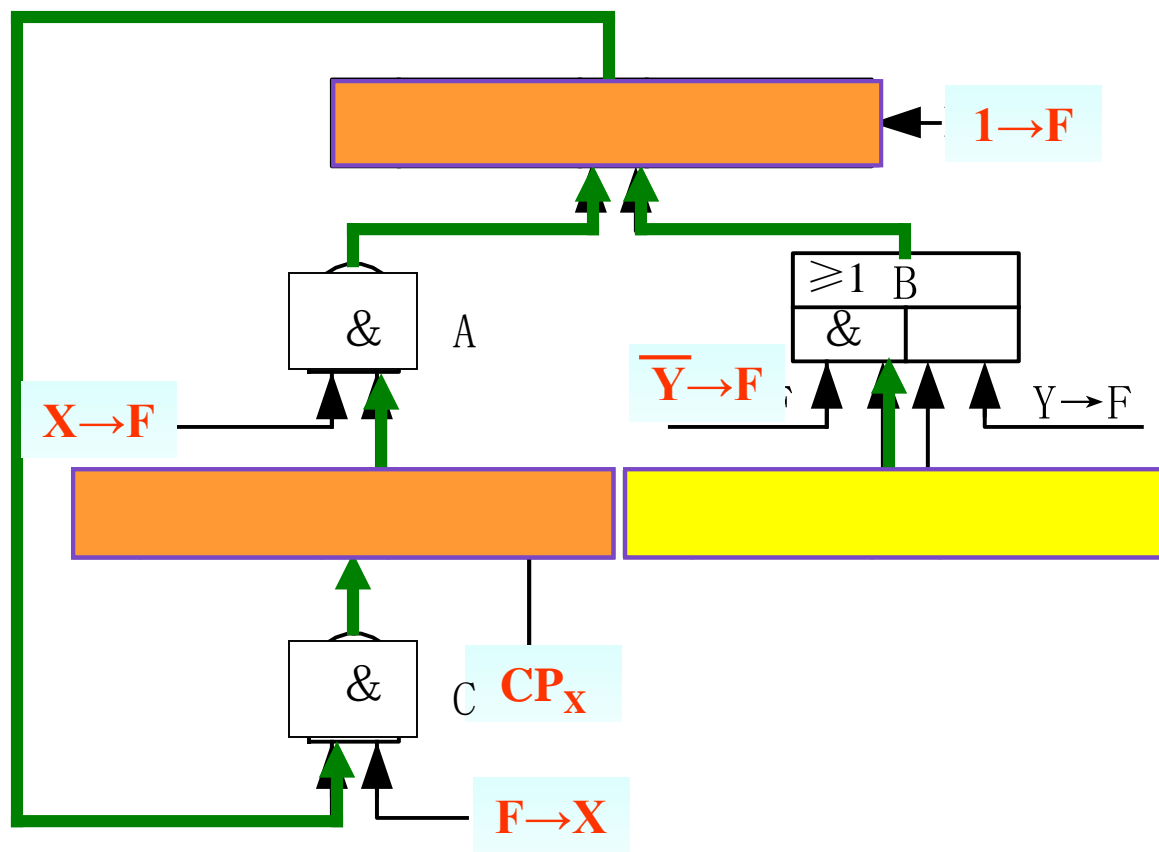
4.2.4 补码定点加减运算的实现

补码加法: $X \rightarrow F$ 、 $Y \rightarrow F$ 、 $F \rightarrow X$ 、 CP_X



4.2 定点加减运算

补码减法: $X \rightarrow F$ 、 $Y \rightarrow F$ 、 $1 \rightarrow F$ 、 $F \rightarrow X$ 、 CP_X





4.1 基本算术运算的实现

4.2 定点加法运算

4.3 带符号数的移位和舍入操作

4.4 定点乘法运算


4.5 定点除法运算

4.6 规格化浮点运算

4.7 十进制整数的加法运算

4.8 逻辑运算与实现

4.9 运算器的基本组成与实例



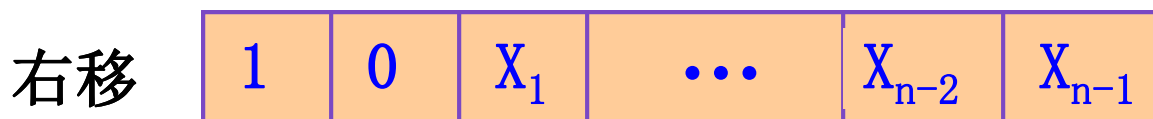
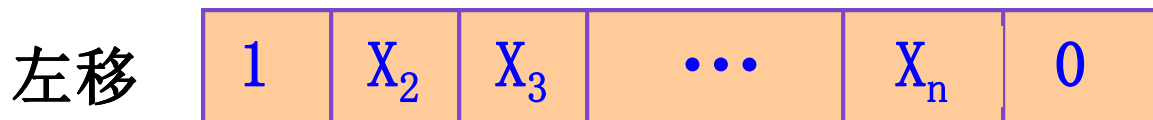
4.3 带符号数的移位和舍入操作

4.3.1 带符号数的移位操作

算术移位应保持数的符号不变，而数值的大小则要发生变化。左移一位使数值增大一倍，相当于该数乘以2，而右移一位则使数值缩小一倍，相当于该数除以2。

1. 原码的移位规则

负数的原码移位后的空出位补0



4.3 带符号数的移位和舍入操作

2. 补码的移位规则

负数的补码左移后的空出位补0，右移后的空出位补1。

左移

1	X_2	X_3	\dots	X_n	0
---	-------	-------	---------	-------	---

右移

1	1	X_1	\dots	X_{n-2}	X_{n-1}
---	---	-------	---------	-----------	-----------

4.3 带符号数的移位和舍入操作

3. 移位功能的实现

通常移位操作由移位寄存器来实现。但也有一些计算机不设置专门的移位寄存器，而在加法器的输出端加一个实现直传、左移一位和右移一位的控制逻辑电路（称为移位器）。

分别用 $2F \rightarrow L$ 、 $F \rightarrow L$ 和 $F/2 \rightarrow L$ 这三个不同控制信号选择左移、直传和右移操作。

4.3 带符号数的移位和舍入操作

4.3.2 带符号数的舍入操作

在算术右移中，由于受硬件的限制，运算结果有可能需要舍去一定的尾数，会造成一些误差。为了缩小误差，就要进行舍入处理。

1. 恒舍（切断）

这是一种最容易实现的舍入方法，无论多余部分 q 位为何代码，一律舍去，保留部分 p 位不作任何改变。


保留部分 p 位 多余部分 q 位




4.3 带符号数的移位和舍入操作

2. 冯·诺依曼舍入法

这种舍入法又称为恒置1法，即不论多余部分 q 位为何代码，都把 p 位的最低位置1。

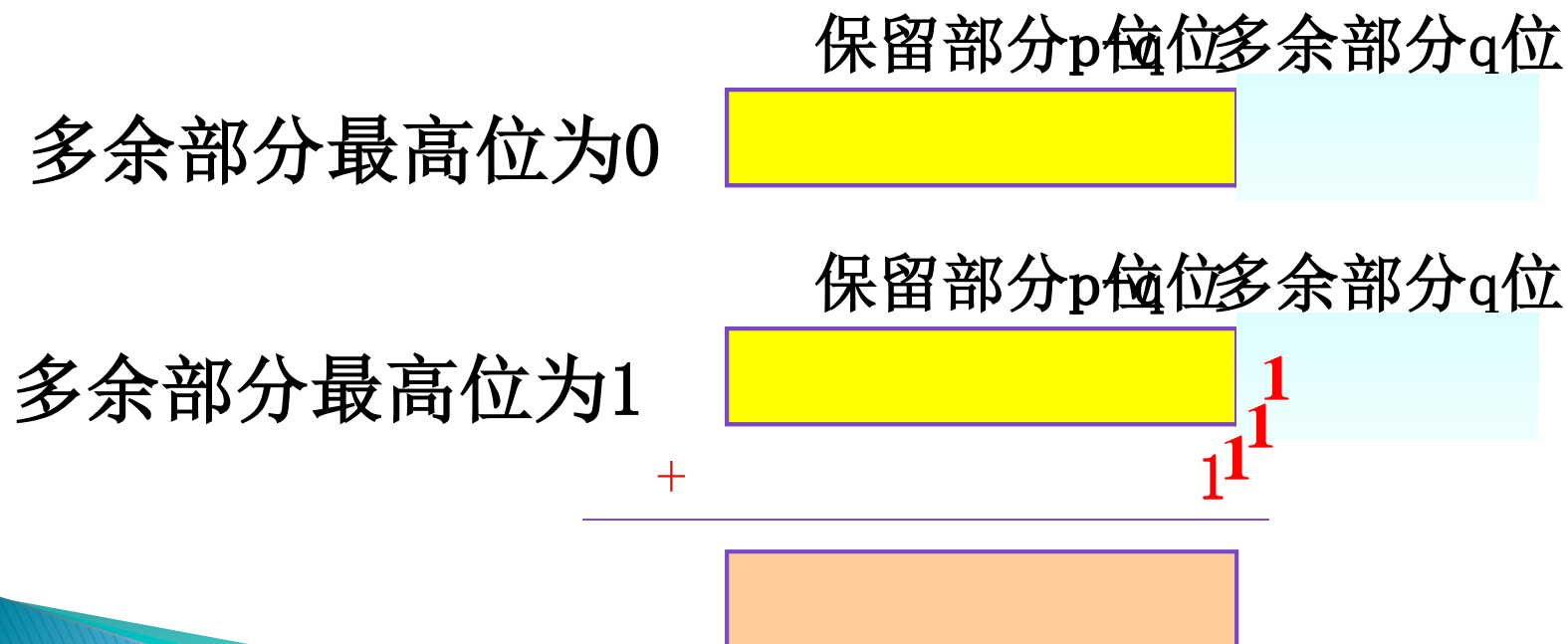
保留部分 p 位 多余部分 q 位
保留部分最低位为1 

保留部分 p 位 多余部分 q 位
保留部分最低位为0 

4.3 带符号数的移位和舍入操作

3. 下舍上入法

下舍上入就是0舍1入。用将要舍去的q位部分的最高位作为判断标志，如该位为0，则舍去整个q位部分，如该位为1，则在前面的p位部分的最低位上加1。



4.3 带符号数的移位和舍入操作

4.查表舍入法

用ROM存放下溢处理表，每次经查表来读得相应的处理结果。ROM表的容量为 2^K 个单元，每个单元字长为 $K-1$ 位。下溢处理表的内容设置一般采用的方法是：当 K 位数据的高 $K-1$ 位为全“1”时，让那些单元按截断法填入 $K-1$ 位全“1”，其余单元都按最低位（即附加位）0舍1入的结果来填其内容。

地址	内容
000	00
001	01
010	01
011	10
100	10
101	11
110	11
111	11



4.1 基本算术运算的实现

4.2 定点加法运算

4.3 带符号数的移位和舍入操作

4.4 定点乘法运算


4.5 定点除法运算

4.6 规格化浮点运算

4.7 十进制整数的加法运算

4.8 逻辑运算与实现

4.9 运算器的基本组成与实例



4.4 定点乘法运算

4.4.1 原码一位乘法

用原码实现乘法运算是十分方便的。原码一位乘法是从手算演变而来的，即用两个操作数的绝对值相乘，乘积的符号为两操作数符号的异或值（同号为正，异号为负）。

乘积 $P = |X| \times |Y|$

符号 $P_s = X_s \oplus Y_s$

例如： $X=0.1101$ ， $Y=-0.1011$ ，列出手算乘法算式为

4.4 定点乘法运算

$$\begin{array}{r} 0.1\ 1\ 0\ 1 \\ \times 0.1\ 0\ 1\ 1 \\ \hline 1\ 1\ 0\ 1 \\ 1\ 1\ 0\ 1 \\ 0\ 0\ 0\ 0 \\ + 1\ 1\ 0\ 1 \\ \hline 0.1\ 0\ 0\ 0\ 1\ 1\ 1\ 1 \end{array}$$

因为 $P_s = X_s \oplus Y_s = 0 \oplus 1 = 1$

所以 $X \times Y = -0.10001111$

4.4 定点乘法运算

原码一位乘法的规则为：

- ① 参加运算的操作数取其绝对值；
- ② 令乘数的最低位为判断位，若为“1”，加被乘数，若为“0”，不加被乘数（加0）；
- ③ 累加后的部分积右移一位；
- ④ 重复n次②和③；
- ⑤ 符号位单独处理，同号为正，异号为负。

4.4 定点乘法运算

乘法运算需要3个寄存器：

A寄存器：部分积与最后乘积的高位部分，初值为0。

B寄存器：被乘数 X 。

C寄存器：乘数 Y ，运算后C寄存器中不再需要保留乘数，改为存放乘积的低位部分。

4.4 定点乘法运算

