

浙江大学实验报告

专业： 电气工程及其自动化
姓名： 潘谷雨
学号： 3220102382
地点： 紫金港东三 406

课程名称： 电路与电子技术实验 指导老师： 张伟 成绩： _____
实验名称： 数字钟 同组学生姓名： 杨骥恺

一. 实验目的

- 1.了解数字电路的基本组成，认识数字信号、逻辑电平和逻辑关系。
- 2.接触数字电路的调试过程，对数字电路达到一个大体的感性认识。
- 3.掌握数制、码制及相互间的转换。

二. 实验仪器

实验箱电源与数字模块，74LS00 与非门芯片，74LS161 计数器。

三. 实验内容

- 1.检查译码显示电路的功能。
- 2.测试 74LS161 计数器的功能。
- 3.分别连接 10 进制和 6 进制计数器。
- 4.连接 60 进制或 24 进制计数器。

四. 实验步骤及结果

1. 六十进制计数器（显示秒或分）

(1) 搭建电路

如图 1.1 搭建电路，计数器使用 74LS161 芯片，16 脚 Vcc、7 脚使能 P、10 脚使能 T、9 脚置数 L 均接 5V 高电平，8 脚接地，与非门使用 74LS00 与非门芯片。

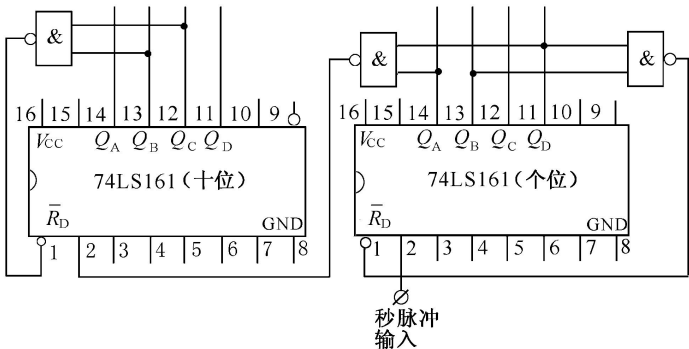


图 1.1 六十进制计数器电路图

(2) 显示结果

将两计数器的 QA~QD 依次接入显示器，效果如图 1.2 所示，波形如图 1.3 所示

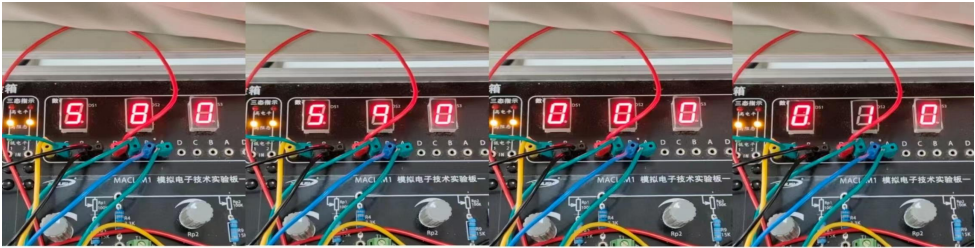


图 1.2 六十进制数字钟效果图

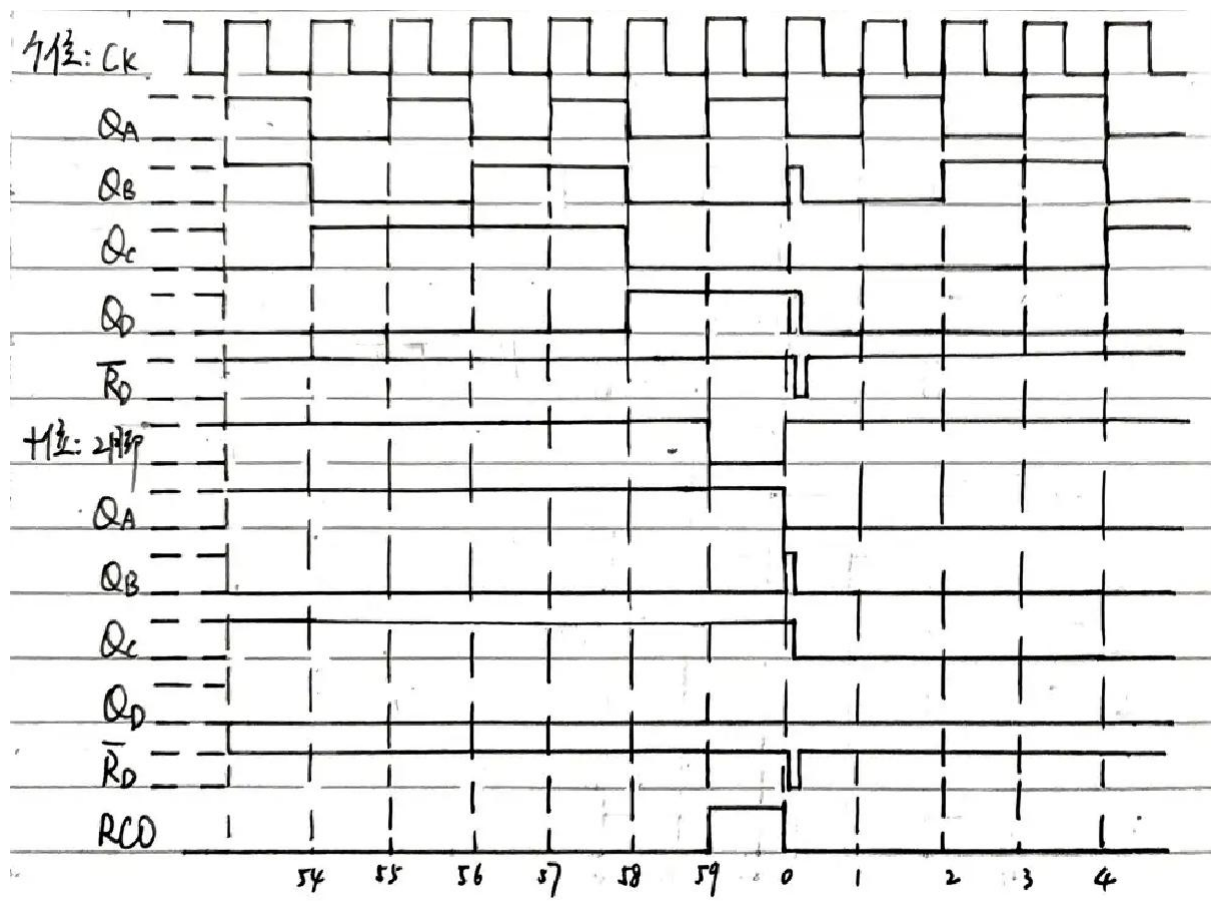


图 1.3 六十进制数字钟波形图

2. 24 进制计数器（显示小时）

(1) 搭建电路

如图 2.1 搭建电路，计数器使用 74LS161 芯片，16 脚 V_{CC} 、7 脚使能 P、10 脚使能 T、9 脚置数 L 均接 5V 高电平，8 脚接地，与非门使用 74LS00 与非门芯片。

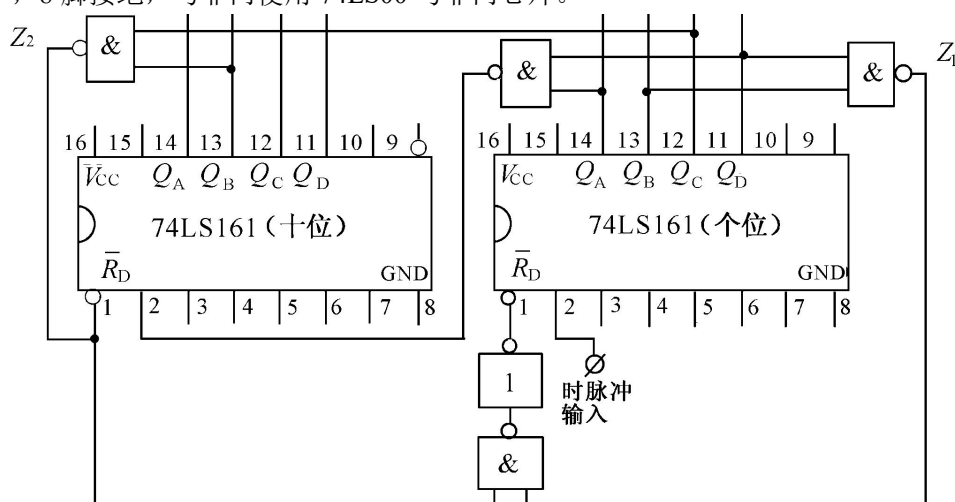


图 2.1 24 进制计数器电路图

(2) 显示结果

将两计数器的 QA~QD 依次接入显示器，效果如图 2.2 所示，波形如图 2.3 所示。



图 2.2 24 进制数字钟效果图

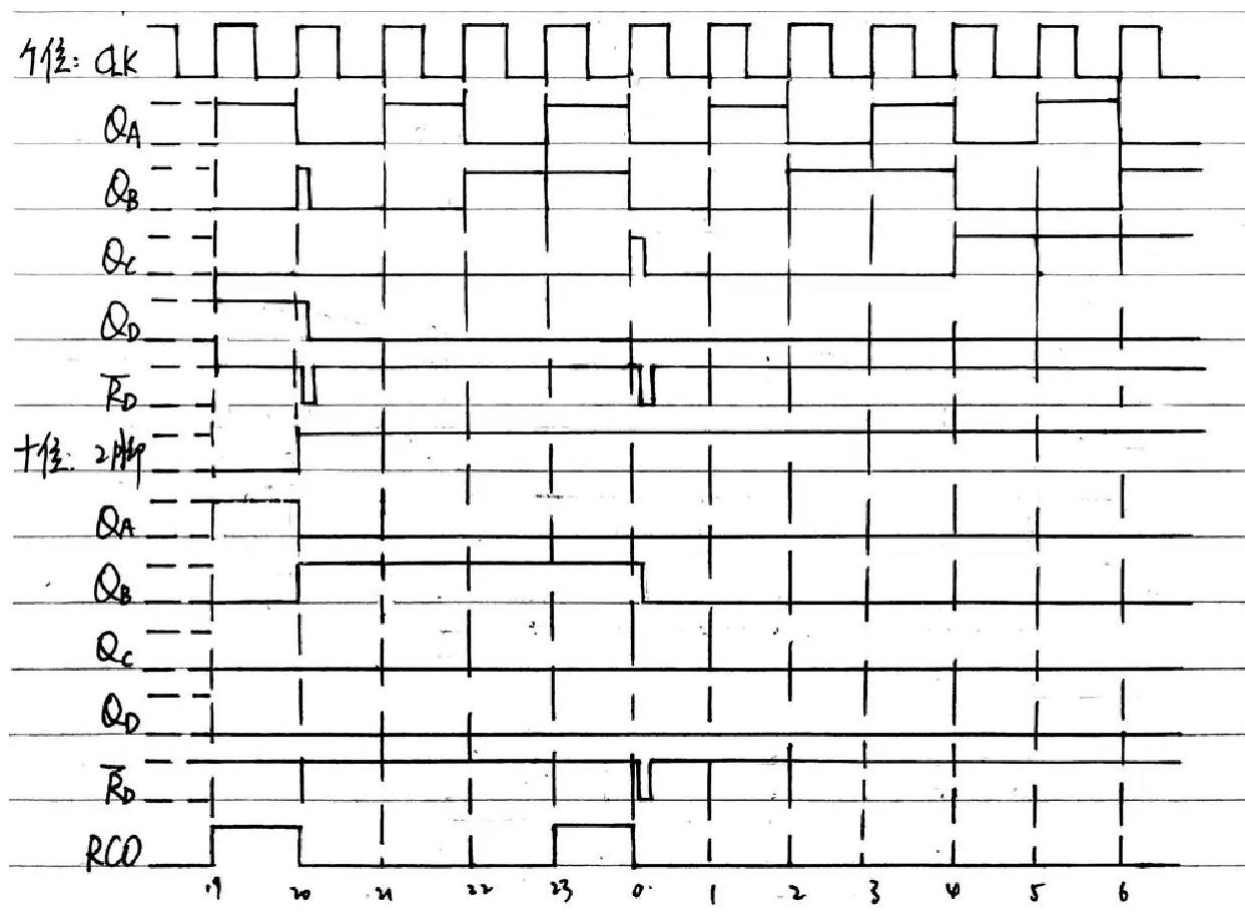


图 2.3 24 进制数字钟波形图