

## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita  
Dr. Pődör Bálint

Óbudai Egyetem  
KVK Mikroelektronikai és Technológia Intézet

### 1. ELŐADÁS



2. félév

1

### TEMATIKA ÉS ISMERETTANYAG (1)

1. Sorrendi (szekvenciális) hálózatok, általános tulajdonságok. Szinkron és aszinkron sorrendi hálózatok.
2. Elemi tárolók (flip-flop) jellemzői és működésük. RS, JK, D G-D és T típusú flip-flopok.
3. Regiszterek jellemzői és működésük. Szinkron és aszinkron számlálók kialakítása, működésük, alkalmazásai.
4. Aszinkron és szinkron sorrendi hálózatok analízise és szintézise. Szinkron sorrendi áramkörök tervezése állapotábra alapján.
5. Digitális áramköri alapismeretek. Digitális áramkörcsaládok (MOS, CMOS, TTL, ECL) konstrukciói, jellemzői, működésük, felhasználásuk.

2

### TEMATIKA ÉS ISMERETTANYAG (2)

6. Kombinációs áramkörök megvalósítása. Statikus és dinamikus jellemzők, terhelés, terhelhetőség, késleltetések, hazárdok, hazárdmentesítés.
7. Műveletvégző egységek (összeadók, összehasonlítók, szorzók, aritmetikai-logikai egység ALU).
8. Félezetős memóriák tulajdonságai. Félezetős memóriák címzése és szervezésük.
9. Programozható logikai eszközök.

3

### TANTERMİ GYAKORLATOK

1. Egyszerű és összetett kombinációs áramkörök tervezési példái.
2. Flip-flopok analízise.
3. Sorrendi áramkörök tervezési példái.
4. Regiszterek, számlálók.
5. Számlálókból kialakított áramkörök tervezése. Számlálók tervezése katalógus alapján.
6. Digitális alapáramkörök (TTL és CMOS) működésének analízise.
7. Félezetős memóriák analízise, rendszerek összeállítása.

4

### KÖTELEZŐ IRODALOM

Zsom Gyula: [Digitális technika I](#), Műszaki Könyvkiadó, Budapest, 2000, (KVK 49-273/I)

Zsom Gyula (szerk.): [Digitális technika II](#), Műszaki Könyvkiadó, Budapest 2000, (KVK 49-273/II)

Römer Mária: [Digitális rendszerek áramkörei](#), Műszaki Könyvkiadó, Budapest, 1989, (KVK 49-223)

Römer Mária: [Digitális technika példatár](#), KKMF 1105, Budapest 1999

Arató Péter: [Logikai rendszerek tervezése](#), Műegyetemi Kiadó 2004, 55013

5

### AJÁNLOTT IRODALOM

Gál Tibor: [Digitális rendszerek I és II](#), Műegyetemi Kiadó, 2003, 51429 és 514291 műegyetemi jegyzet

Benesóczky Zoltán: [Digitális tervezés funkcionális elemekkel és mikroprocesszorokkal](#), Műegyetemi Kiadó, 2002, 55033

Szentiday Klára: [Digitális alapáramkörök](#) (KVK MTI, 2003)  
Mojzes Imre (szerk.): [Mikroelektronika és elektronikai technológia](#), Műszaki Könyvkiadó, 1995

Janovich Sándor, Tóth Mihály: [A logikai tervezés módszerei](#), Műszaki Könyvkiadó, Budapest, 1973.

6

## AZ ELŐADÁSOK ÉS A TANANYAG

Az előadások

Zsom Gyula: Digitális technika I és II  
 (I. köt. 146-258 old., 318-346. old.,  
 II. köt. 3-89 old., 258-321 old.)

Rőmer Mária: Digitális rendszerek áramkörei  
 (41-145 old., 179-255 old.)

Arató Péter: Logikai rendszerek tervezése  
 (139-189 old., 280-284 old.)

Gál Tibor: Digitális rendszerek I és II

Tarna G.; Bokor J.; Sághi B.; Baranyi E.; Bécsi T.:  
 Irányítástechnika I. BME Egyetemi tananyag  
 (32-51 old.)

c. könyvein alapulnak.

7

## ALÁÍRÁS, VIZSGA, ...

Gyakorlat:

1. A gyakorlatokon való részvétel kötelező. Három, vagy több igazolatlan hiányzás esetén nincs aláírás, és nem is pótolható.

2. Kis zárthelyik átlaga elégges szinten való megírása. Ez a gyakorlat követelményeinek teljesítéséhez tartozik, az aláírás megszerzéséhez szintén szükséges. Ez azonban pótolható.

8

## ALÁÍRÁS, VIZSGA, ...

Előadás:

Egy alkalommal nagy zárthelyi. Terv szerint a 10. héten.

A zárthelyi az aláírás megszerzésének további feltétele.

## ÉRTÉKELÉS ÉS VIZSGAJEGY

Elégges (2) jegy alsó határa

**55 %**

9

## 1. ELŐADÁS: SORRENDI HÁLÓZATOK

Kombinációs hálózatok, áttekintés

Sorrendi hálózatok alapjai

Aszinkron sorrendi hálózatok

Szinkron sorrendi hálózatok

10

## KOMBINÁCIÓS HÁLÓZATOK

### Rövid áttekintés

11

## A kombinációs logikai hálózat általános modellje



- Az  $x_i$  bemeneti állapotot leképezi a  $z_j$  kimeneti állapotra.
- Ugyanahhoz az  $x_i$  bemenethez minden ugyanaz a  $z_j$  kimenet tartozik. (Eltekintve a tranziensekktől.)

12

## KOMBINÁCIÓS HÁLÓZAT

A kombinációs hálózat "emlékezet nélküli" hálózat



a pillanatnyi  $x_i$  bemeneti állapotot egyértelműen meghatározza a  $z_i$  kimeneti állapotot, függetlenül attól, hogy korábban milyen  $x_i$  bemenetei állapotokkal vezéreltük a hálózatot.

13

## KOMBINÁCIÓS LOGIKAI HÁLÓZATOK TULAJDONSÁGI

A kombinációs hálózatokban minden **bemeneti kombináció** egyértelműen és kizárolagosan meghatározza a kimeneti kombinációt.

A **kimeneti kombinációból** viszont általában nem tudjuk egyértelműen meghatározni az azt előidéző bemeneti kombinációt, mert nem követelmény, hogy különböző bemeneti kombinációk minden esetben más-más kimeneti kombinációt hozzanak létre.

14

## KOMBINÁCIÓS HÁLÓZAT LOGIKAI FÜGGVÉNYEI



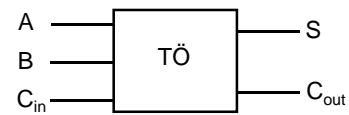
A kimenő változók a bemenő változók logikai függvényeivel állíthatók elő

$$Y_i = F_i(A, B, \dots, N) \quad i = 1, 2, \dots, m$$

15

## PÉLDA: TELJES ÖSSZEADÓ

Funkciója két bit és az előző helyi értékből származó átvitel összeadása



Három bemenetű és két kimenetű hálózat "adat kompresszor"

16

## IGAZSÁGTÁBLA ÉS LOGIKAI EGYENLETEK

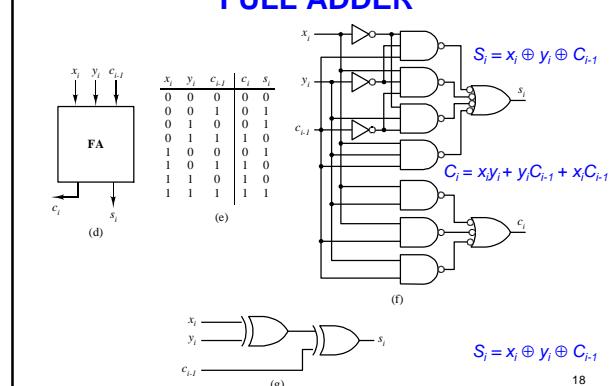
A	B	C <sub>in</sub>	S	C <sub>out</sub>
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$\begin{aligned} S &= \overline{A} \overline{B} C_{in} + \overline{A} \overline{B} \overline{C}_{in} + \\ &\quad \overline{A} B C_{in} + A \overline{B} C_{in} \\ &= A \oplus B \oplus C_{in} \end{aligned}$$

$$C_{out} = (A \oplus B)C_{in} + AB$$

17

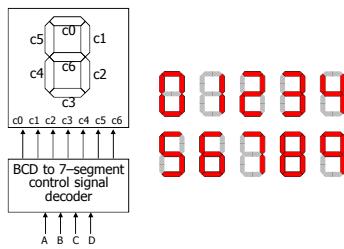
## FULL ADDER



18

## PÉLDA: BCD/7-SZEGMENSES KIJELZŐ DEKÓDOLÓ

- Bemenet : 4 bit BCD digit (A, B, C, D)
- Kimenet : 7 szegmens vezérlőjele (C0-C6)



## A FELADAT ANALÍZISE

- Igazságátbla
  - don't care termek
- Megvalósítási technika megválasztása
  - Ha ROM, akkor kész
  - Don't care termek PAL/PLA előnyös lehet
- A kiválasztott technikáról függően minimalizálás Karnaugh táblákon

A	B	C	D	C <sub>0</sub>	C <sub>1</sub>	C <sub>2</sub>	C <sub>3</sub>	C <sub>4</sub>	C <sub>5</sub>	C <sub>6</sub>
0	0	0	0	1	1	1	1	1	1	0
0	0	0	1	0	1	1	0	0	0	0
0	0	1	0	1	1	0	1	0	1	1
0	0	1	1	1	1	1	1	0	0	1
0	1	0	0	0	1	1	0	0	1	1
0	1	0	1	1	1	0	1	1	0	1
0	1	1	0	0	1	1	1	0	1	1
0	1	1	1	0	1	1	1	1	0	0
1	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	0	0	1	1
1	0	1	–	–	–	–	–	–	–	–
1	1	–	–	–	–	–	–	–	–	–

20

## HÉT KIMENET MINIMALIZÁLÁSA

- 15 term ha a kimeneteket külön-külön kezeljük


$C_0 = A + B'D + C + B'D'$   
 $C_1 = C'D' + CD + B'$   
 $C_2 = B + C + D$   
 $C_3 = B'D' + C'D' + BC'D + B'C$   
 $C_4 = B'D' + C'D'$   
 $C_5 = A + C'D' + B'D' + BC'$   
 $C_6 = A + CD' + BC' + B'C$

Don't care termek: erős egyszerűsítések adódnak!

21

## EGYÜTTES MINIMALIZÁLÁS

- Jobb megoldás is van!
  - 9 különböző szorzat tag (15 helyett)
  - Közös termek
  - Az egyes kimenetek nem szükségképen minimális

A
1
1
1

C<sub>2</sub>

$$\begin{aligned} C_0 &= A + B'D + C + B'D' \\ C_1 &= C'D' + CD + B' \\ C_2 &= B + C' + D \\ C_3 &= B'D' + C'D' + BC'D + B'C \\ C_4 &= B'D' + C'D' \\ C_5 &= A + C'D' + B'D' + BC' \\ C_6 &= A + CD' + BC' + B'C \end{aligned}$$

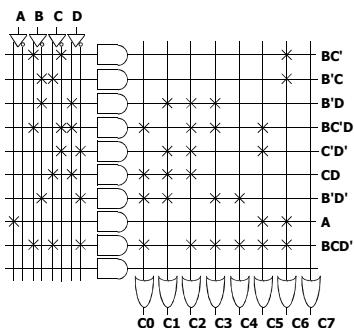
A
1
1
1

C<sub>2</sub>

$$\begin{aligned} C_0 &= BC'D + CD + B'D' + BCD' + A \\ C_1 &= B'D + C'D' + CD + B'D' \\ C_2 &= B'D + BC'D + C'D' + CD + BCD' \\ C_3 &= BC'D + B'D + B'D' + BCD' \\ C_4 &= B'D' + BCD' \\ C_5 &= BC'D + C'D' + A + BCD' \\ C_6 &= B'C + BC' + BCD' + A \end{aligned}$$

22

## PLA REALIZÁLÁS



23

## Sorrendi (szekvenciális) logikai hálózatok

logikai hálózatok

24

## SORRENDI LOGIKAI HÁLÓZATOK

A logikai áramkör kimeneti jele(i) a bemeneten fellépő jelkombinációkon kívül az előzőleg felvett állapotától is, azaz az előzőleg kialakult kimeneti jelkombinációtól is függ.

**Sorrendi vagy szekvenciális logikai hálózat.**

Bemeneti változók: **primer** változók.  
Visszacsatolt kimeneti változók: **szekunder** változók.

25

## PÉLDA: ÁRUSÍTÓ AUTOMATA

Pl. egy ital-automatának "emlékeznie" kell, hogy milyen és hány érmét dobtak bele. Az automata "válasza" nem csak attól függ, hogy éppen milyen érmét dobtak bele, hanem attól is, hogy hány és milyen érmét fogadt be az adott kiszolgálási ciklusban.

## SORRENDI LOGIKAI HÁLÓZATOK TULAJDONSÁGAI

A sorrendi logikai hálózatok, a **szekunder kombinációk** révén képesek arra, hogy ugyanazon bemeneti kombinációhoz **más-más kimeneti kombinációt** szolgáltassanak attól függően, hogy a bemeneti kombináció fellépte esetén milyen az éppen érvényes szekunder kombináció. A szekunder kombináció pillanatnyi értékét pedig a logikai hálózat bemenetére jutott **korábbi bemeneti kombinációk** és azok **sorrendje is befolyásolja**, mivel a szekunder kombinációk a működés során változnak.

Innen ered a **sorrendi logikai hálózat** elnevezés.

27

## SORRENDI HÁLÓZAT

A sorrendi hálózat, a kombinációs hálózattal szemben emlékezettel (memoriával) rendelkező hálózat.

A kimeneti állapotot nemcsak a pillanatnyi bemeneti állapot határozza meg, hanem a korábbi bemeneti állapotok, pontosabban a **bemeneti állapotok (nem végtelen)** sorozata **azaz szekvenciája**.

Ezért nevezik szekvenciális hálózatnak.

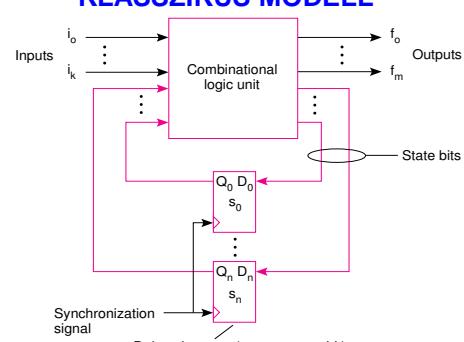
28

## SZEKVENCIÁLIS LOGIKA

- A kombinációs hálózatoknak nincs memoriájuk. A kimenet mindenkorán követi a bemenetet.
- Szükség van olyan áramkörökre, amik különbözőképpen reagálnak a bemenetre az előző állapotuktól függően.
- Az ilyen gépeket véges (állapotú) gépeknek (**automaták**) (*finite state machines*) nevezik, mivel csak adott véges számú állapotuk van.

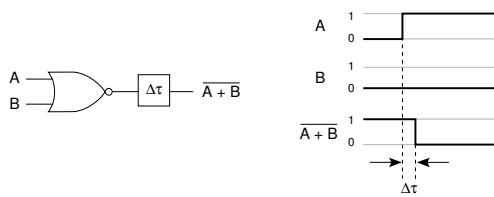
29

## VÉGES SORRENDI AUTOMATA KLASSZIKUS MODELL



30

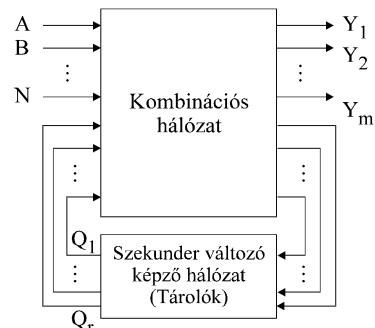
### NOR KAPU KONCENTRÁLT KÉSLELTETÉssel



A be- és kimenet közötti késleltetés képezi az elemi tárolók vagy flip-flop-ök működésének alapját.

31

### SORRENDI HÁLÓZAT TÖMBVÁZLATA (1)



32

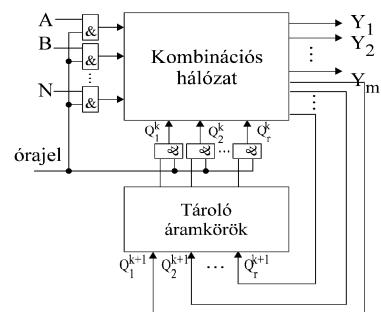
### SORRENDI HÁLÓZAT TÖMBVÁZLATA

A bemeneti változók nem határozzák meg egyértelműen a kimeneti változók értékét, ezért ezeket újabb belső (szekunder) változókkal kell kiegészíteni.

A belső változók rögzítik (tárolják) a hálózat előző vezérlési állapotait, és a bemenő változókkal együtt egyértelműen meghatározzák a kimenő változókat.

33

### SORRENDI HÁLÓZAT TÖMBVÁZLATA (2)



34

### ASZINKRON SORRENDI HÁLÓZAT TULAJDONSÁGAI

- Az instabil állapotok miatt a szekunder változók száma általában több mint szinkron esetben, ezért logikai tervezésük bonyolultabb
- A működési sebességet csak az építőelemek működési sebessége és a jelterjedési késleltetések korlátozzák.
- Nem kell szinkronizációs feltételeket biztosítani

### SZINKRON SORRENDI HÁLÓZAT TULAJDONSÁGAI

- A szinkron hálózatban nem értelmezünk külön instabil és stabil állapotot
- Szekunder változók száma általában kevesebb mint aszinkron esetben ezért egyszerűbb a logikai tervezésük
- A működési sebességet a választott működési frekvencia (órajel) korlátozza
- Logikai tervezésük után biztosítani kell a szinkronizációs feltételeket, melynek teljesülnie kell a bemeneti változásokra és a kimeneti kombináció értelmezésére is

## SORRENDI HÁLÓZAT: STATIKUS MODELL



A sorrendi hálózat is statikus modellel írható le.

A statikus modell a hálózat állapot-sorozatát, azaz az eseménytörténetet írja le, a tranziszeit nem.

Az állapotot leíró függvényekben az *idő mint* változó NEM szerepel.

37

## SORRENDI HÁLÓZAT „EMLÉKEZETE”

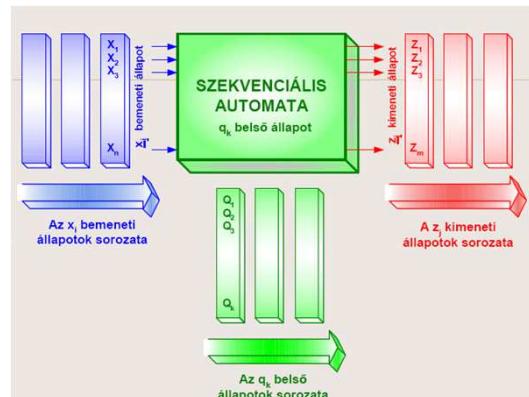
Hogyan "emlékezik" a sorrendi hálózat?

Arra kell emlékeznie, hogy a *feladat szempontjából* mi történt megelőzően a bemenetén.  
Ezt az éppen aktuális belső állapota tárolja.

Ha véges számú megelőző bemeneti állapotra kell csak emlékeznie, akkor véges számú belső állapota van.

Az ilyen tulajdonságú szekvenciális hálózat az ún. véges (sorrendi) automata (finite digital automata).

38



39

## SORRENDI HÁLÓZAT MODELLJEI

A kimeneti kombinációk előállítása szerint a sorrendi hálózatokat két csoportba oszthatjuk:

### Mealy modell

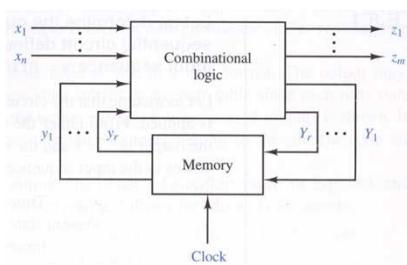
A kimenetek a bemenetek **ÉS** az állapot közvetlen függvényei

### Moore modell

A kimenetek **CSAK** az állapot közvetlen függvényei

40

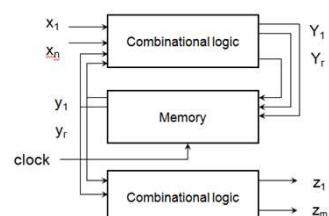
## MEALY MODELL



41

A kimenetek a bemenetek **ÉS** az állapot közvetlen függvényei. Problémák merülhetnek fel az állapotok és a bemenetek közötti szinkronizáció hiányá miatt.

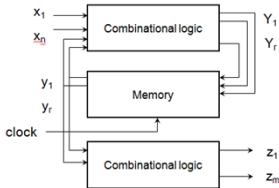
## MOORE MODELL



42

A kimenetek **CSAK** az állapot közvetlen függvényei  
A kimenetet nem a bemenethez hanem az állapotoknak megfelelően szinkronizáljuk.

### MOORE MODELL



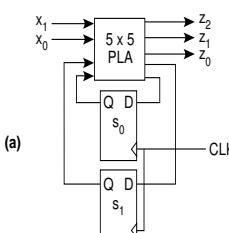
A hálózat kimenete látszólag nem függ a bemenettől, valójában azonban a bemenet és a pillanatnyi állapot együttesen határozzák meg a kialakuló új állapotot, amely a visszacsatlás révén hatással lesz a kimenetre.

A Moore-modell szerint működő hálózatban egy adott állapothoz csak egyfél kimeneti kombináció rendelhető.

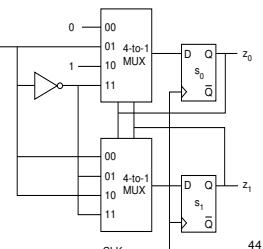
43

### MEALY ÉS MOORE MODELL

Mealy modell:  
A kimenetek a bemeneti változók **és** az előző állapot függvényei



Moore modell:  
A kimenetek **csak** az előző állapot függvényei



### SORRENDI HÁLÓZATOK MŰKÖDÉSÉNEK LEÍRÁSA - ÁLLAPOTTÁBLA

Tervezés,  
analízis fontos  
lépése

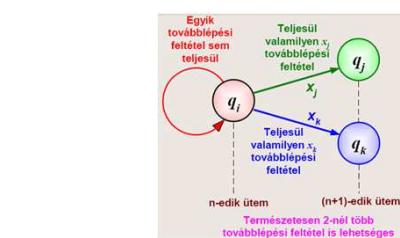
Az állapottábla ábrázolja az egyes állapotok közötti **ámenetet**, illetve azt, hogy az **állapotátmenetek** milyen bemeneti kombinációk hatására jönnek létre.

A táblázat egyes **soraiban** a lehetséges állapotok vannak ábrázolva, a táblázat **oszlopai**ban pedig a lehetséges bemeneti kombinációk. A táblázat egyes celláiban pedig az látszik, hogy milyen új belső állapotot vesz fel a rendszer.

45

### SORRENDI HÁLÓZATOK MŰKÖDÉSÉNEK LEÍRÁSA - ÁLLAPOTGRÁF

Tervezés,  
analízis fontos  
lépése,  
grafikus megjelenítés

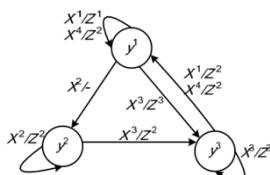


Az állapotgráf (állapotdiagram) a sorrendi hálózat leírási módja, mely csomópontokból és a csomópontokat összekötő irányított szakaszokból (élékből) áll.

Csomópont : a hálózat belső állapota.  
Él: minden bemeneti kombináció hatására megy át az egyik állapotból a másikba.

46

### MEALY MODELL - ÁLLAPOTGRÁF

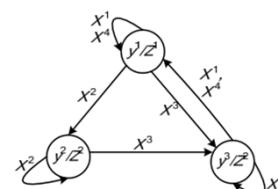


A kimeneteket a címkézett, irányított élekre írjuk, mégpedig az adott állapotátmenetet kiváltó bemeneti kombináció mellé

X a bemeneti kombinációk halmaza,  
Z a kimeneti kombinációk halmaza,  
y a bemenetré pillanatnyilag visszajutott szekunder kombinációk halmaza (azaz a pillanatnyi állapot)

47

### MOORE MODELL - ÁLLAPOTGRÁF



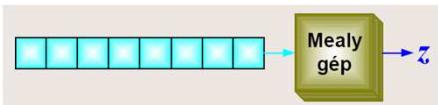
A kimenet a belső állapottól függ, ezért az egyes állapotokhoz tartozó kimenet értékét az állapotot reprezentáló körbe írjuk.

X a bemeneti kombinációk halmaza,  
Z a kimeneti kombinációk halmaza,  
y a bemenetré pillanatnyilag visszajutott szekunder kombinációk halmaza (azaz a pillanatnyi állapot)

48

### PÉLDA: PARITÁSVIZSGÁLÓ

Legyen egy sorrendi hálózat feladata egy 8-bites (soros) kódszó bitjei párosságának megállapítása.



Akárhány bit is érkezett már a bementére a 8 bites sorozatból, csak arra kell "emlékeznie", hogy az addigi bitek paritása páros vagy páratlan volt-e.

Tehát elegendő ha csak 2 belső állapota van, és csak azt kell vizsgálnia, hogy az éppen beérkező bit megváltoztatja-e a tárolt paritást.

49

### PÉLDA: KÓDSZÓ HAMMING SÚLYA

Legyen a sorrendi hálózat feladata egy 8-bites (soros) kódszó Hamming súlyának megállapítása.

A Hamming súly (a nem 0 elemek száma) 0-tól 8-ig bármilyen lehet!

Az  $n$ -edik ütemben emlékeznie kell arra, hogy az addig beérkezett kódszó szakasznak mi volt a Hamming súlya.

A beérkező bit értékétől függően ezt vagy változatlanul hagyja, vagy 1-gyel növeli.

Ehhez 8 belső állapot szükséges.

50

### HAMMING TÁVOLSÁG

Két azonos szóhosszúságú kódszó HAMMING távolságát ( $D$ ) úgy számítjuk ki, hogy a két kódszó azonos helyén álló elemeit összehasonlítjuk és megszámláljuk, hogy hány helyen áll különböző bit.

A kódszókészlet HAMMING távolsága: a kódszó készletelemei közötti legkisebb Hamming távolság.

51

### SORRENDI HÁLÓZATOK

A sorrendi hálózat működési folyamata :

Bekapcsoláskor ún. start állapotban van, a hálózatnak „előlete” nincs, várja, hogy történjen valami.

Miután változás lép fel a bemeneteken, a rendszer egy új állapotba kerül. Innen további változások hatására újabb állapotokba ugorhat, vagy akár vissza is térhet egy korábbi helyzetbe.

Ha egy sorrendi hálózat egy bizonyos állapotban van, akkor az egyértelműen megadja, hogy mi történt vele az előzőekben.

52

**VÉGE**

53

## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita  
Dr. Pődör Bálint

Óbudai Egyetem KVK  
Mikroelektronikai és Technológia Intézet

### 2. ELŐADÁS: ELEMI SORRENDI HÁLÓZATOK (FLIP-FLOPOK)



1

## TANKÖNYV-IRODALOM

Sorrendi hálózatok, flip-flopok stb.

Az előadás:  
Arató: Logikai rendszerek ..., 158-189.old.

Zsom: Digitális technika I, 318-345 old.

Römer: Digitális rendszerek ..., 98-116 old.

Römer: Digitális ... példatár, 30-36 old.

Kovács Cs. Digitális elektronika 61-67 old.

<http://shrek.unideb.hu/~misak/>

irodalom alapján készült.

2

## ELEMI SORRENDI HÁLÓZATOK

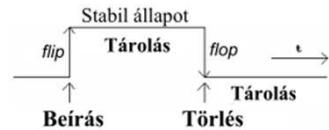
**Kombinációs hálózatok:** elemi kombinációs hálózatokból azaz kapukból építhetők fel.

**Sorrendi (szinkron és aszinkron) hálózatok:** felépíthetők elemi sorrendi hálózatokból (is).

**Elemi sorrendi hálózatok:** önmagukban igen egyszerű logikai feladatok megoldására képesek csak, egy szekunder változójuk van. Tehát csak két állapotuk van, bemeneteik száma egy vagy kettő. Nevük **billenőkör**, **bistabil multivibrátor**, **tároló**, vagy **flip-flop**.

3

A legegyszerűbb tároló (flip-flop) kapcsolás három funkcióra alkalmas:



4

## FLIP-FLOPOK VEZÉRLÉSE

Vezérlésük szerint megkülönböztethetünk:

- **együtemű** (aszinkron, latch) és
- **kétütemű** (szinkron) tárolókat.

**A együtemű** vezérlésű tárolóban a bemenetre adott hatásos logikai szinttel azonnal (áramköri késleltetéssel) létrehozható a kimenetek megváltozása. Együtemű vezérlésű tárolók egyszerűen kialakíthatók kapuáramkörökből.

**A kétütemű** vezérlésű tárolóknál az adatbemenetekre (R, S; J, K; T; D) adott információ csak az un. órajel (clock) meghatározott állapotváltozására válik hatásossá.

Az órajel szükséges állapotváltozásai alapján megkülönböztetjük:

- statikus tárolók
- statikus kapuzzott tárolók;
- master-slave (kétfokozatú) tárolók
- élezérelt tároló (edge-triggered flip-flop)

5

## FLIP-FLOPOK MŰKÖDÉSE

- Az aszinkron működésű tárolók állapotváltozása a bemenetre adott vezérlőjel hatására közvetlenül jön létre a késleltetési idő elteltével.

- A szinkron (órajellel vezérelt) flip-flopok állapotváltozása csak akkor jön létre, ha a szinkronizáló (óra, CLOCK) bemenetükre megérkezik az órajel.

6

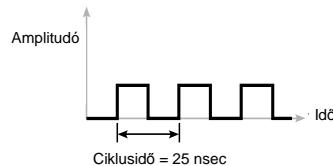
## FLIP-FLOPOK: STATIKUS ÉS DINAMIKUS VEZÉRLÉS

A FF-ök vezérlése kétféle lehet:  
statikus vagy dinamikus.

- A **statikus** vezérlő bemenetekre a vezérlési táblázat szerint logikai 0 vagy logikai 1 **egyszinteket** kell adni az állapotváltozás létrehozására.
- **Dinamikus** vezérlés: a FF billenése a dinamikus vezérlő bementre adott jel meghatározott irányú változásának hatására jön létre ("elre" billenő, **edge-triggered**).

7

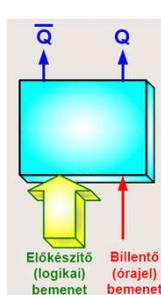
## ÓRAJEL ÉS RITMUS



Pozitív logika: az „akció” az órajel magas szintje esetén meg van. Az alacsony szint ideje időt biztosít az egyes részáramkörök közötti jelterjedésre, így azok bemenetei már helyes értékük és stabilak a következő óraciklus kezdetére.

8

## ELEMI SZINKRON TÁROLÓELEM (FLIP-FLOP) MŰKÖDÉSE



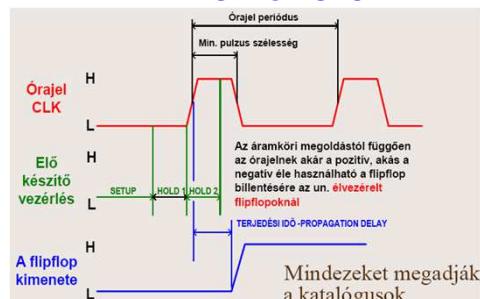
A logikai vezérlés hatása mindaddig nem érvényesül a kimeneten, amíg az órajel el nem indítja a flip-flop belső állapotváltozásait.

Enzen tranzisz folyamat ideje alatt nem szabad a hálózat logikai vezérlését változtatni.

Az órajel periódusideje hosszabb legyen mint a leghosszabb tranzisz ideje.

9

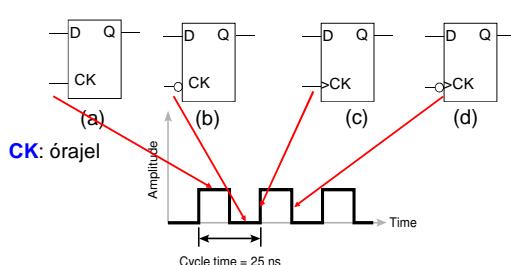
## A VEZÉRLÉS IDŐVISZONYAI



A FF biztosítja, hogy a kombinációs hálózatok bemenetén lévő jel ne változzon addig, amíg a KH-n belül az összes jelváltozási folyamat le nem csenget.

10

## TÁROLÓK JELÖLÉSE



(a) **CK=1**, (b) **CK=0** szint esetén írja be D-t,  
(c) **CK emelkedő**, (d) **CK lefelé** menő élénél.

11

## FLIP-FLOPOK (TÁROLÓK)

Kétállapotú billenő elemek, **flip-flop**-ok (bistabil multivibrátor, billenőkör).

Leggyakrabban használt flip-flopok (logikai működés szerint):

R-S (vagy S-R) flip-flop	reset-set
J-K flip-flop	
T flip-flop	toggle
D flip-flop	delay, data
D-G flip-flop	gated D

Mindegyik **szinkron** módon működik, de az **S-R** és a **D-G** flip-flopok működhettek **aszinkron** módon is.

12

## SR FLIP-FLOP: BEVEZETÉS

Az S-R (set-reset) flip-flop a digitális rendszerekben használt egyik legegyszerűbb tároló, amely egy kombinációs hálózat direkt visszacsatolásával, azaz aszinkron sorrendi hálózattal valósítható meg.

- Két bemenet: Set, Reset és két kimenet
- Visszacsatolt kapcsolás
- Hárrom megengedett és egy tiltott állapot
- A megengedett állapotok stabilak
- A tiltott állapot instabil lehet

13

## SER-RESET (S-R) FLIP-FLOP (1)

### Egyszerű igazság-tábla

S	R	$Q^n$	$Q^{n+1}$
0	0	Q <sup>n</sup>	Q <sup>n+1</sup>
0	1	0	0
1	0	1	1
1	1	X	X

SET beírás, RESET törlés, függetlenül attól, mi volt az előző állapota.

Definiált működés:

**R = 1** a FF állapotát 0-ra állítja be, és 0-ban is marad

**S = 1** a FF állapotát 1-re állítja be, a vezérlés megszűnése után is 1-ben marad

Ha egyidejűleg S és R értéke 0 akkor az állapot nem változik (billenés nem történik), a flip-flop az előző állapotát tárolja, (állapotmegőrzés).

Ha S és R egyidejűleg 1 akkor a FF működése definiálatlan, tehát ez a vezérlési mód logikailag tiltott.

14

## S-R FLIP-FLOP S = R = 1 ESET

**S = R = 1** esetén nincs definiálva a kimenet, ezért ez a bemeneti kombináció nem megengedett.

Ennek ellenére egy adott implementáció nyilván jól definiált értéket produkál a kimeneteken.  
Pl. a NOR alapú megoldás minden kimeneten 0-át  
a NAND alapú megoldás 1-t  
azonban minden esetben a két kimenet nem lesz egymás komplemente, mindenkor 1 illetve 0 lesz.

15

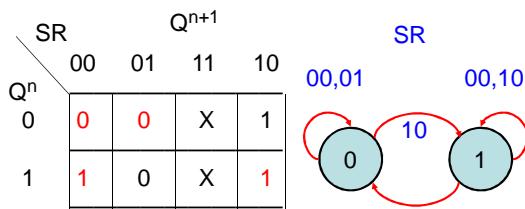
## S-R FLIP-FLOP (2)

### Összetett igazság-tábla

S	R	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	tiltott
1	1	1	tiltott

16

## S-R FLIP-FLOP: ÁLLAPOTTÁBLA ÉS ÁLLAPOTGRÁF

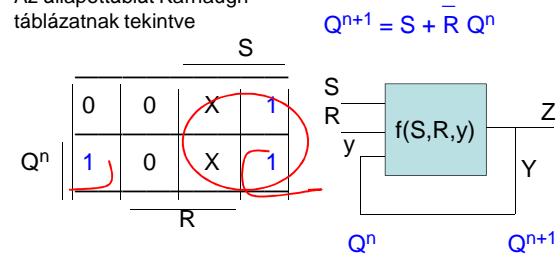


Egyetlen oszlopban sem alakul ki oszcilláció, így a működés minden szinkron, minden aszinkron módon értelmezhető, és ugyanaz. (Piros: stabil állapotok.)

17

## ASZINKRON S-R FF REALIZÁLÁSA KOMBINÁCIÓS HÁLÓZATTAL

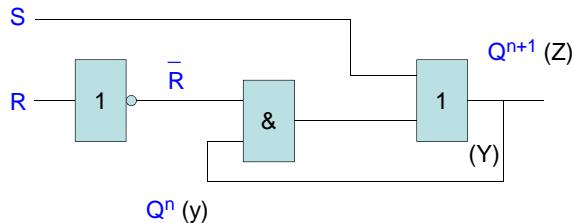
Az állapottáblát Karnaugh táblázatnak tekintve



18

### ÉS-VAGY KAPUS REALIZÁLÁS: ELVI LOGIKAI RAJZ

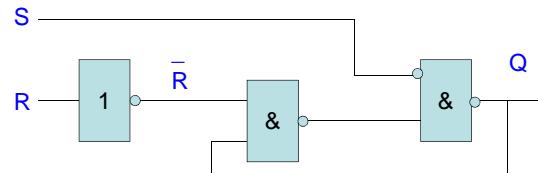
A  $Q^{n+1} = S + \bar{R} Q^n$  karakterisztikus egyenlet szerint



19

### ÉS-VAGY ÁTALAKÍTÁSA NAND-NAND KAPUS REALIZÁLÁSRA

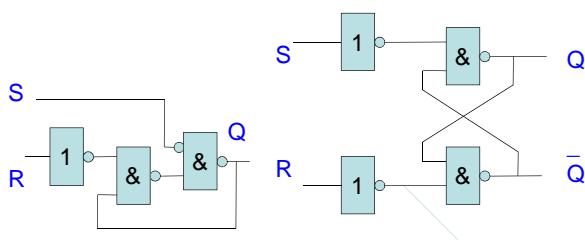
Átalakítás a De Morgan térel szerint



20

### ÉS-VAGY ÁTALAKÍTÁSA NAND-NAND KAPUS REALIZÁLÁSRA

Átalakítás a De Morgan térel szerint egyenlet szerint és átrajzolva



21

### INVERZ S-R FLIP-FLOP

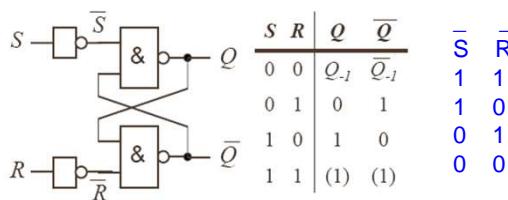
S	R	$Q^{n+1}$
—	—	X
0	0	1
0	1	1
1	0	0
1	1	$Q^n$

Az **inverz** SR flip-flopot a 0 szintek vezérlik.  
Megvalósítása **két keresztszabályozó NAND kapu**.  
A logikailag nem értelmezett vezérlésnél minden két NAND kapu kimenet 1.

22

### INVERZ S-R TÁROLÓ

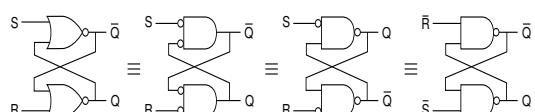
Az S "oldalán" van a Q !



NAND kapu:  
Bármelyik bemenetén 0 a kimenetet 1-be kényszeríti

23

### NOR S-R NAND S-R KONVERZIÓ



Active High  
NOR Impl.

Push Bubbles  
(DeMorgan's)  
Rearrange  
Bubbles

Convert  
from Bubbles  
to Active Low  
Signal Names  
Negálások  
áthelyezése

NOR, aktív  
H vezérlés

Átalakítás De  
Morgan szerint

NAND, aktív  
L vezérlés

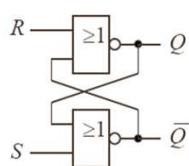
24

### S-R FLIP-FLOP: NOR KAPUS MEGVALÓSÍTÁSBAN

1 bit tárolására alkalmas

*R* – RESET

*S* – SET

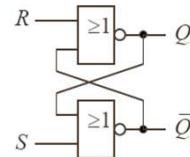


<i>S</i>	<i>R</i>	<i>Q</i>	<i>Q</i>
0	0	$Q_{-1}$	$\bar{Q}_{-1}$
0	1	0	1
1	0	1	0
1	1	(0)	(0)

NOR kapu:  
Bármelyik bemenet 1 a kimenetet 0-ba kényszeríti

25

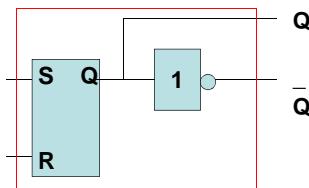
### S-R FLIP-FLOP



NOR kapus realizálás esetén az  $S = R = 1$  logikailag nem értelmezett vezérlésnél minden két NOR kapu kimenete 0 állapotba kerül. Így nem teljesül az az (implicit) feltétel, hogy a két kapu kimenete mindenkor egymás negáltja.

### S-R FLIP-FLOP

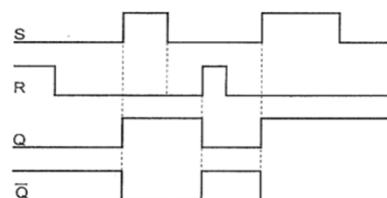
The problem of logically undefined state ( $S = R = 1$ ) can be handled by using an additional inverter to generate  $Q'$  from  $Q$  (for NAND gate realization):



For the excitation  $SR = 1$  the output will be  $Q = 1$ , i.e. the  $S$  input has the priority.

### S-R TÁROLÓ

Az S-R FF a legegyszerűbb aszinkron sorrendi hálózat. Az állapota billenésszerűen a bemenő jelkombináció változására azonnal változik.



28

### S-R FLIP-FLOP: TOVÁBBLÉPÉS

A beírás nem egyértelmű  
Nem egy lépében történik  
Az áramköri műveleteknek lehet késleltetése

Megoldás

Beírás órajelre: kapuzott SR tároló  
JK flip-flop készítése  
D flip-flop készítése

29

### J-K FLIP-FLOP

- Bizonyos szempontból az SR FF tovább bővített változata.
- Vezérlési funkciót rendel az SR FF tiltott vezérlési kombinációjához.

- Megfeleltetés:

<i>S</i>	<i>J</i>
<i>R</i>	<i>K</i>

30

### J-K FLIP-FLOP

#### Egyszerű igazság-tábla

J	K	$Q^{n+1}$
0	0	$Q^n$
0	1	0
1	0	1
1	1	$\bar{Q}^n$

Definiált működés:

**J = 1** a FF állapotát 1-re állítja be,  
**K = 1** a FF állapotát 0-ra állítja be,  
Ha **J** és **K** értéke egyidejűleg **0** akkor az állapot nem változik.

Ha **J** és **K** egyidejűleg **1** akkor megcseréli (komplementálja) a FF megelőző tartalmát.

31

### J-K FLIP-FLOP

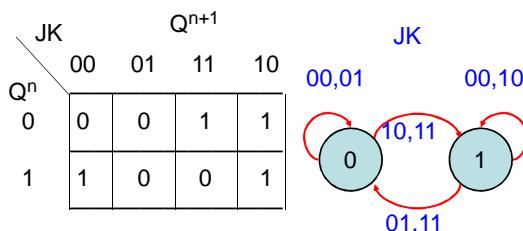
#### Összetett igazság tábla

J	K	$Q^n$	$Q^{n+1}$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

állapotmegőrzés  
állapotmegőrzés  
nullázás  
nullázás  
bérás  
bérás  
komplementálás  
komplementálás

32

### J-K FLIP-FLOP: ÁLLAPOTTÁBLA ÉS ÁLLAPOTGRÁF

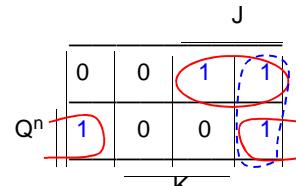


A  $JK=1$  oszlopban nem jelölhető ki stabil állapot. Így a JK FF csaknem szinkron sorrendi hálózat lehet. Kapuzó- vagy órajel nélkül nem használható.

33

### A J-K FLIP-FLOP KARAKTERISZTIKUS EGYENLETE

Az állapottáblát Karnaugh táblázatnak tekintve

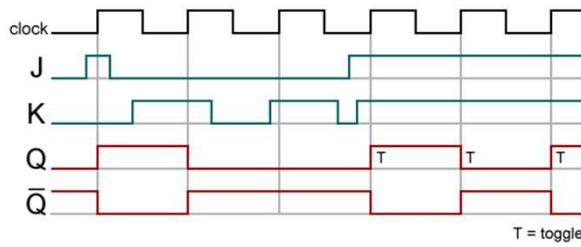


A karakterisztikus egyenletben a harmadik tag csak a hazárdmentesítés miatt szükséges!

$$Q^{n+1} = \bar{J}Q^n + \bar{K}Q^n + JK$$

34

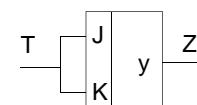
### J-K FLIP-FLOP: IDÓDIAGRAM



35

### T (TOGGLE) FLIP-FLOP

A T (TOGGLE, ~kb. ide-oda billen) flip-flop egyetlen vezérlő bemenettel rendelkező tároló elem. A T bemenetre jutó aktív vezérlés a tároló állapotát az ellenkezőjére változtatja.



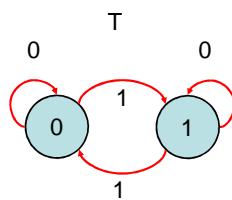
A J-K FF-ból származtatható, ha a J és K bemeneteket összekötve képzeliük.

T	$Q^n$	$Q^{n+1}$
0	0	0
0	1	1
1	0	1
1	1	0

36

### T FLIP-FLOP MŰKÖDÉSE: ÁLLAPOTTÁBLA ÉS ÁLLAPOTGRÁF

	0	1	$Q^{n+1}$
$Q^n$	0	1	
0	0	1	
1	1	0	



A  $T = 1$  oszlopban természetesen nem jelölhető ki stabil állapot. Így a T FF is csak szinkron sorrendi hálózat lehet.

37

### T FLIP-FLOP: KARAKTERISZTIKUS EGYENLET

	0	1	$Q^{n+1}$
$Q^n$	0	1	
0	0	1	
1	1	0	

$$Q^{n+1} = \bar{T} Q^n + T \bar{Q}^n$$

38

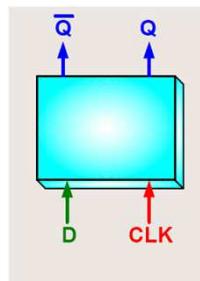
### T FLIP-FLOP

T flip-flops do not really exist, is constructed from JK or D FFs.

Usually best choice for implementing counters.

To create a T-FF using a D: Add a feedback connection that makes the input signal D equal either the value of Q or  $Q'$  under the control of the signal T.

### A D FLIP-FLOP



A D (DELAY) flip-flop Q kimenetének állapota az  $(n+1)$ -ik ütemben az lesz, ami a D előkészítő bemenet állapota volt az  $n$ -edik ütemben:

$$Q^{n+1} = D^n$$

40

### A D FLIP-FLOP

Igazságtábla és karakterisztikus egyenlet

D	$Q^n$	$Q^{n+1}$
0	0	0
0	1	0
1	0	1
1	1	1

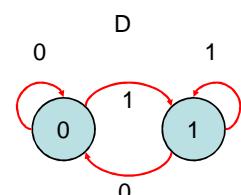
$$Q^{n+1} = D$$

Az  $(n+1)$ -edik ütemben felvett állapot független attól, hogy mi volt a FF állapota az  $n$ -edik ütemben. A FF nem emlékszik az előző állapotára!

41

### D FLIP-FLOP: ÁLLAPOTTÁBLA ÉS ÁLLAPOTGRÁF

	0	1	$Q^{n+1}$
$Q^n$	0	1	
0	0	1	
1	0	1	

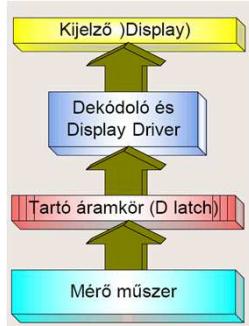


Karakterisztikus egyenlet:

$$Q^{n+1} = D$$

42

### A D FLIP-FLOP



- flip-flopot valamelyen értéket megtartó regiszter (latch) felépítésére használják.

- Pl. egy digitális mérőműszer egy kijelzésének megtartására mindenkor, amíg a műszer egy újabb mérést nem produkál.

43

### FLIP-FLOP TULAJDONSÁGINAK ÁLTALÁNOSÍTÁSA

- A flip-flopok ún. következő állapotát ( $n+1$ )-edik állapotnak nevezik (**next state**),
- az ezt megelőző állapot pedig az  $n$ -edik állapot.
- A karakterisztikus egyenlet függő változói az  $n$ -edik ütembeli értékükkel szerepelnek, az állapotfüggvény maga pedig az  $(n+1)$ -edik állapotot határozza meg.
- Ez általánosan igaz a sorrendi hálózatokra is.

44

## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita  
Dr. Pődör Bálint

Óbudai Egyetem KVK  
Mikroelektronikai és Technológia Intézet

### 3. ELŐADÁS



1

## 3. ELŐADÁS

### ELEMI SORRENDI HÁLÓZATOK:

#### FLIP-FLOPOK

(2. RÉSZ)

2

### AZ ELŐADÁS ÉS A TANANYAG

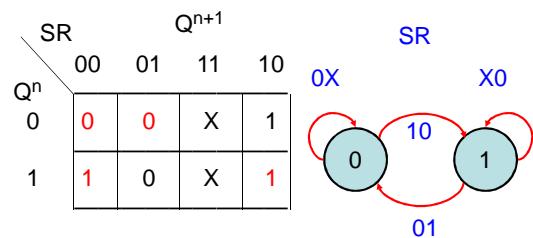
Az előadások

- Arató Péter: Logikai rendszerek tervezése (171-189 old.)
- Tieze U., Schenk Ch: Analóg és digitális áramkörök (174-175 old.)
- Zsom Gyula: Digitális technika I és II
- Römer Mária: Digitális rendszerek áramkörei
- Gál Tibor: Digitális rendszerek I és II
- Kovács Cs. Digitális elektronika 61-67 old.

c. könyvein alapulnak.

3

### S-R FLIP-FLOP: ÁLLAPOTTÁBLA ÉS ÁLLAPOTGRÁF

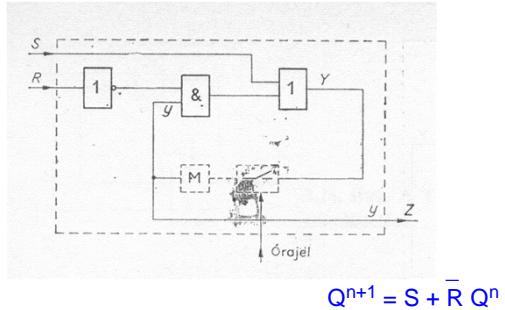


a működés **mind szinkron, mind aszinkron módon**  
**értelmezhető**, és ugyanaz. (Piros: stabil állapotok.)

4

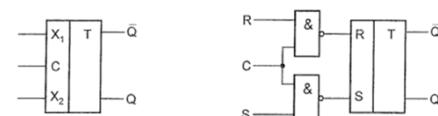
### S-R FLIP-FLOP SZINKRON MEGVALÓSÍTÁSA

A visszacsatoló ágban egy órajelvezérlésű kapcsoló és tárolóelem van.



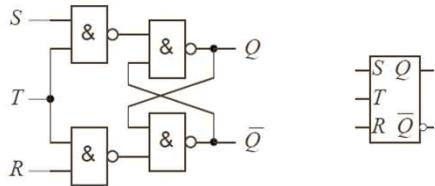
### KAPUZOTT STATIKUS TÁROLÓK

A kimenet logikai értéke, a bemenetre kapcsolt jelkombinációtól kívül egy **kapuzó jel** (órajel) értékétől is függ.



6

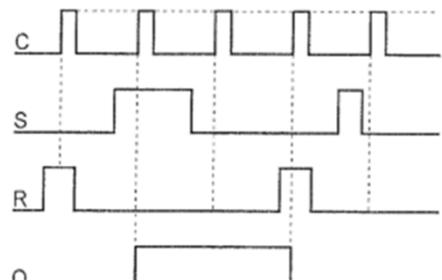
### KAPUZOTT/ÓRAJELVEZÉRELT S-R TÁROLÓ



A kapubemenet órajel (CLOCK) fogadására is használható: szinkron üzemmód

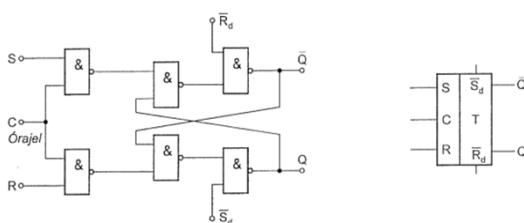
7

### KAPUZOTT S-R TÁROLÓ



8

### ÓRAJEL ÉS KÖZVETLEN VEZÉRLÉSŰ S-R TÁROLÓ



9

### J-K FLIP-FLOP: ÁLLAPOTTÁBLA ÉS ÁLLAPOTGRÁF

Q <sup>n</sup>	Q <sup>n+1</sup>				JK
	00	01	11	10	
0	0	0	1	1	0X
1	1	0	0	1	X1

A JK=1 oszloban nem jelölhető ki stabil állapot. Így a JK FF **csakis szinkron sorrendi hálózat lehet**. Kapuzó- vagy órajel nélkül nem használható.

10

### A J-K FLIP-LÓP KARAKTERISZTIKUS EGYENLETE

Az állapottáblát Karnaugh táblázatnak tekintve

J		K	
0	1	0	1
1	0	0	1
0	1	1	0

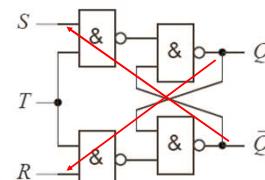
A karakterisztikus egyenletben a harmadik tag csak a hazárdmentesítés miatt szükséges!

$$Q^{n+1} = \bar{J} \bar{Q}^n + \bar{K} Q^n + J \bar{K}$$

11

### JK FF KIALAKÍTÁSA SR FF-BŐL

A JK flip-flop a kapuzott SR tárolóból alakítható ki ha a Q kimenettel az R bemenetet kapuzzuk a Q negált kimenettel pedig az S bemenetet



A visszacsatolás biztosítja, hogy az S = R = 1 állapot ne fordulhasson elő!

12

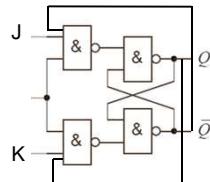
### JK FF MŰKÖDÉSE

A működés a karakterisztikus egyenlettel igazolható.  
Az "eredeti" SR flip-flop

$$Q^{n+1} = S + \bar{R} Q^n$$

A visszacsatolás miatt

$$S = J \bar{Q}^n \text{ és } R = K Q^n$$

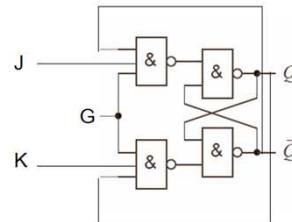


$$\begin{aligned} Q^{n+1} &= S + \bar{R} Q^n = J \bar{Q}^n + (\bar{K} + \bar{Q}^n) Q^n = \\ &= J \bar{Q}^n + \bar{K} Q^n \end{aligned}$$

Q. E. D.

13

### KAPUZOTT JK FLIP FLOP



Ha a G bementre adott kapuzó impulzus szélessége kisebb mint a jelterjedési idő a két kapun keresztül, akkor a J = K = 1 esetén a flip-flop egy kapuzó impulzus hatására csak egyszer fog billenni és komplementálni a kimenetét.

14

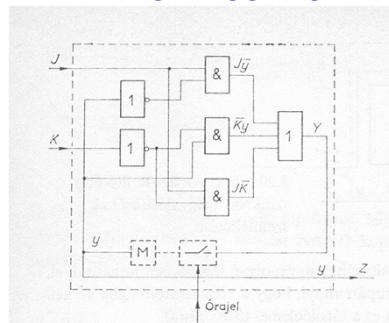
### KAPUZOTT JK FLIP FLOP

Ebben a megoldásban, a kapuzott RS flip-flophoz hasonlóan a JK bemenetek csak a **kapuzójel 1 állapotában** befolyásolják az FF állapotát.

A túl rövid kapuzó impulzus viszont bizonytalan működést okozhat, a túl rövid ideig fennálló jelek esetleg nem tudják helyes állapotba billenteni a kimeneti tárolót.

15

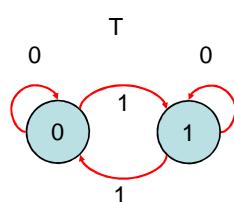
### J-K FLIP-FLOP SZINKRON MEGVALÓSÍTÁSA



$$Q^{n+1} = J \bar{Q}^n + \bar{K} Q^n + J \bar{K}$$

### T FLIP-FLOP MŰKÖDÉSE: ÁLLAPOTTÁBLA ÉS ÁLLAPOTGRÁF

	0	1	$Q^{n+1}$
0	0	1	0
1	1	0	1



A T = 1 oszlopban természetesen nem jelölhető ki stabil állapot. Így a T FF is csak **szinkron sorrendi hálózat** lehet.

17

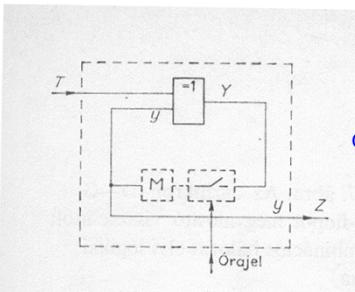
### T FLIP-FLOP: KARAKTERISZTIKUS EGYENLET

	0	1	$Q^{n+1}$
0	0	1	1
1	1	0	0

$$\begin{aligned} Q^{n+1} &= \bar{T} Q^n + T \bar{Q}^n \\ &= T \oplus Q^n \end{aligned}$$

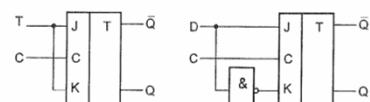
18

### T FLIP-FLOP SZINKRON MEGVALÓSÍTÁSA



$$Q^{n+1} = \bar{T} Q^n + T \bar{Q}^n \\ = T \oplus Q^n$$

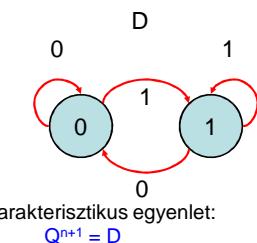
### KAPUZOTT T ÉS D TÁROLÓ



20

### D FLIP-FLOP: ÁLLAPOTTÁBLA ÉS ÁLLAPOTGRÁF

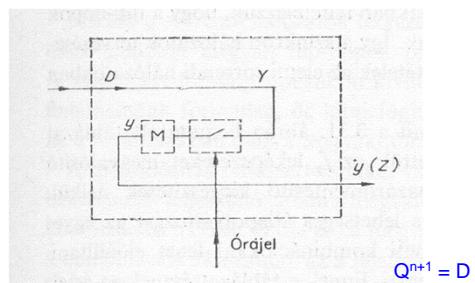
		$Q^n$	$Q^{n+1}$
		0	1
$Q^n$	0	0 1	1
1	0	0 1	1



A D-tároló egybemenetű flip-flop. A kimenet (állapot) minden egyes órajelimpulzus hatására azt az értéket veszi fel, amely a bemeneten az órajelimpulzus fellépésekor fennáll.

21

### D FLIP-FLOP SZIMBOLIKUS VÁZLATA



### GATED D FLIP-FLOP

$C$	$D$	$Q$	$\bar{Q}$
0 0		$Q_{-1}$	$\bar{Q}_{-1}$
0 1		$Q_{-1}$	$\bar{Q}_{-1}$
1 0		0	1
1 1	1	0	0

A D (DELAY) flip-flop működése szinkron, órajellel vezérelt. Ha nincs órajel ( $C=0$ ) a kimenet nem változik ( $Q^n = Q^{n-1}$ ), ha van órajel a kimenet felveszi a bemenet aktuális értékét, azaz  $Q^n = D$ .

23

### GATED D FLIP-FLOP

$Q^{n+1}$	$G$
$Q^n$	
0 0 1 0	
1 1 1 0	

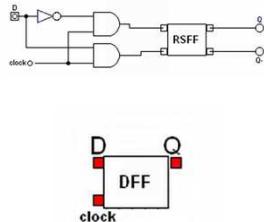
$$Q^{n+1} = D G + \bar{G} Q^n + D Q^n$$

3. tag: hazárdmentesítés

Aszinkron működés lehetséges

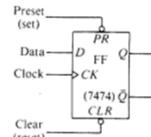
### D FLIP-FLOP: MEMÓRIAELEMENT

- Memóriaépítéshez alkalmas áramkör, de a ( $Q^-$ ) kimenetre nincs szükség
- A memóriacellához felhasznált elem be- és kimenetei:
  - Adat be (D)
  - Órajel (clock)
  - Adat ki (Q)



25

### 7474-es D FLIP-FLOP ASZINKRON BEMENETEKKEL



Mode of operation	Inputs		Outputs	
	Asynchronous	Synchronous	Q	$\bar{Q}$
PR	CLR	CK	D	
Asynchronous set	0	1	X	X
Asynchronous reset	1	0	X	X
Prohibited	0	0	X	X
Set	1	1	↑	1
Reset	1	1	↑	0

0 = LOW, 1 = HIGH, X = irrelevant, ↑ = LOW-to-HIGH transition of the clock pulse.

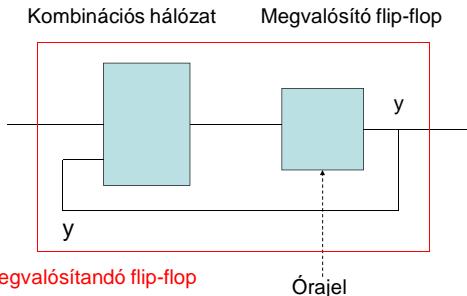
### ÁTTÉRÉS TÁROLÓK KÖZÖTT

Az előzőleg tárgyalt flip-flopok bármelyikével az összes többi típus megvalósítható.

Rendszertechnikai vázlat: a **megvalósítandó flip-flop** bemeneti kombinációból egy kombinációs hálózat állítja elő a **megvalósító flip-flop** bemeneti kombinációját. Ez érzékeli a megvalósító flip-flop állapotát is, amit egy visszavezetés biztosít.

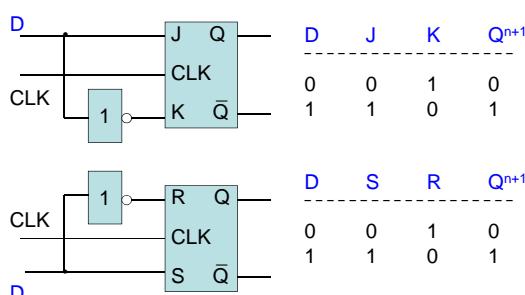
27

### RENDSZERTECHNIKAI VÁZLAT



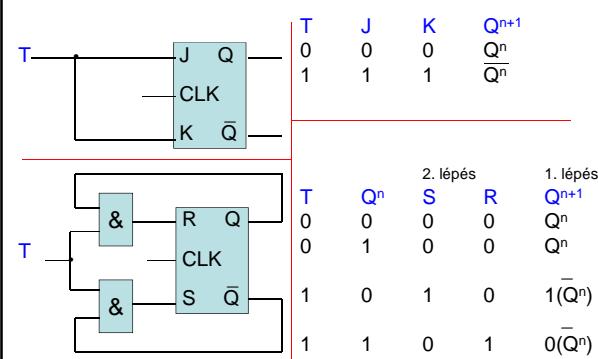
28

### D FLIP-FLOP MEGVALÓSÍTÁSAI



The D control excludes the occurrence of R=S=1 excitation

### T FLIP-FLOP MEGVALÓSÍTÁSAI



### FLIP-FLOPOK VEZÉRLÉSI TÁBLÁZATA

$Q^n$	$Q^{n+1}$	S	R	J	K	D	T
0	0	0	x	0	x	0	0
0	1	1	0	1	x	1	1
1	0	0	1	x	1	0	1
1	1	x	0	x	0	1	0

A flip-flopokból felépített szinkron és aszinkron sorrendi hálózatok tervezése a vezérlési táblázatok alapján végezhető el.

31

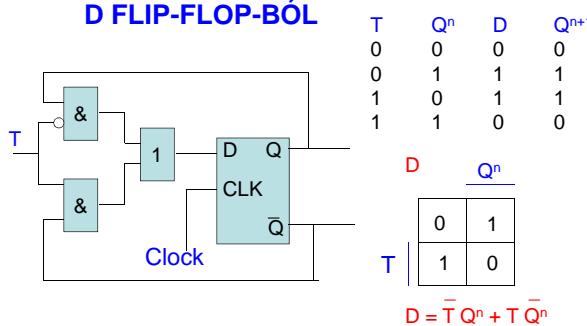
### T FLIP-FLOP RS FLIP-FLOP-BÓL: A VISSZACSATOLÁS TERVEZÉSE

$Q^{n+1}$	S	R
$Q^n$	$Q^n$	$Q^n$
0-0	1-1	
0-1	1-0	T
1	0	
		0-1
		x-0
		0-1

$S = T \bar{Q}^n$        $R = T Q^n$

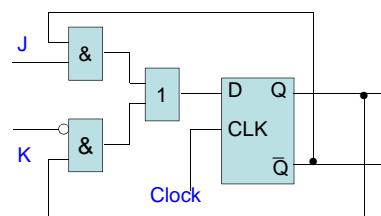
Egyszerű példa a next-state táblán alapuló tervezési módszerre.

### T FLIP-FLOP KILAKÍTÁSA D FLIP-FLOP-BÓL

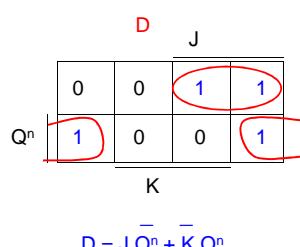


T flip-flop nincsen a CMOS és a TTL logikai áramkörcsaládok kínálatában!

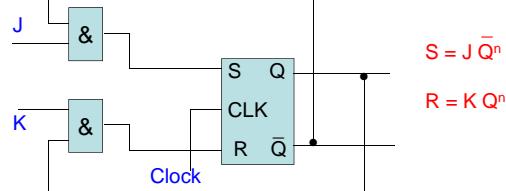
### IMPLEMENTATION OF JK FLIP-FLOP WITH D FLIP-FLOP



J	K	$Q^n$	D	$Q^{n+1}$
0	0	0	0	
0	0	1	1	
0	1	0	0	
0	1	1	0	
1	0	0	1	
1	0	1	1	
1	1	0	1	
1	1	1	0	



### JK FLIP-FLOP BUILT WITH SR FLIP-FLOP



The feedback ensures that the not allowed S=R=1 condition can not occur.

		S		J	
J	K	Q <sup>n</sup>	S	R	Q <sup>n+1</sup>
0	0	0	0	x	0
0	0	1	x	0	1
0	1	0	0	x	0
0	1	1	0	1	0
1	0	0	1	0	1
1	0	1	x	0	1
1	1	0	1	0	1
1	1	1	0	1	0

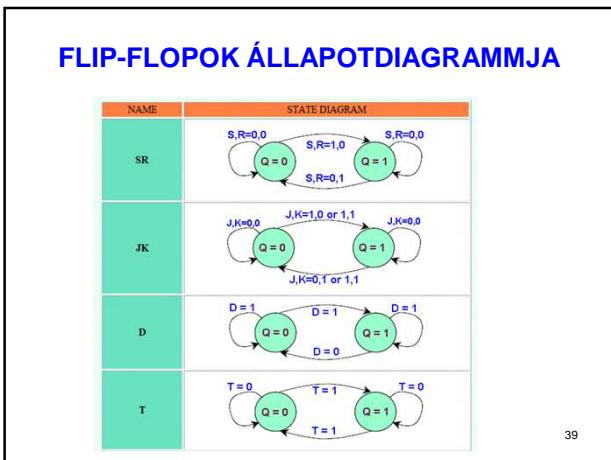
$S = J \bar{Q}^n$

		R		J	
J	K	Q <sup>n</sup>	R	J	Q <sup>n+1</sup>
x	x	0	x	0	0
x	x	0	x	0	0
x	x	0	x	0	0
x	x	0	x	0	0
x	x	0	x	0	0
x	x	0	x	0	0
x	x	0	x	0	0

$R = K Q^n$

SUMMARY OF FLIP-FLOP TYPES																																								
FLIP-FLOP NAME	FLIP-FLOP SYMBOL	CHARACTERISTIC TABLE	CHARACTERISTIC EQUATION	EXCITATION TABLE																																				
SR		<table border="1"> <thead> <tr> <th>S</th> <th>R</th> <th>Q<sup>n+1</sup></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>Q</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>?</td> </tr> </tbody> </table>	S	R	Q <sup>n+1</sup>	0	0	Q	0	1	0	1	0	1	1	1	?	$Q_{next} = S + R'Q$ $SR = 0$	<table border="1"> <thead> <tr> <th>Q</th> <th>Q<sup>n+1</sup></th> <th>S</th> <th>R</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>X</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>X</td> <td>0</td> </tr> </tbody> </table>	Q	Q <sup>n+1</sup>	S	R	0	0	0	X	0	1	1	0	1	0	0	1	1	1	X	0	S=R=1 nem megengedett
S	R	Q <sup>n+1</sup>																																						
0	0	Q																																						
0	1	0																																						
1	0	1																																						
1	1	?																																						
Q	Q <sup>n+1</sup>	S	R																																					
0	0	0	X																																					
0	1	1	0																																					
1	0	0	1																																					
1	1	X	0																																					
JK		<table border="1"> <thead> <tr> <th>J</th> <th>K</th> <th>Q<sup>n+1</sup></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>Q</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>Q'</td> </tr> </tbody> </table>	J	K	Q <sup>n+1</sup>	0	0	Q	0	1	0	1	0	1	1	1	Q'	$Q_{next} = JQ' + K'Q$	<table border="1"> <thead> <tr> <th>Q</th> <th>Q<sup>n+1</sup></th> <th>J</th> <th>K</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>X</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>X</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>X</td> <td>0</td> </tr> </tbody> </table>	Q	Q <sup>n+1</sup>	J	K	0	0	0	X	0	1	1	0	1	0	X	1	1	1	X	0	Legsokoldalúbb típus
J	K	Q <sup>n+1</sup>																																						
0	0	Q																																						
0	1	0																																						
1	0	1																																						
1	1	Q'																																						
Q	Q <sup>n+1</sup>	J	K																																					
0	0	0	X																																					
0	1	1	0																																					
1	0	X	1																																					
1	1	X	0																																					
D		<table border="1"> <thead> <tr> <th>D</th> <th>Q<sup>n+1</sup></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> </tr> </tbody> </table>	D	Q <sup>n+1</sup>	0	0	1	1	$Q_{next} = D$	<table border="1"> <thead> <tr> <th>Q</th> <th>Q<sup>n+1</sup></th> <th>D</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	Q	Q <sup>n+1</sup>	D	0	0	0	0	1	1	1	0	0	1	1	1	Legegyszerűbb Gated (DG) Copies input to output														
D	Q <sup>n+1</sup>																																							
0	0																																							
1	1																																							
Q	Q <sup>n+1</sup>	D																																						
0	0	0																																						
0	1	1																																						
1	0	0																																						
1	1	1																																						
T		<table border="1"> <thead> <tr> <th>T</th> <th>Q<sup>n+1</sup></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>Q</td> </tr> <tr> <td>1</td> <td>Q'</td> </tr> </tbody> </table>	T	Q <sup>n+1</sup>	0	Q	1	Q'	$Q_{next} = TQ' + T'Q$	<table border="1"> <thead> <tr> <th>Q</th> <th>Q<sup>n+1</sup></th> <th>T</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	Q	Q <sup>n+1</sup>	T	0	0	0	0	1	1	1	0	1	1	1	0	Komplementál														
T	Q <sup>n+1</sup>																																							
0	Q																																							
1	Q'																																							
Q	Q <sup>n+1</sup>	T																																						
0	0	0																																						
0	1	1																																						
1	0	1																																						
1	1	0																																						



### FLIP-FLOPOK: ÖSSZEFoglaló

SR	$Q^{n+1} = S + \bar{R} Q^n$
JK	$Q^{n+1} = J \bar{Q}^n + \bar{K} Q^n + J \bar{K}$
T	$Q^{n+1} = \bar{T} Q^n + T \bar{Q}^n = T \oplus Q^n$
D	$Q^{n+1} = D^n$
D-G	$Q^{n+1} = D G + \bar{G} Q^n + D Q^n$

A JK és D-G flip-flopok esetében a harmadik tag a hazárdmentesítést szolgálja

### ÖSSZEFoglalás (1)

A szinkron sorrendi hálózatokban a tárolóelemeket (flip-flopokat) minden közös órajel (szinkron jel) billenti.

**Az órajel periódusa olyan hosszú legyen, hogy azaz minden tranzisztors befejeződjön.** Ha ez a feltétel teljesül, akkor a szinkron sorrendi hálózat is leírható sztatikus modellel.

Egy szinkron hálózatban a tárolási (emlékezési) funkciót szinkronizált bináris tárolóelemek, szinkron üzemű flip-flopok valósítják meg.

A vezérlési lehetőségektől függően többféle flip-flop van, közülük részletesebben az RS és a JK flip-flopokat vizsgáltuk.

41

### ÖSSZEFoglalás (2)

A JK, illetve a D flip-flop a leggyakrabban használt.

Bármelyik szinkron flip-flop ún. előkészítő (vezérlő) bemenetein csak előkészítjük a tárolt bit megváltozását. A tényleges változást (ill. annak tranzisztors folyamatát) **az órajel indítja el.**

Egy szinkron flip-flop vezérlésének és működésének jellegét az ún. **karakteristikus egyenlet** írja le.

Ebben független változók az előkészítő logikai bemenetek és (általában) a flip-flop megelőző állapota is. Ebből a szempontból a D flip-flop kivétel.

\*42

## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita  
Dr. Pődör Bálint

Óbudai Egyetem KVK  
Mikroelektronikai és Technológia Intézet

### 4. ELŐADÁS



1

Mikroelektronikai és Technológia Intézet  
HÖK támogatásával

### ÁramKör – nyílt labor

Mészáros András  
[meszaros.andras@kvk.uni-obuda.hu](mailto:meszaros.andras@kvk.uni-obuda.hu)

Kedd : 13.30 - 18.00  
Szenzor labor  
A épület 216

2

## AZ ELŐADÁS ÉS A TANANYAG

Az előadások

- Arató P.: Logikai rendszerek tervezése (171-189 old.)
- Tieze U., Schenk Ch: Analóg és digitális áramkörök (174-175 old.)
- Zsom Gy.: Digitális technika I és II
- Römer M.: Digitális rendszerek áramkörei
- Gál T.: Digitális rendszerek I és II,
- Benesóczky Z.: Funkcionális elemek 2004 (23-27 old)
- Kovács Cs. Digitális elektronika 61-67 old.

c. könyvein, jegyzetein alapulnak.

3

## MASTER-SLAVE (KÉTFOKOZATÚ) TÁROLÓ

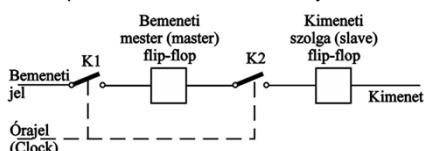
A gyakorlatban elterjedt JK flip-flopok leggyakrabban az ún. master-slave (úr-szolga) elv alapján működnek.

A master-slave tárolók két tárolócellából állnak, az egyik a master, a másik a slave tároló.

4

## KÉTÜTEMŰ (MASTER-SLAVE) TÁROLÓ

A két kapcsoló ellenétes ütemben nyit és zár!

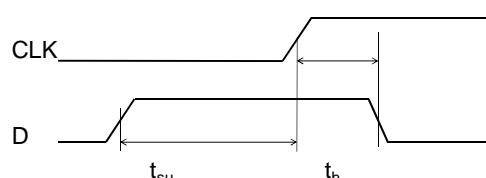


- Ha K1 záródik a bemeneti információ a mester tárolóból kerül, mivel a K2 nyitva van az információ nem jut el a szolga tárolóból.
- Ha K1 nyit a mester tárolóból nem lehet információt bevenni, mivel K2 zár az információ a mesterből átíródik a szolga tárolóból és megjelenik a kimeneten.

5

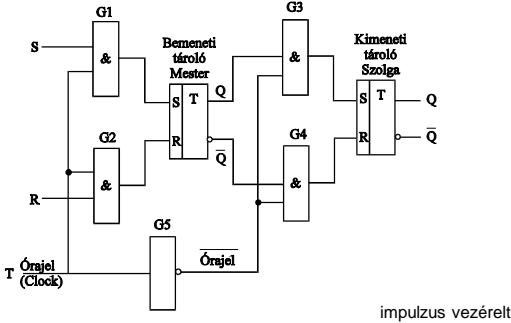
## KÉTÜTEMŰ (MASTER-SLAVE) TÁROLÓ

A gyártó cégek előírják, hogy master-slave típusú tárolók esetén az előkészítési idő (setup time) nagyobb vagy egyenlő legyen az órajel pulzus szélességénél.



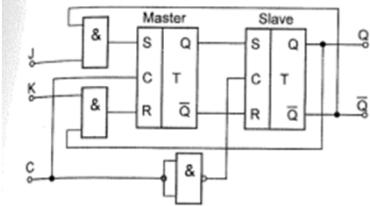
6

### KÉTÜTEMŰ (MASTER-SLAVE) SR TÁROLÓ



Az S=R=1 tiltott jelkombináció a bemenetekre kapcsolt AND kapuk segítségével szüntethető meg. 7

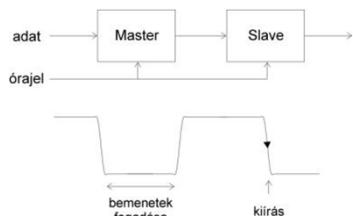
### MASTER-SLAVE J-K TÁROLÓ



A JK típusú működést biztosító visszacsatolás slave kimenetei és a master vezérlőbemenetei között van!

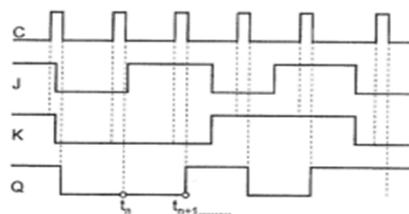
### MASTER-SLAVE TÁROLÓ

A fázisok elkülönítése érdekében a mester az órajel aljában, 0-s szinten olvassa a bemeneteket, a szolga pedig a lefutó érték megjelenésekor helyezi a kimenetekre az új értékeket



<http://e-oktat.pmmf.hu/digtech4>

### J-K KÉTFOKOZATÚ FLIP-FLOP: IDÓDIAGRAM

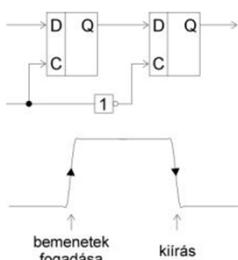


Amikor C = 0 a mester FF tartja az órajel impulzus utolsó pillanatában felvett állapotot.

Míg C = 1, a mester billenésszerűen követi az J és K által meghatározott állapotot.

10

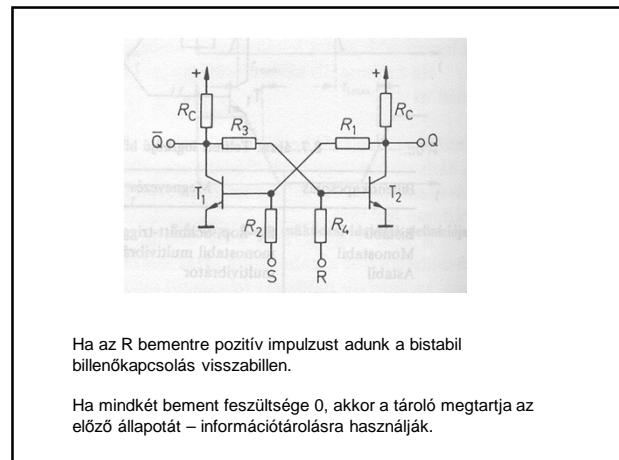
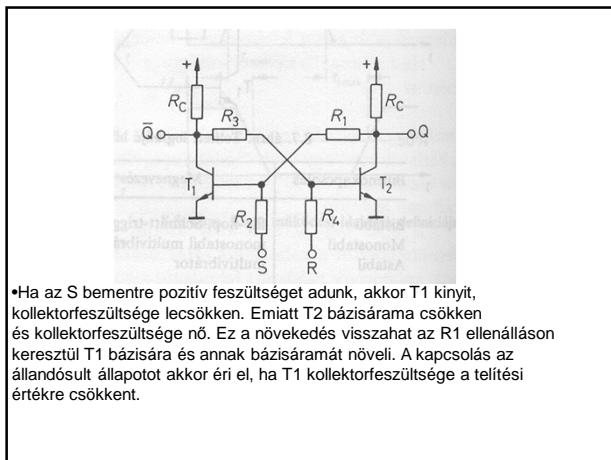
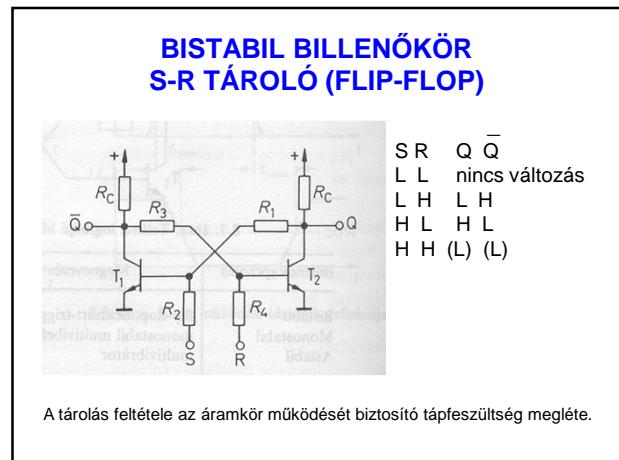
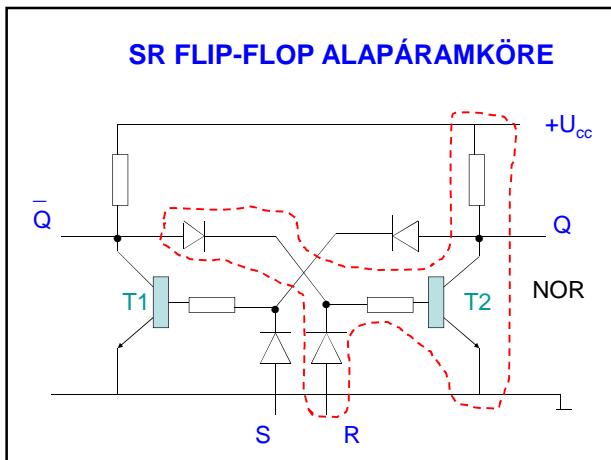
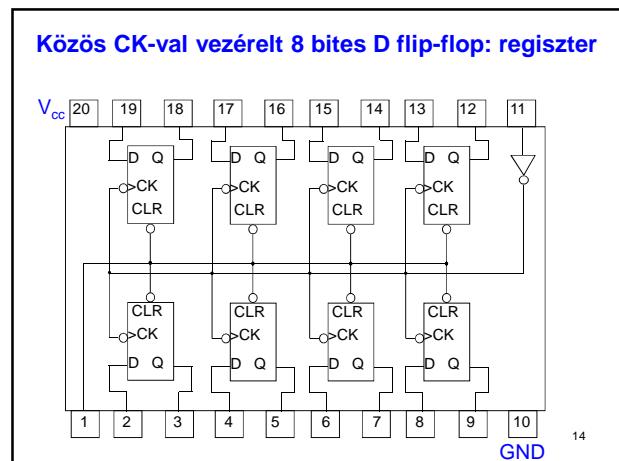
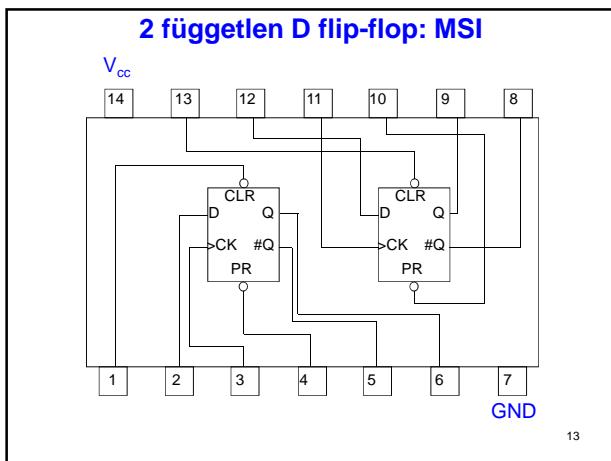
### MASTER-SLAVE ÉLVEZÉRELT D TÁROLÓ

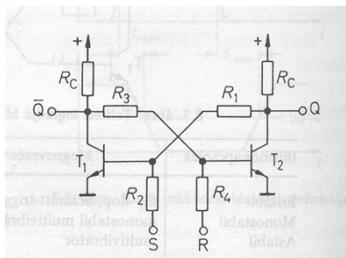


<http://e-oktat.pmmf.hu/digtech4>

### FLIP-FLOPOK A GYAKORLATBAN

12





- Ha minden bemenetre egyidejűleg H szintet adunk, minden tranzisztor kinyit.

A bázisáramok ekkor kizárolag csak a vezérlőfeszültségektől függnek és függetlenek a szomszédos tranzisztorról, mert minden tranzisztor kollectorfeszültség kicsi. Emiatt ez az állapot nem stabil.

## FLIP-FLOPOK DIGITÁLIS ÁRAMKÖRÖKBEN

TTL, CMOS áramkörcsaládok: JK és D flip-flopok állnak rendelkezésre.

PLA, PLD: csak D flip-flop (!), a JK flip-flop kiegészítő áramkörökkel valósítandó meg.

A TTL és a CMOS áramkörcsaládokban nincs T flip-flop.

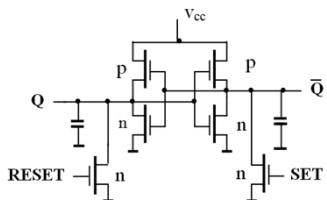
RS flip-flop: TTL-ben NAND kapus,  
CMOS-ban NOR kapus megvalósítás.

## FLIP-FLOP: CMOS

A CMOS technológiával egy teljesen más elvi felépítésű flip-flop kialakításra nyílik lehetőség, melynél nem a szokásos logikai kapukkal kötik az órajelet a master és a slave részegységekhez, hanem ún. **transzfer kapukkal (transfer gate)** mely a CMOS alapú áramkörök sajátos eszköze.

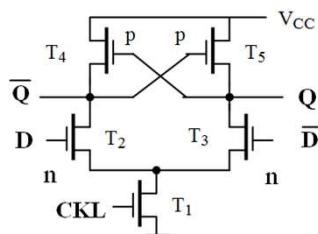
21

## CMOS STATIC S-R FLIP-FLOP

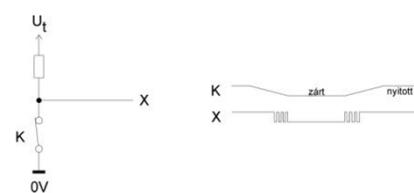


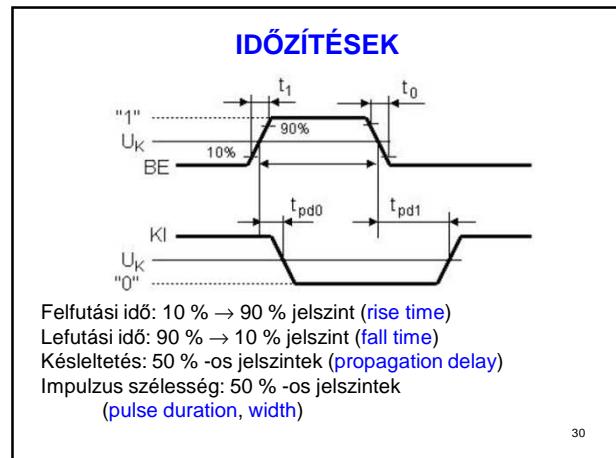
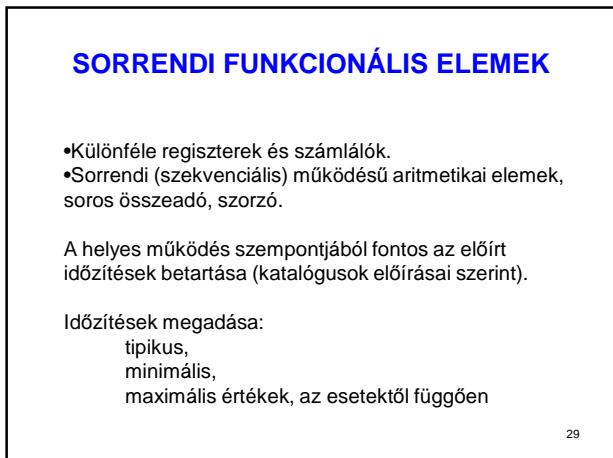
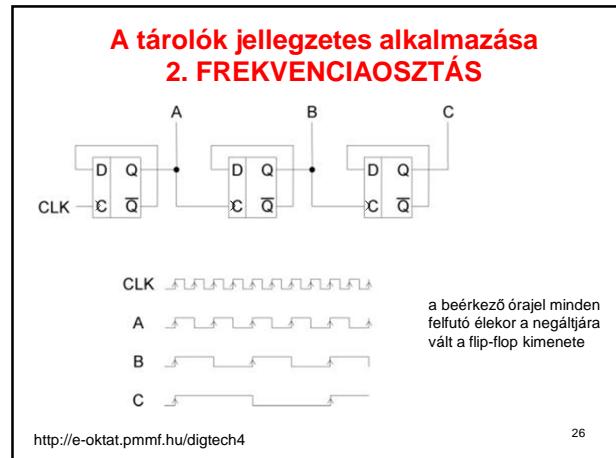
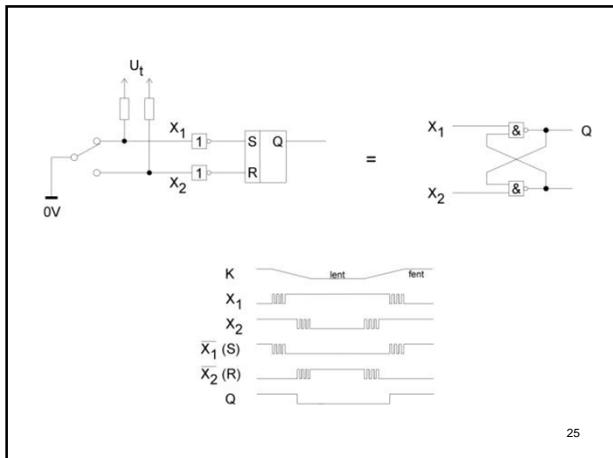
Set and Reset: with pull-down transistors.  
Flipping occurs by "brute force".

## CLOCKED CMOS D FLIP-FLOP

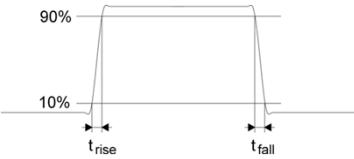


## A tárolók jellegzetes alkalmazása 1. PERGÉSMENTESÍTÉS





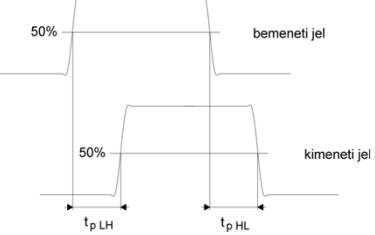
### FEL- ÉS LEFUTÁSI IDŐ



A kimeneten megjelenő jel változási sebessége nem végzetlen. A 0→1 illetve az 1→0 átmenetek jellemzői a felfutási és lefutási idők ( $t_{rise}$  és  $t_{fall}$ ). A változás kezdeténél és végénél megjelenő apró hullámok miatt a mérésüket az L és H szintek között feszültsékgükönbség 10%-a és 90%-a között végezzük

31

### KÉSLETETÉSI (TERJEDÉSI) IDŐ



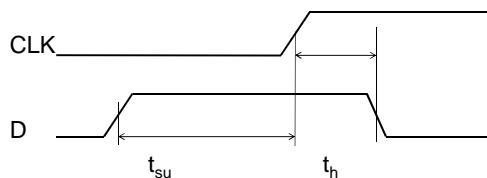
A bemeneti jel változását csak kissé követi a kimeneti jel esetleges változása. Ennek mértékére a **késletetési vagy terjedési idő (propagation delay)**. A késletetési idő nagyságát a kimenetre kapcsolt impedancia (főként kapacitás) is befolyásolja.

32

### FLIP-FLOP: IDŐZITÉSEK

Előkészítési idő (setup time)

Tartási idő (hold time)



33

### FÉLVEZETŐS REGISZTEREK: BEVEZETÉS

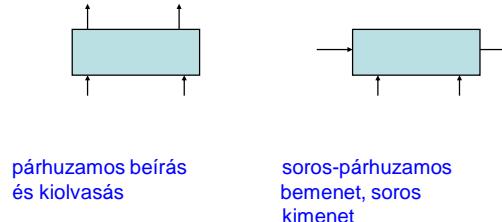
- Funkcióik több bitnyi, rövid ideig rendelkezésre álló információ tárolása (tároló regiszterek).*
- A flip-flopok 1 bit információ tárolására alkalmasak, tehát egy n bit információ tárolásra alkalmas regiszter n db flip-flopból áll.
- Az információt csak folyamatos, megadott tűrés-határon belüli tápfeszültség érték mellett tudják megőrizni.*

34

- A nagy tárolási kapacitás és a rövid hozzáférési idő általában ellentmondó követelmény.
- Abban az esetben, amikor csak kevés információ tárolására (100 bites nagyságrend) és gyors hozzáférésre van szükség (10-20 ns), akkor a feladat megvalósítására flip-flopos tárolók alkalmazhatók.

- A regiszterek olyan szekvenciális hálózatok, amelyekbe az adatok az órajel segítségével sorasan és/vagy párhuzamosan beírhatók.
- Az adatokkal relatív helyváltoztatást tudnak elvégezni (**shift-léptetés**), és az adatok belülük sorasan és/vagy párhuzamosan kiolvashatók.
- A regiszterrel elvégzendő műveletet pl.: beírás, léptetés, rotálás, stb.
- A regiszterek megvalósításához általában **átlátszó**, vagy **élezérlésű D** vagy **J-K** tárolókat használnak.

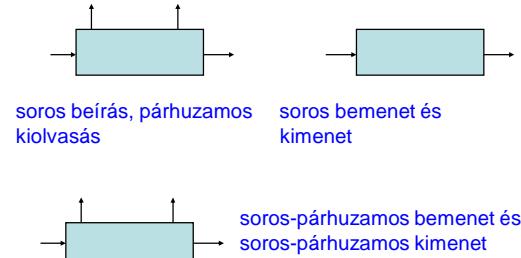
## BEÍRÁS ÉS KIOLVASÁS MÓDJAI (1)



Soros bemenet illetve kimenet: az információ helyértékről helyértékre továbbítódik, így a szomszédos helyértékek között áramköri kapcsolat van.

37

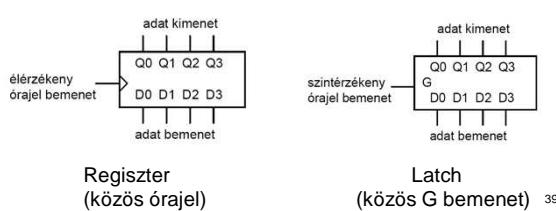
## BEÍRÁS ÉS KIOLVASÁS MÓDJAI (2)



A beírandó, illetve a kiolvasandó információt kapuzni is lehet:  
<sup>38</sup>

## REGISZTER, LATCH

A regiszterek többnyire közös órajelű és törölő (clear) bemenetű D vagy D-G flip-flopokból (MSI IC: 4 vagy 8 db) állnak. D flip-flop: regiszter, D-G flip-flop: latch.



39

## REGISZTER, LATCH

Regiszter és latch: adattárolás.

A latch működése egy lényeges pontban eltér a regiszterétől, mivel G = 1 esetén átlátszó.

Az IC építőelemek katalógusaiban magát az aszinkron D-G flip-flopot gyakran latch-nak nevezik és a G bemenetet C-vel jelölik.

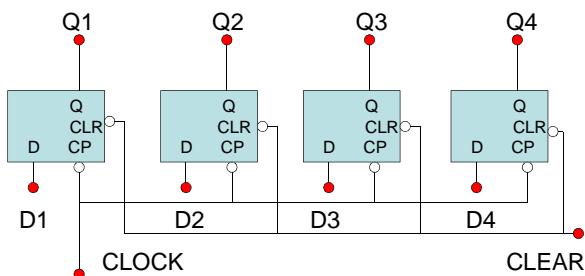
Gyakran félreértezt okoz, hogy a D flip-flop bemeneteit is általában D-vel és C-vel (clock) jelölik.

**A latch csak tárolási célra használható**, mert a G = gate (kapu) jel aktív állapota alatt, a bemenete és a kimenete logikailag nincs elválasztva, ezért külső elemmel nem visszacsatolható. (ugyanis rezgést, oszcillációt kapnánk.)

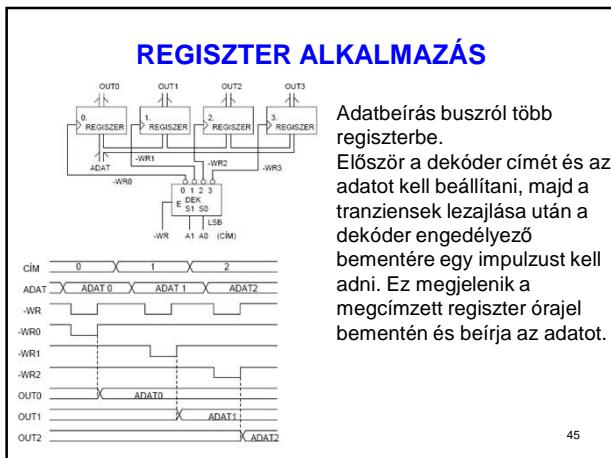
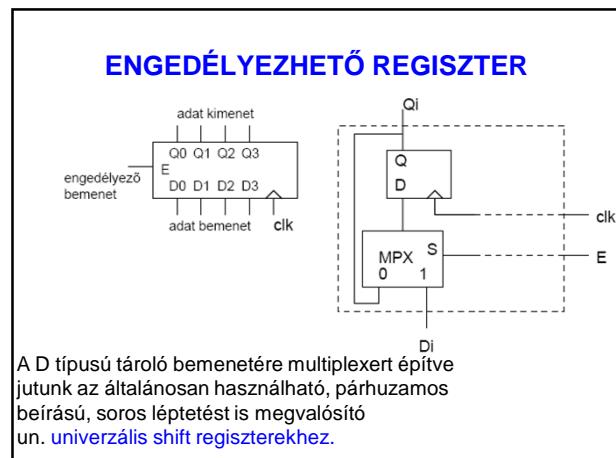
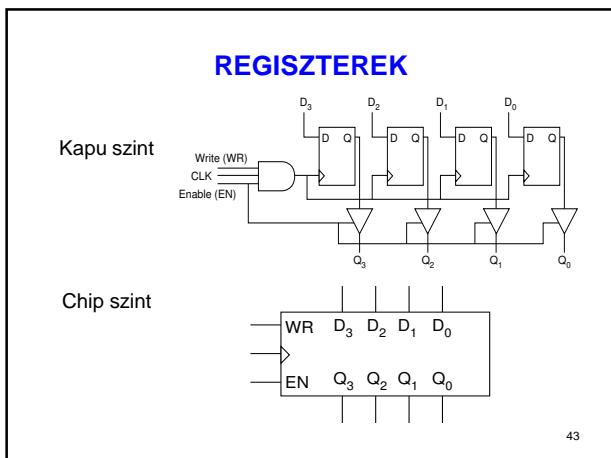
40

- Ha két D latch-et kötünk egymás után, amelyeket a mintavételező jel ellenkező szintjével (fázisával) mintavételezünk, kapjuk a Master-Slave D tárolót, vagy más néven D flip-flopot.
- Az így kialakított, akár elvezéreltek is tekinthető (D típusú tárolónál a két fajta módon felépített eszköz használatában nincs különbség, míg az összes két bemenetű tárolónál van) D flip-flop a fő alkotó eleme a regisztereknek.
- A CMOS kapcsolástechnikában könnyű gyárthatósága miatt rendszerint ebből a realizációból alakítják ki a többi flip-flop-ot is.

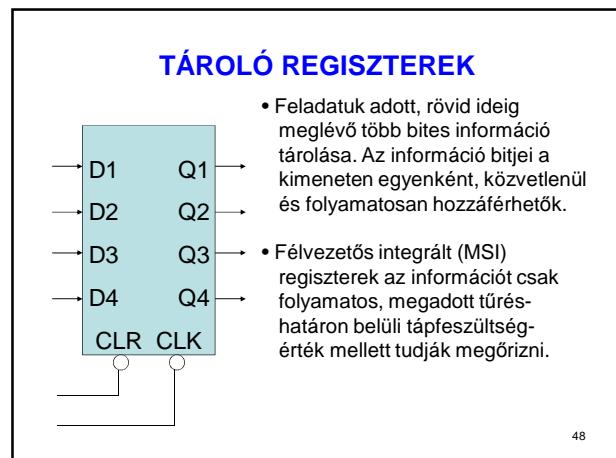
## NÉGY BITES TÁROLÓ (LATCH) D FLIP-FLOPOKBÓL



42

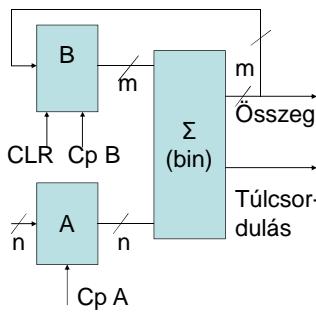


- Párhuzamos beírásnál és kiolvasásnál az információt a regiszter minden flip-flopjába egyszerre írják be, ill. egyszerre olvassák ki.
- Mivel ezeknél a regisztereknél léptetés nem szükséges, a regiszter csak tárolási feladatra alkalmas. Ezeket a típusokat **átmeneti tároló** vagy **közbenső (puffer) regisztereknek** nevezik.



## TÁROLÓ REGISZTEREK ALKALMAZÁSA

Két szám **soros** összeadása.



1. B regiszter nullázása (CLR B);
2. A regiszter feltöltése az első összeadandóval (Cp A);
3. Az eredmény betöltése a B regiszterbe (Cp B);
4. A regiszter feltöltése a következő összeadandóval (Cp A);
5. A 3. és 4. pont ismétlése, amíg van összeadandó.

49

## TÁROLÓ REGISZTEREK: FELHASZNÁLÁSI TERÜLETEK

- aritmetikai egységekben, számlánc és kijelző között;
- kód és jelkonverziós műveleteknél;
- µP-os áramköröök input/output tárolói köré;
- aritmetikai/logikai egységek (ALU) közbenső tárolói köré;
- egyéb tárolást igénylő helyeken.

50

## LÉPTETŐ REGISZTEREK: BEVEZETÉS

- A léptető regiszterek az információ tárolása mellett annak helyértékéről helyértékre haladva való továbbítására is alkalmasak. A léptetés, a regiszter felépítésétől függően végezhető jobbra, balra vagy mindenkor irányba is.
- A léptetés a szikronozójel (órajel, léptetőjel) hatására történik.
- Az információ beírása és kiolvasása történhet sorosan is, párhuzamosan is

51

## LÉPTETŐ REGISZTEREK: ÁLLAPOTEGYENLETEK

Jobbra léptető regiszter:

$$Q_i^n = Q_{i+1}^{n-1}$$

Balra léptető regiszter:

$$Q_i^n = Q_{i-1}^{n-1}$$

Jobbra ( $M=1$ ) - balra ( $M=0$ ) léptető regiszter:

$$Q_i^n = \bar{M} Q_{i-1}^{n-1} + M Q_{i+1}^{n-1}$$

52

- A léptetőregiszter flip-flopok olyan lánca, amely lehetővé teszi, hogy a bemenetére adott információ minden egyes órajel hatására egy flip-floppal tovább lépjön. A bemeneti jel késleltetve, de változatlanul jelenik meg a kimeneten.
- A léptetőregiszterek esetén a soros és párhuzamos beírás és kiolvasás, valamint a kétféle léptetési irány miatt sokféle típus állítható elő.

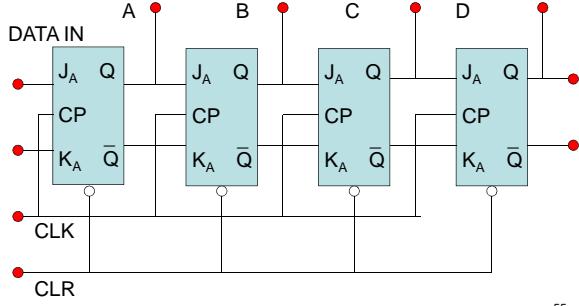
## ALKALMAZHATÓ TÁROLÓK

A léptetőregiszterekben az ún. közbenső tárolású típusú flip-flopok (pl. **master-slave**) alkalmasak. Az ún. átlátszó tároló típus erre a célra nem felel meg, mert a bemenetre adott információ azonnal végigfutna az egész regiszteren már az első órajel hatására.

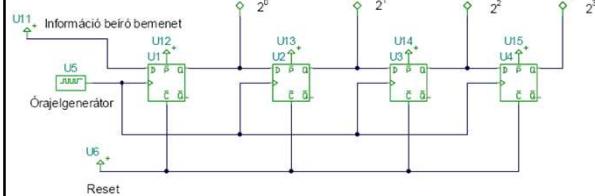
A megfelelő működés érdekében (minden léptetési parancsra egy és csak egy léptetés) feltétlenül **órajelvezérelt flip-flopokat** kell alkalmazni.

54

### JOBBRA LÉPTETŐ REGISZTER J-K FLIP-FLOPOKBÓL

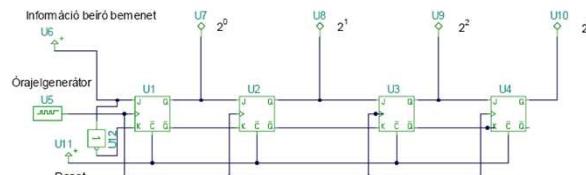


### LÉPTETŐ REGISZTER (D-FF)



4 bites jobbra vagy előre léptető, szinkron üzemmódú SHIFT REGISTER felépítése D flip-flopokkal.

### LÉPTETŐ REGISZTER: JK FLIP-FLOP

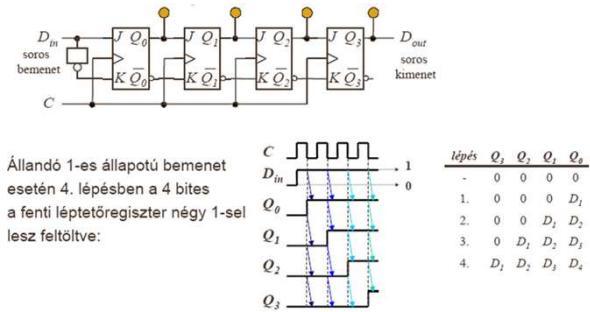


4 bites jobbra léptető regiszter J-K flip-flopokból kialakított D flip-flopokból felépítve.

### A LÉPTETŐREGISZTER MŰKÖDÉSE

A 4 bit szóhosszúságú léptetőregiszter a 4. órajelre megtelik a sorosan beírt információval. A négy tároló kimenetein párhuzamosan megjelenik a négy bevitt információs bit, vagy a további órajelek hatására hozzáérhetővé válik a 4. flip-flop kimenetén.

### LÉPTETŐ (SHIFT) REGISTER MŰKÖDÉSE



### A LÉPTETŐREGISZTER MŰKÖDÉSI TÁBLÁZATA

CLK	Q1	Q2	Q3	Q4
1	D1	-	-	-
2	D2	D1	-	-
3	D3	D2	D1	-
4	<b>D4</b>	<b>D3</b>	<b>D2</b>	<b>D1</b>
5	D5	D4	D3	<b>D2</b>
6	D6	D5	D4	<b>D3</b>
7	D7	D6	D5	<b>D4</b>
...				

## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita  
Dr. Pődör Bálint

Óbudai Egyetem KVK  
Mikroelektronikai és Technológia Intézet

### 5. ELŐADÁS



1

## KUTATÁSI PROJEKT

A CYEB Energiakereskedő Kft. és az Óbudai Egyetem ([Mikroelektronikai és Technológia Intézet](#)) a KTIA PIAC\_13 program keretében támogatást nyert, az „Extrém működési környezetben is üzembiztosan működő, T5 és T8 lámpák fogadására képes, energia-hatékony lámpatest család fejlesztése”

2

## AZ ELŐADÁS ÉS A TANANYAG

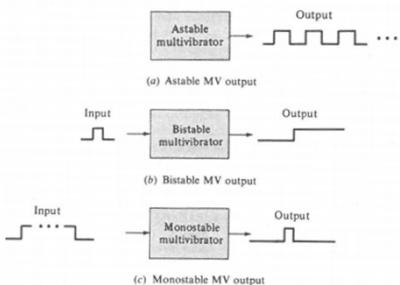
Az előadások

- Arató Péter:** Logikai rendszerek tervezése (171-189 old.)
- Tieze U., Schenk Ch:** Analóg és digitális áramkörök (174-175 old.)
- Zsom Gyula:** Digitális technika I és II
- Römer Mária:** Digitális rendszerek áramkörei
- Gál Tibor:** Digitális rendszerek I és II,
- Benesóczky Zoltán:** Funkcionális elemek 2004 (42-46 old.)
- R. L. Tokeheim:** Theory and problems of digital principles

c. könyvein, jegyzetein alapulnak.

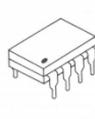
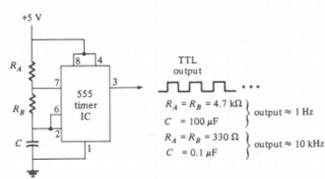
3

## MULTIVIBRÁTOR

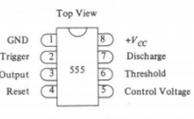


4

## 555 TIMER IC



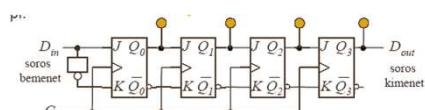
(b) 555 timer DIP IC



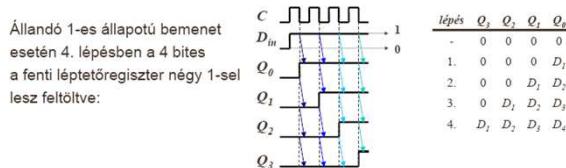
(c) 555 timer pin diagram

5

## JOBBRA LÉPTETŐ (SHIFT) REGISTER MŰKÖDÉSE (JK FF)



Állandó 1-es állapotú bemenet esetén 4. lépéskben a 4 bites a fenti léptetőregiszter négy 1-sel lesz feltölve:

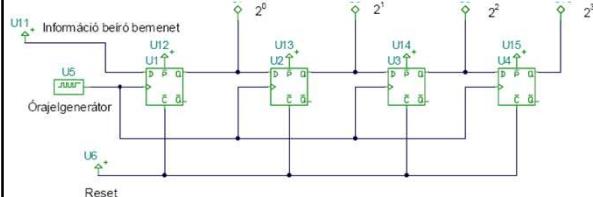


### A LÉPTETŐREGISZTER MŰKÖDÉSI TÁBLÁZATA

CLK	Q1	Q2	Q3	Q4
1	D1	-	-	-
2	D2	D1	-	-
3	D3	D2	D1	-
4	<b>D4</b>	<b>D3</b>	<b>D2</b>	<b>D1</b>
5	D5	D4	D3	<b>D2</b>
6	D6	D5	D4	<b>D3</b>
7	D7	D6	D5	<b>D4</b>
...				

7

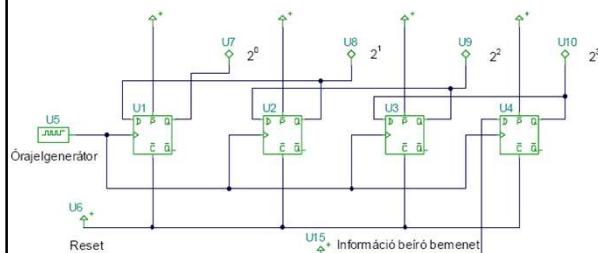
### JOBBRA LÉPTETŐ REGISZTER (D-FF)



4 bites jobbra vagy előre léptető, szinkron üzem módú SHIFT REGISTER felépítése D flip-flopokkal.

8

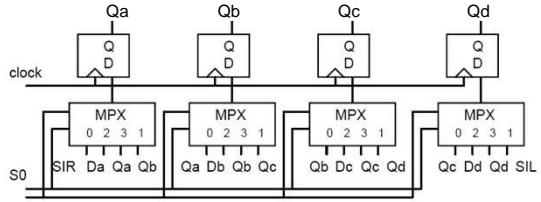
### BALRA LÉPTETŐ REGISZTER



4 bites balra vagy visszaléptető shift regiszter D flip-flopokkal megvalósítva.

9

### TÖBBFUNKCIÓS SHIFTREGISZTER

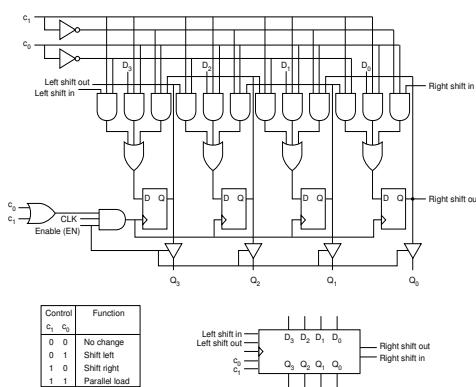


S1S0  
0 0 jobbra léptet  
0 1 balra léptet  
1 0 betölt (LOAD)  
1 1 tart (HOLD)

Tölthető, engedélyezhető, jobbra-balra léptethető shift-regiszter belső felépítése

10

### SHIFTREGISZTER: LOGIKAI VÁZLAT



11

### SHIFTREGISZTER MINT SZÁMLÁLÓ

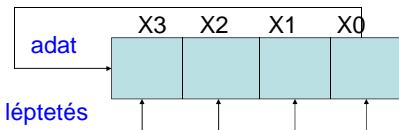
Léptető regiszterből sokféle módon lehet számlálót kialakítani.

- Gyűrűs számláló
- Johnson számláló
- (Ál)véletlenszám generátor

Közös alapelvek: a léptető regiszter kimeneteit egy kombinációs hálózaton keresztül visszavezetik a soros bemenetre.

12

## GYŰRŰS REGISZTER



A gyűrűs regiszter jellemzője a visszacsatolás, utolsó bit kimenete az első bit bemenetére van kötve. Az egyszer beleírt értéket minden órajelnél a következő bit helyre lépteti.

A recirkulációs (gyűrűs) regiszterben az órajel cirkulációban tartja a bináris információt, melyet párhuzamosan lehet beírni. Nevezik **gyűrűs számlálónak** is.

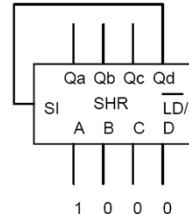
A gyűrűs számlálók egyszerű visszacsatolással ellátott shift regiszterek. Sok fontos áramkör vezérlőjeként nyer felhasználást.

13

## GYŰRŰS SZÁMLÁLÓ

A gyűrűs számlálónál a visszacsatoló kombinációs hálózat egy darab drót.

Kódolás:



	Qa	Qb	Qc	Qd
SI	1	0	0	0
SHR	0	1	0	0
LD/S	0	0	1	0
RESET	0	0	0	1

14

## GYŰRŰS SZÁMLÁLÓ

Ilyen jelsorozatokkal pl. vezérlési feladatok oldhatók meg.

Hasonló kimeneti sorozatot pl. egy **számlálóval** címzett **dekóderekkel** is elő lehet állítani, azonban ennek hátránya, hogy a dekódér bementén egynél nagyobb Hamming távolságúak is lehetnek ez egymást követő címek így ezeknél az átmeneteknél **funkcionális hazárd** léphet fel (tranzisztors nyitására időre olyan kimenet is aktivizálódhat, amelynek nem kellene).

15

- **Fontos megjegyzés.** A bekapcsolás után a tárolók tartalma **meghatározott, de ismeretlen** érték, ezért a bekapcsolás előálló, vagy erre a célra szolgáló nyomógombbal előállított jelnek minden biztosítani kell egy kezdő érték beállítását.

### Variációk:

#### Két db 1-s körbeléptetése

"a" eset	"b" eset
0011	<b>1010</b>
0110	0101
1100	<b>1010</b>
<b>1001</b>	0101
0011	1010

A "b" esetben az eredeti érték itt is 4 lépés után áll vissza, de a 0 és a 2-s valamint az 1 és 3-as állapot nem különböztethető meg.

#### Három db 1-es körbeléptetése

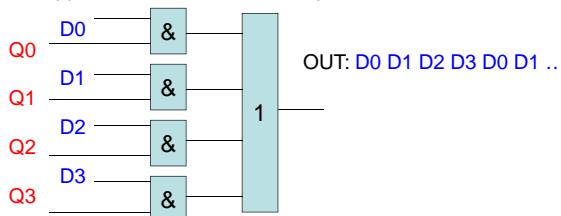
0111
1110
1101
<b>1011</b>
0111

- A 3 db 1-s körbeléptetése tulajdonképpen a 0-t körbeléptető gyűrűs számlálót jelenti.
- **Fontos megjegyzés,** hogy a **totális**, csak 0 vagy csak 1-t tartalmazó állapotból a gyűrűs számláló nem tud kilépni, és vannak olyan állapotai, amelyekbe ha hiba folytán (alapvetően áramkori zavar hatására) belép, e hibás állapotoktól kezdve nem a kívánt lépésekkel hajtja végre, hanem más ciklust.

### GYŰRŰS SZÁMLÁLÓ (RING COUNTERS)

A ring counter, instead of counting with binary numbers, counts with words that have a single high bit. These are ideal for timing a sequence of digital operations.

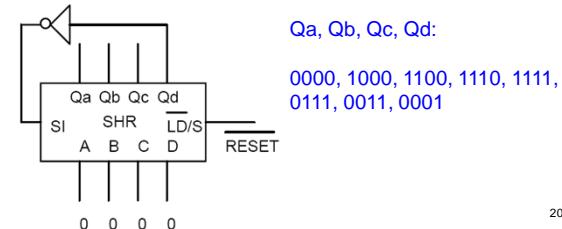
An application: time-division multiplexor



### JOHNSON (MÖBIUS) SZÁMLÁLÓ

A visszacsatoló hálózat egyetlen inverter. Így 0 kezdeti érték mellett a számláló először feltölti magát egyesekkel, majd nullákkal.

Kódolás:



20

### JOHNSON (MÖBIUS) SZÁMLÁLÓ

Állapot dekódolás: két-bemenetű ÉS kapu és invertelek.

Pl. 0000 (0)       $\overline{Qa} \overline{Qd}$

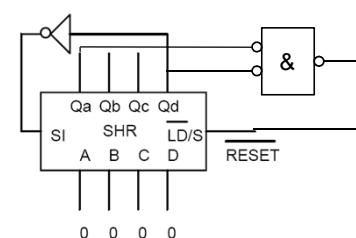
1000 (1)       $Qa \overline{Qb}$       stb.

Az így előállított kimenet nem lesz hazárdos, mivel az egymást követő kódok szomszédosak.

21

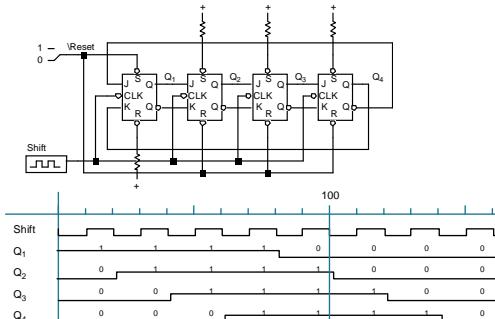
### ÖNKORRIGÁLÓ JOHNSON SZÁMLÁLÓ

Tetszőleges kezdeti állapotból is belefut a normál ciklusba. Elv: A Johnson számláló előbb-utóbb előállít egy 0XX0 állapotot. Ez aktivizálja a LOAD (betöltés) funkciót, így beállítható a normál üzemmód.



22

### JOHNSON SZÁMLÁLÓ



8 állapot, minden lépésben csak egy bit változik, így elkerülhető a kimeneten a hazárd (hibás kód) fellépe

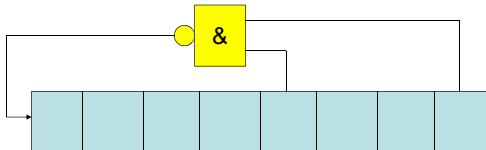
### GYŰRŰS/JOHNSON SZÁMLÁLÓ

Four-bit ring counter sequences

Straight ring/Overbeck counter				Twisted ring/Johnson counter					
State	Q0	Q1	Q2	Q3	State	Q0	Q1	Q2	Q3
0	1	0	0	0	0	0	0	0	0
1	0	1	0	0	1	1	0	0	0
2	0	0	1	0	2	1	1	0	0
3	0	0	0	1	3	1	1	1	0
0	1	0	0	0	4	1	1	1	1
1	0	1	0	0	5	0	1	1	1
2	0	0	1	0	6	0	0	1	1
3	0	0	0	1	7	0	0	0	1
0	1	0	0	0	0	0	0	0	0

A Johnson számláló kimeneti állapotai 2 bemenetű kapuk felhasználásával egyszerűen, és hazárdsmentesen dekódolhatók, ezért kedvelt elemei a nagyobb áramkörök vezérlését biztosító állapot generátoroknak, az úgynevezett sequencer-eknek.<sup>24</sup>

### GYŰRŰS REGISZTER



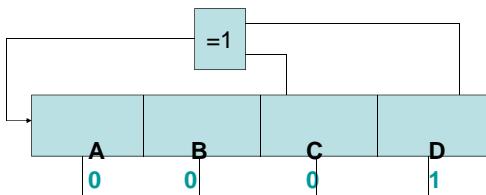
A 8 bites gyűrűs regiszter az adott visszacsatolással 12 állapotú. 000...0 állapotból indulva a 4. majd a 16.. stb. órajelre a regiszter állapota 11110000.

25

### MODULÓ SZÁMLÁLÓ

- Bizonyos alkalmazásokban (álváletlen generátor, hibafelismerő kódolás) használatos a léptető regiszterből a KIZÁRÓ-VAGY visszacsatolással létrehozott **Moduló számláló**.

### ÁLVÉLETLENSZÁM GENERÁTOR

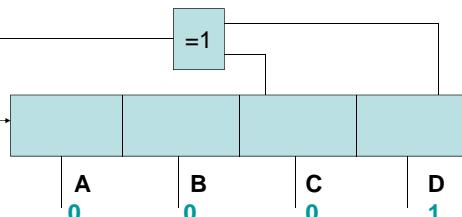


Ha a visszacsatoló hálózat XOR kapukból áll, akkor legfeljebb  $2^N - 1$ , vagy annál kisebb modulus állítható be.

Az adott esetben ez 15. Az egymást követő kódok véletlenszerűek.

4 bites léptetőregiszterből megvalósított, 15 állapotú Moduló számláló

### ÁLVÉLETLENSZÁM GENERÁTOR

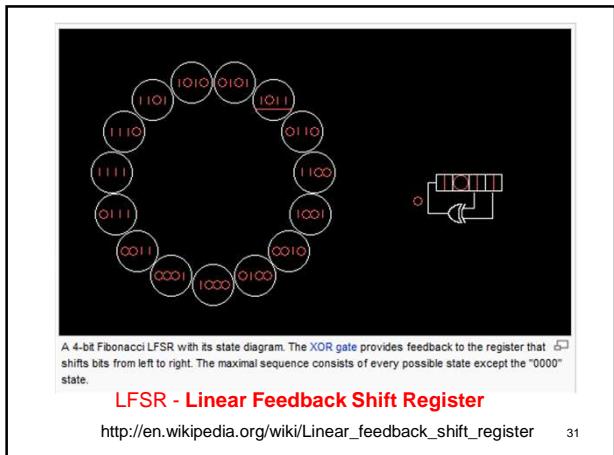


Szekvencia:

(1) 0001, (8) 1000, (4) 0100, (2) 0010, (9) 1001,  
 (12) 1100, (6) 0110, (11) 1011, (5) 0101, (10) 1010,  
 (13) 1101, (14) 1110, (15) 1111, (7) 0111, (3) 0011.

- A moduló számláló, a csak 0-át tartalmazó állapotából a soros bemeneten előálló vezérlésére nem tud kilépni. Ez az úgynevezett **tiltott kód**. Ezen eset kiküszöbölésére a megoldás tartalmaz egy hibaállapotból kiléptetést biztosító, kiegészítő áramkört.
- Természetesen normális működéskor a 0h érték nem áll elő, és az áramkör az igazság táblájában leírt értékeket ismétli.

- Egy  $n$  bites léptető regiszterből a maximális ( $2^n - 1$ ) hosszságú moduló számláló **nem minden** a soros bemenettől legtávolabbi két bit KIZÁRÓ-VAGY kapcsolatából áll elő. Vannak ettől eltérő esetek is, amikor két közbenső bit visszacsatolása adja a legnagyobb hosszt.

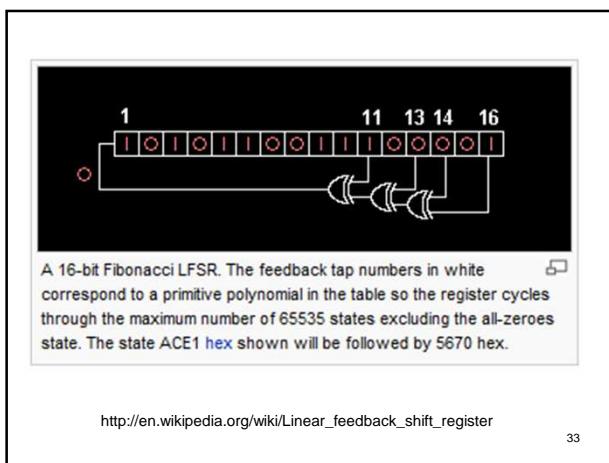


## ÁLVÉLETLENSZÁM GENERÁTOR

A kódszavak sorrendje véletlenszerű.

Fokozatok száma	Állapotok száma	Visszacsatolás helye
3	3	3, 2
4	15	4, 3
5	31	5, 3
6	63	6, 5
7	127	7, 6

(Id. Benesóczky Z., Digitális tervezés funkcionális elemekkel ...)



## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita

Dr. Pődör Bálint

Óbudai Egyetem KVK  
Mikroelektronikai és Technológia Intézet

### 6. ELŐADÁS: SZINKRON SORRENDI HÁLÓZAT TERVEZÉS



2

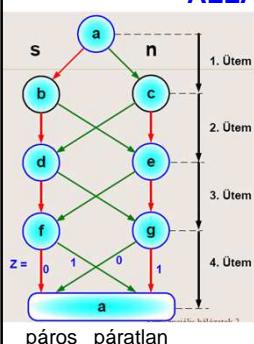
### TERVEZÉSI PÉLDA

Az előadás ezen részének tárgya egy a szinkron sorrendi hálózatok tervezését illusztráló mintapélda.

- Tervezendő egy sorrendi hálózat, melynek feladata hogy megállapítsa, hogy egy négy bites soros kódszónak mi a párossága.
- Adjon a kimenet kijelzést a 4. bit beérkezésekor
  - 1-et, ha a paritás páratlan volt és
  - 0-át, ha a paritás páros volt.
- Legyen a kimenet értéke közömbös az 1-től 3. ütemig.

2

### 4-BITES PARITÁSJELZŐ ÁLLAPOTGRÁFJA



bal (s)- páros  
jobb (n) - páratlan

piros - beérkező bit 0  
zöld - beérkező bit 1

A Z kimenet csak a 4. ütemben definiált, egyébként közömbös.

A hálózatnak 7 állapotja van.

Ha a kódszó pl. 1011  
a → c → d → f → a

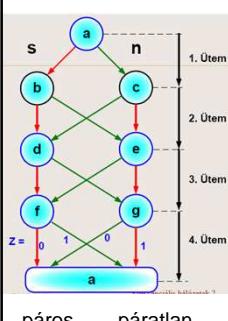
3

### A PÉLDA SAJÁTSÁGAI

- Mivel két bemeneti feltétel van, ezért az állapotgráf minden csomópontjából csak 2 él indul ki.
- A gráf így elég egyszerű.
- A hálózat a 4. ütem után visszatér az alapállapotba.
- A hálózat **ciklikus működésű**, négyütemű ciklusokban működik.

4

### ÁLLAPOTTÁBLA



$q^n$	$q^{n+1}$		Z	
	X=0	X=1	X=0	X=1
a	b	c	x	x
b	d	e	x	x
c	e	d	x	x
d	f	g	x	x
e	g	f	x	x
f	a	a	0	1
g	a	a	1	0

Minden egyes állapotot tartalmaz (beleértve a kimeneti állapotot is)

5

### BELSŐ ÁLLAPOTOK SZÁMA ÉS KÓDOLÁSUK

- Összesen 7 belső állapot van – csak egy közülük redundáns.
- Ezek kódolásához három flip-flop ( $Q_1, Q_2, Q_3$ ) szükséges és elegendő is. Feltehetően egy jól strukturált hálózatot kapunk, ha **Gray kódot alkalmazunk** (nagyon gyakran használt vezérlő rendszerekben, a hazárd kiküszöbölése érdekében).
- Az állapotkódok kiosztása jelentősen befolyásolja a hálózat bonyolultságát és szerkezetét (ez sok esetben nem technika, hanem művészet).
- Itt a végleges (optimális) állapotkódolás előre meg van adva.

6

### AZ ÁLLAPOTKÓDOK KIOSZTÁSA

$q^n$	$Q_1$	$Q_2$	$Q_3$
a	0	0	x
b	0	1	0
c	0	1	1
d	1	1	0
e	1	1	1
f	1	0	0
g	1	0	1

- Kihasználjuk az egy felesleges kódszó által nyújtott redundanciát.
- A gráf azonos szintjén lévő állapotokhoz a  $Q_1$  és  $Q_2$  azonos kódja tartozik.
- $Q_1, Q_2$ : ütem számlálók.
- $Q_3$ : jelzi, hogy a gráf páros vagy páratlan oldalon van-e a rendszer.
- Az ilyen „funkcionális” kódválasztás a hálózatot is funkcionális részekre tagolja.

### AZ ÁLLAPOTFÜGGVÉNYEK ÉS A KIMENETI FÜGGVÉNY (1)

i	n-edik ütem				(n+1)-edik ütem				Z	
	X	$Q_1$	$Q_2$	$Q_3$	$q^n$	$q^{n+1}$	$Q_1$	$Q_2$	$Q_3$	
0		0	0	0	a	b	0	1	0	x
1		0	0	1	a	b	0	1	0	x
2		0	1	0	b	d	1	1	0	x
3		0	1	1	c	e	1	1	1	x
4		1	0	0	f	a	0	0	x	0
5		1	0	1	g	a	0	0	x	1
6		1	1	0	d	f	1	0	0	x
7		1	1	1	e	g	1	0	1	x

PÁROS      piros - beérkező bit 0  
Minden FF-ra megcsináljuk az állapotfüggvényeket tartalmazó táblát

### AZ ÁLLAPOTFÜGGVÉNYEK ÉS A KIMENETI FÜGGVÉNY (2)

i	n-edik ütem				(n+1)-edik ütem				Z	
	X	$Q_1$	$Q_2$	$Q_3$	$q^n$	$q^{n+1}$	$Q_1$	$Q_2$	$Q_3$	
8		0	0	0	a	c	0	1	1	x
9		0	0	1	a	c	0	1	1	x
10		0	1	0	b	e	1	1	1	x
11		0	1	1	c	d	1	1	0	x
12		1	0	0	f	a	0	0	x	1
13		1	0	1	g	a	0	0	x	0
14		1	1	0	d	g	1	0	1	x
15		1	1	1	e	f	1	0	0	x

PÁRATLAN      zöld - beérkező bit 1

9

### AZ ÁLLAPOTFÜGGVÉNYEK ÉS A KIMENETI FÜGGVÉNY

$$Q_1^{n+1} = \Sigma(2,3,6,7,10,11,14,15);$$

$$Q_2^{n+1} = \Sigma(0-3,8-11);$$

$$Q_3^{n+1} = \Sigma(3,7,8,9,10,14); x:(4,5,12,13);$$

$$Z^n = \Sigma(5,12); x:(0-3,6-11,14,15);$$

A (független) változók súlyozása:  
 $X^n$  8  
 $Q_1^n$  4  
 $Q_2^n$  2  
 $Q_3^n$  1

10

### A JK FLIP-FLOP VEZÉRLÉSI TÁBLÁZATA

Flip-flop típus kiválasztása: JK flip-flop

A logikai tervezés alapja az ún. next-state módszer, a választott flip-flop esetén a vezérlési tábla

$Q^n$	$\rightarrow$	$Q^{n+1}$	J	K	D
0	$\rightarrow$	0	0	X	0
0	$\rightarrow$	1	1	X	1
1	$\rightarrow$	0	X	1	0
1	$\rightarrow$	1	X	0	1

11

### A $Q_1$ FLIP-FLOP VEZÉRLÉSE

$Q_1^{n+1}$	$-Q_2^n-$	$-Q_3^n-$	$K_1$	$-Q_2^n-$	$-Q_3^n-$	$J_1$	$-Q_2^n-$	$-Q_3^n-$
0-0	0-0	0-1	0-1					
1-0	1-0	1-1	1-1					
1-0	1-0	1-1	1-1					
0-0	0-0	0-1	0-1					

$$K_1 = \bar{Q}_2$$

$$J_1 = Q_2$$

Látható, hogy igen jól kihasználhatók a JK flip-flop vezérlési egyenleteinek közömbös termjei. Jól választottuk meg az állapotkódolást.

12

### A Q<sub>2</sub> FLIP-FLOP VEZÉRLÉSE

$Q_2^{n+1}$	$\bar{Q}_2^n$	$K_2$	$\bar{Q}_2^n$	$J_2$	$\bar{Q}_2^n$
0-1	0-1	x	0-0	1-1	1-1
0-0	0-0	x	1-0	0-1	1-0
0-0	0-0	x	1-0	1-0	1-0
0-1	0-1	x	1-1	1-1	1-1

$$K_2 = Q_1$$

$$J_2 = \bar{Q}_1$$

$Q_1$  és  $Q_2$  állapotfüggvényében nem szerepel az X bemeneti változó. Ez a megfelelő állapotkódolás következménye, az első két flip-flop ütem vagy ciklusszámlálóként működik!

13

### A Q<sub>3</sub> FLIP-FLOP VEZÉRLÉSE

$Q_3^{n+1}$	$\bar{Q}_3^n$	$K_3$	$\bar{Q}_3^n$	$J_3$	$\bar{Q}_3^n$
0-0	1-0	x	0-0	0-0	0-0
0-x	1-x	x	1-0	0-0	0-0
0-x	1-x	x	1-0	0-1	0-1
0-1	1-1	x	1-0	0-1	0-1

$$K_3 = \bar{X} \bar{Q}_2 + X Q_2 = X \oplus \bar{Q}_2$$

$$J_3 = X$$

A 3.tárolóban szerepel a bejövő változó értéke. Mindig érzékeli a bemeneti állapotot, ez lesz a hálózat „esze”. A flip-flop vezérlésénél szerepel az X bemeneti változó,  $Q_3$  "emlékezik" a bemeneti szekvencia párosságára, majd gondoskodni kell a kijelzésről.

14

### A Z KIMENETI FÜGGVÉNY

Z	$\bar{Q}_2^n$
x	x
0	1
1	0
x	x

$Q_1^n$

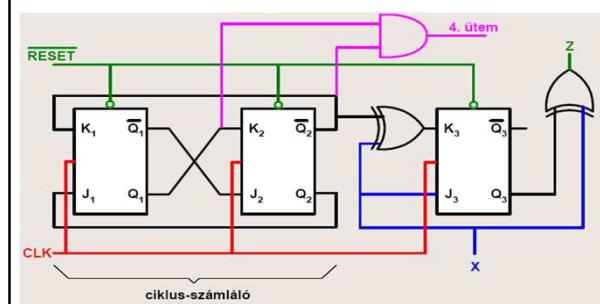
A fedő hurkok sakktábla-szerű elrendezése XOR kapcsolatokra utal

$$Z = \bar{X} Q_3 + X \bar{Q}_3 = \\ = X \oplus Q_3$$

Kapuval megoldható, ez jelzi ki az állapotot.

15

### A PARITÁSVIZSGÁLÓ LOGIKAI KAPCSOLÁSA



16

### ALTERNATÍV MEGVALÓSÍTÁS: D FLIP-FLOP FELHASZNÁLÁSÁVAL

A D FF-nak megfelelően felírni a vezérlési táblázatát.

$$D_1 = Q_2 \quad D_2 = \bar{Q}_1$$

$$D_3 = X \bar{Q}_2 + X \bar{Q}_3 + \bar{X} Q_2 Q_3$$

Az "ügyes" állapotkódolás eredményeként az első két "ütemszámláló" Gray kódban működő flip-flop kapuzása a szokásosnak megfelelő, azonban a harmadik flip-flop visszacsatoló hálózata nemileg bonyolultabb mint az előző megoldásban a D FF egy bemenete miatt (több külső kaput kell beilleszteni).

17

### SZINKRON SZÁMLÁLÓK TERVEZÉSE

A szinkron számlálók tervezése a next-state módszer alapján történhet. A tervezés menete:

1. Állapotkódolás megválasztása illetve megadása.
2. Állapotgráf és állapotátmeneti táblázat ( minden egyes ütemben a flip-flopok  $n+1$  ütembeli állapotai a flip-flopok  $n$  ütembeli állapotai és a vezérlés (fel/le) függvényében) megszerkesztése.
3. Megvalósító flip-flop típusának kiválasztása v. megadása, és a flip-flop vezérlési táblázatának felírása.
4. Az egyes flip-flopok vezérlőbemenetei logikai függvényeinek meghatározása és minimalizálás.
5. A visszacsatoló kombinációs hálózat realizálása.

18

### FLIP-FLOPOK VEZÉRLÉSI TÁBLÁZATA

$Q^n$	$Q^{n+1}$	S	R	J	K	D	T
0	0			0	x	x	0
0	1			1	0	x	1
1	0			0	1	x	1
1	1	x	0	x	0	1	0

19

### 3 BITES SZINKRON BINÁRIS ELŐRESZÁMLÁLÓ TERVEZÉSE

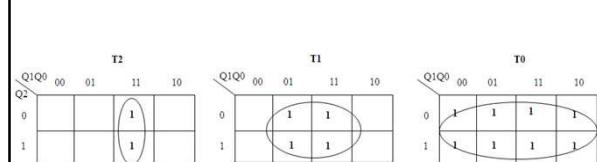
- A számlálót alakítuk ki T típusú master-slave flip-flop – al. Ekkor az egyes tárolók T bemeneteire kell csatlakoztatni az állapotvezérlő jeleket.
- Ekkor az állapotváltozók kódolását abból a feltételből írjuk fel, hogy 1 szint engedélyezi a flip-flop billentését, 0 szint pedig nem.

Átvitel (carry): akkor jelenik meg az 1-es szint, ha a számláló a legnagyobb tárolható számot tartalmazza (1111). Ezzel a jellet további fokozatok működtethetők.

### KÓDOLT ÁLLAPOTTÁBLÁZAT

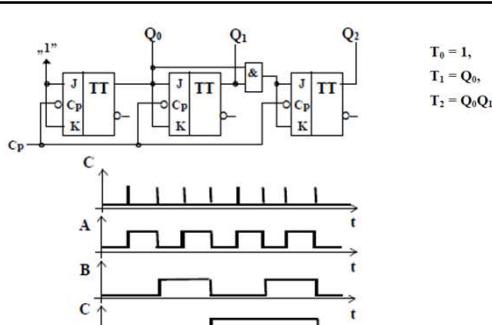
$Q_2$	$Q_1$	$Q_0$	$T_2$	$T_1$	$T_0$
0	0	0	0	0	1
0	0	1	0	1	1
0	1	0	0	0	1
0	1	1	1	1	1
1	0	0	0	0	1
1	0	1	0	1	1
1	1	0	0	0	1
1	1	1	1	1	1

$Q^n$	$Q^{n+1}$	T
0	0	0
0	1	1
1	0	1
1	1	0



$$\begin{aligned} T_0 &= 1, \\ T_1 &= Q_0, \\ T_2 &= Q_0 Q_1 \end{aligned}$$

Számláló szimbolikus jele

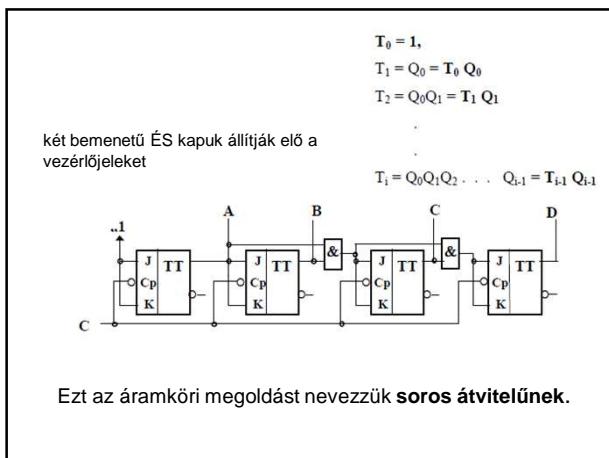


A számláló kapacitását további flip-flop -okkal növelni lehet.

az  $i$ . flip-flop vezérlőfüggvényének általános alakja:  
 $T_i = Q_0 Q_1 Q_2 \dots Q_{i-1}$

$$T_i = Q_0 Q_1 Q_2 \dots Q_{i-1}$$

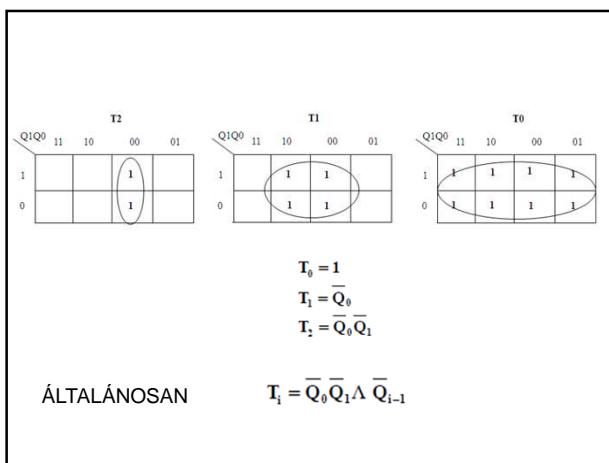
- A függvény alapján megállapíthatjuk, hogy a kapacitásbővítéshez - az újabb flip-flop mellett - minden 1-gel több bemenetű ÉS kapu kell.
- Ezt a megoldást nevezzük **párhuzamos átvitelűnek**.



### 3 BITES SZINKRON BINÁRIS HÁTRASZÁMLÁLÓ TERVEZÉSE (T FF)

$Q_2$	$Q_1$	$Q_0$	$T_2$	$T_1$	$T_0$
1	1	1	0	0	1
1	1	0	0	1	1
1	0	1	0	0	1
1	0	0	1	1	1
0	1	1	0	0	1
0	1	0	0	1	1
0	0	1	0	0	1
0	0	0	1	1	1

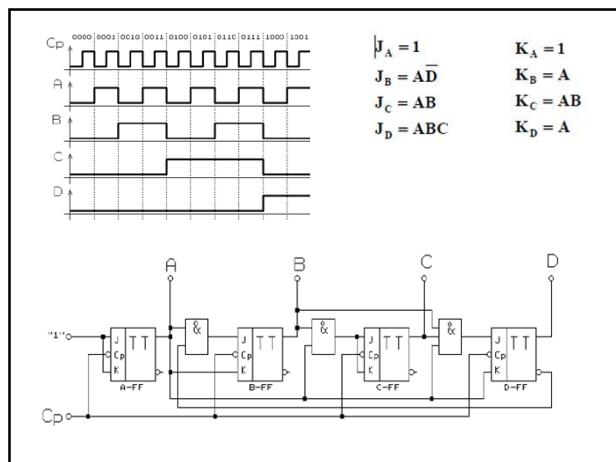
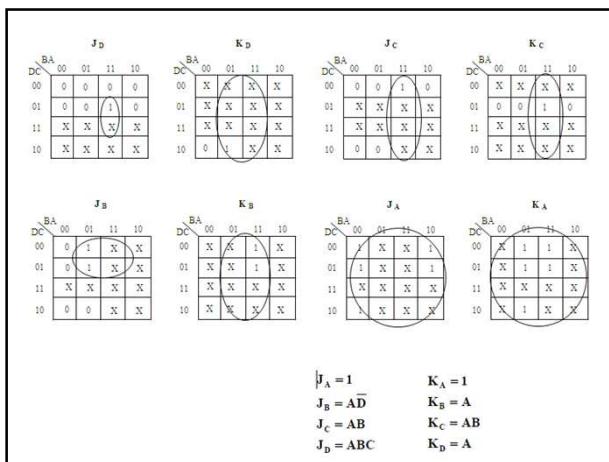
$Q^n$	$Q^{n+1}$	$T$
0	0	0
0	1	1
1	0	1
1	1	0



### SZINKRON BCD ELŐRESZÁMLÁLÓ TERVEZÉSE (JK MS FF)

D	C	B	A	J <sub>D</sub>	K <sub>D</sub>	J <sub>C</sub>	K <sub>C</sub>	J <sub>B</sub>	K <sub>B</sub>	J <sub>A</sub>	K <sub>A</sub>
0	0	0	0	0	x	0	x	0	x	1	x
0	0	0	1	0	x	0	x	1	x	x	1
0	0	1	0	0	x	0	x	x	0	1	x
0	0	1	1	0	x	1	x	x	1	x	1
0	1	0	0	0	x	x	0	0	x	1	x
0	1	0	1	0	x	x	0	1	x	x	1
0	1	1	0	0	x	x	0	x	0	1	x
0	1	1	1	1	x	X	1	x	1	x	1
1	0	0	0	x	0	0	x	0	x	1	x
1	0	0	1	x	1	0	x	0	x	x	1

$Q_i$	$Q_{i-1}$	$J$	$K$
0	0	0	x
0	1	1	x
1	0	x	1
1	1	x	0



## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita

Dr. Pődör Bálint

Óbudai Egyetem KVK  
Mikroelektronikai és Technológia Intézet

### 7. ELŐADÁS



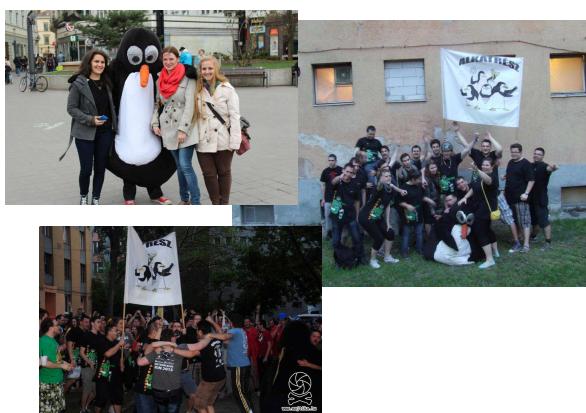
## KANDÓ KÁLMÁN VILLAMOSMÉRNÖKI KAR

<http://www.mediaklikk.hu/mediatar/>

NOVUM

március 22.-i adás

2



### Hol lehet minket megtalálni?

- Alkatrész KIN Csapat fb oldal
- Alkatrész csapat fb csoport
- Szenzor labor TA.2.216
- Valamint:



## AZ ELŐADÁS ÉS A TANANYAG

Az előadások

- Arató Péter: Logikai rendszerek tervezése (171-189 old.)  
Tieze U., Schenk Ch: Analóg és digitális áramkörök (174-175 old.)  
Zsom Gyula: Digitális technika I és II  
Römer Mária: Digitális rendszerek áramkörei  
Gál Tibor: Digitális rendszerek I és II,  
Benesóczky Zoltán: Funkcionális elemek 2004 (28-46 old.)  
Kovács Cs. Digitális elektronika 89-91 old.  
c. könyvein, jegyzetein alapulnak.

7

## SZÁMLÁLÓK

1. Számlálók: bevezetés, alapfogalmak.

2. Aszinkron számlálók.

3. Szinkron számlálók.

Jegyzet:

Römer, 127-145 old.

Zsom II, 3-51 old., ezen belül a next-state

tervezési módszer 25-40 old.

Römer Példatár, 56-65 old.

Benesóczky Zoltán: Funkcionális elemek 2004, 28-46 old.

Zalotay Péter: Digitális technika, 84-97 old.

8

## SZÁMLÁLÓK: BEVEZETÉS

- A **számláló** (counter) a sorrendi hálózatok egy speciális esete. Alternatív név: **számlánc**.
- Működés, illetve funkció: a bemenetre érkező impulzusokat (**órajel**) megszámolják és az eredményt a következő impulzus beérkezéséig **tárolják**.
- A számlálás **tárolási** és **összeadási** műveletek sorozatából áll.
- A számlálók **flip-flopokkal** és a hozzájuk kapcsolódó **kombinációs** (kapu-) **hálózattal** építhetők fel.

9

## SZÁMLÁLÓK TULAJDONSÁGAI

Számlálási irány:

- előre vagy felfele számláló (up counter)**: minden bemenő impulzus eggyel növeli a tárolt értéket;
- hátra vagy lefelé számláló (down counter)**: minden bemenő impulzus eggyel csökkenti a tárolt értéket;
- kétirányú** (fel-le vagy reverzibilis) **számláló (up-down counter)**: a beérkező impulzusokat a **vezérléstől függően** előre vagy visszafelé számolja.

10

## SZÁMLÁLÓK ÁLLAPOTAI

Az egyes számlálások közötti **értékek** a számláló különböző **állapotai** (a számláló üzemmódját ábrázolja).

A számlálók (számláló üzemmódra jellemző) **állapotgráfja** **gyűrű** alakú.

A **modulusa**, a ciklus hossza.

Modulus alapján: bináris, decimális, egyéb (12-es, 6-os stb.)

**Állapotkódok**: a számláló felépítésétől függnek.  
Lehet bináris, binárisan kódolt decimális, vagy bármilyen más kód.

11

## RÖVIDITETT CIKLUSÚ SZÁMLÁLÓK

Egy N helyértékes bináris számláló értéktartománya **0 - 2<sup>N-1</sup>**.

**Modulo számláló**: adott számérték elérése után a kezdeti állapotba tér vissza.

**Pl. 4-bites számláló ha 12-ig számlál (0000-1011): modulo 12 típusú**, a számlálási ciklus minden 12-ik impulzus után ismétlődik.

**4 bites BCD kód modulusa 10** ( 10 különböző állapota lehet)

**A ciklus meghatározza a lehetséges állapotok számát** (ennél többet nem tud elvégezni, de kevesebbet előírhatok). Tehát a modulus a ciklus hossza.

## ASZINKRON ÉS SZINKRON SZÁMLÁLÓK

Csoportosítás működés □ - ból:

- **Aszinkron számláló:**

A számlálandó jel csak elindítja a soron következő állapotváltozást. Az egyes flip-flopok egymást vezérlik, billentik. Az óra-impulzusok sorosan terjednek.

- **Szinkron számláló:**

Az egyes flip-flopok egymást kapuzzák, a számlálandó impulzusok párhuzamosan a közös szinkronbementre jutnak. Az órajel a kapuzástól független.

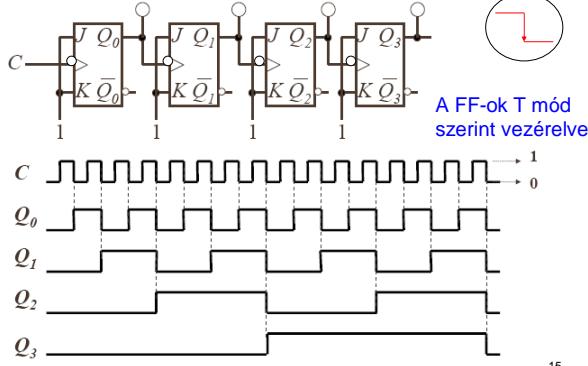
13

## SZÁMLÁLÓK FELHASZNÁLÁSI TERÜLETEI

- számlálás;
- frekvenciaosztás;
- sorrendi áramkörök vezérlése;
- matematikai műveletvégzés stb.

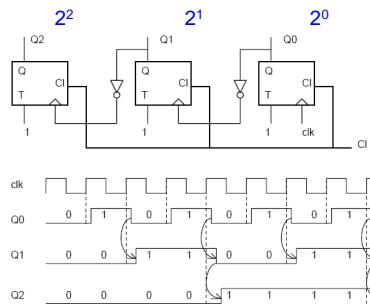
14

### ASZINKRON BINÁRIS FELFELE SZÁMLÁLÓ JK FF



15

### ASZINKRON BINÁRIS ELŐRESZÁMLÁLÓ



Aszinkron bináris felfele számláló, aszinkron törléssel. Az egyes kimenetek egyre jobban késnek az órajelhez képest – nagyon lassú

16

### ASZINKRON BINÁRIS ELŐRESZÁMLÁLÓ

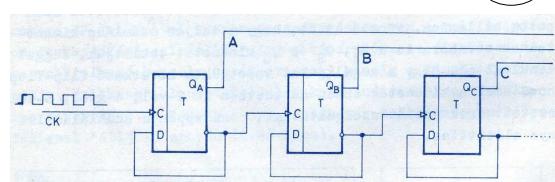
Működés:

- a sorosan terjedő (óra-) impulzusok az egyes flip-flopokat 0-ból 1-be és 1-ből 0-ra billentik.

Egy flip-flop késleltetése  $t_{pd}$ , a negyedik flip-flop billenése csak négy fokozatnyi késleltetés ( $4t_{pd}$ ) után következik be, ami gondot okozhat. A hálózatot a legrosszabb esetre kell méretezni.

17

### ASZINKRON BINÁRIS FELFELE SZÁMLÁLÓ D FF



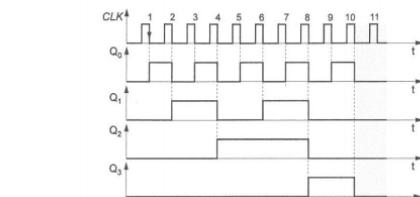
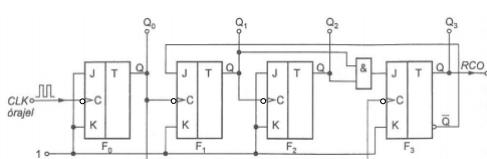
Önmagukban a D FF-ök nem alkalmasak számlálási funkciók betöltésére, frekvencia osztásra.

Ehhez, külső összekötéssel a  $\bar{Q}$  kivezetést a D-hez vissza kell csatolni, mivel így mindenlegé állapotot negáltját készítjük elő.  
(Aszinkron számlálóknál biztosítani kell, hogy a flip-flop minden órajelre ellentétes állapotba billenjen.)

### DECIMÁLIS SZÁMLÁLÓ

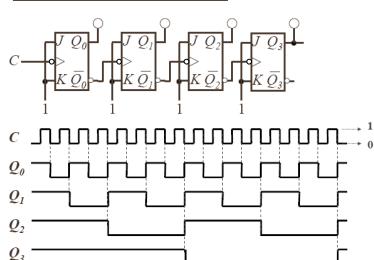
N	$Q_3$	$Q_2$	$Q_1$	$Q_0$
	$2^3$	$2^2$	$2^1$	$2^0$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10 → 0				

### ASZINKRON DECIMÁLIS ELŐRESZÁMLÁLÓ



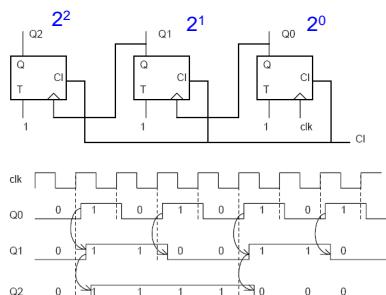
### ASZINKRON BINÁRIS LEFELE SZÁMLÁLÓ JK FF

Aszinkron bináris hátrászámláló



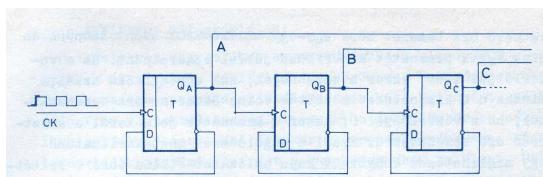
$Q_3$	$Q_2$	$Q_1$	$Q_0$	DEC
1	1	1	1	=13
1	1	1	0	=14
1	1	0	1	=13
1	1	0	0	=12
1	0	1	1	=11
1	0	1	0	=10
1	0	0	1	=9
1	0	0	0	=8
0	1	1	1	=7
0	1	1	0	=6
0	1	0	1	=5
0	1	0	0	=4
0	0	1	1	=3
0	0	1	0	=2
0	0	0	1	=1
0	0	0	0	=0

### ASZIKRON SZÁMLÁLÓ (LEFELE)



22 Aszinkron bináris lefele számláló, aszinkron törléssel.

### ASZINKRON BINÁRIS LEFELE SZÁMLÁLÓ D FF



### ASZINKRON SZÁMLÁLÓ: MAXIMÁLIS FREKVENCIA

- $t_{pd}$ ,  $t_{dekk}$ ,  $n$
- terjedési késleltetés (*propagation delay*),
  - dekódolási idő,
  - fokozatok száma

$$f_{\max} = \frac{1}{n t_{pd} + t_{dekk}}$$

Az aszinkron számlálók, több fokozat esetén, lényegesen lassabbak mint a szinkron számlálók.

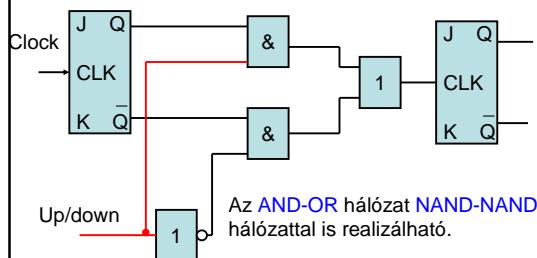
## REVERZIBILIS (KÉTIRÁNYÚ) SZÁMLÁLÓK

- Külső vezérlőjel hatására előre is, hátra is tud számlálni.
- A reverzibilis számlálóval két soros kódú szám összegét és különbségét lehet képezni, tehát mint soros üzemű kivonó áramkör működik.
- Alkalmazás pl.: előre beírt számkód, számlálás, a nulla állapot jelez, vagy elindít vagy leállít valamely folyamatot (**vezérlési jel**).

25

## REVERZIBILIS BINÁRIS SZÁMLÁLÓ JK FLIP-FLOPOKKAL

A fokozatok közötti vezérlés sémája



26

## SZINKRON SZÁMLÁLÓK: BEVEZETÉS

- Kiküszöböli a az aszinkron megoldásnál fellépő késletetéseket.
- Az összes flip-flop egyszerre (párhuzamosan) kapja meg bemenő impulzust, a billenés egyidejű, szinkron.
- A flip-flopok egymást kapuzzák, a bemeneteiket **kapuk vezérik**.

27

## SZINKRON SZÁMLÁLÓK

- Számlálók **el-vezérelt** vagy **közbenős tárolós** (master-slave) flip-flop –ból építenek, mivel ezeknél lehet a billentés feltételébe a kimenetek jeleit visszacsatolni.
- Ugyanakkor a számlálandó jel minden egyik tároló billentő bemenetére vezethető, vagyis ketté választottuk az **előkészítést** végző jeleket, és a **billentő** jelet.
- Ez a számlálás **szinkron** üzemű megoldása.

## SZINKRON SZÁMLÁLÓK TERVEZÉSE

A szinkron számlálók tervezése a **next-state módszer** alapján történhet. [A tervezés menete](#):

1. Állapotkódolás megválasztása illetve megadása.
2. Állapotgráf és állapotátmeneti táblázat ( minden egyes ütemben a flip-flopok  $n+1$  ütembeli állapotai a flip-flopok  $n$  ütembeli állapotai és a vezérlés (fel/le) függvényében) megszerkesztése.
3. Megvalósító flip-flop típusának kiválasztása v. megadása, és a flip-flop vezérlési táblázatának felírása.
4. Az egyes flip-flopok vezérlőbemenetei logikai függvényeinek meghatározása és minimalizálás.
5. A visszacsatoló kombinációs hálózat realizálása.

29

## FLIP-FLOPOK VEZÉRLÉSI TÁBLÁZATA

$Q^n$	$Q^{n+1}$	S	R	J	K	D	T
0	0	0	x	0	x	0	0
0	1	1	0	1	x	1	1
1	0	0	1	x	1	0	1
1	1	x	0	x	0	1	0

30

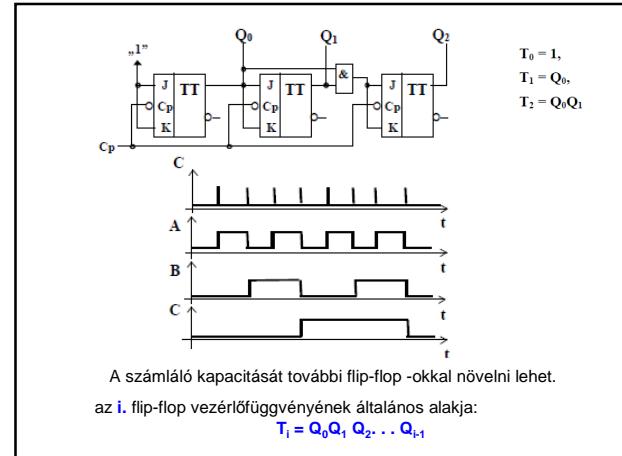
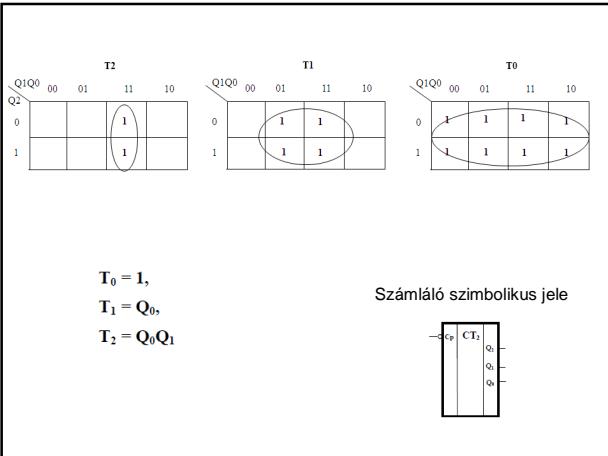
### 3 BITES SZINKRON BINÁRIS ELŐREZSÁMLÁLÓ TERVEZÉSE

- A számlálót alakítunk ki T típusú master-slave flip-flop – al. Ekkor az egyes tárolók T bemeneteire kell csatlakoztatni az állapotvezérlő jeleket.
  - Ekkor az állapotváltozók kódolását abból a feltételből írjuk fel, hogy 1 szint engedélyezi a flip-flop billentését, 0 szint pedig nem.
- Átvitel (carry): akkor jelenik meg az 1-es szint, ha a számláló a legnagyobb tárolható számot tartalmazza (1111). Ezzel a jellet további fokozatok működtethetők.

### KÓDOLT ÁLLAPOTTÁBLÁZAT

$Q_2$	$Q_1$	$Q_0$	$T_2$	$T_1$	$T_0$
0	0	0	0	0	1
0	0	1	0	1	1
0	1	0	0	0	1
0	1	1	1	1	1
1	0	0	0	0	1
1	0	1	0	1	1
1	1	0	0	0	1
1	1	1	1	1	1

$Q^n$	$Q^{n+1}$	$T$
0	0	0
0	1	1
1	0	1
1	1	0

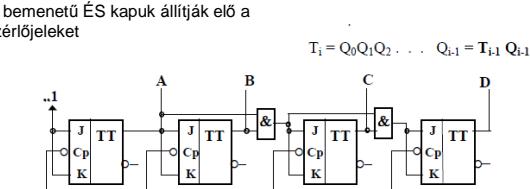


$$T_i = Q_0 Q_1 Q_2 \dots Q_{i-1}$$

- A függvény alapján megállapíthatjuk, hogy a kapacitásbővítéshez - az újabb flip-flop mellett - minden 1-gel több bemenetű ÉS kapu kell.
- Ezt a megoldást nevezzük **párhuzamos átvitelűnek**.

$$T_0 = 1, \quad T_1 = Q_0 = T_0 Q_0 \quad T_2 = Q_0 Q_1 = T_1 Q_1$$

két bemenetű ÉS kapuk állítják elő a vezérlőjeleket



Ezt az áramköri megoldást nevezzük **soros átvitelűnek**.

## SZINKRON SZÁMLÁLÓ: MAXIMÁLIS FREKVENCIA

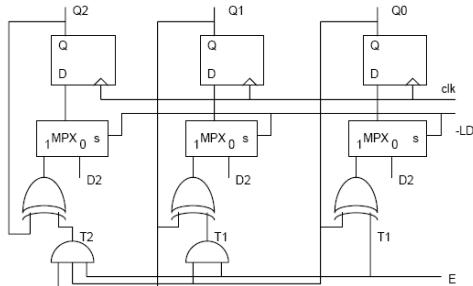
- $t_{pd}$  - terjedési késleltetés (*propagation delay*),
- $t_{dekk}$  - dekódolási idő,
- ÉS kapu késleltetése

$$f_{\max} = \frac{1}{t_{pd} + t_k + t_{dekk}}$$

A szinkron számlálók, több fokozat esetén, lényegesen gyorsabbak mint az aszinkron számlálók.

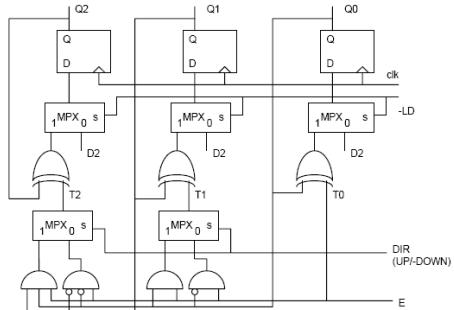
37

## SZINKRON SZÁMLÁLÓ



Szinkron bináris, engedélyezhető és tölthető felfele számláló funkcionális felépítése. Párhuzamos betöltés a MPX soron.<sup>38</sup> Kezdő értéket be lehet írni.

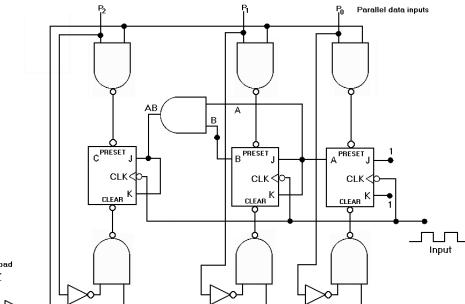
## SZINKRON BINÁRIS SZÁMLÁLÓ



Szinkron bináris, engedélyezhető és tölthető fel-le számláló funkcionális felépítése

39

## TÖLTHETŐ/BEÁLLÍTHATÓ SZÁMLÁLÓ



40

## SZINKRON ÉS ASZINKRON: ÖSSZEHASONLÍTÁS

A ripple counter (aszinkron) requires less circuitry than a synchronous counter. No logic gates are used at all in the example above. Although the asynchronous counter is easier to construct, it has some major disadvantages over the synchronous counter.

First of all, the asynchronous counter is slow. In a synchronous counter, all the flip-flops will change states simultaneously while for an asynchronous counter, the propagation delays of the flip-flops add together to produce the overall delay.

41

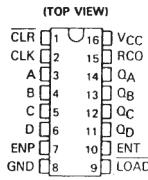
## SZINKRON ÉS ASZINKRON: ÖSSZEHASONLÍTÁS

Secondly, there are certain "risks" when using an asynchronous counter. In a complex system, many state changes occur on each clock edge and some ICs respond faster than others. If an external event is allowed to affect a system whenever it occurs (unsynchronised), there is a small chance that it will occur near a clock transition, after some IC's have responded, but before others have. This intermingling of transitions often causes erroneous operations. And the worse this is that these problems are difficult to foresee and test for because of the random time difference between the events.

42

## MSI SN 74163 SZINKRON 4 BITES SZÁMLÁLÓ

- Párhuzamos adatbemenet
- Párhuzamos adatkimenet
- Soros átvitel kimenet
- A carry kimeneten, RCO, megjelenő jelek az átviteli értékek (segítségével lehet egy másik számlálót az IC-hez kapcsolni, kaszkádolásra).
- Ha az engedélyezés, a ENP és ENT bemenetek (számlálást vezérlik) 1-es szinten vannak, a számláló leszámolja a CLK bemenetre érkező jeleket.
- A párhuzamos beírás engedélyezését a LOAD bemenet végzi.



SN54160 THRU SN54163, SN54LS160A THRU SN54LS163A, SN54S162,  
SN54S163, SN74160 THRU SN74163, SN74LS160A THRU SN74LS163A,  
SN74S162, SN74S163 SYNCHRONOUS 4-BIT COUNTERS  
SOL3980 - OCTOBER 1976 - REVISED MARCH 1988

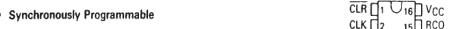
'160, '161, 'LS160A, 'LS161A . . . SYNCHRONOUS COUNTERS WITH DIRECT CLEAR  
'162, '163, 'LS162A, 'LS163A, 'S162, 'S163 . . . FULLY SYNCHRONOUS COUNTERS

- Internal Look-Ahead for Fast Counting
- Carry Output for n-Bit Cascading
- Synchronous Counting
- Synchronously Programmable
- Load Control Line
- Diode-Clamped Inputs

SERIES 54<sup>®</sup>, 54LS<sup>®</sup>, 54S<sup>®</sup> . . . J OR W PACKAGE  
SERIES 74<sup>®</sup>, 74N<sup>®</sup> . . . N PACKAGE

SERIES 74LS<sup>®</sup>, 74S<sup>®</sup> . . . D OR N PACKAGE

(TOP VIEW)

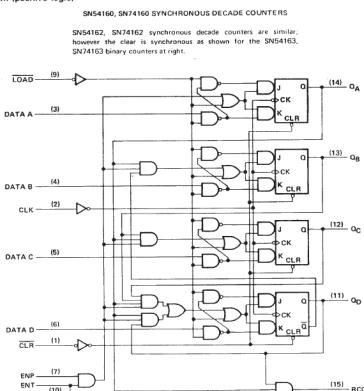


NC=No internal connection

TYPICAL PROPAGATION TIME, CLOCK TO Q OUTPUT TYPICAL FREQUENCY DISSIPATION  
MAXIMUM CLOCK POWER  
'160 thru '163 14 ns 32 MHz 305 mW  
'LS162A thru 'LS163A 14 ns 32 MHz 93 mW  
'S162 and 'S163 9 ns 70 MHz 475 mW

SERIES 54LS<sup>®</sup>, 54S<sup>®</sup> . . . FK PACKAGE

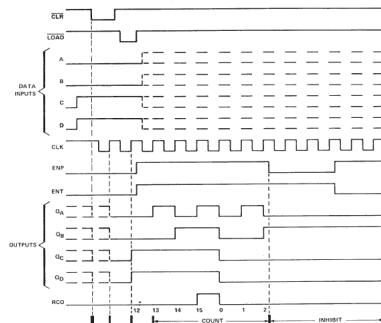
logic diagram (positive logic)



'161, 'LS161A, '163, 'LS163, 'S163 BINARY COUNTERS

typical clear, preset, count, and inhibit sequences

- Illustrated below is the following sequence:  
1. Clear outputs to zero ('161 and 'LS161A are asynchronous; '163, 'LS163A, and 'S163 are synchronous)  
2. Preset to binary twelve  
3. Count to thirteen, fourteen fifteen, zero, one, and two  
4. Inhibit



## MODULO FOGALMA

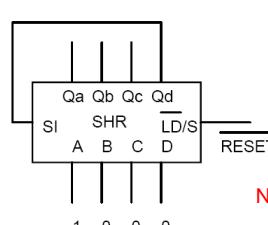
- A számláló áramkörök mindegyike periodikus működésű, a pillanatnyi állapotukat bizonyos számú léptetés után ismét felvészíti.
- Azt az órajel számot, ami után a pillanatnyi állapot ismétlődik a **számláló modulo értékének nevezéssel**. A modulo érték azt mutatja meg, hogy hány különböző állapotot tud felvenni a számláló.

3 bites számláló  $2^3$  állapotot vehet fel, így a számláló modulusa 8  
4 bites számlálónál ez az érték  $2^4 = 16$ .

## SHIFT REGISZTER (SHR) MINT SZÁMLÁLÓ GYŰRÜS SZÁMLÁLÓ

A gyűrűs számlálónál a visszacsatoló kombinációs hálózat egy darab drót.

Kódolás:



N bites SHR esetén a modulusa: N

1 0 0 0

Qa	Qb	Qc	Qd
1	0	0	0
0	1	0	0
0	0	1	0
0	0	0	1

48

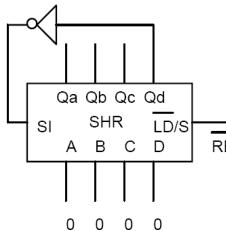
## JOHNSON SZÁMLÁLÓ

A visszacsatoló hálózat egyetlen inverter. Így 0 kezdeti érték mellett a számláló először feltölti magát egyesekkel, majd nullákkal.

Kódolás:

$Q_a, Q_b, Q_c, Q_d$ :

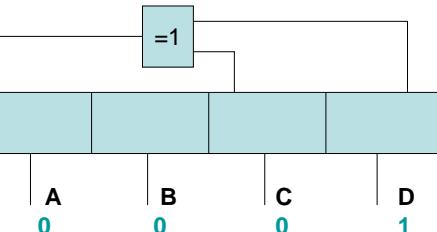
0000, 1000, 1100, 1110, 1111,  
0111, 0011, 0001



Modulusa N bites SHR esetén:  $2^N$

49

## ÁLVÉLETLENSZÁM GENERÁTOR



Szekvencia:

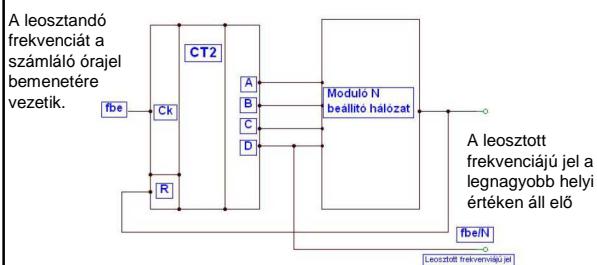
(1) 0001, (8) 1000, (4) 0100, (2) 0010, (9) 1001,  
(12) 1100, (6) 0110, (11) 1011, (5) 0101, (10) 1010,  
(13) 1101, (14) 1110, (15) 1111, (7) 0111, (3) 0011.

Modulusa N bites SHR és maximális ciklushosszú visszacsatolás esetén:  
 $2^N - 1$

## SZÁMLÁLÓ MODULUSÁNAK CSÖKKENTÉSE

Csökkenteni szeretnénk a számláló állapotainak számát.

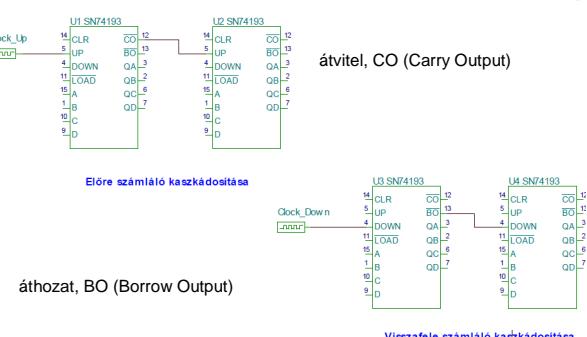
Ez a módszer frekvenciaosztásra használható



## SZÁMLÁLÓ MODULUSÁNAK NÖVELÉSE

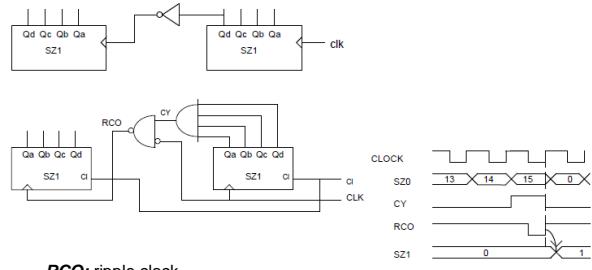
- Auszinkron számlálók** kaszkádosításánál az egyik számláló legmagasabb helyi értékű kimenetét rávezetjük a másik bemenetére.
- Szinkron számlálók** - ha kaszkádosíthatók - külön kaszkádosító bemenettel és kimenettel rendelkeznek.

## TTL SZINKRON, BINÁRIS UP-DOWN , PRESET SZÁMLÁLÓ KASZKÁDOSÍTÁSA (74193)



## SZÁMLÁLÓK KASZKÁDOSÍTÁSA (MODULUS NÖVELÉS)

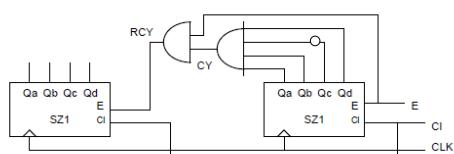
- Auszinkron kaszkádosítás



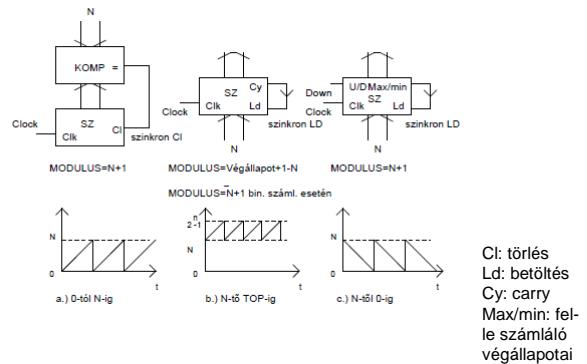
RCO: ripple clock

A kaszkádosított számlálók modulusai összeszorozódnak.

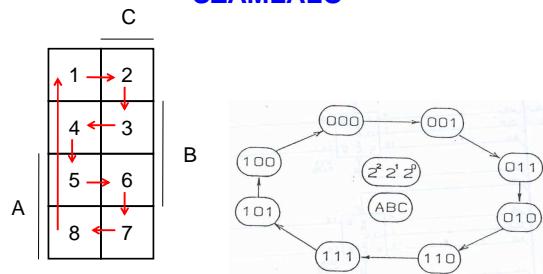
- Szinkron kaszkádosítás



### MODULUS CSÖKKENTÉSI ELJÁRÁSOK



### 3-BITES GRAY KÓDU SZINKRON SZÁMLÁLÓ



57

### FLIP-FLOPOK VEZÉRLÉSI TÁBLÁZATA

$Q^n$	$Q^{n+1}$	S	R	J	K	D	T
0	0	0	x	0	x	0	0
0	1	1	0	1	x	1	1
1	0	0	1	x	1	0	1
1	1	x	0	x	0	1	0

58

### ÁLLAPOT TÁBLÁZAT

n	A	B	C	n+1	A	B	C	JAKA	JBKB	JCKC										
a	0	0	0	b	0	0	1	0/X	0/X	1/X										
b	0	0	1	c	0	1	0													
c								<table border="1" style="display: inline-table; vertical-align: middle;"> <tr><td><math>\bar{J}</math></td><td><math>\bar{K}</math></td></tr> <tr><td>0</td><td>X</td></tr> <tr><td>0</td><td>X</td></tr> <tr><td>1</td><td>X</td></tr> <tr><td>1</td><td>X</td></tr> </table>	$\bar{J}$	$\bar{K}$	0	X	0	X	1	X	1	X		
$\bar{J}$	$\bar{K}$																			
0	X																			
0	X																			
1	X																			
1	X																			
d																				
e																				
f																				
g																				
h	1	0	0	a	0	0	0	X/1	0/X	0/X										

59

### FLIP-FLOP VEZÉRLÉSI EGYENLETEI

$J_A = \bar{B} \bar{C}$ $K_A = \bar{B} \bar{C}$	$J_B = \bar{A} C$ $K_B = A C$
$J_C = A B + \bar{A} \bar{B}$ $K_C = \bar{A} \bar{B} + \bar{A} B$	

60

## OPTIMIZING THE FEEDBACK CIRCUIT

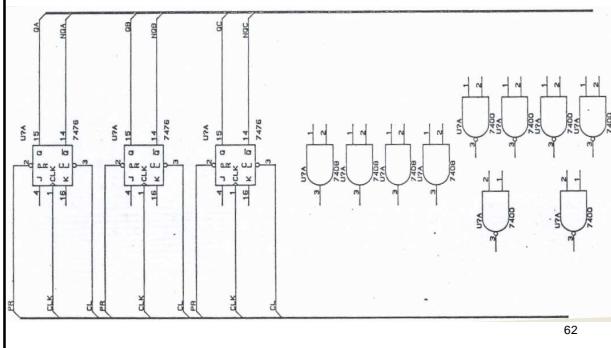
The JA, KA, JB, and KB control functions are implemented by four AND gates in one package.

The JC and KC control function can be implemented in various ways. The simplest one would be using two anti-valency (XOR) gates and one inverter. However in a two-level system the simplest solution is the use of six NAND gates.

Circuit complexity:

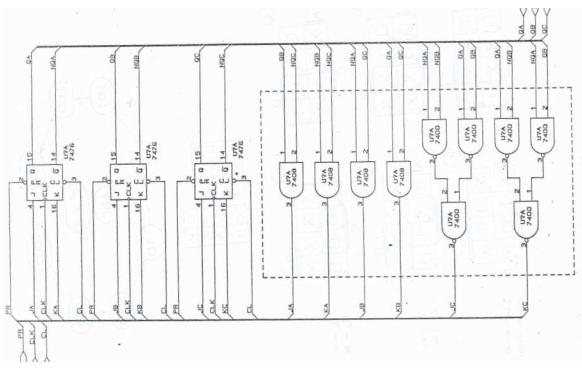
Gate count: 10  
Pin count: 20

61



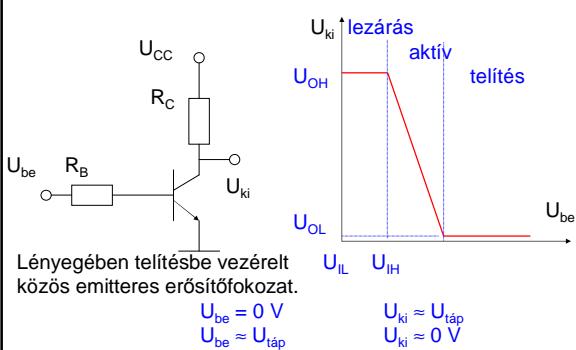
62

## 3-BIT GRAY CODE UP-COUNTER: CIRCUIT LAYOUT



## LOGIKAI ÁRAMKÖRÖK

### INVERTER ALAPKAPCSOLÁS



65

### ÁRAMKÖRGÉNÉRÁCIÓK

félvezető diódás és tranzisztoros áramkörök

- **RTL** resistor-transistor-logic
- **DTL** diode-transistor-logic
- **ECL** emitter-coupled logic

**TTL** (transistor-transistor logic), Sylvania, majd igazán sikeresen Texas Instruments

**CMOS** (complementary metal-oxide-semiconductor)

66

## ÁRAMKÖRGENERÁCIÓK

**Ellenállás-tranzisztor logika (RTL resistor-transistor-logic)** kis áramerősítési tényezőjű tranzisztorok telítésbe kerülnek, kis kimeneti terhelhetőség – ma már **nem** használják.

**Dióda-tranzisztor logika (DTL diode-transistor-logic)** A telítéses működés miatt **nagy kapukésletetési idő** miatt **nem** használják.

67

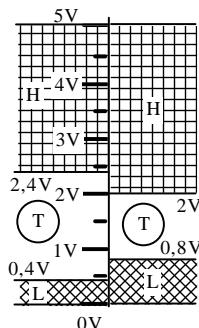
## A TTL ÁRAMKÖRCSALÁD

- Lényegében a dióda-tranzisztor logika (DTL) módosított változata
- Alacsony fokú integráció (SSI) és rövid készleltetési idők → TTL áramkör család
- Bemenet:** multiemitteres-tranzisztor (ÉS funkció);
- Kimenet:** háromféle:
  - ellenítemű,
  - nyitott kollektoros,
  - három-állapotú
- Legegyszerűbb TTL-áramkori elem a **kétbemenetes NAND-kapu**
- Invertáló kimenetű (NAND, NOR, NOT) kapu áramkörök technikailag egyszerűbben valósíthatók meg mint a neminvertálók.

68

## TTL FESZÜLTSÉGSZINTEK

Kimeneten: Bemeneten:



69

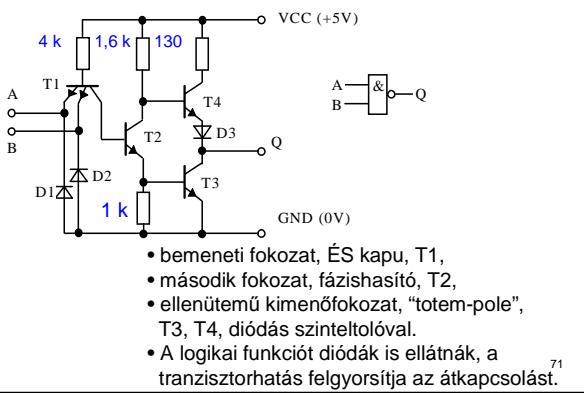
## LOGIKAI ÁRAMKÖRÖK KAPCSOLÁSTECHNIKAI MEGVALÓSÍTÁSA

Egy-egy alapáramkör megvalósítására egész sor áramkörtechnikai megoldás létezik, amelyek:

- teljesítményműszerekben,
- tápfeszültségigényben
- H ill. L szintben
- sebességen,
- kimeneti terhelhetőségeken (fan out) térnek el egymástól.

70

## (KLASSZIKUS) TTL ALAPKAPU (NAND)



71

## TTL NAND LAYOUT

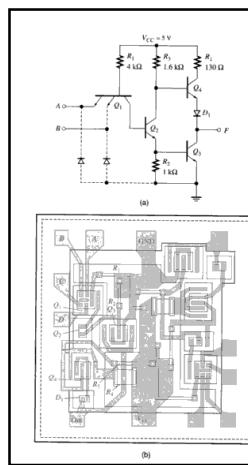
Standard 2-bemenetű TTL NAND kapu áramkore

Kettős 4-bementű TTL NAND kapu layout-ja

Az ábrán látható elrendezés az integrált TTL kapcsolásokban már egyre kevésbé használják a tranzisztor telítéses működése miatt fellépő nagy kapukésletetési időt miatt.

Megoldás: Schottky-tranzisztorokból álló TTL kapu. (meggyőző, hogy a nyitott tranzisztor  $U_{CE} < 0.3$  V)

72



### TTL ALAPKAPU (NAND)

A "totem-pole" kimenet felső tranzisztor mint aktív felhúzó terhelés kis dinamikus munkaellenállást képvisel, ami **felgyorítsa** a kimenetet terhelő kapacitások áttöltését, és így **az átkapcsolást**.

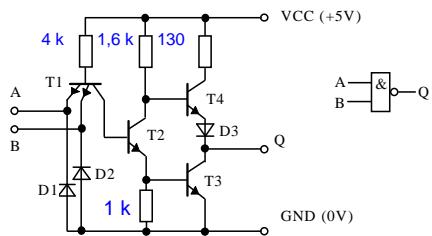
A 130 ohmos **ellenállás szerepe áramkorlátozás**.

A **többemitteres tranzisztor** a Texas Instruments szabadalma.

A **D1 és D2 diódák** a bemenetet **védik** az esetleges negatív túlfeszültség ellen, illetve a negatív amplitúdójú tranziszterek és zavarjelek ellen.

73

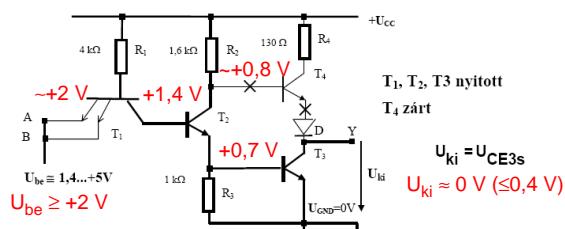
### (KLASSZIKUS) TTL ALAPKAPU (NAND)



- ha T2 kinyit, akkor T3 is vezet, és T4 lezár. A kimenet L szintű lesz és a T3 tranzisztor nagy áramot képes felvenni, mely pl. a kimenetre csatlakoztatott kapubemenetből származik (L állapotban a bemenetekből folyik ki áram)

74

### TTL ALAPKAPU FESZÜLTSÉGEI: BEMENET MAGAS (HIGH)

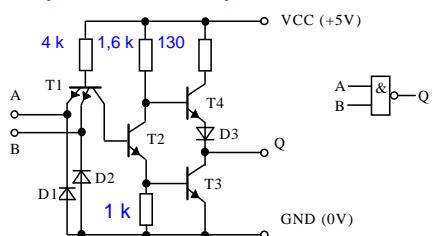


$I_{be} \leq 40 \mu A$ ,  $U_{ki} \leq 0.4 V$ . A T2 és T3 tranzisztorok telítésben vannak, ez jelentős sebességtörlesztést jelent. Kimenten  $0 \rightarrow 1$  átmenet: 10-15 nsec késleltetés. A T1 és T2 tranzisztor inverz üzemben van.

Ha minden bemenet H állapotú, akkor az R1-en átfolyó áram a T1 kinyitott RC dióráján át folyik T2 bázisára és azt kinyitja.

75

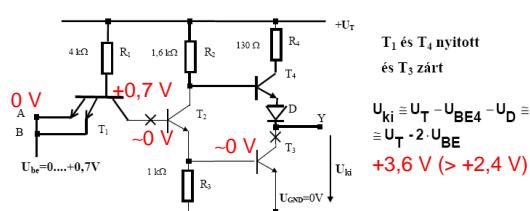
### (KLASSZIKUS) TTL ALAPKAPU (NAND)



- ha T2 lezár, akkor lezár T3 is. A T4 kinyit és a kimeneten H szint jelenik meg. Az emitterkövetőként működő tranzisztor ebben az esetben nagy kimenő áramot képes leadni és a terhelő kapacitások is gyorsan feltöltődhetnek.

76

### TTL ALAPKAPU FESZÜLTSÉGEI: BEMENET ALACSONY (LOW)

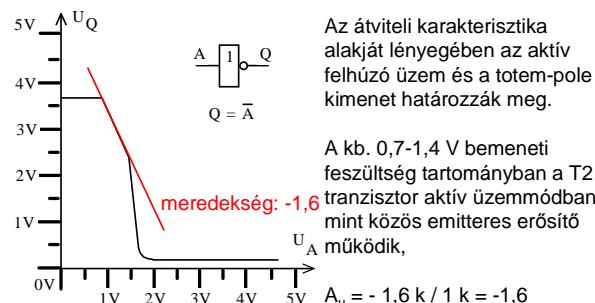


$I_{be} < U_T/R_1 = 5 V / 4 k \approx 1.2 \text{ mA}$  (specifikáció: max 1.6 mA)  
 $U_{ki} (\text{ürjesjárásban}) = 5 - 2 \times 0.7 = +3.6 V$

Ha akár csak egy bemenetre is alacsony feszültségszintet adunk, akkor a hozzá tartozó BE dióda kinyit és a T2 bázisárama megszakad. T2 lezár, és a kimenet H szintre kerül.

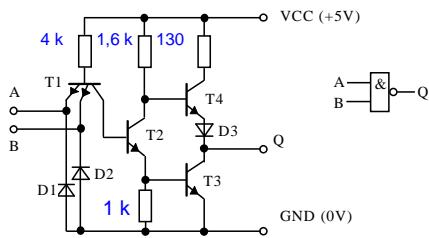
77

### TTL INVERTER TRANSZFER KARAKTERISZTIKA



78

## TTL ÁRAMKÖRCSALÁD



• Az integrált TTL kapcsolásokban ma már egyre kevésbé használják a tranzisztorok telítéses működése miatt fellépő nagy kapukésleltetési idők miatt – megakadályozása **Schottky tranzisztor** használata

79

## TELJESÍTMÉNY-KÉSLELTETÉS SZORZAT

Áramkörtípus akkor "jó" ha kicsi a késleltetése és a teljesítményfelvételle.

**Jósági szám (figure-of-merit):** a két paraméter szorzata (power-delay product).

54/74 típus:  $t_{pd} = 10 \text{ nsec}$ , egy kapura  $P = 10 \text{ mW}$

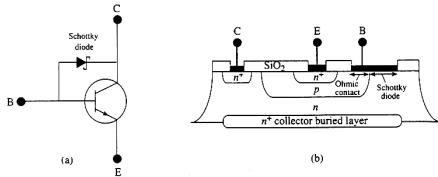
$$P \cdot t_{pd} = 100 \text{ pJ}$$

Értelmezhető (kb.) mint 1 bit "kapcsolásához" szükséges energia.

80

## SCHOTTKY TRANZISZTOR

Schottky telítésgátló diódás tranzisztor



A dióda negatív visszacsatolást hoz létre, ha kinyit, és így meggátolja, hogy a nyitott tranzisztor kollektor-emitter feszültsége 0,3V alá csökkenjen.

81

## SCHOTTKY TTL

- A TTL nagyobb sebességű változata.
- A Schottky dióda egy fém-félvezető dióda.
- Schottky gáta a tranzisztor bázisa és kollektora között: megakadályozza hogy a tranzisztor telítésbe kerüljön.
- **Schottky tranzisztor:** nagyobb kapcsolási sebesség.
- A Schottky dióda és a pn átmenet potenciálképei és az áram-feszültség karakteristikái hasonlóak, azonban az áramvezetési mechanizmusok lényegesen különböznek.

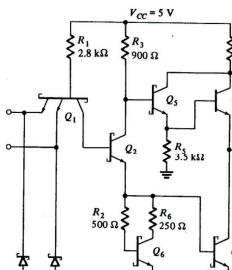
82

## DIGITÁLIS ÁRAMKÖRÖK: SCHOTTKY-TTL

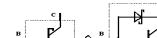
- Schottky-diódák és Schottky-tranzisztorok alkalmazása az áramkör működésének (a telítésbe vezérelt bipoláris tranzisztorok kapcsolási folyamatainak) gyorsításához vezet.
- A Schottky-technológia legfontosabb áramköröcsaládjai az S- (**Schottky**) és az LS- (**Low power Schottky**) áramköröcsaládok.

83

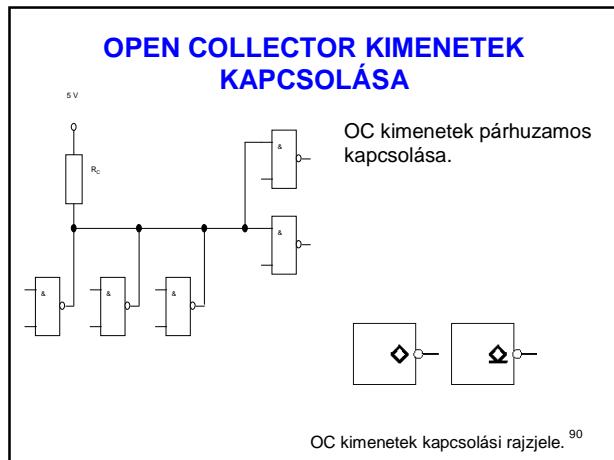
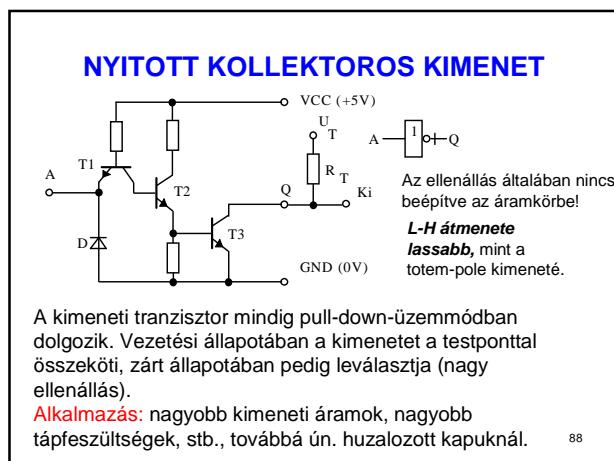
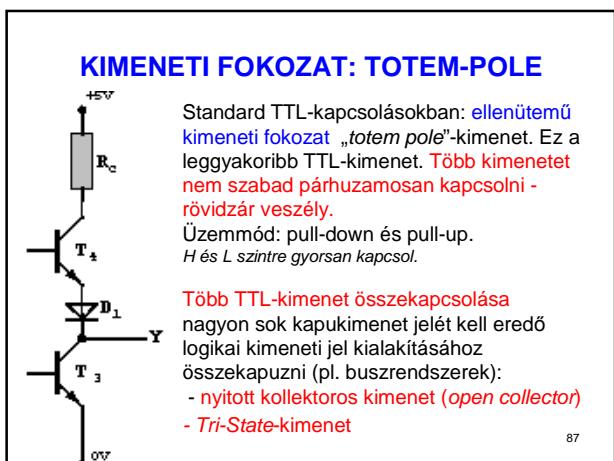
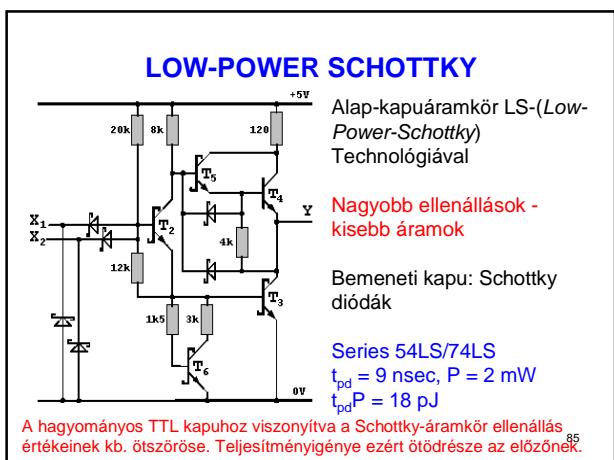
## ALAPÁRAMKÖR: SCHOTTKY TTL NAND



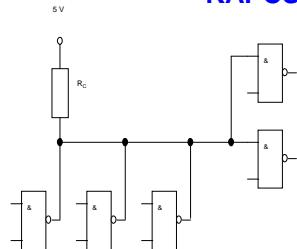
Series 54S/74S  
 $t_{pd} = 3 \text{ nsec}$ ,  $P = 19 \text{ mW}$   
 $t_{pd} \cdot P = 57 \text{ pJ}$



**Tranzisztorok:** Q4 kivételével (ez nem megy telítésbe) mindenkollektora Schottky diódával megfogva  
**Védődiódák:** gyors diódák, a negatív kilengések levágására  
**Q5:** Emitter követő, felgyorsítja a kimenet 0→1 kapcsolását  
**50 ohm ellenállás:** 0→1 kapcsolásnál korlátozza az áramtranzienst, továbbá biztosítja az impedanciaillesztést



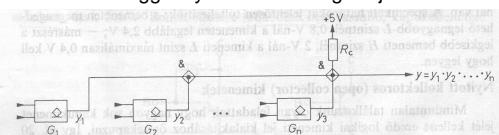
## OPEN COLLECTOR KIMENETEK KAPCSOLÁSA



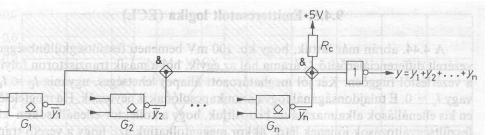
A kimeneti feszültség csak akkor lesz H szintű, ha minden kimenet H állapotú. Ez **ÉS függvény** a pozitív logikában.  
Az L szint akkor áll elő a kimeneten, ha legalább egy vagy több kimenet L állapotú. Negatív logikában **VAGY függvényt** kapunk.

91

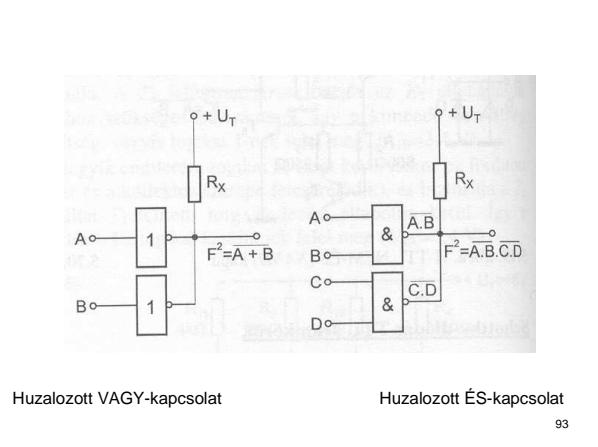
## Huzalozott ÉS-függvény ábrázolása logikai jelekkel.



## Nyitott kollektoros kimenettel kialakított VAGY-függvény



92

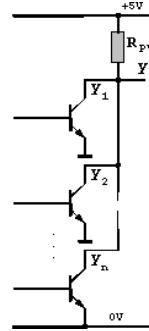


Huzalozott VAGY-kapcsolat

Huzalozott ÉS-kapcsolat

93

## OPEN-COLLECTOR KIMENETEK ÖSSZEKÖTÉSE



Huzalozott VAGY,  
huzalozott ÉS funkció

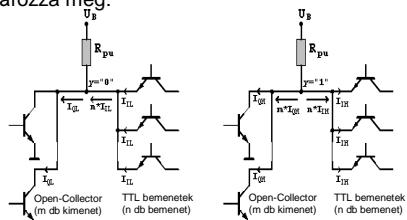
wired-OR  
wired-AND

Mivel a függvény huzalozással valósul meg, ezért huzalozott logikájú kapcsolásnak nevezik.

94

## OC KIMENET: FELHÚZÓ ELLENÁLLÁS MÉRETEZÉSE

Minimális értékét az „L”, maximális értékét a „H” kimeneti szint határozza meg:

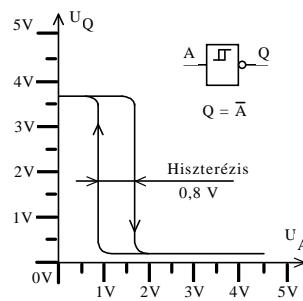


$$R_{pu\min} = \frac{U_{B\max} - U_{OL\max}}{I_{OL} - n \cdot I_{IL}}$$

$$R_{pu\max} = \frac{U_{B\min} - U_{OH\min}}{m \cdot I_{OH} + n \cdot I_{IH}}$$

95

## SCHMITT-TRIGGERES BEMENETŰ INVERTER



Lassan változó, vagy zajjal terhelt jelek is feldolgozhatók.  
Ha a zavar amplitúdója kisebb mint a hiszterézis, nem okoz hibás működést

96

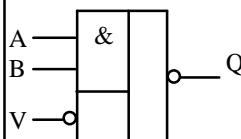
## SCHMITT-TRIGGERES BEMENETŰ INVERTER

A Schmitt-trigger bemenetű inverter funkciója nem logikai, hanem áramkori.

A Schmitt-trigger áramkör megformálja a bementére érkező jelet, a jelváltozások átmeneteit meredekebbe teszi (felgyorsítás).

97

## HÁROM ÁLLAPOTÚ (tristate) KIMENET



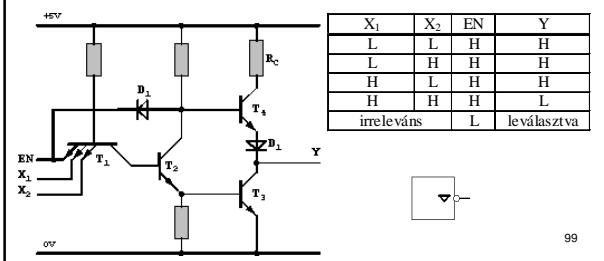
Számos alkalmazási területen lényeges egyszerűsítés érhető el a kapuk kimenetének párhuzamosításával, akkor ha egy vezetékre fűzött több kapu közül minden az egyik logikai állapotba kell meghatározza a kimeneti állapotot. Ilyenkor buszrendszerrel beszélünk.

A kapu működését egy V tiltja vagy engedélyezi. Ha V tilt (HIGH), a kiment egy ún. harmadik, nagyimpedanciás állapotba kerül, nem befolyásolja a következő kapu állapotát.

98

## HÁROMÁLLAPOTÚ (TRI-STATE) KIMENET

**Tri-State-kimenet:** A totem-pole-kimenet módosított változata. Az engedélyező bemenetre adott „0”-szint minden kimeneti tranzisztor egyszerre lezárja.



99

## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita

Dr. Pődör Bálint

Óbudai Egyetem KVK  
Mikroelektronikai és Technológia Intézet

### 8. ELŐADÁS LOGIKAI ÁRAMKÖRÖK I



## AZ ELŐADÁS ÉS A TANANYAG

Az előadások

Tieze U., Schenk Ch: Analóg és digitális áramkörök  
Zsom Gyula: Digitális technika I és II  
Rőmer Mária: Digitális rendszerek áramkörei  
Gál Tibor: Digitális rendszerek I és II,  
Benesóczky Zoltán: Funkcionális elemek 2004  
Kovács Csongor: Elektronikus áramkörök, Digitális elektronika

c. könyvein, jegyzetein alapulnak.

2

## LOGIKAI ÁRAMKÖRÖK I

1. Digitális áramkörcsaládok
2. Inverter és tulajdonságai
3. Transistor-Transistor Logic (TTL) : bipoláris tranzisztoros integrált logikai áramkörök

3

## DIGITÁLIS ALAPÁRAMKÖRÖK

- Logikai áramkörök - homogén, egységes tulajdonságú alapelemek
- Kapuk, tárolók - azonos tápfeszültség, azonos logikai szintek, hasonló terjedési idők
- Technológia - közös, egy chip-en integrálhatók

Áramkörcsaládok

4

## DIGITÁLIS ALAPÁRAMKÖRÖK: AZ INVERTER

- Konstrukciós szempontból egy áramkörcsalád legényegesebb eleme az **inverter**
- Az inverter határozza meg az áramkörök alaptulajdonságait:  
jelszintek,  
zavarvédelem,  
terjedési, késleltetési idő,  
teljesítményfelvétel
- a bonyolultabb logikai elemek az inverterből származtathatók, pl.  
NOR, NAND kapuk: inverter kiegészítése  
SR flip-flop: két NOR kapu, stb.

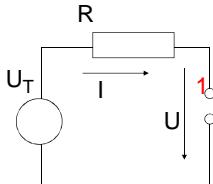
5

## INVERTER FUNKCIÓI

- **Jelregenerálás** - transzfer karakterisztika aktív szakasza, erősítés
- **Zavarvédelem** - transzfer karakterisztika kis meredekségű szakasza

6

### IDEÁLIS KAPCSOLÓ



**Kapcsoló feladata:**  
az áramkör zárássával az  $U_T$  tápfeszültséget az  $R$  terhelő ellenállásra kapcsolja, illetve kikapcsoláskor az áramkört megszakítja.

$$U = 0$$

$$U \sim U_T$$

#### Ideális kapcsoló:

- érzéketlen a polarásra
- kapcsolási idő végtelenül rövid
- nincs rajta teljesítményveszteség

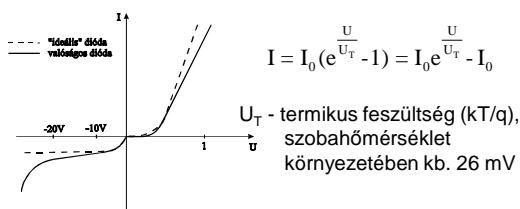
7

### VALÓSÁGOS KAPCSOLÓ JELLEMZŐI

- zárt állapotban maradékfeszültség
- nyitott állapotban maradékáram
- teljesítményveszteség mind nyitott, mind zárt állapotban
- átkapcsolás véges idő alatt megy végbe

8

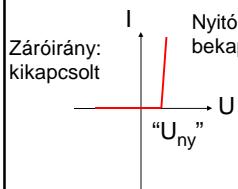
### FÉLVETZŐ DIÓDA (PN-ÁTMENET) MINT KAPCSOLÓ



A félvétető dióda nem ideális kapcsoló!  
Vezérlés - a rákapcsolt feszültség előjelével!

9

### DIÓDA MINT KAPCSOLÓ



**Nyitóirány:**  
kikapcsolt

**Kikapcsolt állapot:**  
feszültségtől széles határok között független maradékáram, mai diódáknál gyakorlatilag elhanyagolható

#### Bekapcsolt állapot:

Az átfolyó áramról kevésbé függő, néhány tized volt ún. "nyitófeszültség" marad a diódán.  
 $U_{ny}$  - Si diódán 0,6-0,7 V, GaAs diódán 1,2-1,4 V.  
Si Schottky diódán pedig kb. 0,4 V.

10

### DIÓDA: KAPCSOLÁSI IDŐ

Átkapcsolási folyamat: töltésváltozások!

**Korlátozó tényező:** tárolt töltés (kisebbségi töltéshordozók) illetve a diffúziós kapacitás.  
A nyitóirányból a záróirányba való átkapcsolás addig nem megy végbe míg a tárolt töltés el nem tűnik (tárolási időállandó, storage time).

11

### DIÓDÁS LOGIKAI ÁRAMKÖRÖK

**ÉS** illetve **VAGY** funkció valósítható meg megfelelően kötött diódákkal.

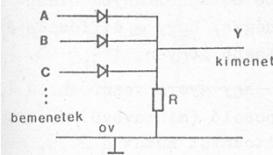
**Diódás ÉS kapu:** pozitív logikában a kimenetén mindenleges negatívabb feszültség jelenik meg. A kimenet csak akkor 1, ha az összes bemenet 1.

**Diódás VAGY kapu:** pozitív szintű logikában a kimenetén mindenleges pozitívabb feszültség jelenik meg. A kimenet 1, ha legalább az egyik bemenet 1.

12

## DIÓDÁK KAPCSOLÓÜZEMBEN

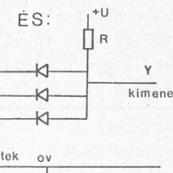
VAGY:



Ha valamelyik bemeneten 0 V van, a hozzá tartozó dióda lezár, ez a bemenet leválasztódik, nem zavarja a kimeneti logikai 1 feszültség kialakulását.

Ha VAGY az A, VAGY a B bemenetre pozitív feszültséget adunk, akkor az illető bemenethez tartozó dióda kinyír, mivel az anódja pozitív feszültséget kap. A nyitott dióda katódja néhány tized V-tal, a nyitofeszültséggel negatívabb anódjánál, vagyis a kimenet feszültsége is pozitív, logikai 1 szintű.

## DIÓDÁK KAPCSOLÓÜZEMBEN



ÉS:

Az R ellenállás a kimenet feszültségét pozitív feszültségre igyekezik felhúzni. Ha azonban akár egyetlen bemenet is összekötünk a 0 V-os vezetékel, akkor az ehhez a bemenethez tartozó dióda kinyír és a kimenetet kis pozitív, gyakorlatilag zérus potenciál, vagyis logikai 0 jelénik meg.

## TRANZISZTOR

Az elektronika mérföldkövei 2.

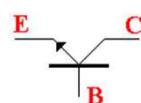
Tranzisztor

John Bardeen,  
Walter Brattain,  
William Shockley  
1948 Bell laboratórium



## A TRANZISZTORHATÁS

Rajzjel



*Emitter*

*Bázis*

*Kollektor*



Az „ős”, a germánium tűs tranzisztor...

16

## A BIPOLÁRIS TRANZISZTOR SZABADALOM

Sept. 25, 1951  
W. SHOCKLEY  
CIRCUIT ELEMENT UTILIZING SEMICONDUCTOR MATERIAL  
Filed June 26, 1948  
2,569,347

A page from the original patent by W. Shockley:

### CIRCUIT ELEMENT UTILIZING SEMICONDUCTOR MATERIAL

Filed: June 26, 1948  
Published: Sep 25, 1951,  
2569347

J. Bardeen, W. H. Brattain, Physical Review 74, 230 (1948)

Bardeen, Brattain, Shockley: Fizikai Nobel díj 1956

## 1947- 48: A TRANZISZTOR



William Bradford Shockley  
(1910-1989)



John Bardeen  
(1908-1991)



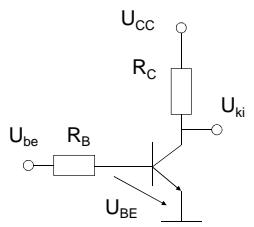
Walter Houser Brattain  
(1902-1987)

The Nobel Prize in Physics 1956: "for their researches on semiconductors and their discovery of the transistor effect"<sup>18</sup>

## A TRANZISZTOR MINT KAPCSOLÓ

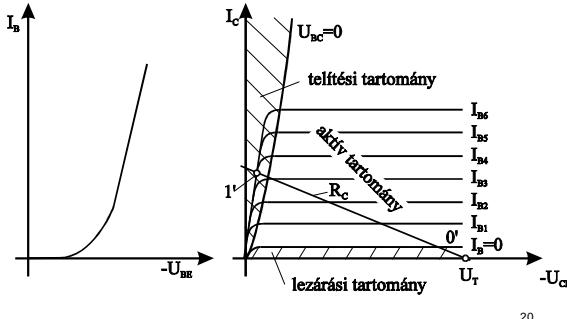
Mind a bipoláris mind a tévezérlésű (pl. MOS) tranzisztor működtethető kapcsolóüzemben, így kapcsolóáramkörök építhetők.

Bipoláris tranzisztor:  
**vezérelhető kapcsoló**  
 a bázis-emitter diódára adott vezérlő feszültség dönti el, hogy a kollektor-emitter között közel szakadás vagy közel rövidzár lép fel.



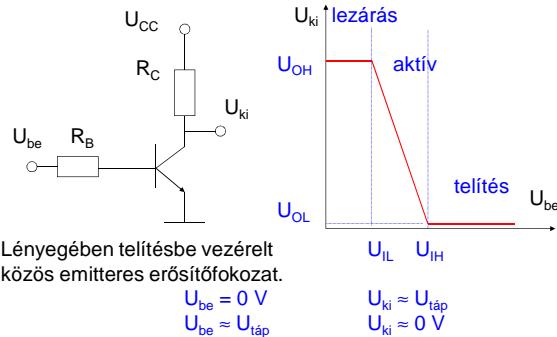
19

## BIPOLÁRIS TRANZISZTOR



20

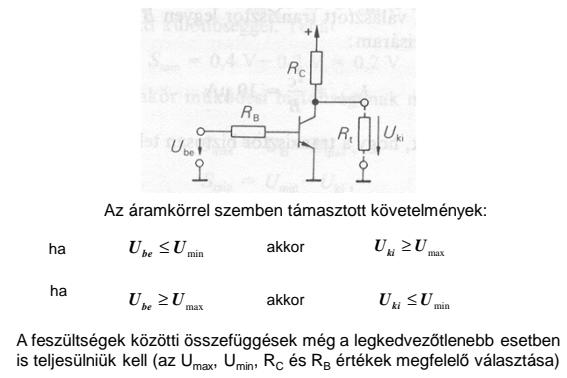
## INVERTER ALAPKAPCSOLÁS



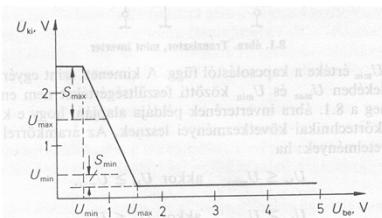
Lényegében telítésbe vezérelt közös emitteres erősítőfokozat.  
 $U_{be} = 0 \text{ V}$   
 $U_{be} \approx U_{t\text{ap}}$

21

## A TRANZISZTOR MINT INVERTER



## ÁTVITELI KARAKTERISZTIKA



$$R_t = R_C$$

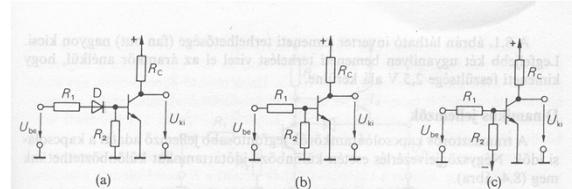
$$U_{ki} = \frac{U_t}{2}$$

$$U_{max} < \frac{U_t}{2}$$

$S_{min}$  L szintű zavartávolság

$S_{max}$  H szintű zavartávolság

## L SZINTŰ ZAVARTÁVOLSÁG NÖVELÉSÉNEK MÓDSZEREI



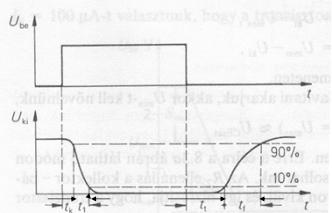
$R_2$  a tranzisztor CB visszáram körét zárja  
 a tranzisztoron kívül, biztosítja, hogy a TR  
 biztosan lezárjon.

feszültségesztő

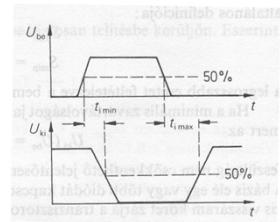
$$S_{max} = U_{ki} (U_{be} = U_{min}) - U_{max}$$

$$S_{min} = U_{min} - U_{ki} (U_{be} = U_{max})$$

## DINAMIKUS JELLEMZŐK, AZ INVERTER KAPCSOLÁSI JELLEMZŐI



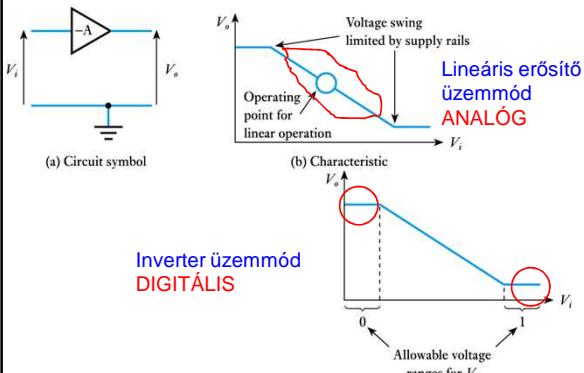
## A KAPU MŰKÖDÉSI IDEJE



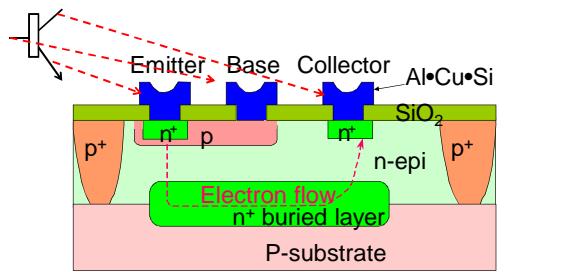
$$t_{ik} = \frac{t_{i\min} + t_{i\max}}{2}$$

$t_{ik}$  A kapuáramkör működési ideje (propagation delay)

## FÁZISFORDÍTÓ ERŐSÍTŐ ÉS INVERTER



## Si NPN (PLANÁRIS) TRANZISZTOR



28

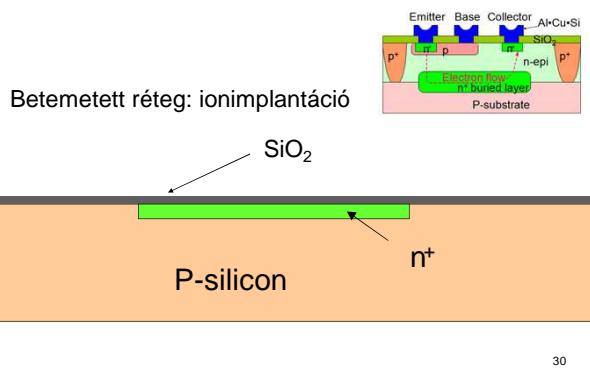
## IC: SI BIPOLÁRIS TECHNOLÓGIA

- Technológia optimalizálása: Si npn tranzisztorhoz.
- Alkatrészválaszték: bipoláris tranzisztor, dióda, ellenállás, kondenzátor.
- Tranzisztor (és minden más alkatrész) síkba "kiterítve" - planáris technológiá
- Tipikus méretek: emitter diffúzió  $\sim(2-2,5) \mu\text{m}$   
bázis diffúzió  $\sim 4 \mu\text{m}$   
n-epitaxiás réteg (kollektor)  $\sim 10 \mu\text{m}$   
emitter ablak (kisáramú, 1-2 mA tranzisztor)  $(10-15) \times (10-15) \mu\text{m}$

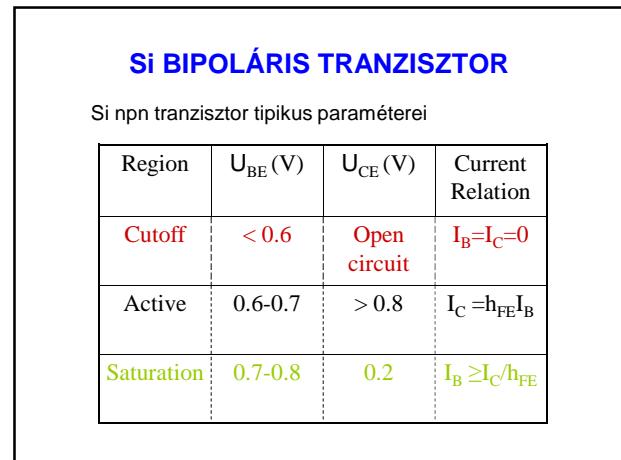
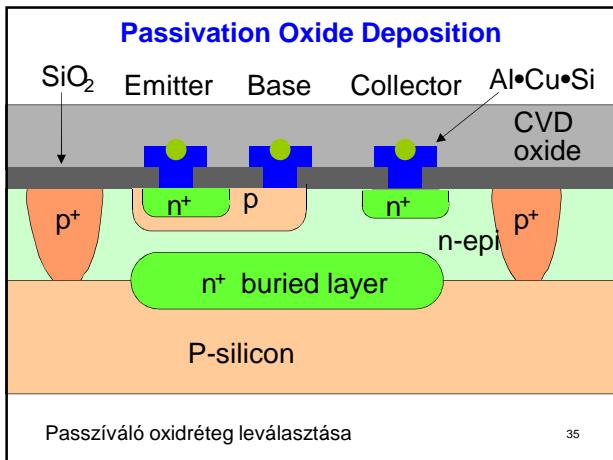
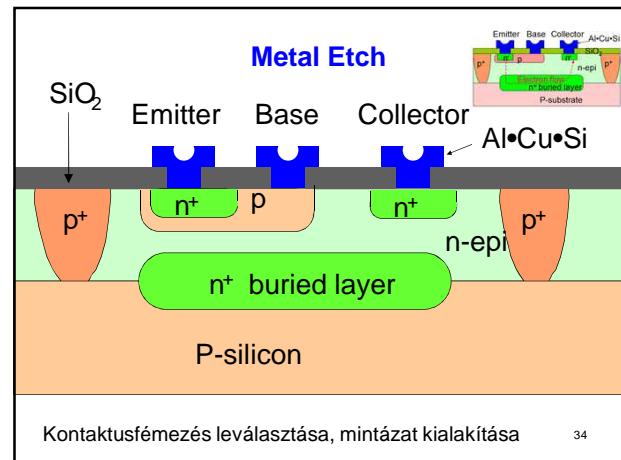
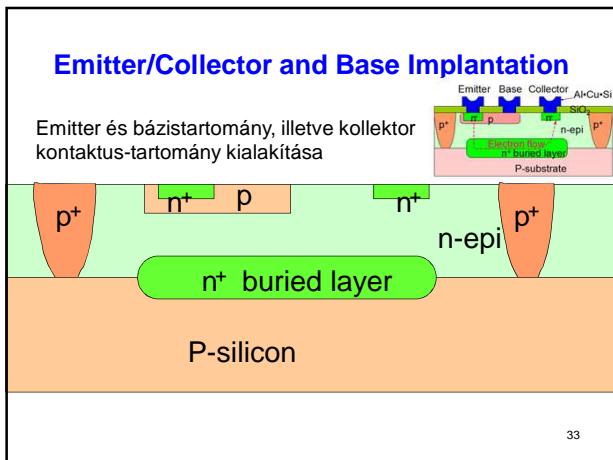
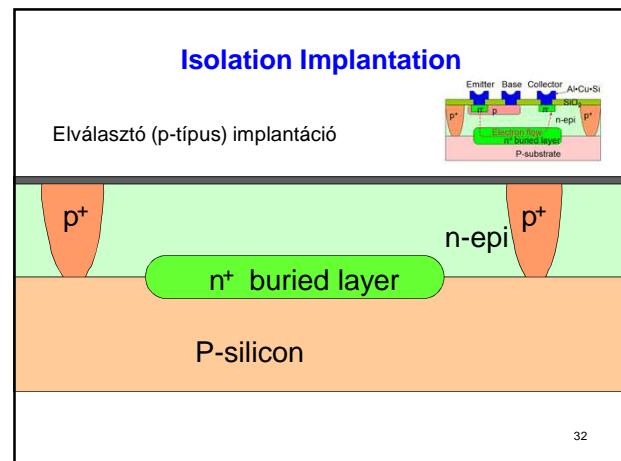
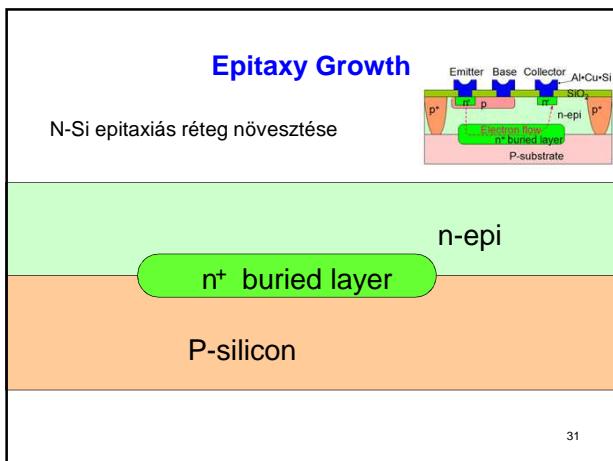
Pi. a TTL áramkörben az emitter méret  $16 \times 16 \mu\text{m}$ , egy bemenet árama max.  $1,6 \text{ mA}$  (az áramsűrűség  $6,25 \text{ A/mm}^2$ ).

29

## Buried Layer Implantation



30



## ÁRAMKÖRGENERÁCIÓK (1)

1930-as évek, relés áramkörök, Bell Labs  
(korai hajtóerő: telefon kapcsolástechnika)

1940-évek, elektroncsövek, pl. ENIAC (electronic numerical integrator and calculator), 18 ezer cső, 140 kW (ma: négy alapműveletes kalkulátor kb. 9 ezer tranzisztor)  
(hajtóerő: katonai alkalmazások, tüzérségi röppálya számítások, stb.)

37

## A TRANZISZTOR ÉS AZ IC

A tranzisztor a 20. századot leginkább meghatározó találmány.

Kétféle tranzisztor elképzelés:

- külső térrrel vezérelni az elektronok áramát:  
tervezérlésű tranzisztor (FET, MOSFET, stb.)

- az anyag (félvezető) belsejében létrehozni a „vezérlő elektródát”: bipoláris tranzisztor (BJT)

FET	Field Effect Transistor
MOS	Metal-Oxide-Semiconductor
BJT	Bipolar Junction Transistor
TRANSISTOR	TRANSfer resISTOR

38

## ÁRAMKÖRGENERÁCIÓK (2)

1950/1960 félvezető diódás és tranzisztoros áramkörök  
 - RTL resistor-transistor-logic  
 - DTL diode-transistor-logic  
 - ECL emitter-coupled logic (később)

1961-től SSI (előzőek egy chipen)

1960-as évek TTL (transistor-transistor logic), Sylvania, majd igazán sikeresen Texas Instruments

1980-as évek CMOS (complementary metal-oxide-semiconductor)

39

## INTEGRÁLT ÁRAMKÖR

Első germánium integrált áramkör  
Jack St.Clair Kilby 1958 (TI)

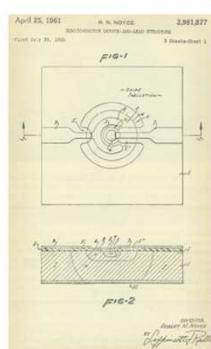


Első szilicium integrált áramkör  
Robert Noyce 1959 (Fairchild)



Kilby: Fizikai Nobel díj 2000  
The Nobel Prize in Physics 2000:  
"for basic work on information and communication technology"  
"for his part in the invention of the integrated circuit"

## A Si IC SZABADALOM (FAIRCHILD)



R. Noyce eredeti szabadalmának egy lapja:

### SEMICONDUCTOR DEVICE AND-LEAD STRUCTURE

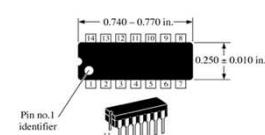
Közzétéve: April 25, 1961,  
2981877

(R. Noyce az INTEL egyik alapítója)

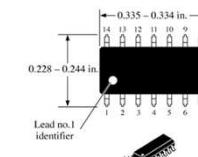
41

## TTL BEVEZETŐ

- Elterjedt IC technológia
- Két alapváltozat 74 (ipari) és 54 (katonai)
- Több sorozat
- Bipoláris tranzisztorok, diódák és ellenállások
- Tokozás DIL, SMT



DIL  
SMT



Dual-In-Line  
Surface Mounting Technology

42

## TTL SORZATOK

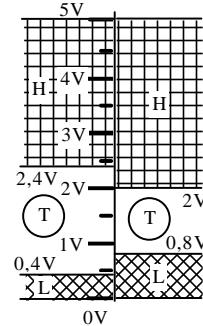
- STANDARD ELAVULT!
- SCHOTTKY ELAVULT! S
- LOW-POWER SCHOTTKY LS
- ADVANCED SCHOTTKY AS
- FAST F
- ADVANCED LOW-POWER SCHOTTKY ALS

43

## TTL FESZÜLTSÉGSZINTEK

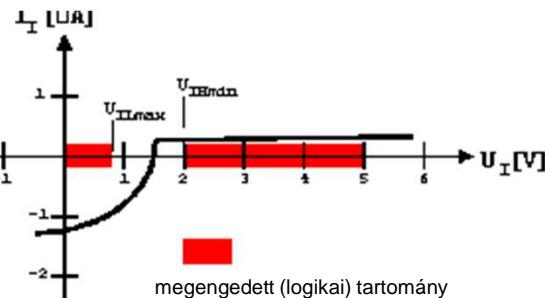
Kimeneten: Bemeneten:

Kötött feszültség szintek



44

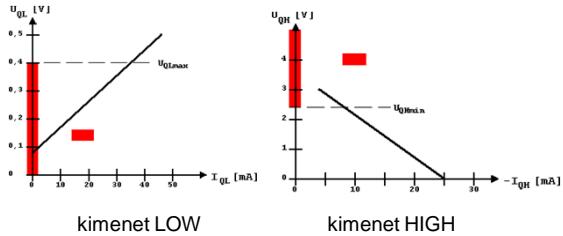
## TTL BEMENETI KARAKTERISZTIKA



45

## TTL KIMENETI KARAKTERISZTIKA

A kimeneti karakterisztika függ a logikai állapottól!



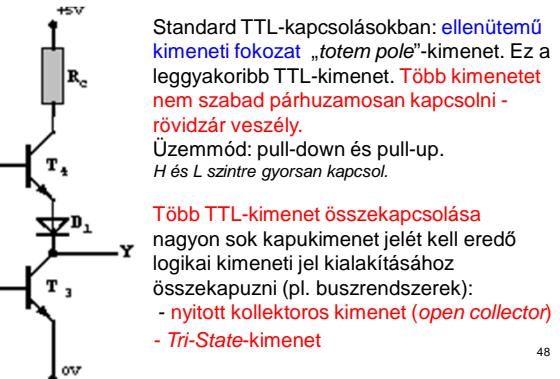
46

## A TTL ÁRAMKÖRCSALÁD

- Lényegében a dióda-tranzisztor logika (DTL) módosított változata
- Alacsony fokú integráció (SSI) és rövid késleltetési idők → TTL áramkörcsalád
- **Bemenet:** multiemitteres-tranzisztor (ÉS funkció);
- **Kimenet:** háromfélé: ellenütemű, nyitott kollektoros, három-állapotú
- Legegyszerűbb TTL-áramköri elem a kétbemenetes NAND-kapu
- Invertáló kimenetű (NAND, NOR, NOT) kapuáramköök technikailag egyszerűbben valósíthatók meg mint a neminvertálók.

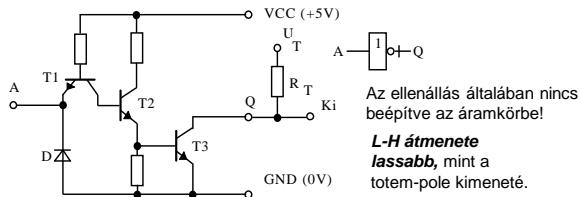
47

## KIMENETI FOKOZAT: TOTEM-POLE



48

### NYITOTT KOLLEKTOROS KIMENET

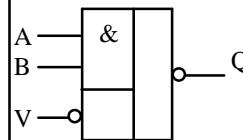


A kimeneti tranzisztor minden pull-down-üzemmódban dolgozik. Vezetési állapotában a kimenetet a testponttal összeköti, zárt állapotában pedig leválasztja (nagy ellenállás).

**Alkalmazás:** nagyobb kimeneti áramok, nagyobb tágfeszültségek, stb., továbbá ún. huzalozott kapuknál.

49

### HÁROM ÁLLAPOTÚ (tristate) KIMENET



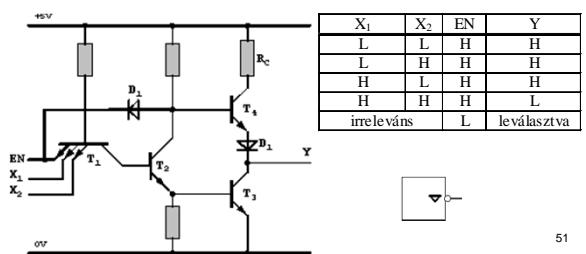
Számos alkalmazási területen lényeges egyszerűsítés érhető el a kapuk kimeneteinek párhuzamosításával, akkor ha egy vezetékre fűzött több kapu közül minden az egyik logikai állapota kell meghatározza a kimeneti állapotot! Ilyenkor buszrendszerrel beszélünk.

A kapu működését egy V tiltja vagy engedélyezi. Ha V tilt (HIGH), a kiment egy ún. harmadik, nagyimpedanciás állapotba kerül, nem befolyásolja a következő kapu állapotát.

50

### HÁROMÁLLAPOTÚ (TRI-STATE) KIMENET

**Tri-State-kimenet:** A totem-pole-kimenet módosított változata. Az engedélyező bemenetre adott „0”-szint minden tranzisztort egyszerre lezárja.



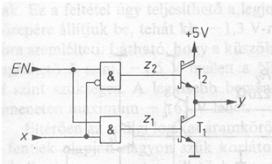
### HÁROM ÁLLAPOTÚ KIMENET

- Normál “totem-pole” kimenet: nem köthetők össze, tönkremegy!
- Több kimenet egy vezetékre kapcsolása: háromállapotú (tri-state) kimenetű kapuval.
- Felhasználás: busz vezeték meghajtása. A buszvezetékre csatlakoztatott tri-state kimenetű áramkörök közül minden csak egyet szabad engedélyezni, a többi kimenete “lebeg”, így nem befolyásolja a buszvezeték állapotát, és nem is károsítják egymást.

52

### HÁROMÁLLAPOTÚ (TRISTATE) KIMENETEK

A kapuk kimeneteinek párhuzamosítása, úgy, hogy egy vezetékre fűzött több kapu közül minden az egyik logikai állapota határozza meg a kimeneti állapotot. Ilyenkor buszrendszerrel beszélünk.



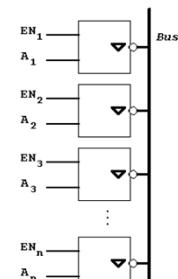
Ez a kimenet valódi ellenütemű kimenet azzal a járulékos tulajdonsággal, hogy egyfajta külön vezérlőjelre nagyohmos állapotba kerülhet. Ez ún. harmadik állapot.

53

### 3-ÁLLAPOTU KIMENET: ALKALMAZÁS

**Tri-State** kimenetek gyakorlati alkalmazása:

- Az Open-Collector-os megoldás-hoz képest előnye az, hogy nem kell a kapcsolás változtatásakor a felhúzó-ellenállást újraméretezni. hátránya, hogy az összekötött kimenetek közül egyszerre csak az egyik lehet aktív, ez vezérlést igényel (az EN-bemenet). inaktív állapot = nagy-ohmos lezárást (*high impedance*).

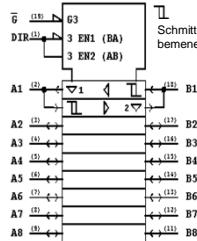


54

## TRI-STATE KIMENET

### Példa: 74LS245

74LS245:  
Octal Bus Transceivers with 3-State Output



DIR= „0” adatút B → A  
DIR= „1” adatút A → B

G = ENABLE (Tri-State-funkció)  
G=„1” ≡ nagyohmos leválasztás

Schmitt-triggeres adatbe-menet:  
zavarjelelnyomás  
(Hiszterézis: TTL + 0,4 V)

55

## TRI-STATE KIMENET

74LS245 egyik jellemző alkalmazása:

8-bites mikroprocesszorbusz és két perifériagyűrű - A és B - összekapcsolása

56

## EMITTER CSATOLT LOGIKA

Az *emitter csatolt logika* (Emitter Coupled Logic, ECL), illetve az ezen alapuló áramkörök a **leggyorsabb logikai áramkörcsalád**.

A nagy sebesség érdekében a bipoláris tranzisztorok a telítésen kívül, a lineáris tartományban működnek, így nem lép fel a tárolási idő miatti késleltetés.

A logikai szintek közötti különbség kicsi (kb. 0,8 V), emiatt lecsökken a terhelő és parazita kapacitások feltöltésére szükséges idő.

A telítést elkerülendő az alapelem két bipoláris tranzisztor alkotta differencia erősítő, vagy áram-kapcsoló.

57

## ECL ALAPKAPU (OR/NOR)

### Áramköri felépítés:

-Bemeneti differencia erősítő

-Belső feszültség- és hőmérséklet-

-kompenzált előfeszítő áramkör

-Emitter követő kimenetek

-Internal temperature and voltage-compensated bias network

-Differential input amplifier

-V<sub>CC2</sub> = GND

-V<sub>EE</sub> = -5,2 V

-V<sub>BB</sub> = -1,3 V

-V<sub>cl1</sub> = GND

-V<sub>cl2</sub> = GND

-Emitter-follower outputs

-Q<sub>5</sub>

-Q<sub>6</sub>

-Q<sub>7</sub>

-OR output

-Q<sub>8</sub>

-NOR output

## ECL LOGIKA JELLEMZŐI

- Nem telített digitális logikai áramkörcsalád.
- Alapkapu OR/NOR.
- Terjedési késleltetés kicsi, kb. 1 ns.
- Főleg nagysebességű áramkörökben használják.
- H-szint -0,8 V, L-szint -1,8 V.
- Nagy teljesítményfelvétel (kb. 50 mW/kapu).
- Kis zajimmunitás (kb. 0,2 V).

A felvett áram az átkapcsolás során állandó marad. Így a CMOS és TTL áramkörökkel ellentétben **nem lépnek fel tranzisztrumos áram-impulzusok**, ezzel egy lényeges zaj, illetve zavarforrás kiküszöböldik.

A komplementer kimenetek jelentősen egyszerűsítik a logikai tervezést.

59

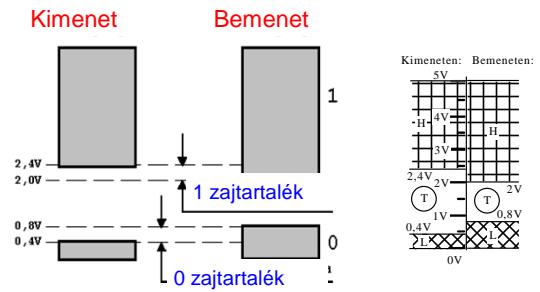
## ZAJTARTALÉK

- Egy fokozat legrosszabb esetbeli (**worst case**) kimenőfeszültsége és a következő fokozat legrosszabb esetbeli bemenő feszültsége közötti különbség (**noise margin**).

- Minél nagyobb a zajtartalék, annál nagyobb az a zavarfeszültség, melyet a kimenethez hozzáadva még nem okoz hibás működést.

60

## STATIKUS ZAJTARTALÉK



61

## FAN-OUT

Mérőszám, egy kapukimenet azon képességére vonatkozik, hogy milyen mértékben tudja a következő kapuk bemenetét meghajtani.

Rendszerint egy áramkörcsaládon belül a megengedett (szabványos) egységterhelések számával mérik.

Általában egy inverter-bemenet az egységterhelés.

62

## TELJESÍTMÉNYFELVÉTEL

### Statikus:

ohmikus veszteségek (passzív komponensek)

### Dinamikus:

a kondenzátoroknak az ellenállásokon keresztül való feltöltésekor illetve kisütésekor keletkező ohmikus veszteség

63

## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita  
Dr. Pődör Bálint

Óbudai Egyetem KVK  
Mikroelektronikai és Technológia Intézet

### 9. ELŐADÁS: LOGIKAI ÁRAMKÖRÖK II MOS ÉS CMOS



1

Az előadás

U. Tietze, Ch. Schenk: Analóg és digitális áramkörök (204-222 old.)  
J. Haizmann, S. Varga, J. Zoltai: Elektronikus áramkörök (351-367 old.)  
Cs. Kovács: Digitális elektronika (107-124 old.) c. könyvein alapul.

2

1. A MOS tranzisztor, MOS tranzisztoros áramkörök
2. CMOS Logic: CMOS technológián alapuló MOS tranzisztoros logikai áramkörök

3

### TÉRVEZÉRLÉSŰ TRANZISZTOR (FET)

- Térvezérlésű (unipoláris-egy polaritású töltéshordozó) tranzisztor **Field Effect Transistor FET**
- A FET-ben a bemeneti (kapu-) feszültség által keltett elektromos tér vezérlíti a tranzisztorot.
- A FET kimeneti (nyelő-) árama így igen kis bemeneti teljesítménnyel (gyakorlatilag teljesítmény nélkül) vezérelhető.
- Igen kis fogyasztású áramkörök.

4

### FET ÉS MOSFET

#### FET – Field Effect Transistor

A metal-oxide-semiconductor field-effect transistor (MOSFET) a VLSI technológiája legfontosabb elektronikus eszköze, a mikroprocesszorok és a félvezető memóriák meghatározó alkateleme.

A tervezérlésű tranzisztor elvét először Lilienfeld (US patent), illetve Heil (British patent) javasolták, még az 1930-as években, jóval a modern félvezetőfizika és technika megszületése előtt. Kb. 20 ével megelőzte a bipoláris tranzisztort.

### TÉRVEZÉRLÉSŰ TRANZISZTOR (FET)

- Két fő típus:
- Záróréteges tervezérlésű tranzisztor (**Junction Field Effect Transistor, JFET**)
- Szigetelt kapuelektródás tervezérlésű tranzisztor (**Metal-Insulator Semiconductor FET, MISFET**), ennek a gyakorlatban legfontosabb realizációja a **Metal-Oxide-Semiconductor Field Effect Transistor, MOSFET**.

6

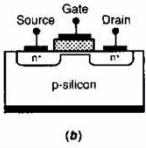
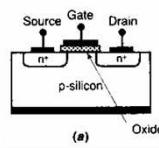
## MOS TÉRVEZÉRLÉSŰ TRANZISZTOROK FELOSZTÁSA, ÁRAMKÖRI JELÖLÉSEI

MOSFET TRANZISZTOROK TÍPUSAI			
Kiürítéses típusú MOSFET	Növekményes típusú MOSFET	N csatornás	P csatornás

7

## FÉM-OXID-FÉLVÉZETŐ TÉRVEZÉRLÉSŰ TRANZISZTOR

Metal-Oxide Semiconductor Field Effect Transistor (MOSFET)



Növekményes Kiürítéses

8

## MOS ÁRAMKÖRÖK

**Alapelem:** **inverter**, a vezérlő (meghajtó, **driver**) tranzisztor és a terhelés egyaránt aktív elem, tranzisztor.

**Passzív terhelésű inverter:** a terhelő tranzisztor nem kap vezérlést, a kapu a tápfeszültségre vagy a tranzisztor valamely másik elektródájára van kötve.

**Aktív terhelésű inverter:** a terhelő tranzisztor is kap vezérlést, ekkor az egyik tranzisztor NMOS, a másik pedig PMOS.

9

## N-MOS LOGIKAI ÁRAMKÖRÖK

A hetvenes évek közepéig P-csatornás MOS térvézérlésű tranzisztoros integrált áramköröket gyártottak.

Később az N-csatornás tranzisztorok megbízhatóbb működésük miatt kiszorították az addig használt P-csatornás áramköröket.

A tranzisztor működésében résztvevő negatív töltéshordozók (elektronok) mozgékonyさga majdnem háromszor nagyobb, mint a P-csatornás tranzisztorok, pozitív töltéshordozónak (lyukak)mozgékonyさga.

10

## N-MOS LOGIKAI ÁRAMKÖRÖK JELLEGZETESÉGEI

Egy azonos meredekségű N-csatornás tranzisztor felületigénye kb. fele a P-csatornásnak.

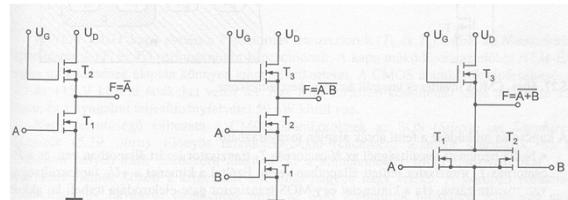
A kisebb a gate-kapacitás az N-MOS áramkörök **nagyobb működési sebessége** eredményezi.

Csökken a tranzisztor  $U_{TO}$  küszöbfeszültsége is, amely alacsonyabb tápfeszültség alkalmazását teszi lehetővé.

Az N-MOS áramkört **könnyebb illeszteni** a TTL-áramkörhöz.

11

## N-MOS LOGIKA



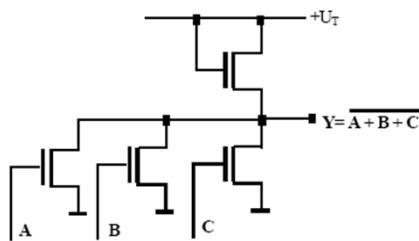
Inverter

NEM-ÉS kapu

NEM-VAGY kapu

A N-MOS technológiát csak nagybonyolultságú integrált áramkörök 12 készítésénél használják, pl. kapuk készítésére nem.

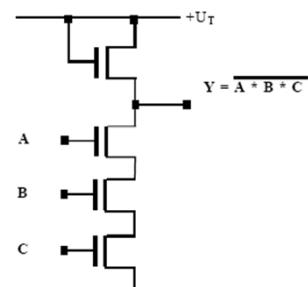
### MOS KAPCSOLÁSOK: NOR KAPU



A MOS kapcsolástechnika egyszerű, a meghajtó tranzisztorok határozzák meg a funkciót. Még bonyolultabb funkcióinál is elég egy terhelő tranzisztor.

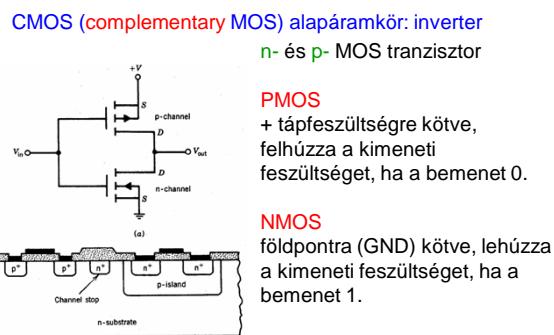
13

### MOS KAPCSOLÁSOK: NAND KAPU



14

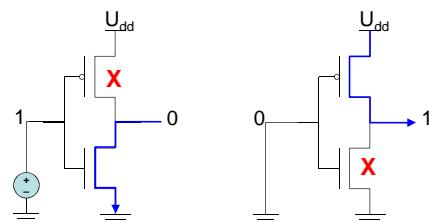
### MOS TRANZISZTORPÁR: CMOS



15

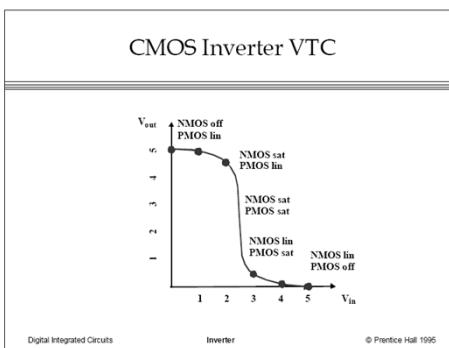
### CMOS INVERTER MŰKÖDÉSE

- Ha a bemenet = 1, a kimenet = 0
- Ha a bemenet = 0, a kimenet = 1



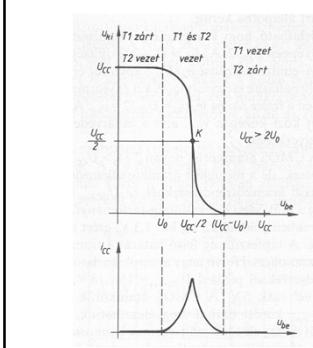
16

### CMOS INVERTER TRANSZFER KARAKTERISZTIKA



17

### 5 V TÁPFESZÜLTSGŰ CMOS KAPU TRANSZFER KARAKTERISZTIKA

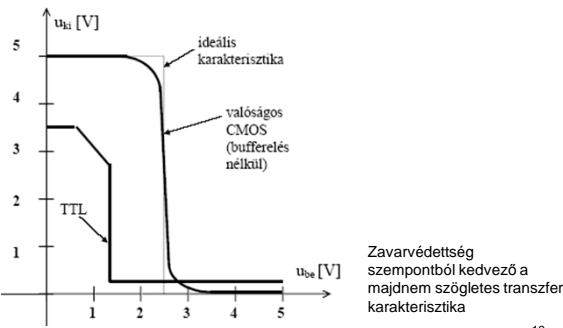


Jelentősebb áramfelvétel csak akkor lép fel, amikor a kapu az egyik állapotból a másikba kapcsol át. Ekkor az egyik tranzisztor még nem zárt le teljesen és a másik vezetni kezd.

A tápfármfogyasztás un. ÁRAMTÜSKÉVEL növekszik.

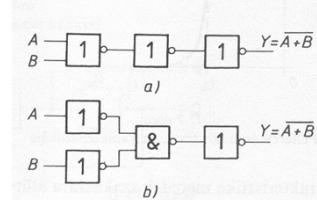
18

### CMOS INVERTER: TRANSZFER KARAKTERISZTIKA



### PUFFERELETT CMOS KAPUÁRAMKÖRÖK

A vezérlésfüggő kimenő ellenállás okozta problémák megszüntethetők a kimenetek **pufferelésével**, ami azt jelenti, hogy az áramkör logikai része után egy vagy két invertor integrálnak és ez az inverter képezi az áramköri egység kimenetét.

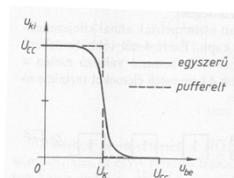


Pufferelt NOR elem logikai vázlata

20

### PUFFERELETT ÁRAMKÖR TRANSZFER KARAKTERISZTIKÁJA

Mindegyik nagysebességű CMOS áramkörcsalád pufferelt kialakítású.



Az átváltási tartományban a pufferelt áramkör feszültségerősítése lényegesen nagyobb, ezért transzfer karakterisztikája nagyon meredek ebben a tartományban. A majdnem szögletes transzfer karakterisztika zavarvédeeltség szempontjából kedvezőbb, a gyártók nagyobb **worst-case** zavarvédeeltséget tudnak specifikálni a pufferelt áramkörcsaládonaknál.

21

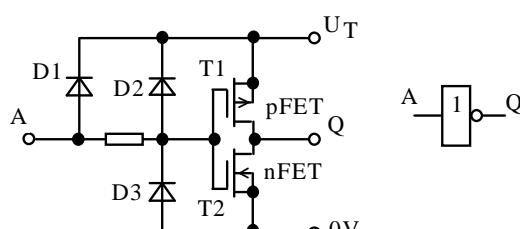
### CMOS LOGIKAI ÁRAMKÖRÖK

#### Fő előnyök

- MOSFET igényli a **legkevesebb helyet** a Si lapka felületén
- MOSFET a **legkevesebb lépében** gyártható
- Állandósult állapotban **nem igényel vezérlő teljesítményt**, **tápfáradtság pedig zérus, rendkívül kis áramfogyasztás**
- **Tápfeszültség széles határok között változhat**
  - Nincs szükség ellenállásra
  - Nagy zavarvédeeltség

22

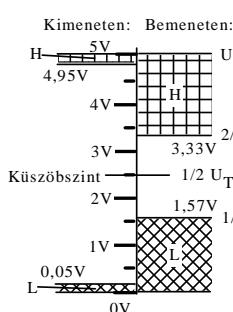
### CMOS INVERTER BELSŐ FELÉPÍTÉSE (CD4000 SOROZAT)



A diódák a túlfeszültség ellen védi a belső áramkört.

23

### CMOS FESZÜLTSÉGSZINTEK



Kimeneten: Bemenetben:  
CMOS logikai feszültség szintek +5 V tápfeszültségnél.

Szimmetria okokból a küszöbzint mindenkorban a tápfeszültség felénél van.

24

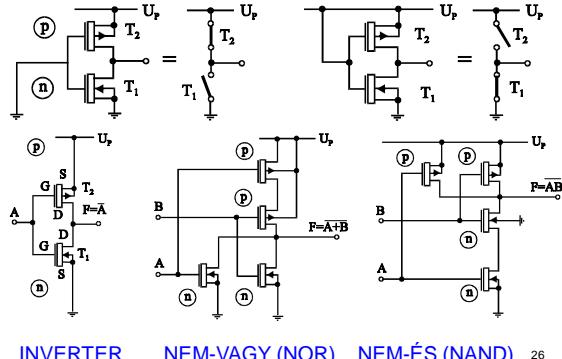
## CMOS FESZÜLTSÉGSZINTEK

CMOS áramkörök **tápfeszültsége** +3 és +15 V közötti értékeket vehet fel.

Egy kapu **terjedés-késleltetési ideje** átlagosan 25 nsec, és a **nyugalmi teljesítményfelvétel** 50nW körül van.

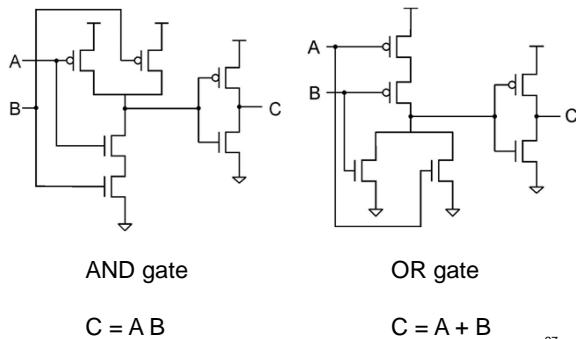
25

## CMOS ALAPKAPUK



INVERTER    NEM-VAGY (NOR)    NEM-ÉS (NAND) 26

## CMOS GATES: AND, OR



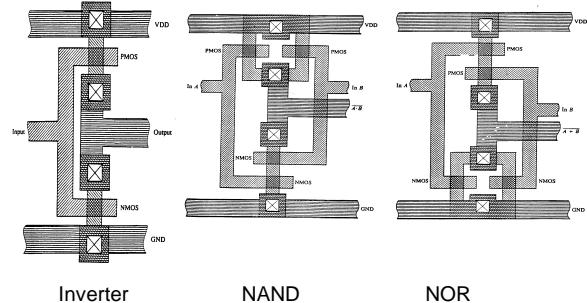
AND gate

OR gate

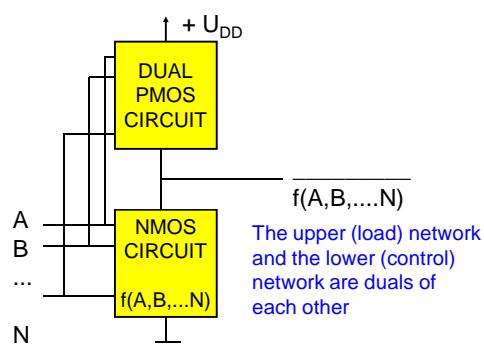
$$C = A \cdot B$$

27

## CMOS LAYOUT



## CMOS COMPLEX KAPUK ÉS ÁRAMKÖRÖK: ÁLTALÁNOS ELV



The upper (load) network and the lower (control) network are duals of each other

## PÉLDA ÖSSZETETT FÜGGVÉNYRE

Complement for PMOS=

$$\begin{aligned} & (A+B) \\ & \cdot (C+D) \\ & \cdot (A+(B,D)) \\ & \cdot (B+(D+A).C) \end{aligned}$$

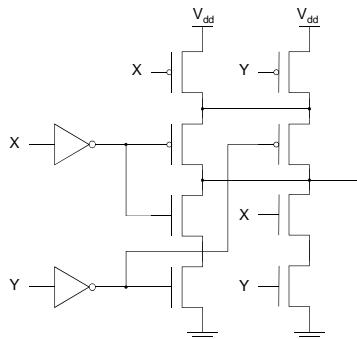
$$f(A,B,C,D) =$$

$$\begin{aligned} & A \cdot B \\ & + C \cdot D \\ & + A \cdot (B+D) \\ & + B \cdot (D+A+C) \end{aligned}$$

$$f(A,B,C,D) = \overline{(A \cdot B) \cdot (C \cdot D) \cdot (A \cdot (B+D)) \cdot (B \cdot (D+A+C))}$$

30

### Példa: KIZÁRÓ-VAGY (XOR)



31

### TELJES ÖSSZEADÓ CMOS TECHNOLOGIÁBAN

Az átvitel és az összeg függvényének legegyszerűbb alakja

$$S = \bar{C}(\bar{A}\bar{B} + \bar{A}B) + C(A\bar{B} + \bar{A}\bar{B})$$

$$C_{out} = AB + C(A + B)$$

A CMOS megvalósítás egyszerű, összesen 34 tranzisztor igényel. Hátrányos, hogy a kapcsolás az S (összeg) képzéséhez a bemeneti változók negált értékeit is használja.

### TELJES ÖSSZEADÓ CMOS IMPLEMENTÁLÁSA

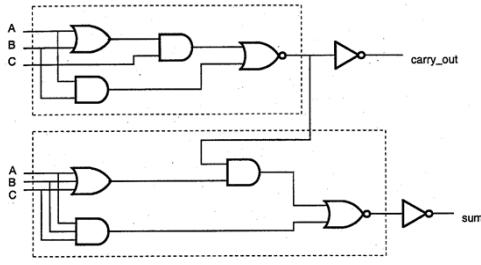
A negált bemenetek használata az alábbi algebrai átalakítással kiküszöbölhető, először a  $C_{out}$  átvitelt kell kiszámítani, és annak negáltját használjuk az összeg kiszámítására

$$C_{out} = AB + C(A + B)$$

$$S = (A + B + C)\bar{C}_{out} + A B C$$

Ekkor megnő az összeg késletetése, de ez párhuzamos összeadásnál nem számít, mivel az átvitel terjedése határozza meg a művelet idejét.

### CMOS TELJES ÖSSZEADÓ LOGIKAI VÁZLATA

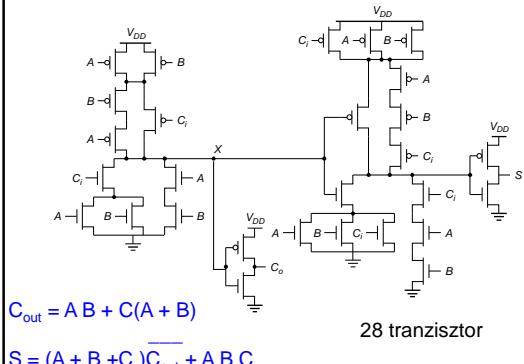


$$C_{out} = AB + C(A + B)$$

$$S = (A + B + C)\bar{C}_{out} + A B C$$

34

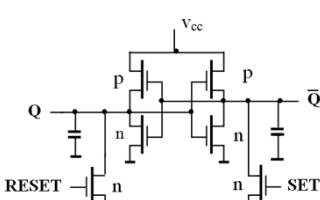
### TELJES ÖSSZEADÓ CMOS IMPLEMENTÁLÁSA



$$C_{out} = AB + C(A + B)$$

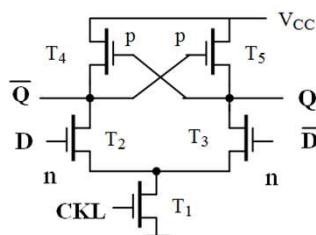
$$S = (A + B + C)\bar{C}_{out} + A B C$$

### CMOS STATIC RS FLIP-FLOP

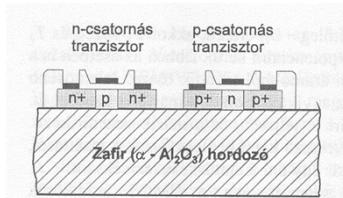


Set and Reset: with pull-down transistors.  
Flipping occurs by "brute force".

### CLOCKED CMOS D FLIP-FLOP



### ZAFÍRRA NÖVESZTETT SZILÍCIUM (SOS) CMOS TRANZISZTOR

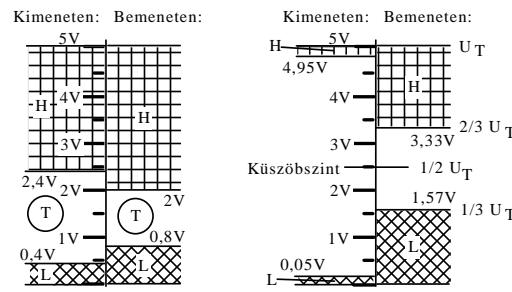


- Működési sebessége egy nagyságrenddel nagyobb, mint a Si alapú CMOS áramköröké.
- Jelentősen csökken az áramkör nyugalmi áramfelvételle.
- Az áramkörök elemek felületi sűrűsége kb. 4-szer nagyobb mint a hagyományos CMOS áramkörök esetén.

### BIPOLÁRIS ÉS MOS TRANZISZTOR ÖSSZEHASONLÍTÁSA

Jellemző	Bipoláris	MOS
Teljesítményfelvétel	közepes	igen kicsi
Kapcsolási idő	nagyon kicsi	relatíve kicsi
Bemeneti ellenállás	kicsi	nagyon nagy
Terhelhetőség	jó	nagyon jó
Zaj	kicsi	nagyon kicsi
Gyártástechnológia	bonyolultabb	egyszerűbb
Integrálhatóság foka	elvileg gyengébb	igen magas fokú <sup>39</sup>

### TTL ÉS CMOS ILLESZTÉSE



Ma használatos áramkörökben chipen, illetve tokon belüli megoldva. Manapság a CMOS logikai áramkörök tápfeszültsége általában 5V, mely esetben a logika szintek lényegében kompatibilisek a TTL áramkörökével és az LSI áramkörökével.<sup>40</sup>

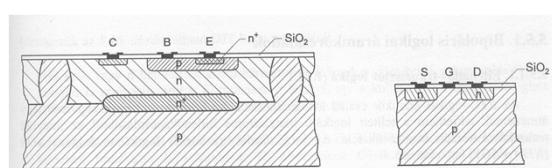
### MOS INTEGRÁLT ÁRAMKÖRÖK

MOS integrált áramkörökben csak MOS tranzisztorot használnak alkatrészkként. minden egyéb kapcsolási elem sokkal nagyobb helyet foglal el, ezért célszerű olyan áramköri technikát alkalmazni, ahol az elemek túlnyomó többsége, vagy akár az összes tranzisztor.

Elemkészlet:

- MOS tranzisztor (esetleg egy IC-n belül is többfél: növekményes, kiürítéses, n és p vezetéses).
- Kapacitás (igen szük értéktartományban: kb. 0,1-10 pF).
- Ellenállás (csak speciális esetben).

### •Integrált tranzisztor keresztmetszetek



## MOS LOGIKAI ÁRAMKÖRCSALÁDOK

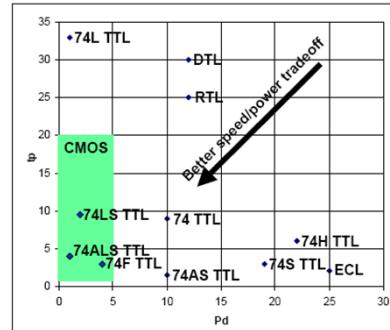
Tehát egy adott felületre lényegesen több MOS tranzisztor lehet integrálni, mint bipolárist. Ezért egy LS-MOS chip területe nagyjából azonos egy MSI-bipoláris chipével (kivétel az Integrált injekciós logikával megépített áramkörnél).

A MOS integrált áramkörök gyártástechnológiája előnyösebb, mint a bipolárisoké, mivel a technológiai lépések száma kevesebb.

Egy másik előnye a MOS áramköröknek a jelentősen kisebb teljesítményfelvétel.

43

## LOGIC FAMILY TRADEOFF



44

## BiCMOS LOGIKAI ÁRAMKÖRÖK

Jelentős előrelépés volt a digitális áramkörök technolójájában a CMOS bemeneti áramkörök és logika, valamint a bipoláris (TTL) kimeneti áramkörök és meghajtók egy chip-en belüli integrálása.

Új logikai áramkörcsalád: BiCMOS. Típusai:

BCT – BiCMOS, TTL kompatibilis bemeneti szintek  
ABT – Advanced BiCMOS, kompatibilis bemeneti szintek, gyorsabb mint a BCT

## BiCMOS LOGIKAI ÁRAMKÖRCSALÁDOK

- 1990-es évek fejlesztése
- BiCMOS technológia
  - CMOS bemeneti struktura + CMOS belső logika + bipoláris (npn tranzisztor) kimeneti struktúra
  - nagy sebesség, nagy meghajtó képesség, kis teljesítményfelvétel
  - alkalmazások: belső busz, kimeneti interface, stb..

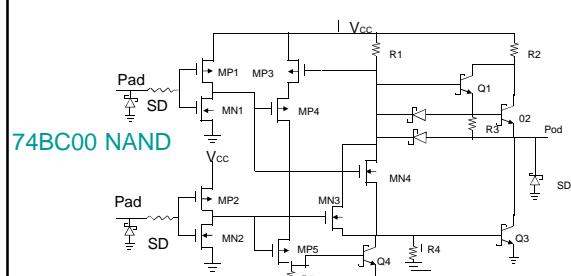
Logic family	Manufacturers
54/74ABT	Texas Instruments, Philips
74BC	Motorola, Toshiba
54/74BCT	Texas Instruments
54/74LVT	Texas Instruments

## BiCMOS

BiCMOS represents an up-to-date technology. It combines the advantages of current-controlled (BJT) and voltage-controlled devices. It makes possible to use on one chip the optimal device and technology for each task. E.g. the 60 MHz Intel Pentium (586) microprocessor was fabricated with 0.8 µm gate length MOS transistors in BiCMOS technology. The 2x2 cm<sup>2</sup> chip (270 input/output) contains more than 3 million transistors.

## BiCMOS LOGIKAI ÁRAMKÖRÖK (1)

Tranzisztorok: NMOS 4, PMOS 5, BJT 4



## BiCMOS LOGIKAI ÁRAMKÖRÖK (2)

- Bipoláris totem-pole output kimeneti fokozat
  - Előnyök
  - Totem-pole fokozat kimeneti feszültségváltozása
    - Kisebb dinamikus teljesítményfelvétel
    - Kisebb áthallás (crosstalk)
    - Kisebb tranzisztoros áram a kapcsoláskor

## BiCMOS: ALKALMAZÁSI PÉLDÁK

Carry look ahead in adders: the carry can be calculated from the *generate* and *propagate* combinations. Fast operation is ensured by using bipolar output stages in the implementation of

$$C_{i+1} = G_i + P_i C_i$$

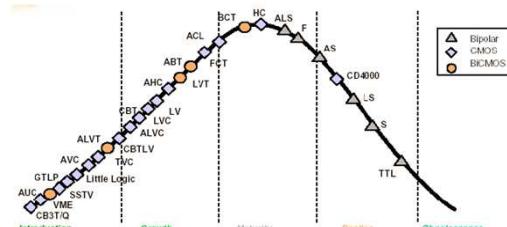
allowing a fast charging of the loading capacitances.

Other example is the driving of buses, which also represent relatively large capacitive loads.

## A COMPARISON OF LOGIC FAMILIES

Parameter	CMOS	TTL	ECL
Basic gate	NAND/NOR	NAND	OR/NOR
Fan-out	>50	10	25
Noise immunity	Excellent	Very good	Good
$t_{PD}$ (ns)	1 - 200	1.5 – 33	1 - 4

## LOGIKAI ÁRAMKÖRCSALÁDOK "ÉLETGÖRBÉJE"



52

## LOGIKAI ÁRAMKÖRÖK ALKALMAZÁSTECHNIKÁJA

Logikai áramkörrendszer kiválasztásának szempontjai:

- hőmérséklet tartomány;
- tápáramellátás;
- nem használt bemenetek és kapuk;
- hosszú jelvezetékek, buszvezetékek meghajtása;
- jelmeredekség;

Ne válasszunk kifutóban lévő áramkörcsaládot.  
Ne válasszunk gyorsabb áramkörrendszert, mint amilyen szükséges.

53

## VÉGE

54

## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita  
Dr. Pődör Bálint

Óbudai Egyetem KVK Mikroelektronikai és  
Technológia Intézet

### 10. ELŐADÁS: FÉLVEZETŐ MEMÓRIÁK



1

A Világítástechnikai projekt tantárgyból a  
projektfeladataik bemutatására

2014-05-13-án kedden  
11:40-13:20  
TG F19.

A hallgatók egy része előadást tart, míg a többiek  
poszteren ismertetik munkájukat.

2

## VIZSGAIDŐPONTOK

Aláíráspótló  
május 15., TG F17, 9.50-11.30

Vizsgaidőszak első 10 napjában meghirdetett  
Aláíráspótló **FIZETŐS!!!**

3

## 10. ELŐADÁS: FÉLVEZETŐ MEMÓRIÁK

- Memóriák általános tulajdonságai
- Félvezető memóriák osztályozása, típusai
- Elemi memóriaellák, információtárolási mechanizmus
- Néhány fontosabb memóriatípus működése  
és szervezése

4

## TANKÖNYV, JEGYZET

Römer: Digitális ... 195 - 221 old.

Zsom: Digitális ... II 266 - 311 old.

Gál: Digitális rendszerek II 110 - 151 old.

Tietze\_Schenk: Analóg és digitális áramkörök 267-294 old.

Mojzes: Mikroelektronika ... 188 - 199 old.

Kovács Cs.: Digitális elektronika 127 - 154 old.

Haizmann-Varga-Zoltai: Elektronikus áramkörök 587 – 596 old.

## MEMÓRIA

- Memória vagy tár azon eszközök összessége, melyek az információkat tetszés szerinti ideig megőrzik és ahonnan azokat bármikor ki lehet olvasni.
- A számítógép utasításai által feldolgozandó bitek, bájtok és karakterek azon sorát, mely a memoriában is tárolható **SZÓNAK** nevezik.
- A szó hosszúsága a számítógép és a memóriák egyik legfontosabb jellemzője.
- A memoriában minden szó tárolására külön **REKESZ** áll rendelkezésre. A rekeszt a **CÍM** (Address) azonosítja.
- A memória kapacitását a rekeszek számának és a tárolható szó hosszúságának szorzata fejezi ki.**

6

## MEMÓRIÁK ("MENNYISÉGI") JELLEMZŐI

- kapacitás : tárolható adat mennyisége
- legkisebb **címezhető egység**
- hozzáférési szélesség : egy hozzáféréssel elérhető **adatmennyiség**
- átlapolthatósági fok : egyszerre működhető modulok
- elérési rendszer ...

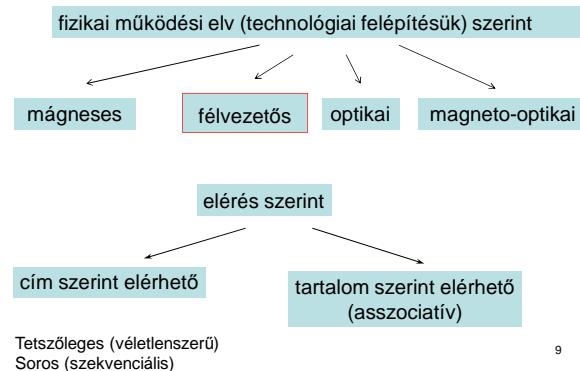
7

## MEMÓRIÁK ("IDŐBELI") JELLEMZŐI

- elérési idő : időtartam az olvasási igénytől az adat megérkezéséig
- ciklusidő : két hozzáférés közti minimális idő
- adatátviteli sebesség : ...

8

## MEMÓRIÁK OSZTÁLYOZÁSA



9

## MEMÓRIÁK JELLEMZŐI

- Az információ beírhatósága szempontjából:  
**Végleges** és  
**Módosítható** memória.  
A végleges beírás legtöbbször irreverzibilis szerkezeti változást hoz létre a memóriában és utána a tartalma nem változtatható meg. (ROM – Read Only Memory)
- Az információ megőrzése szempontjából:  
**Statikus** és  
**Dinamikus** memória.

10

## STATIKUS ÉS DINAMIKUS MEMÓRIA

- A **statikus memória** az információt korlátlan ideig megőrizheti, feltéve, ha a **tápfeszültség nem szűnik meg**.
- A **dinamikus memória** időnkénti **frissítést igényel**, másként a tartalma véglegesen törlődik.
- **RAM (Random Access Memory)** - tápfeszültség kiesésekor **megsemmisül** a tartalma
- **ROM (Read Only Memory)** - tápfeszültség kiesésekor **megmarad** a tartalma

11

## MEMÓRIÁK A TÁROLT INFORMÁCIÓ MEGVÁLTOZTATHATOSÁGA SZEMPONTJÁBÓL

átírható (törölhető)  
RWM (RAM)  
Read - Write Memory  
Random Access Memory

csak kiolvasható (fix)  
ROM  
Read Only Memory

energia kimeradás esetén: felejtő / nem felejtő  
más szóval illékony (**volatile**) / nem illékony (**nonvolatile**)  
kiolvasáskor: törlődő (destruktív) / nem-törlődő  
statikus / dinamikus (szükséges az információ „mozgatása”)

12

## MEMÓRIÁK ELÉRÉSI RENDSZERE

"véletlen", tetszőleges elérésű (címfüggetlen)  
(RAM - Random Access Memory)

verem rendszerű  
(LIFO - Last In First Out)

sorbaállásos  
(FIFO - First In First Out)

asszociatív (tartalom címzésű)  
(CAM - Content Addressable Memory)

ciklikus

soros

13

## MEMÓRIÁK SZERVEZÉSE

A memóriában (**cellamátrix**) két dimenzióban ismétlődő szabályos elrendezésben azonos áramkörök, a memóriacellák találhatók.

Egy memóriacella - egy bit tárolása.

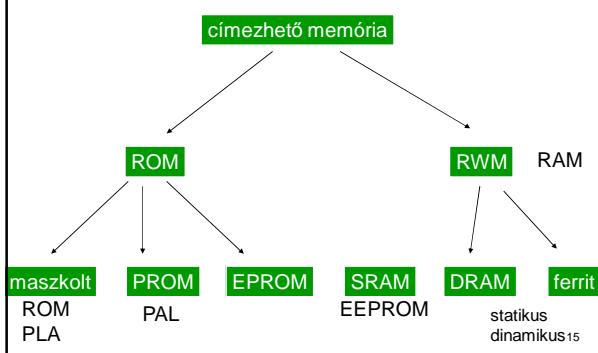
Sorokon végigfutó vezeték - szóvezeték.  
Oszlopokon végigfutó vezeték - bitvezeték.

A szóvezetékkel lehet kijelölni egy sort,  
a cellákat a bitvezetéken lehet beírni/kiolvasni.

Segédáramkörök: címző áramkör - dekóder - szóvezeték.  
Író/olvasó erősítő - bitvezeték, egyben multiplexerként is működik.

14

## MEMÓRIÁK HARDWARE FELOSZTÁSA



## MEMÓRIAELMEK: FÉLVETŐ TÁRAK

Két fő csoport:

1. változtatható tartalmú (író-olvasó) tárak;
2. permanent (csak olvasható) tárak.

16

## ÍRHATÓ/OLVASHATÓ MEMÓRIA: READ/WRITE MEMORY (RWM, RAM)

- SRAM (statikus RAM) olyan memóriachip, amely állandó feszültség hatására működik
- DRAM (dinamikus RAM) az állandó feszültség mellett rendszeres frissítést, kiolvasást igényel.

17

## CSAK OLVASHATÓ MEMÓRIA: ROM

- mask programmable ROM
- PROM : programmable ROM (1x csak)
- EPROM/EEPROM : erasable programmable PROM (UV fény vagy áram)

18

## Félvezető memóriák

### Fixétek tárolók

Át nem programozható memóriák

PROM

EPROM

### Írható-olvasható tárolók

Átprogramozható memóriák

EEROM

SRAM

DRAM

Masz-  
programo-  
zott áram-  
körök

A felhasz-  
náló ál-  
tal egy-  
szer pro-  
gramozhat-  
tó eszkö-  
zök

Röntgen  
vagy ult-  
raibolya  
sugárzás-  
sal töröl-  
hető és  
elektro-  
mos úton  
progra-  
mazható  
áramkörök

Röntgen  
vagy ult-  
raibolya  
sugárzás-  
sal töröl-  
hető és  
elektro-  
mos úton  
progra-  
mazható  
áramkörök

Elektro-  
mos úton  
törölhető  
és átprog-  
ramozható  
fixétek-  
tárok

Statikus  
RAM-ek  
tartalmukat  
csak néhány  
száz részét  
szisztematikusan  
megőrzi

Dinamikus  
RAM-ek  
tartalmukat  
csak néhány  
száz részét  
szisztematikusan  
megőrzi

19

## TETSZŐLEGES HOZZÁFÉRÉSŰ, ÍRHATÓ, OLVASHATÓ MEMÓRIÁK (RAM)

### Random Access Memory

## TETSZŐLEGES, VÉLETLENSZERŰ HOZZÁFÉRÉSŰ MEMÓRIÁK

- A RAM akármelyik címéhez azonos idő alatt lehet hozzáérni.
- Az információ beírása vagy kiolvasása bármely címen tetszés szerint megismételhető.
- A memória írható és olvasható (Read-Write Memory).
- Tápfeszültség megszűnése esetén elveszti információtartalmukat.
- minden egyes adatszó bármikor kiolvasható, szemben a léptetőregiszterekkel, melyeknél az adatok csak sorosan, ugyanolyan sorrendben olvashatók ki, amilyenben beírtuk őket.

## STATIKUS ÉS DINAMIKUS RAM

A statikus memória tároló cellája egy flip-flop, mely egy bit tárolását teszi lehetővé.

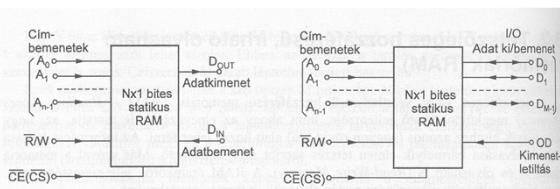
A dinamikus memória tároló cellája az információt egy integrált áramköri kapacitás által tárolt elektromos töltés formájában őrzi meg. Mivel ez a töltés a kondenzátor veszeségi ellenállásán keresztül kisül, az információ elveszítését a kondenzátor időnkénti újratöltésével kerülik el.

A dinamikus memoriák cellája kevesebb tranzisztor igényel, mint a statikusok.

Kis kapacitású memoriákat gazdaságosabb statikus RAM áramkörökkel felépíteni.

Nagy kapacitású memoriákat célszerű dinamikus RAM áramkörökkel felépíteni (ezek általában információt frissítő ciklusokat, ill. azokat vezérő áramkörököt tartalmaznak).

## STATIKUS RAM ÁRAMKÖRÖK SZERVEZÉSE



**R/W (Read/Write)** üzemmód-választó bemenet:  
A memóriachip csak akkor írható és olvasható, ha az engedélyező bemenet **CE (Chip Enable)** vagy más néven a kijelölt bemenet **CS (Chip Select)** logikai 0 szinten van.  
**OD (Output Disable)** kimenet-letiltó bemenet;

## STATIKUS RAM ÁRAMKÖRÖK

A statikus RAM áramkörök tároló cellája egy flip-flopra épül fel.

Beíráskor a FF átveszi a tárolandó adat által meghatározott állapotot. Kiolvasáskor a FF állapota az adatkimeneten jelenik meg.

Egy cella egy bit tárolását teszi lehetővé. Egy RAM áramkör kapacitását a tároló celláinak száma határozza meg.

A RAM áramkörök szervezését a megcímzethető rekeszek száma és a rekeszeken tárolandó szó hosszúsága határozza meg.

**N x 1 bit** szervezésű RAM **N** különböző címen 1 bites szavakat tárolhat. **N x M bit** szervezésű RAM **N** különböző címen **M** bites szavakat tárolhat.

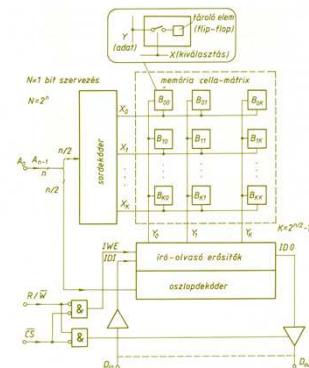
Általában az **M** értéke 4 vagy 8 szokott lenni. A memória celláinak számát az **N x M** szorzat adja meg.

## STATIKUS MOS MEMÓRIA: SRAM

- Static Random Acces Memory
- A tápfeszültség biztosításával korlátlan ideig megőrzi az információt.
- A memóriacellában egy flip-flop található.
- Kisebb integráltságú (nagyobb méretű egy cella, mint a dinamikus RAM esetén).
- A PC-kben a Setup információkat tárolhatják ilyen memóriában, egy elem szükséges a kikapcsolás utáni (igen csekély) tápfeszültség biztosításához. (ún. CMOS)
- Nagyon gyorsak: cache.

25

## STATIKUS RAM IC TÖMBVÁZLATA



## MEMÓRIA ELEMEK: JELÖLÉSEK

A memóriákon előforduló tipikus jelek:

### Adat és cím:

Cím bemenetek ( $A_n \dots A_0$ ) Az adat címét jelöli ki  
Adat be/kimenetek ( $D_m \dots D_0$ ) az adatok  
beírására/kivonására

### Vezérlőjelek:

CS (chip select) kiválasztó bemenet, a memória  
engedélyezése  
RD (read) vagy OE (output enable) olvasás engedélyező  
bemenet

WR (write) írás engedélyező bemenet.

27

## MEMÓRIA ELEMEK: JELLEMZŐK

A memóriák jellemzői:

### Tárolható adatok mennyisége:

szószám  $x$  szószélesség,  
byte, kbyte, Mbyte egységekben (pl. 256x4 bites, vagy 32  
kbyte-os, stb.)

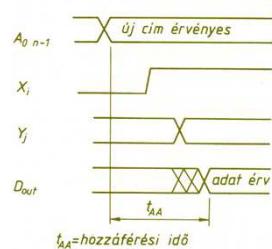
### Hozzáférési idő (access time):

többféle (!)  
CS-hez képest  $t_{CA}$ , címhez képest  $t_{AA}$  idővel stabilizálódik az  
adat. Ha nincs külön megjelölve, akkor a címhez képesti  
hozzáférési időről van szó.

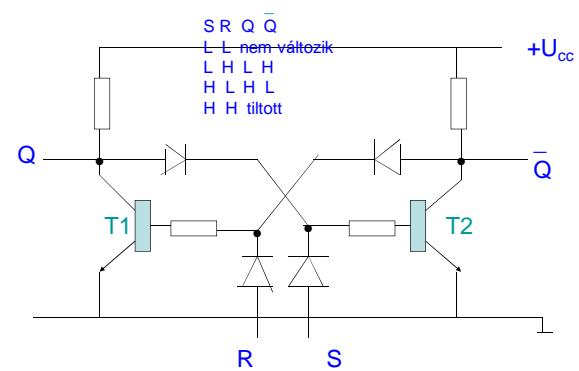
28

## STATIKUS RAM IC OLVASÁSI IDÓDIAGRAMJA

- $t_{AA}$  access time, hozzáférési idő az új cím ráadásától a kimeneten helyes (érvényes) adat megjelenéséig eltelt idő
- $X_i$  sorvezeték -
- $Y_j$  oszlovezeték idődiagram

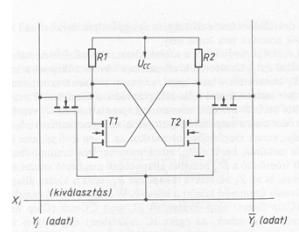


## SR FLIP-FLOP ALAPÁRAMKÖRE



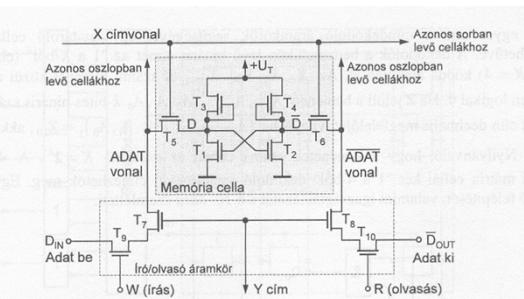
## STATIKUS RAM INTEGRÁLT ÁRAMKÖRÖK

n-MOS statikus tárolócella

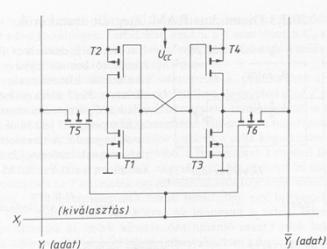


Az adattárolást flip-flop végzi (T1-R1 és T2-R2) keresztkötésbe csatolása. Statikus tároló - a tárolt információt a flip-flopban a logikai visszacsatolás korlátlan ideig megtartja (ha a tápfeszültséget nem kapcsolják ki).

## STATIKUS MOS RAM TÁROLÓCELLA

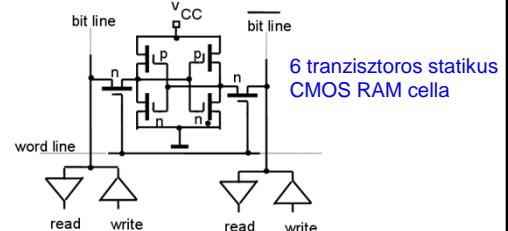


## CMOS STATIKUS TÁROLÓCELLA



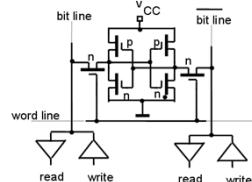
Korszerű nagykapacitású RAM IC-keket CMOS áramkörtéchnikával gyártják. Két keresztkötésbe csatolt CMOS inverterből áll (kevésbé érzékeny a környezet zavaró hatásaira). Kis fogyasztású.

## CMOS STATIKUS RAM CELLA (SR FF)



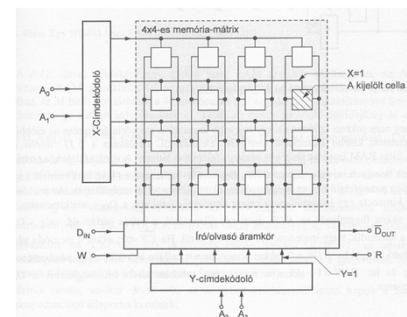
A cella beírása/kiolvasása a szövonalallal (word line) működtetett két kapuzó nMOS-on keresztül történik a bit-vonalról ill. annak negáltjáról. Beíráskor egy adatot kényeztünk a vonalra, ami a kapuzó tranzisztoron keresztül bebillenti a flip-flopot a kijelölt állapotba (ha korábban az ellentétes állapotban volt). Kiolvasáskor a bitvonalaakra egy-egy kiolvasó erősítő kapcsolódik, amelyek érzékelik a flip-flop állapotát (és annak negáltját).

## CMOS STATIKUS RAM CELLA (SR FF)

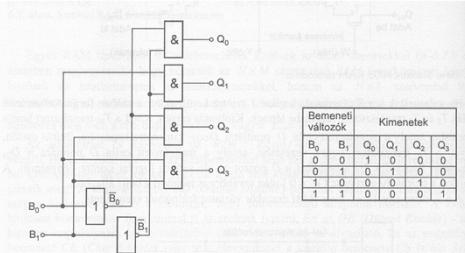


A működés teljesen szimmetrikus. A kiolvasás nem destruktív, a tároló eredeti állapotában marad. A kiolvasó erősítő nem egy igazi erősítő, hiszen a flip-flop kimenetén egy jó meghatározott logikai szint jelenik meg. A cellamátrix a memória-chip felületének döntő részét foglalja el, és egy-egy sorban ill. oszlopbán igen nagyszámú cella helyezkedik el. Pl. egy 64Mbit-es ( $2^{26}$ ) memoriában, ha a mátrix négyzetes alakú, akkor egy-egy oszlopra elvben 8192 ( $2^{13}$ ) cella lehet felfűzve, ami egy igen nagy kapacitív terhelést eredményez. Ezt a nagy kapacitást kell a viszonylag kis áramra tervezett cellának rövid idő alatt kisütnie ill. feltöltenie. Ez a nagy bitszámú memóriák elsőrendű problémája

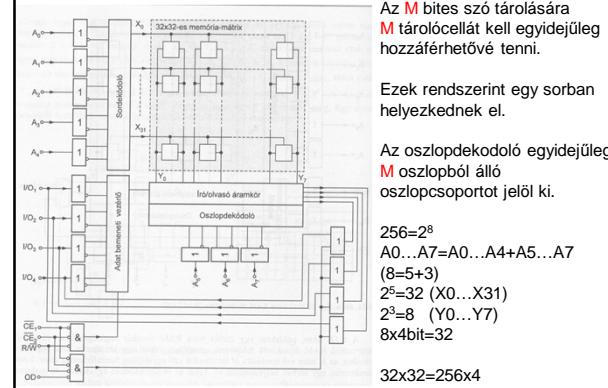
## 16X1 BITES STATIKUS RAM VÁZLATOS FELÉPÍTÉSE



## 2 BITES DEKODOLÓ ÉS IGAZSÁGTÁBLÁZATA



## 256X4 (NxM) BITES RAM (Intel 2111A)



## SRAM OLVASÁSI CIKLUS

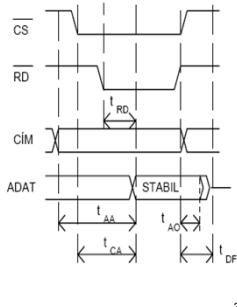
A statikus RAM olvasási ciklusa, idődiagram, stb. lényegében azonos a ROM-ival.

$t_{CA}$ ,  $t_{AA}$  – access time  
hozzáférési idő az új cím ráadásától a kimeneten helyes (érvényes) adat megjelenéséig eltelt idő

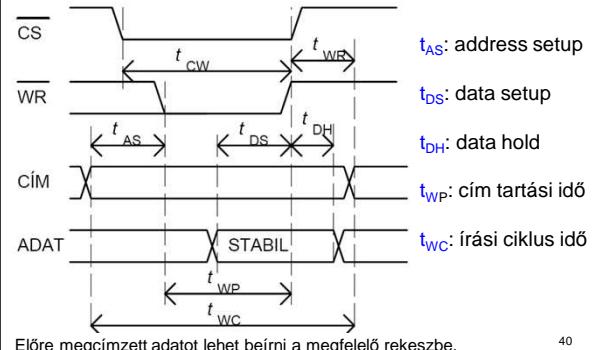
$t_{RD}$  – olvasás engedélyezéshez képesti időkésés

$t_{AO}$  – adat megváltozása a cím változása után

$t_{DF}$  – kiment a 3. állapotba megy az olvasójel megszűnése után

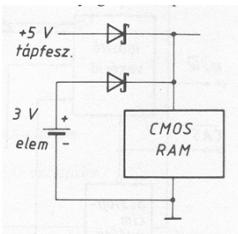


## STATIKUS RAM ÍRÁSI CIKLUSA



## CMOS RAM TARTALÉK TÁPELLÁTÁSSAL

CMOS memória integrált áramkörökkel olyan tároló egységek készíthetők, melyek a tápfeszültség kikapcsolásakor sem veszítik el a tárolt adatot (nem – felejtő típusú).



## DINAMIKUS MOS MEMÓRIA: DRAM

**DRAM:** Dynamic Random Access Memory

Tárolókapacitás és MOS tranzisztor kombinációja, mely a bitvonalra kapcsolja.

Kondenzátor: kb. 0 V - 0 állapot  
kb. tápfeszültség - 1 állapot

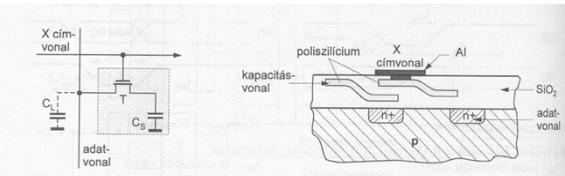
Periodikus frissítés szükséges (töltés elszívárgás), periódusidő tipikusan néhány millisec.

Cellakapacitás: 0,03 - 0,05 pF.

Tárolt töltés: 0,05 pF x 5 V ez kb.  $1,5 \times 10^{-6}$  elektron.

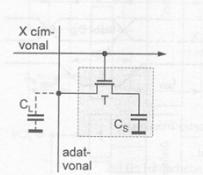
## DRAM ÁRAMKÖRÖK

**DRAM** jellegzetessége a nagy kapacitás és ehhez viszonyítva az alacsony ár.



Egytranzisztoros DRAM tárolócella (N-csatornás MOS technológiával készült) és integrált áramkői metsze  
A tárolást a kapacitás végzi, a kiválasztást a T jelű MOS tranzisztoros kapcsoló.

43



**Íráskor** a kiválasztott cella a tranzisztoron keresztül feltöltödik az adatvonalra adott feszültségre.

**Tároláskor**, amikor a tranzisztor nem vezet, a Cs kapacitás viszonylag hosszú ideig (10...100ms) megőrzi töltését, de utána a cellát frissíteni kell, helyre kell állítani az eredeti feszültségszintet.

## DINAMIKUS RAM: DRAM

Minden számjegynek egy bit tárolási helyre van szüksége  
A memóriacella egy MOSFET tranzisztorból és egy MOS kondenzátorból áll  
A bit értéke 1 ha van és 0 ha nincs töltés a kondenzátorban  
A kiolvasás után a kondenzátorot azonnal fel kell tölteni  
A kondenzátor rövid idő alatt elveszi a töltést (néhány millisec), folyamatosan frissítendő

A cellák mátrixban helyezkednek el

45

## HIBAFELISMERÉS ÉS HIBAJAVÍTÁS

Az információ RAM-ban történő tárolása során fellépő hibák:

**Állandó hiba**, kemény hiba (hard error); maga a tár integrált áramköre vagy a működésben szerepet játszó vezérlő elektronika meghibásodása; tartós meghibásodás, a működés **mindig** hibás lesz. Pl. vezeték szakadás, csomópont zárlat

**Véletlen hiba** (soft error) csak időnként lép fel és nem reprodukálható. Okozhatja pl. egyedi, véletlen zavarjel.

46

## PARITÁSBITES MEMÓRIA ELLENŐRZÉS

A memóriahibák hatása ellen hibajavító kódolással (ECC: Error Correcting Code) lehet védekezni.

memória tartalom	paritás bitek
10011010	0
11100000	1
10110101	1
00110000	0
11010110	1
<b>11001111</b>	<b>1</b>
00101100	1
10000101	1

← paritás hiba

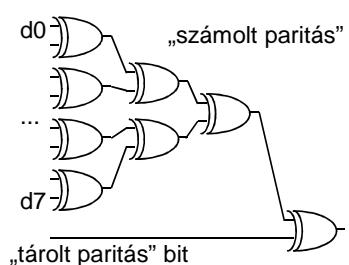
Hibafelismerés céljából a paritásbitet az adatbitekkel együtt tárolják. 47

## PARITÁSELLENŐRZŐ ÁRAMKÖR

8 bites paritásgenerátor páros paritásra

x	y	x XOR y
0	0	0
0	1	1
1	0	1
1	1	0

x → y →



KIZÁRÓ-VAGY (XOR) művelet.  
(Nevezik moduló összegnek is)

48

## HAMMING-KÓD

A Hamming-kóddal több ellenőrző bit használata lehetővé teszi a hibafelismerés finomítását, sőt egyszeres hibák nélkül nemcsak hibajelzés hanem a helymeghatározás is megtöréshet. Ha bináris kódnál a hibás bit helye ismert, akkor ez invertálással javítható.

Adatbitiek száma	n	1+4	5+11	12+26	27+57	58+120	121+247
Ellenőrző bitek száma	k	3	4	5	6	7	8

A szükséges ellenőrző bitek száma egyetlen hiba felismeréséhez és kijavítására a szóhoz közelítően függvényében.

49

## PERMANENS (CSAK OLVASHATÓ) TÁRAK (ROM)

## PERMANENS (CSAK OLVASHATÓ) TÁRAK

**ROM - Read Only Memory.** Integrált áramkörös tár, fix memoriás tár, mely információtartalmát akkor is megőrzi, ha nincs tápfeszültség. Normál működésnél csak kiolvashatók, beírásra nem alkalmasak.

Információ beírása: programozás.  
Kiolasztás szempontjából a ROM memória **véletlen hozzáférésű**.

51

## FIX TÁR: READ ONLY MEMORY (ROM)

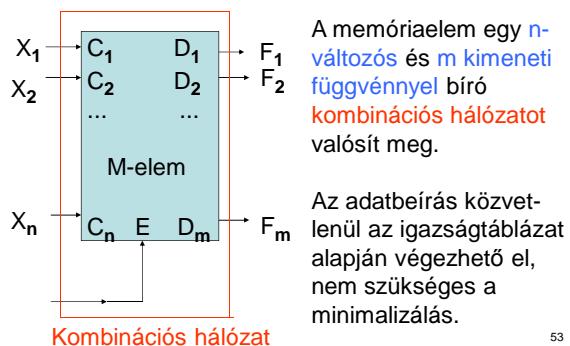
ROM – csak olvasható memória.

**Leggyakoribb felhasználása:** számítógépekben, mikroprocesszoros rendszerekben nem megváltoztatható programok (pl. PC BIOS), konstans adatok tárolása, különböző matematikai függvények előállítására szolgáló függvénytáblázatok, illetve kombinációs hálózat, stb.

A kimenet általában három állapotú (tri-state) de van nyitott kollektoros is (német PROM). Ekkor gondoskodni kell a felhúzó ellenállásról.

52

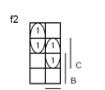
## MEMÓRIAELM MINT KOMBINÁCIÓS HÁLÓZAT



53

## ROM MINT UNIVERZÁLIS KOMBINÁCIÓS HÁLÓZAT

16x4 bit



$$f_1 = ABC + AB'C + A'BC$$

$$f_2 = AB + AC = A'BC + A'BC + A'BC + ABC$$

Mintermek: 2, 4, 7, illetve 0, 1, 5, 7

54

## ROM MINT KOMBINÁCIÓS HÁLÓZAT

A két 3-változós függvényhez egy 8x2 bites ROM elegendő, ilyen nincs forgalomban, 16x4 bitest kell alkalmazni.

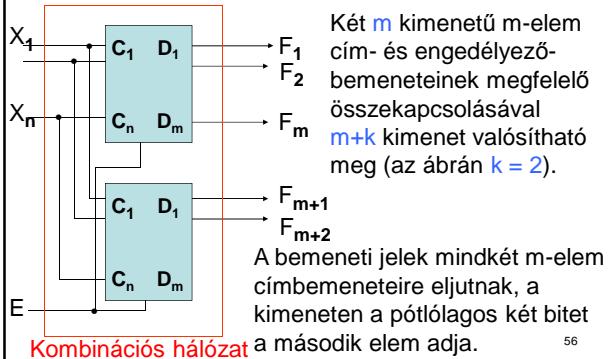
A2, A1, A0 cím – A, B, C változók  
D0, D1 kimenet – f1, f2 függvény

Igazságtábla előállítása és beprogramozása  
A3 címbemenet fixen 0-ra kötve (a ROM alsó 8 szava van csak felhasználva, a többi terület közömbös)

D3, D2 – közömbös  
CS, OE fixen aktív szintre kötve, folyamatos engedélyezés

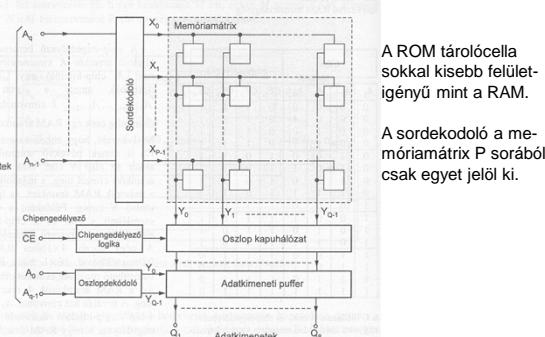
55

## M-ELEMÉK ÖSSZEKAPCSOLÁSA KOMBINÁCIÓS HÁLÓZATKÉNT



56

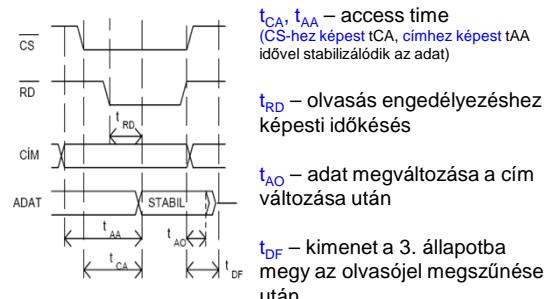
## FIX TÁR (ROM) TÖMBVÁZLATA



Ha CE logikai 0-t kap, akkor az adatkimenetről a megcímezett rekesz tartalmát lehet leolvasni

57

## ROM OLVASÁS IDŐDIAGRAMJA



58

## ROM ÁRAMKÖR OSZTÁLYOZÁSA

- Az információ rögzítése történhet a memória gyártási folyamata alatt vagy a felhasználás előtt.
- Annak alapján, hogy a fix tartalom milyen módon kerül be a memoriába, a ROM áramkörök 3 nagy csoportja:
- Maszkprogramozott ROM*, programozás a gyártás közben, egyedi gyártású maszkkal;
  - Elektromosan egyszer programozható ROM – PROM*, programozás a felhasználónál történik, elektromos impulzusokkal;
  - Törölhető és újraprogramozható ROM – EPROM, EEPROM*, programozás a felhasználónál történik, elektromos impulzusokkal. A beírt tartalom törölhető is, és ezután a memória újra programozható.

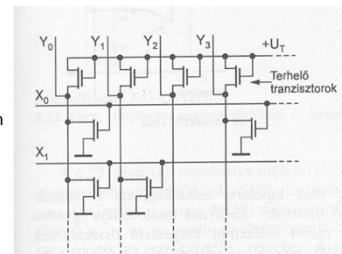
59

## MASZKPROGRAMOZOTT PERMANENS ROM ÁRAMKÖRÖK

Az információt a gyártás során programozzák be és ez utólag NEM változtatható.

A gyártástechnológiai folyamatban maszkokat használnak.

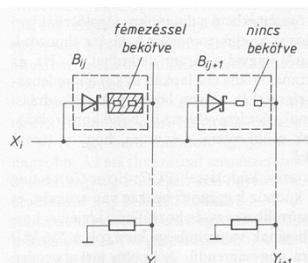
Nagy felhasználási sorozatok esetén a maszkprogramozott ROM alkalmazása a leggazdaságosabb.



Pl. karaktergenerátor, kódáltalakító

60

## FÉMEZÉSI MASZKPROGRAMOZÁSÚ ROM TÁROLÓCELLA



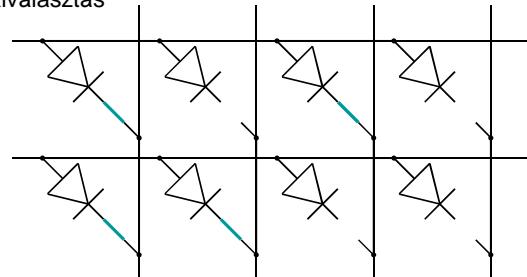
A cella megfelelő elemét a fémezéssel vagy bekötik vagy nem kötik be a bitvezetékhez a tárolandó információnak megfelelően.

Pl. diódás tárolócella

Előny: ROM IC részben előregyártott

## "MASZKOLT" ROM

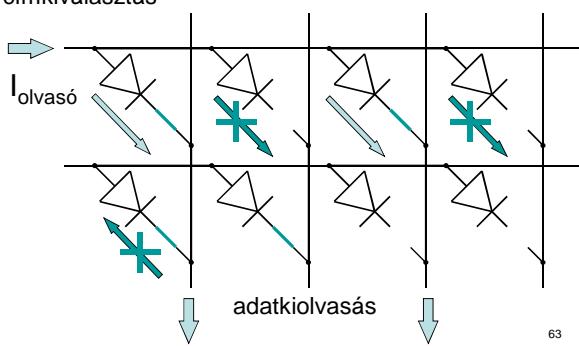
### címkiválasztás



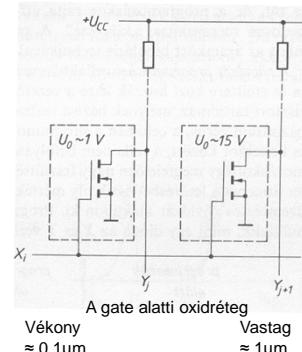
62

## "MASZKOLT" ROM MŰKÖDÉSE

### címkiválasztás



## GATE-OXID MASZKPROGRAMOZÁSÚ ROM TÁROLÓCELLA



MOS integrált ROM esetén

$U_0$  küszöbfeszültség

Hosszú átfutási idő

Vékony  
 $\approx 0,1\mu m$

Vastag  
 $\approx 1\mu m$

## PROGRAMOZHATÓ PERMANENS TÁRAK (PROM)

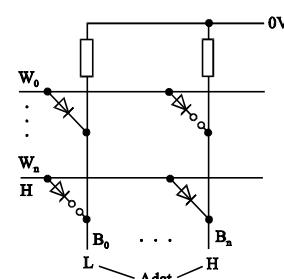
PROM Programmable Read Only Memory

PROM: A gyártó rögzíti a tár tartalmát fémezési maszk (összekötések) megfelelő kialakításával.

Felhasználó által programozható (beégethető) PROM, nem törlőhettő. Egy cella programozása az egyes cellákhoz tartozó fémötvözet vagy poliszilícium biztosíték kiégettével történik. Eredeti állapot 1, 0 beírásához a biztosítékot ki kell égettetni.

65

## DIÓDÁS TÁRMÁTRIX



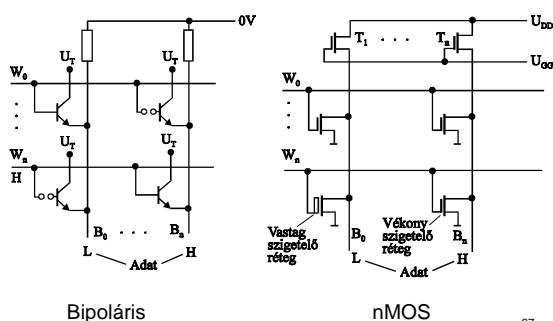
$W_0 \dots W_n$  - cím/szóvezeték  
 $B_0 \dots B_n$  - bitvezeték

Ha egy címvezeték H szintet kap akkor a bekötött diódák "felhúzzák" a megfelelő bitvezetékek potenciálját.

Technológiai okokból négyzetes Mátrixban helyezkednek el.

66

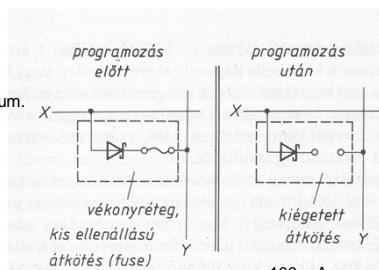
## TRANZISZTOROS TÁRMÁTRIX



67

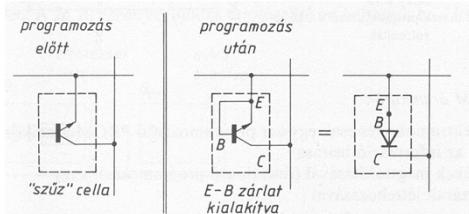
## FUSE-TÍPUSÚ (KIÉGETHETŐ) ROM CELLA

Fuse anyaga lehet  
NiCr, TiW ötvözöt  
vagy polikristályos szilícium



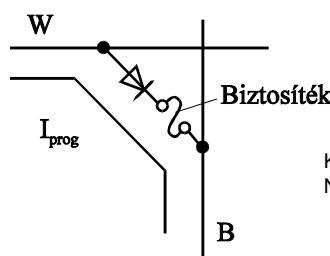
A programozáshoz szükséges nagy áram miatt az áramkör kizárolag csak bipoláris technológiával készül.

# RÖVIDZÁR PROGRAMOZÁSÚ PROM CELLA



Programozáskor egy megfelelő nagy feszültségű és áram impulzussal a BE átmenetet letörésbe viszik, oly mértékben, hogy a BE között rövidzáralakul ki.

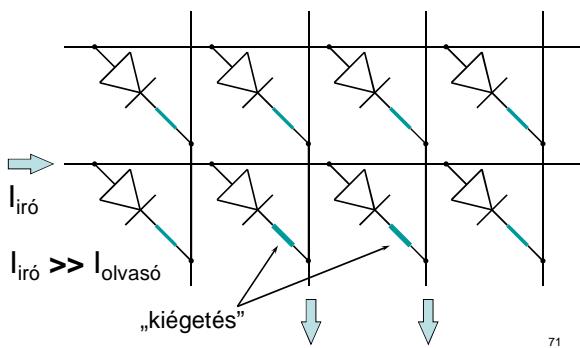
PROM TÁROLÓCELLA



Kiolvadó összekötés:  
NiCr ellenállásréteg

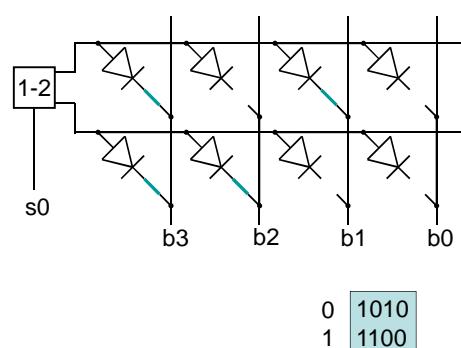
70

PROM



77

## DIÓDÁS ROM: PÉLDA



0	1010
1	1100

72

## ÚJRAPROGRAMOZHATÓ PROM: EPROM

**EPROM (Erasable PROM)** áramkör megoldás és technológia Si MOS tévezérlésű tranzisztor. Törölhető, újraprogramozható permanens tárral.

Lebegő gate-es MOSFET: **Floating-gate avalanche MOS, FAMOS**

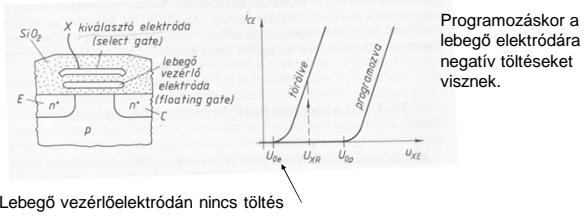
Relatíve lassú eszköz, hozzáférési idő 70-300 nsec.

Egyedi berendezésekben kerül alkalmazásra és ott ahol a programot meg kell tudni változtatni.

73

## EPROM (ERASABLE PROM) ÉS EEPROM ÁRAMKÖRÖK

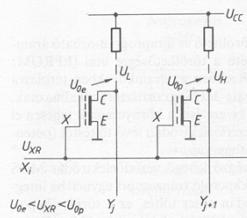
Törölhető és újraprogramozható áramkörök. Tárolásra lebegő vezérlőelektródás MOS (floating-gate MOS) tranzisztor alkalmaznak.



Programozáskor a lebegő elektródára negatív töltéseket visznek.

A lebegő vezérlőelektródás MOS tranzisztorról és a cella kiválasztásáról végező kapcsoló tranzisztorról egymásba integrálják.

## EPROM TÁROLÓCELLÁK



A törölt, alapállapotban levő cella vezet, mert U<sub>XR</sub>>U<sub>0e</sub> és lehúzza a hozzá tartozó Y<sub>j</sub> vonalat.

A beprogramozott cella tranzisztorára nem vezet, mert U<sub>XR</sub><U<sub>0e</sub> és az Y<sub>j+1</sub> vonal 1 szinten marad.

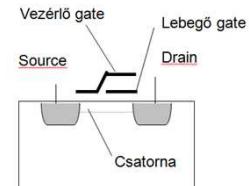
Az EPROM áramkörök törlése fotoelektromos hatáson alapul.

## ÚJRAPROGRAMOZHATÓ PROM: EPROM

Programozás: elektromos töltés injektálása (tipikusan 12-21 V feszültséggel).

Törlés: Ultraibolya fénnyel (UV sugár) való megvilágítás (min 5-10 perc), ennek hatására a tárral elveszítő az információtartalmát (az előzőleg felvitt töltések távoznak). Törlés után vagy csupa 0 vagy csupa 1 marad a tárban.

A memória tartalma egészben, Egyszerre törölhető. 1000-10000 újraégetési ciklus.



## EEPROM Electrically Erasable PROM = ELEKTROMOSAN TÖRÖLHETŐ PROM

A kiválasztó elektródára adott megfelelő nagyságú feszültséggel a cellák törlése elektromosan történik. Cellákból felépített memória EEPROM.

**Flash-EPROM** – felépítése egyszerűbb és olcsóbb ha az elektromos törlés az egész memóriát egyszerre törli, nem lehet byte-onként törleni.

## ÚJRAPROGRAMOZHATÓ PROM: EEPROM

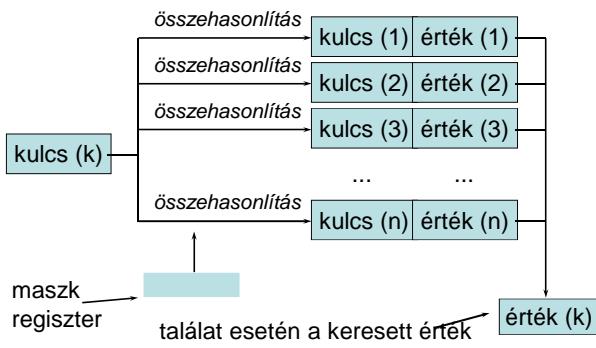
**EEPROM Electrically Erasable PROM:** elektromosan törölhető. Szintén MOS technológia (lebegő elektródás MOSFET).

Tipikus paraméterek: beírás, törlés 10 – 50 msec.

Lehetséges törlőfolyamatok száma 10<sup>4</sup> -10<sup>6</sup>.

78

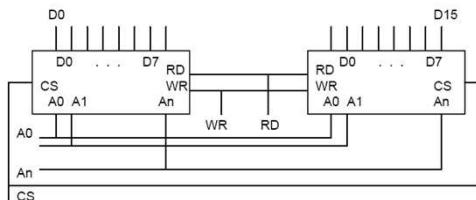
## TARTALOM SZERINT ELÉRHETŐ MEMÓRIA ASSZOCIATÍV KERESÉS



## MEMÓRIÁK BŐVITÉSE

80

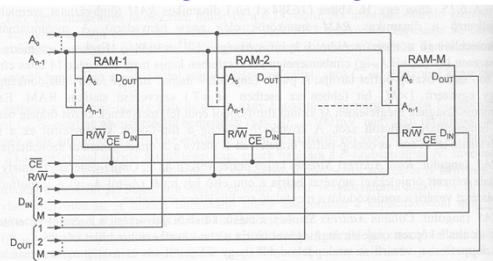
## MEMÓRIA SZÓSZÉLESSÉGÉNEK BŐVITÉSE



Szószélesség megnövelhető a címek és a vezérlőjelek párhuzamos kapcsolásával.

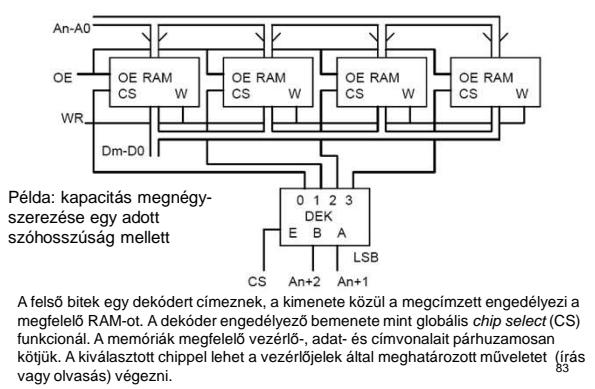
Pl: két 8-bit szélességű RAM-ból készített 16-bit szószélességű RAM.  
1024x8 bit szervezésű RAM egységet - nyolc 1024x1 bites RAM-okból  
- két 1024x4 bites RAM-okból

## M SZÁMÚ Nx1 BITES RAM-BÓL NxM BITES KIALAKITÁS

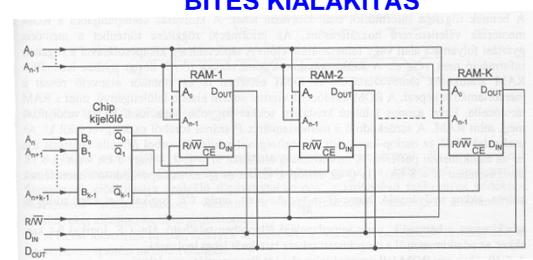


A címbemenetek és a chip engedélyező bemenetek párhuzamos kapcsolása folytán a címek bármelyikén az első RAM tárolja a szó első bitjét, a második RAM a szó második bitjét és így tovább az **M** RAM-ig.

## MEMÓRIA KAPACITÁSÁNAK BŐVITÉSE



## K SZÁMÚ Nx1 BITES RAM-BÓL KNx1 BITES KIALAKITÁS



Kapacitás növelés egy adott szóhossz mellett. A címbemenetek **A<sub>0</sub>**...**A<sub>n-1</sub>** párhuzamosan kapcsolódnak.

A chip-engedélyező bemenetek a chip-kijelölő áramkör **K** bemeneteire kapcsolódnak. A chip-kijelölő egy „1 a **K**-ból” dekódoló, mely a soronként kezdődő **A<sub>0</sub>**...**A<sub>n+(K-1)</sub>** cím vonalat dekódolja és minden csatlakoztatott RAM áramkört jelöl ki. A címek növekvő sorrendjét vesszük.

Cím				Chip- engedélyezés			
$A_3$	$A_2$	$A_1$	$A_0$	$CE_1$	$CE_2$	$CE_3$	$CE_4$
0	0	0	0	0	1	1	1
0	0	0	1	0	1	1	1
0	0	1	0	0	1	1	1
0	0	1	1	0	1	1	1
0	1	0	0	1	0	1	1
0	1	0	1	1	0	1	1
0	1	1	0	1	0	1	1
0	1	1	1	1	0	1	1
1	0	0	0	1	1	0	1
1	0	0	1	1	1	0	1
1	0	1	0	1	1	0	1
1	0	1	1	1	1	0	1
1	1	0	0	1	1	1	0
1	1	0	1	1	1	1	0
1	1	1	0	1	1	1	0
1	1	1	1	1	1	1	0

A cím- és chipengedélyezés  
 nagyobb kapacitású memória  
 kisebb kapacitású  
 memoriákból való felépítésénél  
 egy feltételezett esetben

## LOGIKAI ÁRAMKÖRÖK ALKALMAZÁSTECHNIKÁJA

Logikai áramkörrendszer kiválasztásának szempontjai:

- hőmérséklet tartomány;
- tápáramellátás;
- nem használt bementek és kapuk;
- hosszú jelvezetékek, buszvezetékek meghajtása;
- jelmeredekekség;

Ne válasszunk kifutóban lévő áramkörcsaládot.

Ne válasszunk gyorsabb áramkörrendszert, mint amilyen szükséges.

## DIGITÁLIS TECHNIKA II

Dr. Lovassy Rita  
Dr. Pődör Bálint

Óbudai Egyetem KVK Mikroelektronikai és  
Technológia Intézet

### 11. ELŐADÁS



1

## PROGRAMOZHATÓ LOGIKÁK

2

- Egyszerű PLD-k
- FPGA eszközök
- Mikroprocesszorok felépítés és részei

3

## JEGYZET

Zsom: Digitális technika II 311 -321 old.  
túl rövid....

Römer: Digitális rendszerek áramkörei  
242 - 296 old.  
túlságosan szerteágazó ....

Benesóczky: Digitális tervezés funkcionális elemekkel és  
mikroprocesszorral

4

## FELHASZNÁLÓ ÁLTAL SPECIFIKÁLT ILL. PROGRAMOZHATÓ ESZKÖZÖK CSOPORTOSÍTÁSA



5

## A FELHASZNÁLÓ ÁLTAL PROGRAMOZHATÓ LOGIKÁK CSOPORTOSÍTÁSA

**Kisebb bonyolultságú eszközök** (PROM-ok, bipoláris, ECL és CMOS technológia)  
Programmable Logic Devices (PLD-k, AND-OR struktúra, főként CMOS technológia)

**PAL** (AND mátrix programozható)  
**PLA** (AND és OR mátrix programozható)

**Közepes és nagy bonyolultságú eszközök** (CMOS technológia)

**CPLD** (komplex PLD-k, egy eszközben több PLD áramkör)

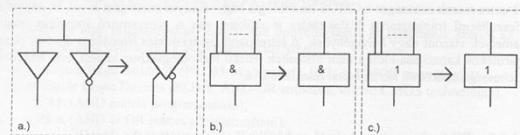
**FPGA** (Field Programmable Gate Array, egy eszközben  
rendkívül sok, viszonylag egyszerű logikai tömb, programozható összeköttetésekkel)

6

## EGYSZERŰ PLD-K

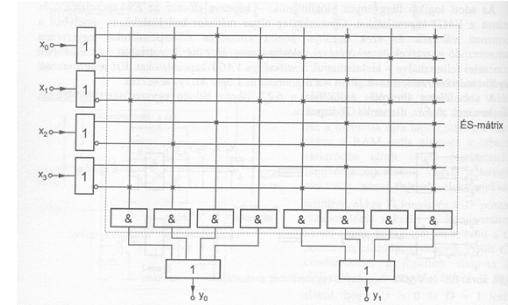
A PLD-k kis bonyolultságú kétszintű ÉS-VAGY struktúrájú áramkörök, melyek lehetővé teszik, hogy a felhasználó alakítson ki belőlük tetszőleges logikai kapcsolást.

•Főként egyszerű SSI logikák vagy MSI IC kiváltására alkalmazzák (pl. μP-os rendszer címdékódere, egyszerű vezérlők, speciális kódolás stb.)



## PAL (PROGRAMMABLE ARRAY LOGIC) ELVI KAPCSOLÁSA

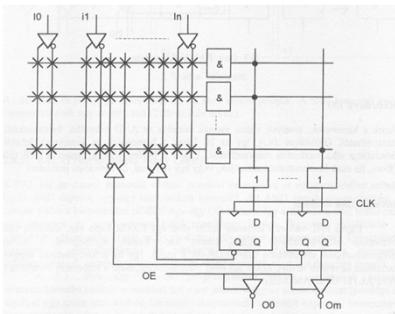
•CSAK az ÉS mátrix programozható.



8

## REGISZTERES PAL BLOKKVÁZLAT

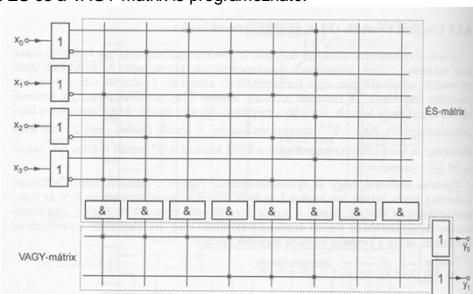
•A FF kimenete a chipen belül visszacsatolható, így a szokásos szinkron sorrendi hálózat alakul ki.



9

## PLA (PROGRAMMABLE LOGIC ARRAY) ELVI KAPCSOLÁSA

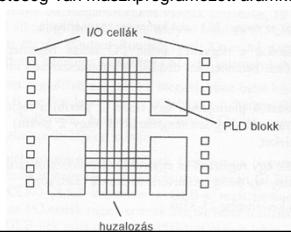
•Az ÉS és a VAGY mátrix is programozható.



10

## CPLD ESZKÖZÖK

- Több PLD-t tartalmaz egy tokban
- Blokkos felépítésű, melyek önálló PLD moduloknak tekinthetők
- I/O cellák többnyire regisztert is tartalmaznak
- Nagy órajel frekvencia érhető el
- Az időzítések könnyen számíthatók
- CPLD tervező rendszerek egyszerűek
- A legtöbb tipust lehetőség van maszkprogramozott áramkörre konvertálni



11

## FPGA JELLEMZŐI

### Egyedi HW tervezés

Nagy számításigényű és / vagy speciális feladatot kell megoldanunk, az integráltságot szeretnénk növelni

Regiszterben gazdag architektúra

Tervező rendszerek többségének része a funkcionális blokk editor, mely lehetővé teszi, hogy a feladathoz legjobban simuló saját funkcionális elemeket létrehozz.

Tervezést CAD rendszerekkel végezik. Ezek a bonyolultabb feladatokból adódóan nagyobb bonyolultságú és nehezebben kezelhető szoftverek, a PLD tervező rendszerekhez képest.

12

## FPGA ESZKÖZÖK

• A chip felületén többnyire egyenletesen vannak elhelyezve a konfigurálható **logikai blokkok**, és azok összeköttetését lehetővé tevő, hierarchikus **huzalozási erőforrások**.

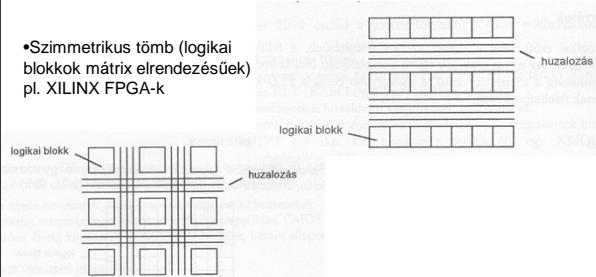
• A nagy alkatrészsűrűség és programozhatóság miatt **prototípus** tervezésre és **kis sorozatú nagy bonyolultságú** speciális logikák megvalósítására a legalkalmasabb eszköz.

• A **PLD-k**hez képest egyszerűbbek és kisebbek a logikai cellák, így azokhoz hasonló bonyolultságú logika csak többszintű hálózattal építhető fel.

• Az FPGA alkalmazási területe egyre növekszik. Néhány jellemző terület: digitális jelfeldolgozás, ūrkutatási és katonasági rendszerek, orvosi képalkotás, számítógépes látás, beszédfelismerés, 13 kriptográfia, bioinformatika stb.

## FPGA ELRENDEZÉSEI

- Szimmetrikus tömb (logikai blokok mátrix elrendezésűk)  
pl. XILINX FPGA-k

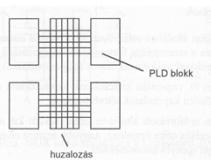


- Aszimmetrikus vagy sor bázisú

14

## FPGA ELRENDEZÉSEI

- Hierarchikus PLD;  
A PLD jellegű blokkokat globális huzalozási mező, a PLD blokkon belüli logikát pedig lokális huzalozás kapcsolja össze



- Egyszintű (Sea of gate) – az elemi logikai erőforrások (tranzisztorok, kapuk) szinte egyenletesen helyezkednek el a chip felületén, közöttük minimális huzalozás található.

15

## FPGA ALAP ÉPÍTŐELEMEI

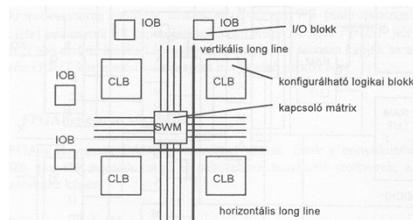
- Tranzisztor (tranzisztor tömbök)
- NAND kapuk
- Multiplexer logika
- Memória táblázat (Look Up Table)

• Az FPGA-k logikai erőforrásai általában azonos felépítésűek, eltérő komplexitású blokkokból, a felületen viszonylag egyenletesen elosztva.

• A legkisebb bonyolultságú a tranzisztor szint, a legnagyobb a PLD-k konfigurálható logikai blokk.

16

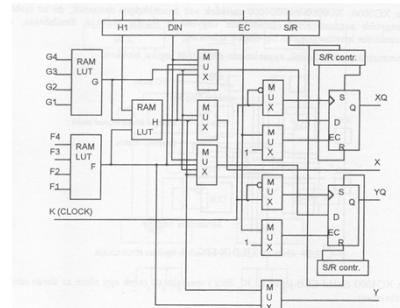
## XILINX FPGA-K TIPIKUS STRUKTÚRÁJA



XC2000, XC3000, XC4000 családok

17

## XC4000 LOGIKAI BLOKKJA

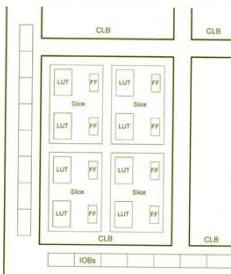


18

## XILINX SPARTAN-3E FPGA

Alkotó elemei:

- konfigurálható logikai blokk tömbök (Configurable Logical Blocks - CLBs)
  - I/O cellák
  - RAM egységek
  - 18x18-as multiplexerek
  - Digital Clock Manager (DCM)
- blokkok – feladata a jelkészítelések kiküszöbölése, továbbá alkalmas az órajel frekvenciájának növelésére, ill. csökkentésére



Xilinx Part	No. of Gates	No. of I/Os	No. of CLBs	No. of Flip-flops	Block RAM (bits)
CPLDs					
9500 family	800 – 6,400	34 – 192			36 – 288
FPGAs					
Spartan	5,000 – 40,000	77 – 224	100 – 784	360 – 2,016	
Spartan II	15,000 – 200,000	86 – 284	96 – 1,176	642 – 5,556	16,384 – 57,344
Spartan IIE	23,000 – 600,000	182 – 514	384 – 3,456	2,082 – 15,366	32,768 – 294,912
<b>Spartan 3</b>	<b>50,000 – 5,000,000</b>	<b>124 – 784</b>	<b>192 – 8,320</b>	<b>2,280 – 71,264</b>	<b>73,728 – 1,916,928</b>
<b>Spartan-3E</b>	<b>100,000 – 1,600,000</b>	<b>108 – 376</b>	<b>240 – 3,688</b>	<b>1,920 – 29,505</b>	<b>73,728 – 663,552</b>
VirTEX	57,906 – 1,124,022	180 – 512	384 – 6,144	2,076 – 26,112	32,768 – 131,072
VirTEX E	71,693 – 4,074,387	176 – 804	384 – 16,224	1,888 – 66,504	65,536 – 851,988
VirTEX-II	40,960 – 8,388,608	88 – 1,108	64 – 11,648	1,040 – 99,832	73,728 – 3,096,576

20

## SPARTAN 3S 500E típusú FPGA fejlesztőpanel

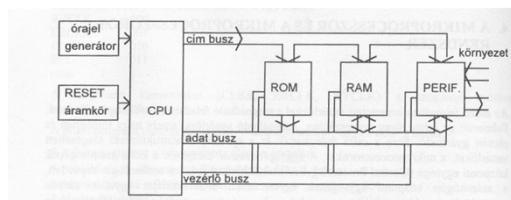


21

## A MIKROPROCESSZOR ÉS A MIKROPROCESSZOROS RENDSZER

22

## A µP-OS RENDSZER EGYSZERŰSÍTETT BLOKKVÁZLATA



23

Mikroprocesszor: Egy chipen kialakított LSI áramkör, mely a számítógép CPU-jának a funkcióját látja el. Önmagában nem használható, a működéséhez kiegészítő elemekre van szükség.

## A µP FUNKCIÓI

- Biztosítja az időzítő és vezérlő jeleket valamennyi elem számára.
- Közvetíti az utasításokat és adatokat a tárolókból.
- Átveszi és átteszi az adatokat az I/O eszközökből illetve eszközökbe.
- Dekódolja az utasításokat.
- Végrehajtja a kijelölt aritmetikai és logikai műveleteket.
- Reagál a generált I/O jelekre (törles, megszakítás, stb.).

24

## A µP-OS RENDSZER BUSZ RÉSZEI ÉS FUNKCIÓI

A µP-os busz rendszerint három részből áll:

- Adatbusz;
- Címbusz és
- Vezérlőbusz.

25

### ADATBUSZ ( $D_n$ - $D_0$ )

Az adatbuszon keresztül áramlik az információ. Jellemzője a szószélesség (8,16, 32, 64 bit).

Egyes processzoroknál (pl. I8086) a buszon változó szószélességű adatátvitel is lehetséges, Melyet külön vezérlőjel jelez.

26

### CÍMBUSZ ( $A_m$ - $A_0$ )

A címbusz az információ megcímzésére szolgál. (ADDRESS BUS): egyirányú, CPU-ból a tárolóba vagy valamelyik I/O elembe. Szokásos mérete 16-bites címbusz, ami 64kbyte megcímzését teszi lehetővé.

27

### VEZÉRLŐBUSZ

A vezérlőbusz jeleinek egy része az adatátvitel lebonyolítására szolgál.

- logikai jellegű funkciója:
- adatáramlás iránya (olvasás/írás)
- típusa (memória/periféria hozzáférés)
- időzítés jellegű
- jelváltozás jellege (felfutó vagy lefutó él)
- időpontja (mikor stabil az adat)

28

## MIKROSZÁMÍTÓGÉPEK ÉS MIKROPROCESSZOROK: ALAPOK

Nagybonyolultságú digitális rendszerek (pl. számítógép) fő része a központi (feldolgozó) egység (Central Processing Unit, CPU):

- értelmezi az utasításokat,
- elvégzi a kijelölt műveleteket,
- vezéri a periferiális egységeket.
- Univerzálisan használható vezérlő, mely nagy tömegben és olcsón gyártható.

29

## CPU (Central Processing Unit – központi feldolgozó egység)

### CPU

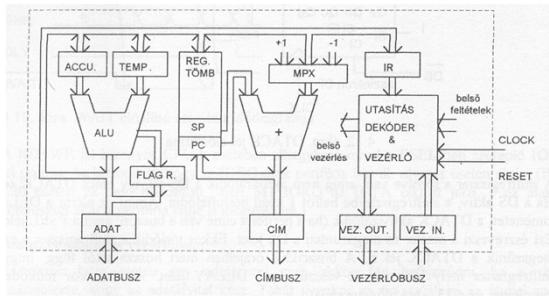
A memoriából olvassa a végrehajtás alatt lévő program bináris utasításait, adatait.

Az utasításokra előre meghatározott módon reagál.

Fontos jellemzője a CPU-nak az utasításkészlete.

30

## EGYSZERŰ CPU BELSŐ BLOKKVÁZLATA



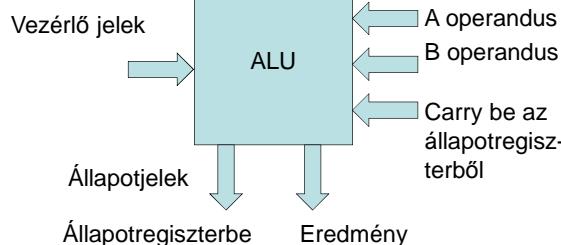
31

## ALU

- **ALU:** Aritmetikai és logikai műveletek végzése (ld. összeadó áramkör)
  - összeadás, kivonás;
  - fixpontos szorzás, osztás (léptetések);
  - lebegőpontos aritmetikai műveletek (korábban coprocesszor);
  - egyszerű logikai műveletek.

32

## $\mu$ P/ALU



33

## FUNKCIIONÁLIS ELEKTRONIKUS ÁRAMKÖRÖK

### A-D és D-A ÁTALAKÍTÓK

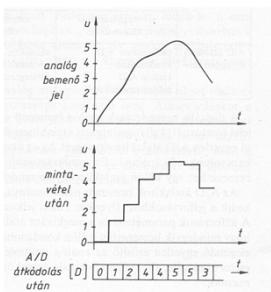
Haizmann J., Varga S., Zoltai J.: Elektronikus áramkörök, Németi Tankönyvkiadó, Budapest, 2000, 381-415 old.

34

## Az analóg-digitális átalakítás

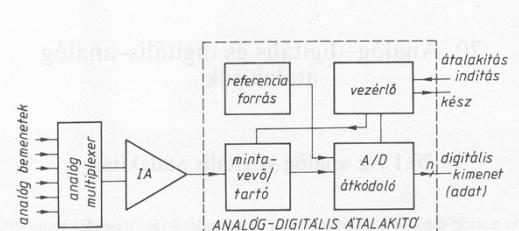
- időtartománybeli diszkretizálás - mintavételezés

- amplitúdótartománybeli diszkretizálás - kvantálás



35

## Analóg-digitális átalakító tömbvázlata



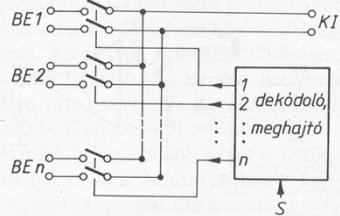
Az A/D bemeneti jel tartománya, terhelése gyakran nem jó illeszkedik a jelforráshoz.  
IA - jelkondicionáló erősítő

36

### Analóg multiplexerek

- átviteli hiba
- áthatási hiba
- szivárgási áram

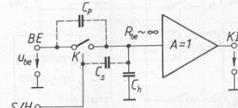
„break before make”



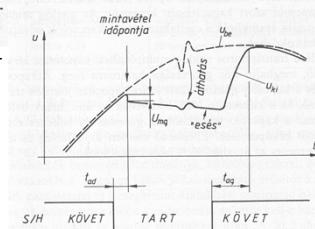
A legtöbb analóg MUX CMOS áramköretechnikában készül  
Szimmetrikus jelek multiplexelése – a szimmetrikus jelátvitel a zavarokra kevésbé érzékeny

37

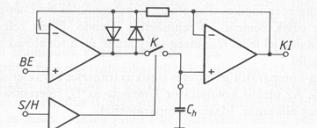
### Mintavező-tartó áramkörök



Egyszerű sample-hold áramkör



### Mintavező-tartó áramkör



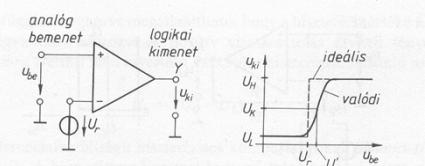
$$t_{ad} = 20\text{ns} \dots 10\mu\text{s}$$

$$t_{aq} = 20 \dots 500\text{ns}$$

$$I_0 = 20 \dots 500\text{pA}$$

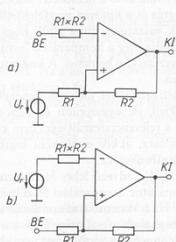
39

### Komparátor áramkörök Feszültség-komparátor



40

### Hiszterézises komparátor

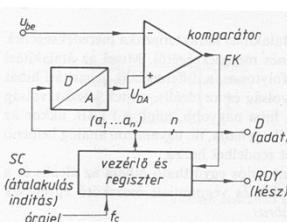


Fix referenciafeszültségű hiszterézises komparátorokat Schmitt-triggereknek is nevezik.

41

### Közvetlen analóg-digitális átalakítók

- Visszacsatolt: számlálós, követő és sorozatos közelítéses átalakító

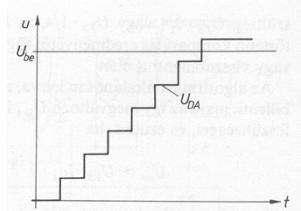


A vezérlő áramkör az  $U_{DA}$ -t addig változtatja, amíg  $U_{DA} = U_{be}$   
Ilyenkor a D/A átalakítót vezérlő regiszter éppen az analóg jelnek megfelelő digitális értéket tartalmazza.

- Számlálós
- Követő
- Sorozatos közelítéses

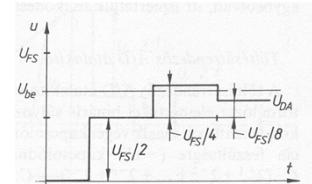
42

### Számlálós A/D átalakító



43

### Sorozatos közelítéses A/D átalakító

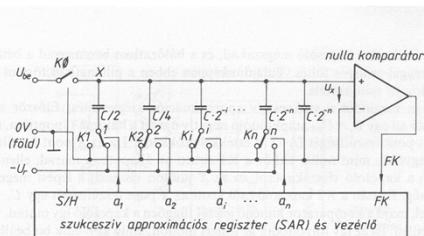


szukcesszív approximáció

A vezérlő nem egyformá a kis lépésekben változtatja az  $U_{DA}$  feszültséget, hanem először nagy, majd fokozatosan kisebb lépésekben

44

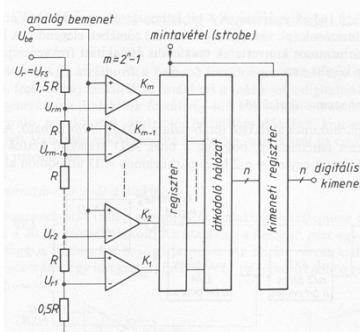
### Töltésátrendezős A/D átalakító



A kondenzátorhálózat elemértékei bináris súlyozásúak és az egyik pontjuk közös.

45

### Párhuzamos A/D átalakító (flash konverter)



Az átalakítást egy lépésben végez el

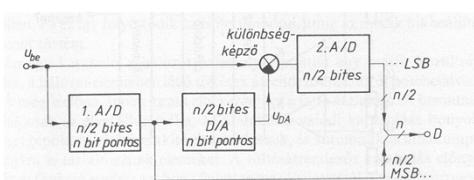
A leggyorsabb átalakító

Belül előállítja az összes kvantálási szintet és a bemeneti jelet egyidejűleg minden egyikkel összehasonlíta

PIPELINE SZERVEZÉSÜ

46

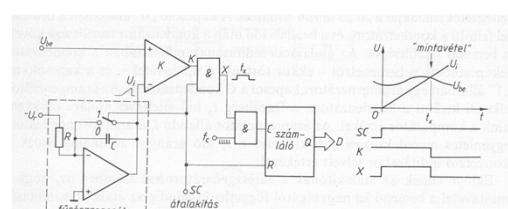
### Soros-párhuzamos átalakító



47

### Közvetett analóg-digitális átalakítók

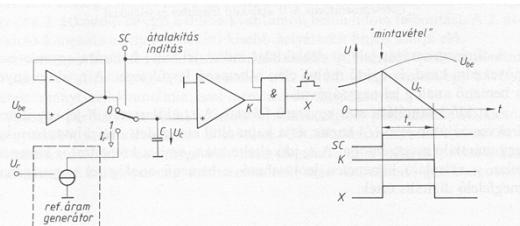
#### Fürészgenerátoros A/D átalakító



tx idő arányos a bemenő analóg jel nagyságával

48

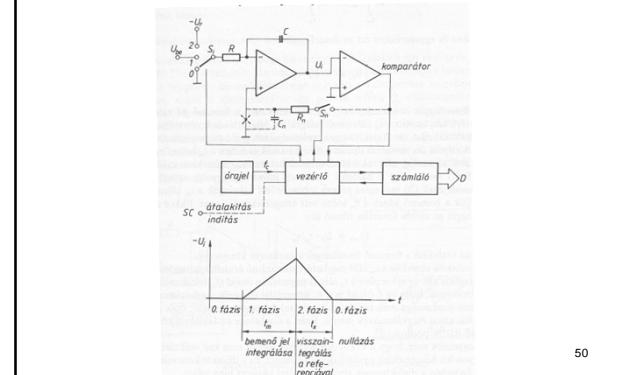
### Kondenzátor-kisütős A/D átalakító



A kondenzátor feszültsége követi a bemenő feszültséget  
Az áramgenerátor elkezdi kisütni a kondenzátort

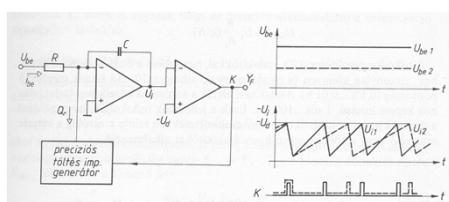
49

### Kétszer integráló (dual-slope) A/D átalakító



50

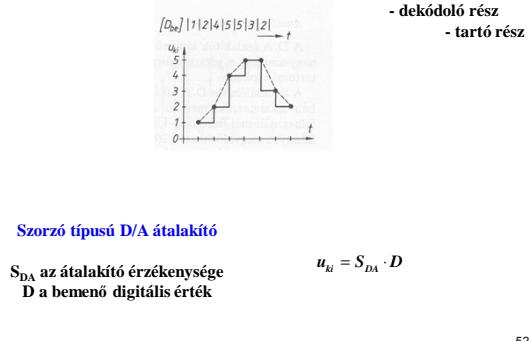
### Töltéskiegyenlítéses A/D átalakító



Ha  $U_i = -U_d$  a töltésgenerátor egy pontos értékű Qr töltésimpulussal az integrátor kondenzátorát kisüti, majd ez a folyamat annyiszor ismétlődik ameddig a komparátor jelzi a  $-U_d$  feszültség elérését az integrátor kimenetén

51

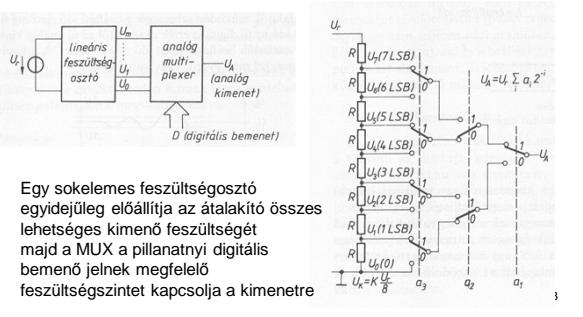
### Digitális-analóg átalakítók



52

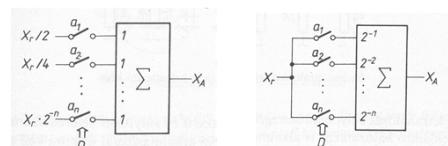
### Közvetlen digitális-analóg átalakítók

#### Szintkválasztós D/A átalakító



Egy sokéletes feszültségosztó  
egyidejűleg előállítja az átalakító összes  
lehetséges kimenő feszültségét  
majd a MUX a pillanatnyi digitális  
bemenő jelnek megfelelő  
feszültségszintet kapcsolja a kimenetre

### Súlyozó létrahálózatos D/A átalakítók



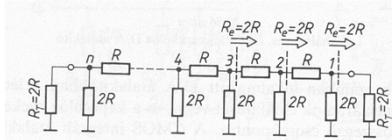
Súlyozott referencia  
értékeket összegző

a kívánt analóg jel előállítható a bináris helyi értékeknek  
megfelelően súlyozott referenciaáramok v. feszültségek  
összegezésével

Súlyozott összegző  
hálózatos

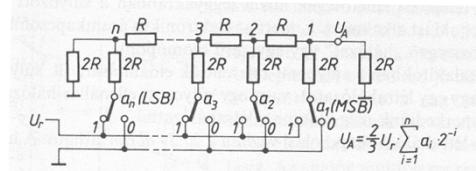
54

### Súlyozott referenciaik előállítására alkalmas bináris létrahálózat



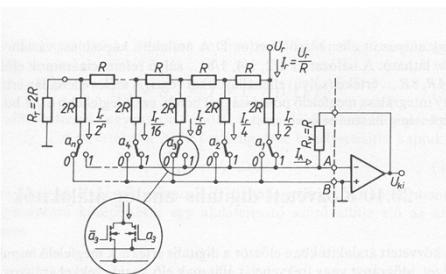
55

### Létrahálózatos, feszültségkapesolós D/A átalakító



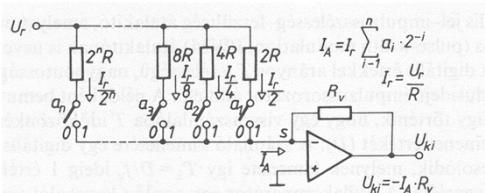
56

### Létrahálózatos, áramkapcsolós D/A átalakító



57

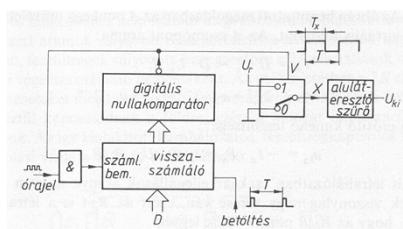
### Súlyozott ellenálláshálózatos D/A átalakító



58

### Közvetett digitális-analóg átalakítók

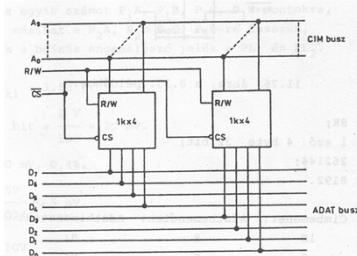
#### Puluzzességes-modulációs D/A átalakító



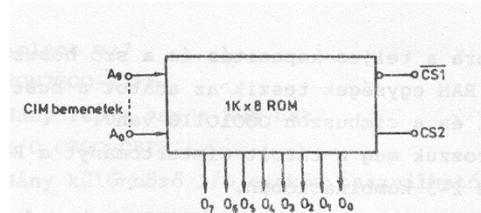
Először a digitális értéknek megfelelő impuluzzességet, időarányt vagy frekvenciát állítanak elő, majd ezekkel arányos feszültséget

59

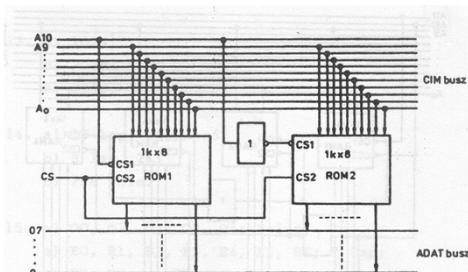
Römer 9.5  
Alakítson ki 1Kx4-es RAM-ból egy 1Kx8-as RAM memóriát.



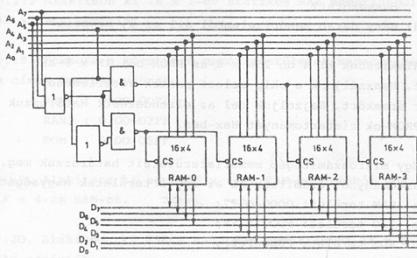
Römer 9.7  
Az ábrán látható ROM memóriából alakítson ki egy 2Kx8-as memóriát.



Römer 9.7  
Megoldás

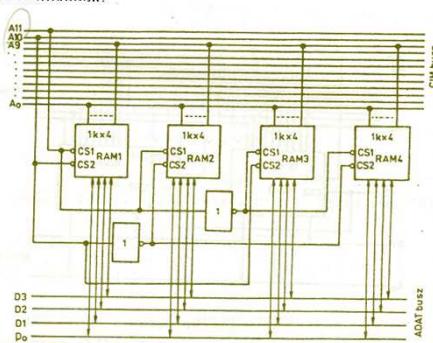


Römer 9.9  
4 db. 16x4-es memóriából alakítottunk ki egy nagyobb kapacitású memóriát.

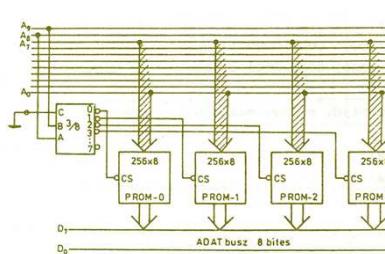


- Mekkora a teljes kapacitás és a szó hossza? **32x8; 8 bit**
- Határozza meg a tárolt címtartományt a RAM 0-1 és a RAM 2-3 Kombinációiban  
**RAM 0-1: 0000 0000-0000 1111**  
**RAM 2-3: 0001 0000-0001 1111**
- Mely RAM egységek teszik az adatot a buszra, ha R/W=1 és a címbusz 0001 0110 van? **RAM 2-3**

Römer 9.10  
4Kx4 es RAM funkcionális elrendezése, mely statikus RAM okból épül fel és a kapacitásuk 1Kx4, közös I/O vonalak legyenek és 2 alacsony szintű chip-select pontok használhatók.



Römer 9.12  
Alakítson ki 4 db 256x8-as PROM ból 1Kx8-as PROM ot. Használjon a Chip-select pontok vezérléséhez dékódér áramkört.



Határozza meg a PROM ok címtartományát Hex-ben.

PROM-0 000-0FF  
PROM-1 100-1FF  
PROM-2 200-2FF  
PROM-3 300-3FF

Römer 9.16  
Alakíton ki 1Kx1-es RAM memóriákból (közös I/O vonalra dolgozó) egy  
1Kx4-es memóriát

