5. TÉRVEZÉRLÉSŰ TRANZISZTOROK

Field Effect Transistor — FET

A térvezérlésű tranzisztorok működési elve a félvezető p-n átmenet záróirányú feszültséggel történő vezérlése.

A térvezérlésű tranzisztorok felépítésük szerint két csoportra oszthatók:

- záróréteges térvezérlésű tranzisztor
- szigetelt vezérlőelektródás térvezérlésű tranzisztor

5.1. ZÁRÓRÉTEGES TÉRVEZÉRLÉSŰ TRANZISZTOR

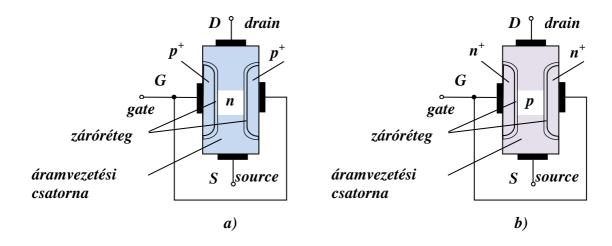
(Juntion Field Effect Transistor — JFET)

Szerkezeti felépítése az 5.1a *ábrán* látható. Az alap egy gyengén, vagy közepesen szennyezett, egyenletes eloszlású *n* típusú félvezető hasáb. A hasáb két végére fémes hozzávezetés kerül *drain* (*D*) és *source* (*S*) elnevezéssel, amely megfeleltethető a bipoláris tranzisztor kollektor és emitter elektródájának.

A drain és a source kivezetések közé tápfeszültséget kapcsolva, a kristályrétegen áram folyik.

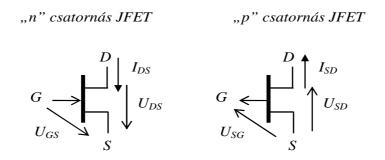
A pn átmenet kialakításához a hasáb mindkét oldalára erősen szennyezett p^+ réteg kerül, fémes kivezetéseiket összekötve jön létre a gate elnevezésű vezérlő elektróda. A gate (G) a bipoláris tranzisztor bázisának feleltethető meg. A szerkezetben a p^+ és az n típusú réteg határán záróréteg alakul ki, amelynek szélessége a gyengén szennyezett n rétegben számottevő, ehhez képest az erősen szennyezett p^+ rétegben lényegesen kisebb.

A félvezető hasáb, az áramvezetési csatorna típusának megfelelően ezt az eszközt "n" csatornás *JFET*-nek nevezik.



5.1. ábra. JFET szerkezeti felépítése a) "n" csatornás b) "p" csatornás

A félvezető rétegek típusai felcserélhetők: az alap gyengén szennyezett p típusú hasáb, amelynek a két oldalára integrált réteg erősen szennyezett n^+ típusú. Az így kialakított eszköz a "p" csatornás JFET. A kétféle típusú tranzisztor működési elve nem különbözik egymástól, csak a rákapcsolt feszültségek és a rajtuk átfolyó áram iránya ellentétes. Jelképi jelölésük az 5.2 ábra szerinti.



5.2. ábra. JFET jelképi jelölése

A továbbiakban az "n" csatornás JFET tárgyalására kerül sor.

A tranzisztorra kapcsolt feszültségek vonatkoztatási pontja a source elektróda.

A tranzisztor drain-source elektródái közé tápfeszültséget kapcsolva, miközben a gate elektródára $U_{GS}=0$ feszültség kerül, a D-S elektródák között áram folyik. A drain-source áram nagyságát a tápfeszültség és az áramvezetés számára rendelkezésre álló n típusú csatorna ellenállása szabja meg. Jelölése: I_{DSS} , ahol a $_{DS}$ index a drain-source elektródákra utal, a második $_S$ index a "shorted" "rövidzárás" szóra utal, ahol $U_{GS}=0$.

A gate és a source elektóda közé **negatív** U_{GS} vezérlő feszültséget kapcsolva a tranzisztor pn átmenetére záróirányú feszültség kerül, amelynek hatására a záróréteg a hasáb mindkét oldalán szélesedik. Mivel a zárórétegben nincs szabad töltéshordozó, szigetelő rétegként viselkedik, szélesedésével csatorna csökken. keresztmetszete ellenállása növekszik. így árama csökken. A vezérlőfeszültség növelésével a zárórétegek addig szélesednek, míg egy bizonyos feszültség értéknél teljesen összeérnek, elzárják a csatornát. Ezt a feszültséget elzáródási feszültségnek nevezik, jelölése: U_{θ} , ekkor $I_{DS}=0$.

Mind az I_{DSS} rövidzárási áram, mind az U_{θ} elzáródási feszültség katalógus adat.

A tranzisztor csak negatív vezérlőfeszültséggel működtethető, pozitív vezérlőfeszültség esetén a szerkezetben a pn átmenet nyitóirányú feszültséget kap, kinyit, és az I_{DS} drain-source kimeneti áram egy része a vezérlőelektróda felé elfolyik, ezzel lehetetlenné válik a tranzisztor vezérlése.

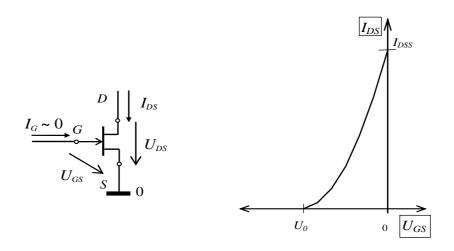
A tranzisztor vezérelhetőségi tartománya: $U_0 \le U_{GS} \le 0$.

5.1.1. Tranzisztor karakterisztikák

A tranzisztor áram és feszültség viszonyainak ábrázolására szolgálnak a karakterisztikák. A tranzisztor referencia pontja a 0 potenciálra kötött source. A *JFET* olyan erősítő, amelynek a gate-source *pn* átmenetre kapcsolt záróirányú feszültség a bemeneti feszültsége. A bemeneti árama a gate elektródán folyó záróirányú áram, amely elhanyagolhatóan kis értékű (nA nagyságrendű), így a bemeneti jellemzők ábrázolásának nincs jelentősége.

Transzfer karakterisztika

A vezérlőfeszültség hatására a kimeneti drain-source áram nagymértékben változik, ezért az $U_{GS}-I_{DS}$ összefüggést, a transzfer karakterisztikát adják meg a katalógusok.



5.3. ábra. JFET jelképi jelölése és transzfer karakterisztikája

A transzfer karakterisztika nemlineáris, közel másodfokú, parabola alakú függvény.

A feszültség – áram viszonyt jó közelítéssel megadja a

$$I_{DS} = I_{DSS} \left(1 - \frac{U_{GS}}{U_0} \right)^2 \tag{5.1}$$

összefüggés, ahol

 I_{DS} drain-source kimeneti áram

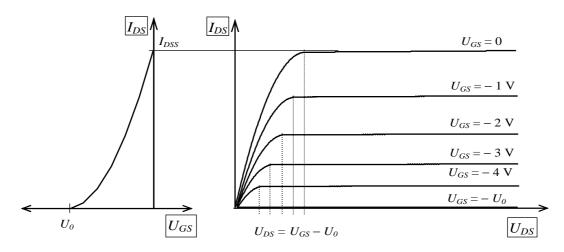
 I_{DSS} az $U_{GS}=0$ vezérlőfeszültséghez tartozó drain-source áram, a tranzisztor maximális árama, katalógus adat

 U_{GS} a tranzisztor vezérlőfeszültsége

 U_0 az $I_{DS} = 0$ kimeneti áramhoz tartozó elzáródási feszültség, katalógusadat.

Kimeneti karakterisztika

A JFET kimeneti feszültség – kimeneti áram összefüggését – hasonlóan a bipoláris tranzisztor kimeneti karakterisztikájához – nem lehet egyetlen karakterisztikával jellemezni, mert a kimeneti áram függ a bemeneti U_{GS} vezérlőfeszültség értékétől. Az $U_{DS} - I_{DS}$ összefüggést karakterisztika sereg ábrázolja, ahol a paraméter az U_{GS} vezérlőfeszültség.



5.4. ábra. JFET transzfer és kimeneti karakterisztikája.

Az $U_{GS} = 0$ vezérlőfeszültséghez I_{DSS} maximális drain-source kimeneti áram tartozik a transzfer karakterisztikán.

Az $U_{GS}=0$ vezérlőfeszültséghez tartozó kimeneti karakterisztika $U_{DS}=0$ értékéhez $I_{DS}=0$ áram tartozik.

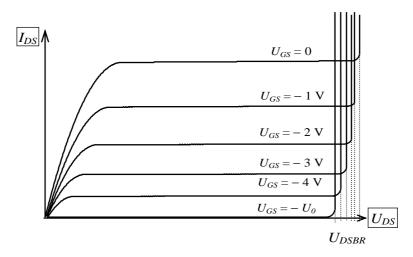
Az U_{DS} kimeneti feszültség növelésével közel lineárisan növekszik az I_{DS} kimeneti áram, az adott keresztmetszetű vezető csatorna ellenállásának megfelelően, amíg el nem éri az I_{DSS} maximális drain-source áramot. Tovább növelve U_{DS} értékét, az I_{DS} nem követi a kezdeti lineáris szakaszt. Ennek oka az, hogy a pozitív potenciálú drain elektróda környezetében a félvezető kristály is pozitív potenciálú, egészen a 0 potenciálú gate környezetéig. Ezáltal a gate és a drain között záróirányú feszültség van, amelynek hatására a drain oldali záróréteg szélesebb lesz és az U_{DS} feszültség további növelésével egyre jobban leszűkül az áramvezetési csatorna, növekszik az ellenállása, csökken az I_{DS} áramnövekedés. Teljesen nem tud elzáródni, mindig marad egy δ szélességű csatorna. Az U_{DS} feszültség azon értékénél, ahol a megnövekedett záróréteg már nem tudja tovább szűkíteni a csatornát, az I_{DS} áram értéke állandósul. Az U_{DS} feszültség további növelésével az I_{DS} áram azért nem nő tovább, mert a szűk keresztmetszeten felgyorsuló töltéshordozók sebessége egy felső korláton túl nem növelhető tovább.

A vezérlőfeszültség negatív irányú növelésével a karakterisztikák induló meredeksége kisebb lesz és kisebb U_{DS} feszültségnél következik be az áram telítődése.

A telítődéshez tartozó U_{DS} feszültség

$$U_{DS} = U_{GS} - U_0 (5.2)$$

összefüggéssel határozható meg.

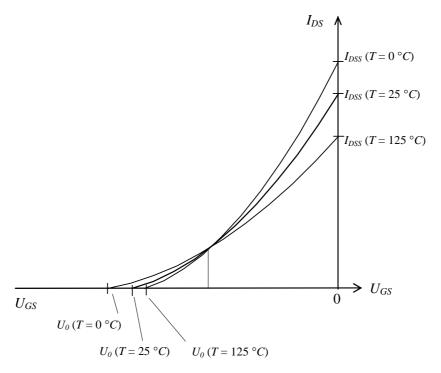


5.5. ábra. JFET kimeneti karakterisztika letörési tartománya

Az U_{DS} feszültség nagymértékű növelésével bekövetkezik a letörés, amely hirtelen áramnövekedéssel jár (5.5. ábra).

5.1.2. JFET hőmérsékletfüggése

A JFET hőfokfüggésére jellemző, hogy növekvő hőmérsékleteknél az I_{DSS} rövidzárási árama csökken, az U_0 elzáródási feszültsége megnövekszik. A 5.6. ábrán a közös koordináta rendszerben különböző hőmérsékletekhez tartozó karakterisztikák a hőmérséklet növekedésével "ellaposodnak", kisebb lesz a meredekségük. A karakterisztikák érdekessége, hogy minden különböző hőmérséklethez tartozó karakterisztika átmegy egy közös ponton. Ez a pont a hőmérséklet független munkapont (zéro drift).



5.6. ábra. JFET transzfer karakterisztikájának hőfokfüggése.

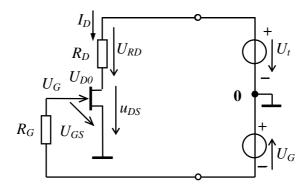
A hőmérséklet független munkapont elvileg az

$$I_{DS} \cong I_{DSS} \left(\frac{0.17}{U_0}\right)^2 \tag{5.3}$$

áramértéknél van. Ha lehetőség van rá, ide célszerű választani a munkapontot.

5.1.3. A JFET munkapont beállítása

A munkapont beállításához két tápfeszültség szükséges. A kimeneti kör pozitív tápfeszültséggel működik, a vezérléshez negatív feszültség szükséges.



5.7. ábra. JFET munkapont beállítása két tápfeszültséggel.

Mivel a gate árama közel 0, a gate és a feszültséggenerátor közé nagy, $M\Omega$ nagyságrendű ellenállást kell beiktatni, hogy esetleges pozitív vezérlés esetén ne menjen tönkre a félvezető. Az R_G ellenálláson olyan kis áram folyik, hogy a feszültségesése elhanyagolható, így a gate feszültsége közel a vezérlőfeszültség értékével egyező. A vezérlőfeszültség hatására a kimeneten

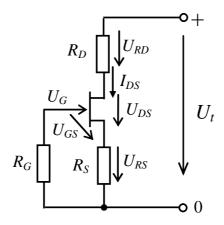
$$I_{DS} = I_{DSS} \left(1 - \frac{U_{GS}}{U_0} \right)^2 \tag{5.4}$$

áram folyik. A lehető legnagyobb kivezérlés érdekében úgy kell megválasztani az R_D munkaellenállás értékét, hogy a kimeneten a tápfeszültség a munkaellenálláson és a tranzisztor D-S elektródáján feleződjön.

$$U_{t} = U_{RD} + U_{DS} = I_{DS}R_{D} + U_{DS}$$
 (5.5)

Munkapont beállítás egy tápfeszültséggel

Az 5.8. ábrán látható kapcsolás oly módon állítja be a munkapontot, hogy a gate elektródáját galvanikusan a tápforrás 0 pontjával az R_G nagy (M Ω) értékű ellenállás köti össze. A *JFET*-en már 0 vezérlőfeszültségnél folyik áram.



5.8. ábra. JFET munkapont beállítása egy tápfeszültséggel

Az I_{DS} áram az R_S ellenálláson feszültséget hoz létre, így a tranzisztor source elektródája pozitív potenciálú lesz, pozitívabb, mint a gate.

$$U_{RS} = I_{DS} \cdot R_S \tag{5.6}$$

A bemeneti kör hurokegyenlete:

$$U_{RG} = U_{GS} + U_{RS} \tag{5.7.}$$

Az R_G M Ω nagyságrendű ellenállás feszültségesése $U_{RG} \approx 0$, ezért

$$U_{GS} \cong -U_{RS}, \tag{5.8}$$

tehát a tranzisztor gate-source feszültsége a source ellenállás feszültségének (-1)-szerese, az U_{GS} vezérlőfeszültség negatív.

A kimeneti kör hurokegyenlete:

$$U_{t} = U_{DS} + U_{RD} + U_{RS} {(5.9)}$$

A munkaellenállás feszültsége:

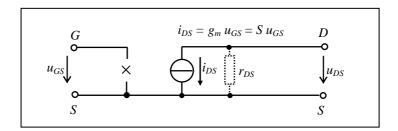
$$U_{RD} = I_{DS} \cdot R_D \tag{5.10}$$

A tranzisztor drain elektródájának feszültsége:

$$U_D = U_t - U_{RD} \tag{5.11}$$

5.1.4. A JFET kisjelű helyettesítő képe

A *JFET* közös source-ú, kisjelű, fizikai működésre alapozott helyettesítő képe látható az 5.9. ábrán.



5.9. ábra. JFET kisjelű, fizikai helyettesítő képe.

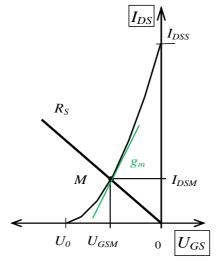
A bemeneten a tranzisztor G-S átmenetének feszültsége záróirányú, ez szakadással helyettesíthető.

A kimeneti oldal legfontosabb eleme az erősítés tényét jelképező vezérelt generátor, amelynek forrásárama az i_{DS} rövidzárási váltakozó áram.

A vezérelt generátor párhuzamos belső vezetése a drain-source között lévő dinamikus vezetés, amely az $U_{DS} - I_{DS}$ karakterisztikából szerkeszthető meg.

A tranzisztor i_{DS} árama kifejezhető a vezérlőfeszültség és a tranzisztor meredekségének szorzataként.

A tranzisztor meredeksége a transzfer karakterisztikán bejelölt munkaponthoz húzott érintő meredeksége.



5.10. ábra. JFET meredeksége.

A meredekség definíciója:

$$S = g_m = \frac{dI_{DS}}{dU_{GS}} = \frac{\Delta I_{DS}}{\Delta U_{GS}}$$
 (5.12)

Az I_{DS} drain-source áram

$$I_{DS} = I_{DSS} \left(1 - \frac{U_{GS}}{U_0} \right)^2 \tag{5.13}$$

összefüggését a 5.11. képletbe behelyettesítve,

$$g_{m} = \frac{dI_{DSS} \left(1 - \frac{U_{GS}}{U_{0}}\right)^{2}}{dU_{GS}}$$
 (5.14)

majd a deriválást elvégezve, a

$$g_m = -\frac{2I_{DSS}}{U_0} \left(1 - \frac{U_{GS}}{U_0} \right) \tag{5.15}$$

összefüggéssel jó közelítéssel meghatározható a JFET meredeksége.

A meredekség és a bemeneti vezérlő feszültségváltozással kifejezhető a kimeneti i_{DS} áram változása:

$$S = g_m = \frac{dI_{DS}}{dU_{GS}} = \frac{\Delta I_{DS}}{\Delta U_{GS}} = \frac{i_{DS}}{u_{GS}}$$
 (5.16)

$$i_{DS} = g_m u_{GS} \tag{5.17}$$

A kimeneti áramgenerátor r_{DS} lezáró impedanciáját a kimeneti karakterisztika alapján lehet meghatározni:

$$r_{DS} = \frac{dU_{DS}}{dI_{DS}} = \frac{\Delta U_{DS}}{\Delta I_{DS}} = \frac{u_{DS}}{i_{DS}}$$
 (5.18)

Mivel egy adott vezérlőfeszültséghez tartozó kimeneti karakterisztika a kezdeti szakaszt leszámítva közel vízszintes, ezért az u_{DS} drain-source feszültségváltozáshoz nagyon kis i_{DS} áramváltozás tartozik. Ebből következik, hogy az r_{DS} dinamikus ellenállás értéke M Ω nagyságrendű.