



QXD-005 - Arquitetura de Computadores

Introdução à Memória Interna

Prof. Pedro Botelho

Nas Aulas Passadas...

- Visão de Alto Nível do Computador
- Memória Cache
- Questões:
 - Quais são os tipos de memórias usadas nos computadores?
 - Quais são as tecnologias utilizadas nas memórias?

Nesta Aula...

- Memória Principal Semicondutora
- Tecnologias de Memórias ROM
 - ROM
 - PROM
 - EPROM
 - EEPROM
- Tecnologias de Memórias RAM
 - SRAM
 - DRAM
- Verificação e Correção de Erros

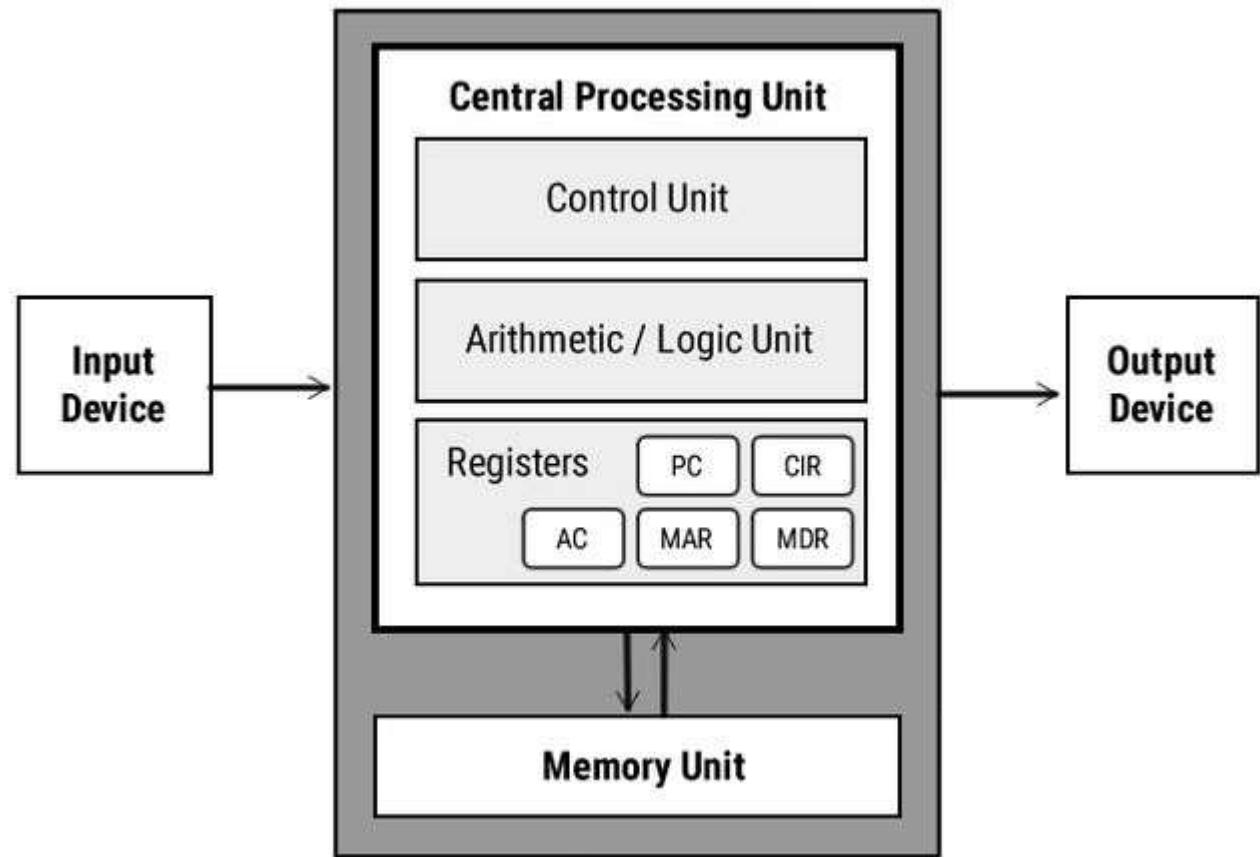


Introdução à Memória Interna

Memória Principal Semicondutora

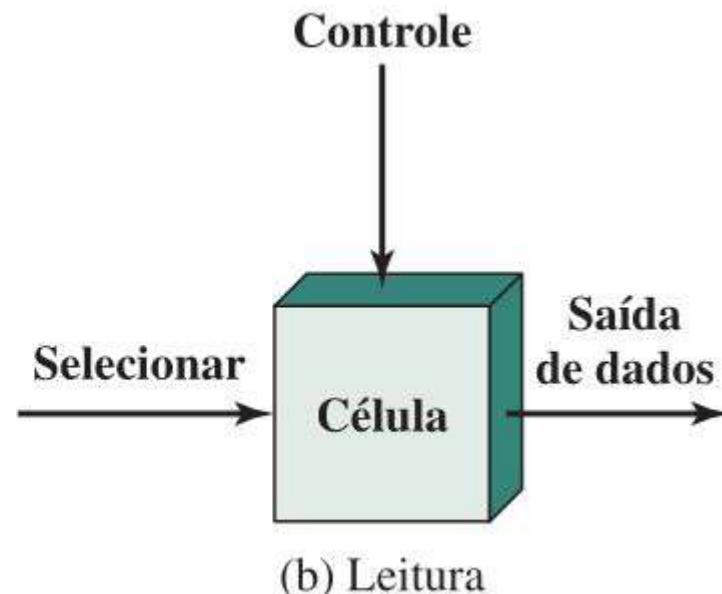
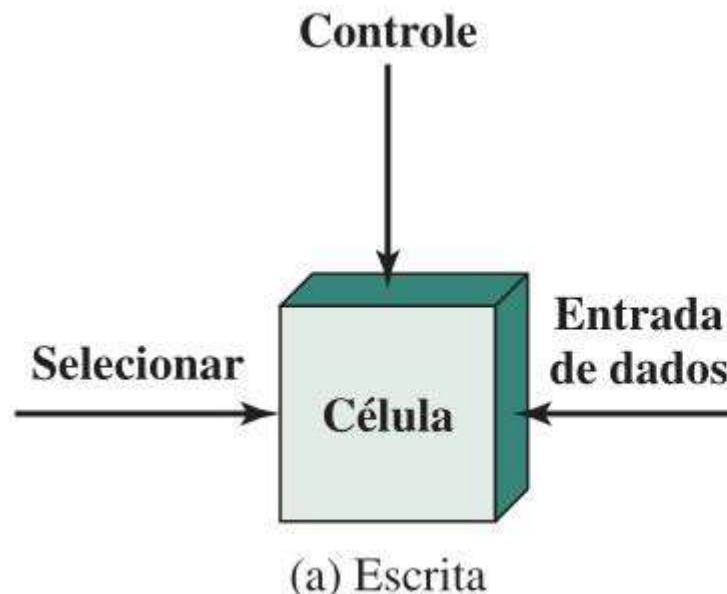
Introdução à Memória Interna

- Mantém **dados e instruções** em uso pelo processador
 - A **memória principal** do sistema
- Memória **interna ao sistema** e acessível diretamente pela CPU
 - **Memória RAM** é acessível diretamente por meio de endereços
 - **Disco Rígido (HD)** é acessado por meio de uma interface intermediária, como SATA (é na verdade E/S)



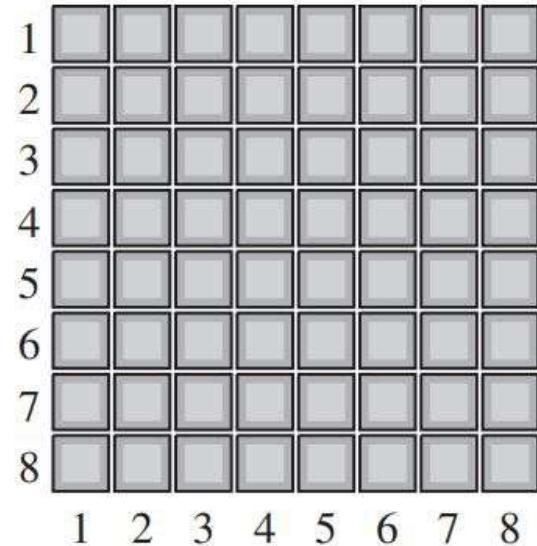
Células de Memória

- Elemento básico de uma **memória semicondutora**: Armazena um bit
- Três terminais para interface
 - **Controle**: Indica se será lido ou escrito
 - **Seleção**: Seleciona a celula para ser lida ou escrita
 - **Entrada/Saída**: Configura o estado da célula (escrita) ou retorna seu estado (leitura)

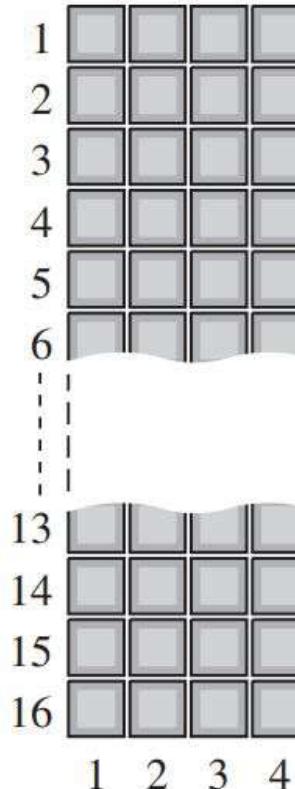


Arranjo de Células de Memória

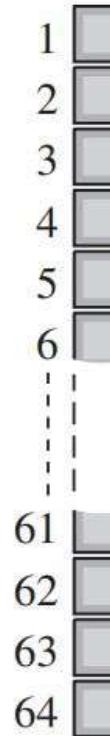
- Memórias construídas como **arranjos de células**: Várias organizações possíveis
- Identificada pela quantidade de **palavras** que podem ser armazenadas
 - Visualização depende da unidade de dados usada: 8KB ou 8k X 8 ou 64Kb



(a) Arranjo 8×8



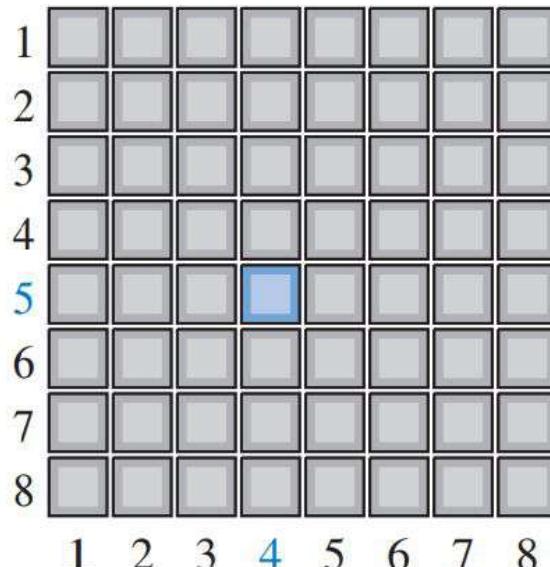
(b) Arranjo 16×4



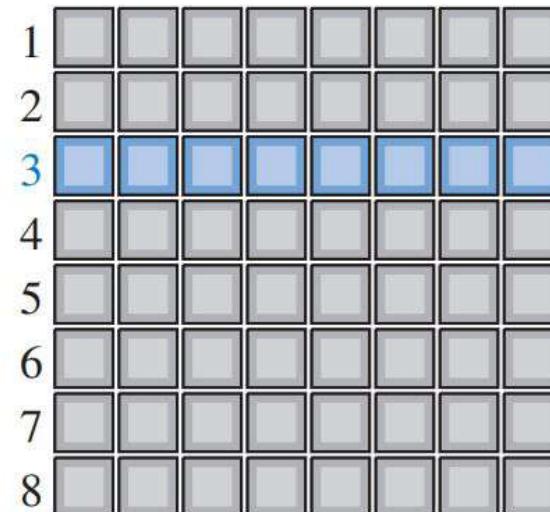
(c) Arranjo 64×1

Endereço de Memória e Capacidade

- Define a **localização** de uma unidade de dado no arranjo (**acesso aleatório**)
- Depende de como a memória está organizada: Endereço indica Linha/Coluna
 - Computadores Pessoais: Acesso aleatório organizado em bytes (menor acesso é de 8 bits)
- **Capacidade:** Número total de unidades de dados que podem ser armazenadas



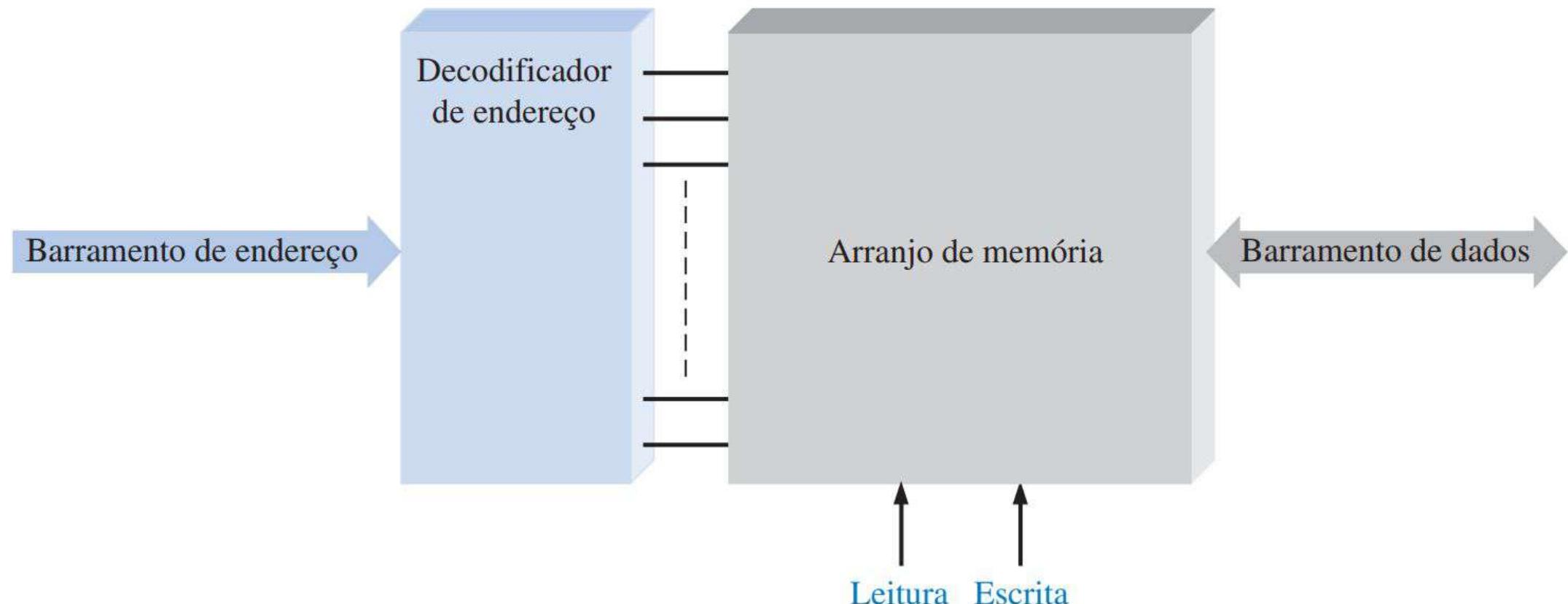
(a) O endereço do bit laranja
é a linha 5 e a coluna 4.



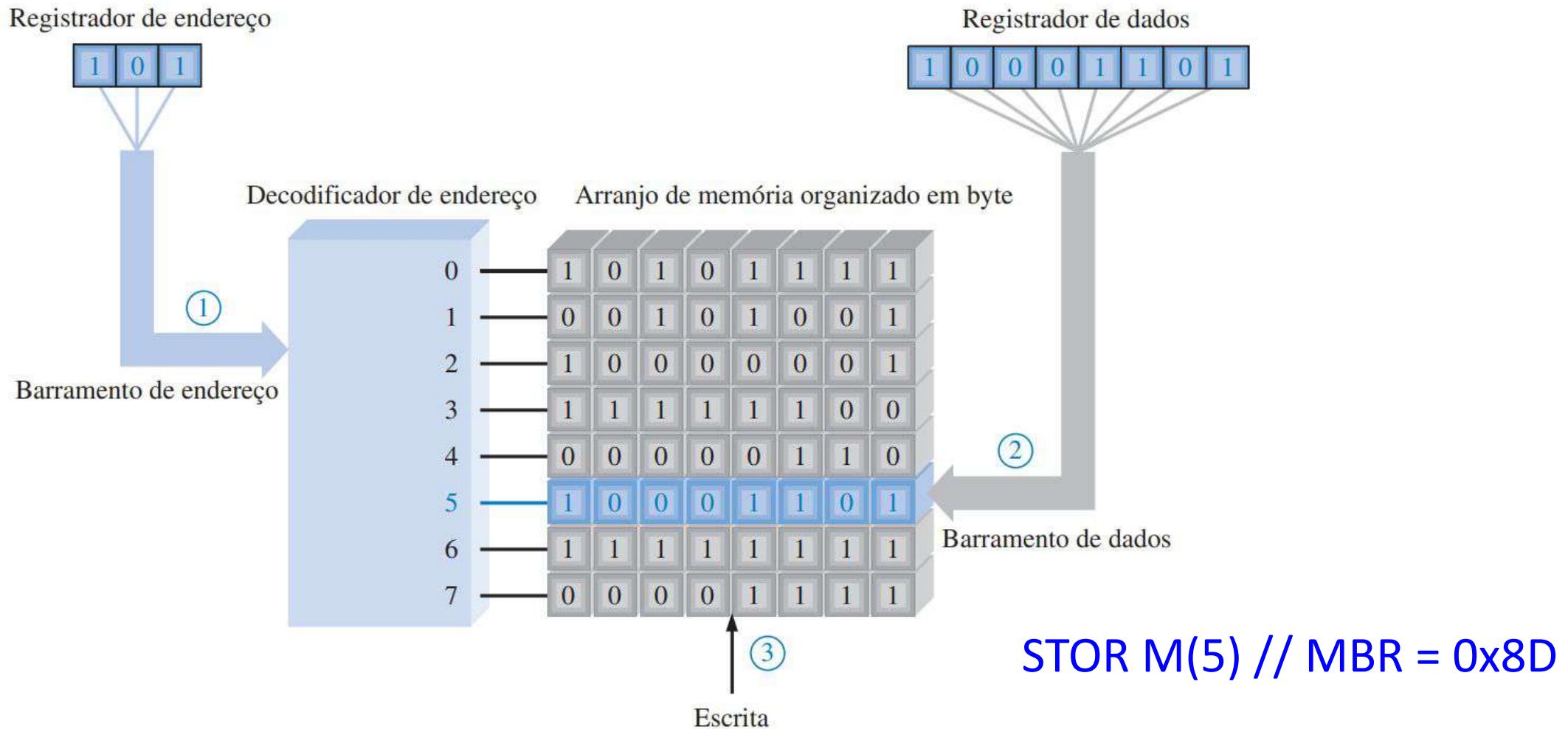
(b) O endereço do byte laranja
é a linha 3.

Operações Básicas com Memórias

- Operações de **leitura/escrita** via barramento de dados: Largura é importante
- **Decodificador** seleciona a linha indicada pelo barramento de endereços
 - Por exemplo, endereço de 8 bits pode endereçar até 256 linhas

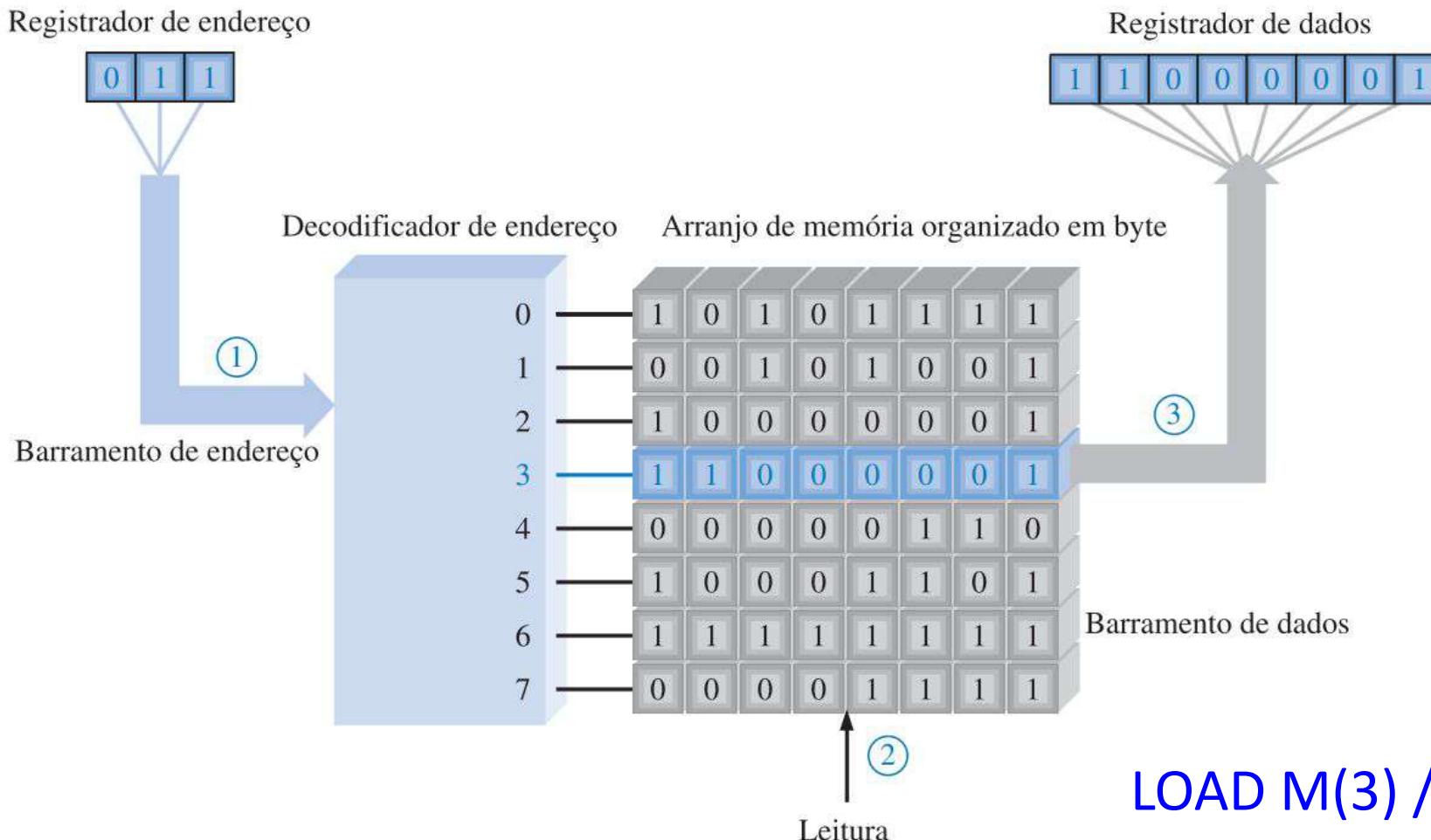


Exemplo: Operação de Escrita



- ①** O código de endereço 101 é colocado no barramento de endereço e o endereço 5 é selecionado.
- ②** O byte de dados é colocado no barramento de dados.
- ③** O comando de escrita faz com que o byte de dados seja armazenado no endereço 5, substituindo o dado anterior.

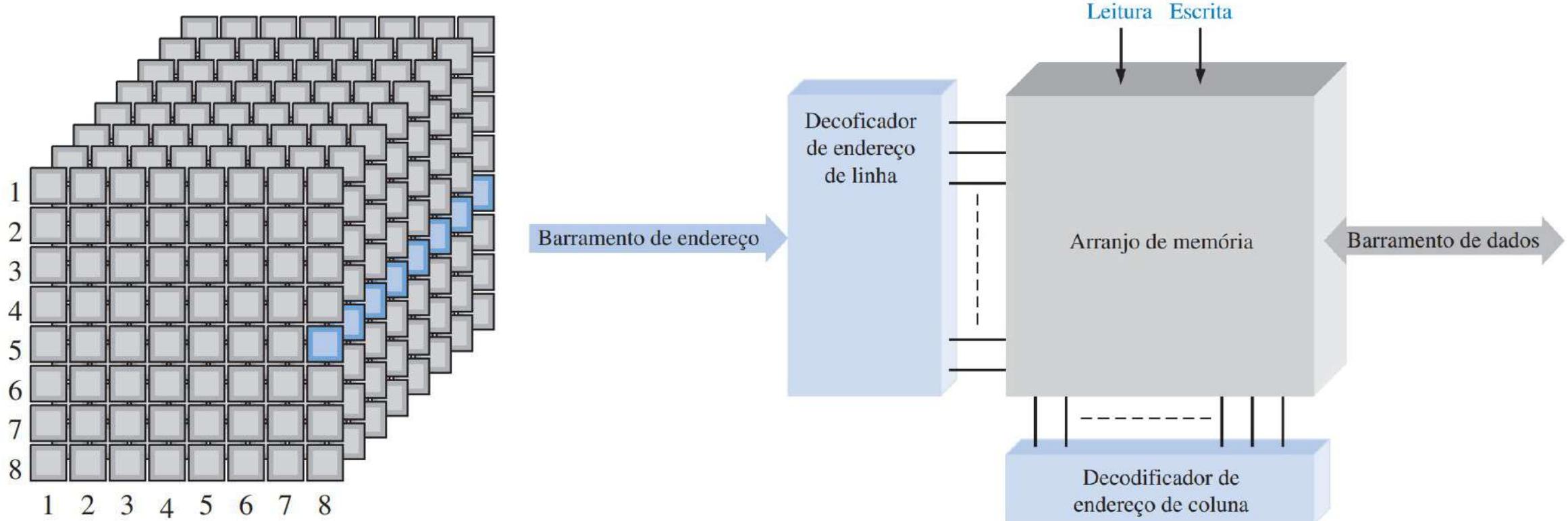
Exemplo: Operação de Leitura



- ① O código de endereço 011 é colocado no barramento de endereço e o endereço 3 é selecionado.
- ② O comando de leitura é aplicado.
- ③ O conteúdo do endereço 3 é colocado no barramento de dados e deslocado no registrador de dados. O conteúdo do endereço 3 não é apagado pela operação de leitura.

Arranjo de memória de 3 Dimensões

- Dados dispostos em vários arrays que se sobrepõe
 - Endereço indica número de **linha** e número de **coluna**
- Estratégia para reduzir número de pinos do chip (veremos posteriormente)



Características das Tecnologias de Memória

- Usados para avaliar a aplicabilidade de determinada memória

Característica	Descrição
Volatilidade	Se perde ou retém seu conteúdo quando a energia é desligada
Velocidade de Leitura e Escrita	A velocidade na qual os dados podem ser lidos ou gravados
Resistência	O número de ciclos de gravação e apagamento que pode sofrer antes de começar a falhar
Densidade	A quantidade de dados que podem ser armazenados em uma determinada área física
Consumo	Importante para dispositivos alimentados por bateria
Custo	Especialmente para implantações em larga escala ou eletrônicos de consumo
Durabilidade e Confiabilidade	A capacidade de suportar estresse físico, variações de temperatura e outros fatores ambientais sem perder dados
Apagabilidade	A facilidade com que os dados podem ser apagados e reprogramados
Retenção de Dados	A capacidade de reter dados ao longo do tempo (especialmente em memória não volátil)

Tipos de Memória Semicondutora

- Existem dois tipos principais de memória: ROM e RAM
 - Apesar do nome, ambos são de **acesso aleatório** e algumas ROMs podem ser escritas

Tipo de Memória	Categoria	Apagamento	Gravação	Volatilidade
Random-access Memory (RAM)	Leitura/Escrita (Read/Write)	Eletricamente (nível de byte)	Eletricamente	Volátil
Read-only memory (ROM)	Apenas Leitura (Read-only)	Não é possível	Máscara	Não-volátil
Programmable ROM (PROM)			Eletricamente	
Erasable PROM (EPROM)	Geralmente Leitura (Read-mostly)	Luz UV (nível de chip)	Não-volátil	
Electrically EPROM (EEPROM)		Eletricamente (nível de byte)		
Memória Flash		Eletricamente (nível de bloco)		

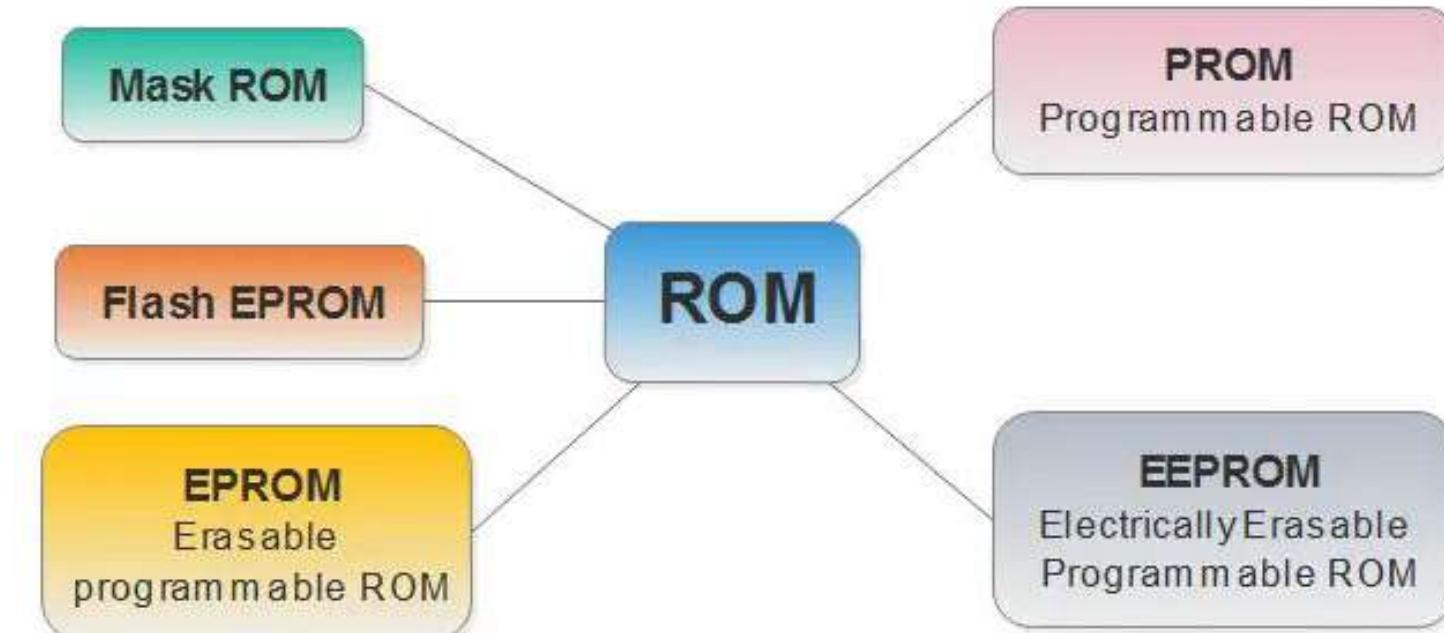


Introdução à Memória Interna

Memória ROM

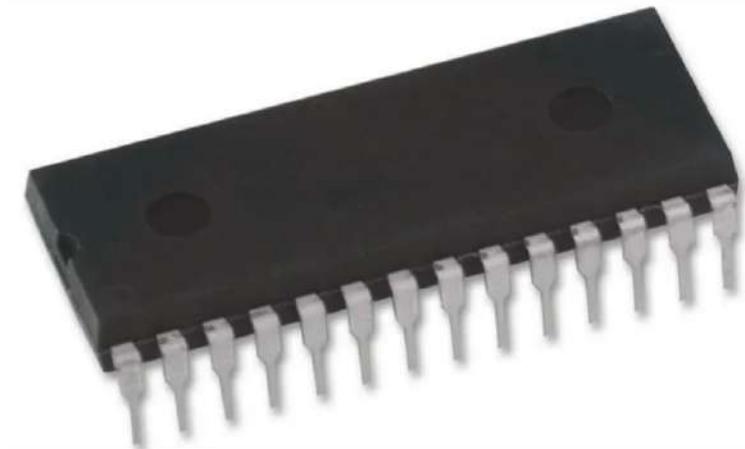
Memórias ROM

- Armazenamento Permanente (mesmo sem alimentação): Não volátil
 - Memórias de Apenas Leitura (Read-only): Guardam dados que não são modificados
 - Algumas são “Principalmente de Leitura” (Read-mostly)
- Exemplos de Usos: Microcódigo, *firmware* do sistema, rotinas, tabelas, etc...

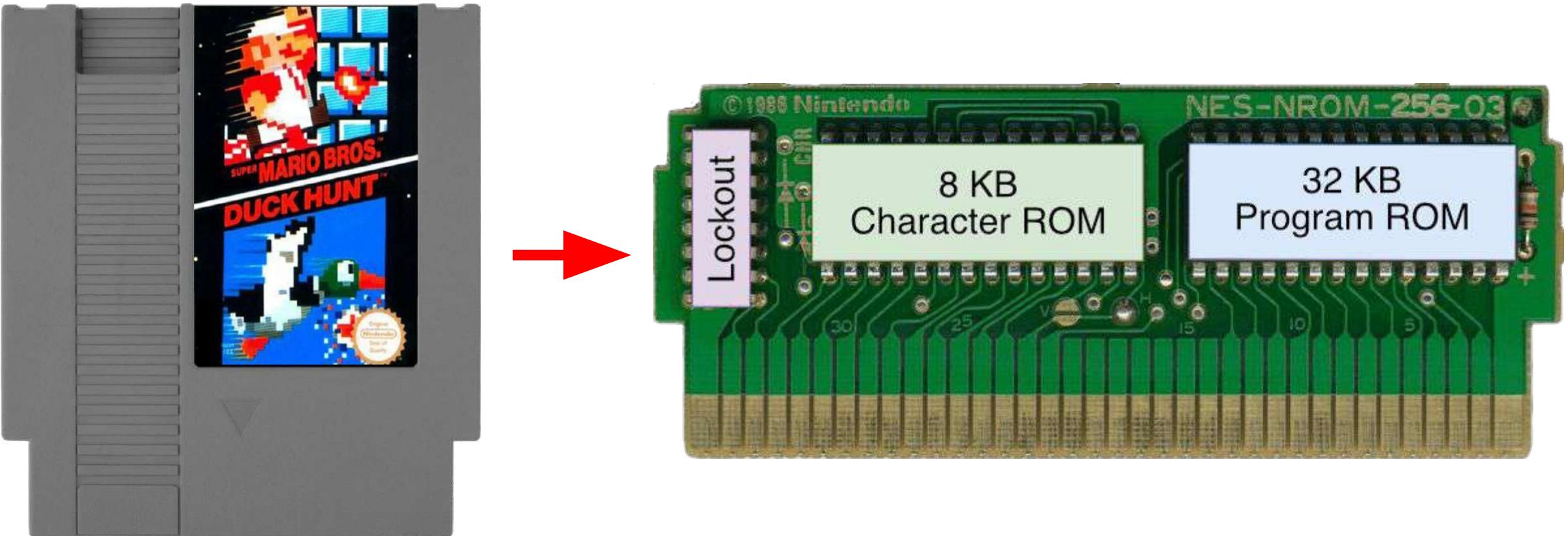


Memória Mask ROM

- Conteúdo predefinido pela fabricante, por meio de **máscaras**
 - Mantém **microcódigo, bootloader ou firmware**: Não podem ser modificados
 - Útil para grandes volumes: Alto custo apenas para o primeiro chip
- **Vantagens:**
 - Não volátil
 - Velocidade de leitura rápida
 - Alta resistência para leitura
 - Baixo consumo
 - Muito durável e com excelente retenção de dados
- **Desvantagens:**
 - Não pode ser re-escrita
 - Densidade menor em comparação com outros tipos



Exemplo: Chips Internos ao um Cartucho de NES



Memória PROM

- Memória programável pelo usuário
 - É necessário um dispositivo programador
- Para cada bit: Um fusível
 - Após queimado, não pode ser restaurado
 - Uma vez: *One-Time Programmable (OTP)*
 - Útil para produção em menor escala
- **Vantagens:**
 - Mesmas vantagens da ROM
 - Mais baratas
- **Desvantagens:**
 - Mesmas desvantagens da ROM
 - Só pode ser programado uma vez



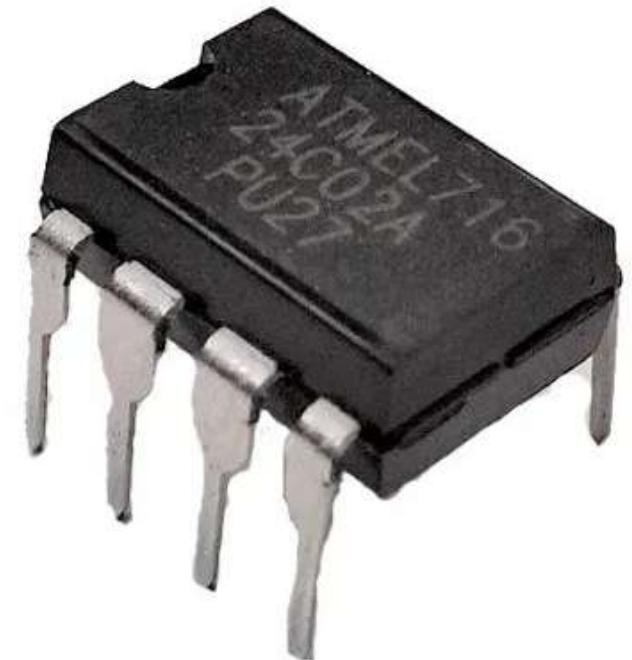
Memória EPROM

- Pode ser programado e apagado muitas vezes
 - Apagar e programar requer dispositivos externos
 - Utilizado no desenvolvimento do **protótipos**
 - Apagamento: Radiação UV através de uma janela (5~20min)
- **Vantagens:**
 - Não volátil
 - Velocidade de leitura e escrita rápida
 - Resistência limitada para leitura
 - Densidade moderada
 - Muito durável e com excelente retenção de dados
- **Desvantagens:**
 - Valor maior em relação à PROM, com alto consumo de energia



Memória EEPROM

- Pode ser programado e apagado direto na placa do sistema
 - Não requer dispositivos externos: Apenas de circuito de interface
 - Operações totalmente elétricas: Muito usado em **sistemas embarcados**
- **Vantagens:**
 - Não volátil
 - Velocidade de leitura rápida
 - Resistência maior que EPROM
 - Muito durável e com excelente retenção de dados
- **Desvantagens:**
 - Valor maior em relação à PROM, com alto consumo de energia
 - Velocidade de escrita moderadamente mais lenta que de leitura
 - Densidade menor que a EPROM





Introdução à Memória Interna

Memória SRAM

Memórias RAM

- Nome incorreto, pois toda memória semicondutora é de acesso aleatório
- Suporta Leitura/Escrita
- **Volátil:** Armazenamento temporário
- Pode ser **Estática** (estados estável) ou **Dinâmica** (tensão variável)



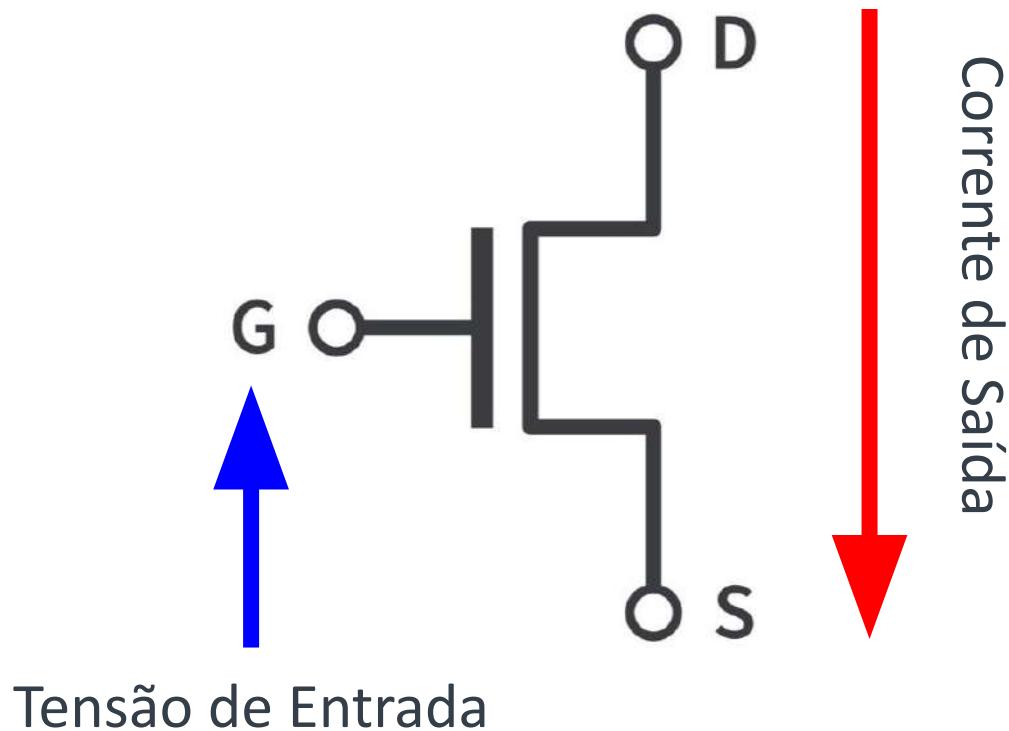
Dinâmica



Estática

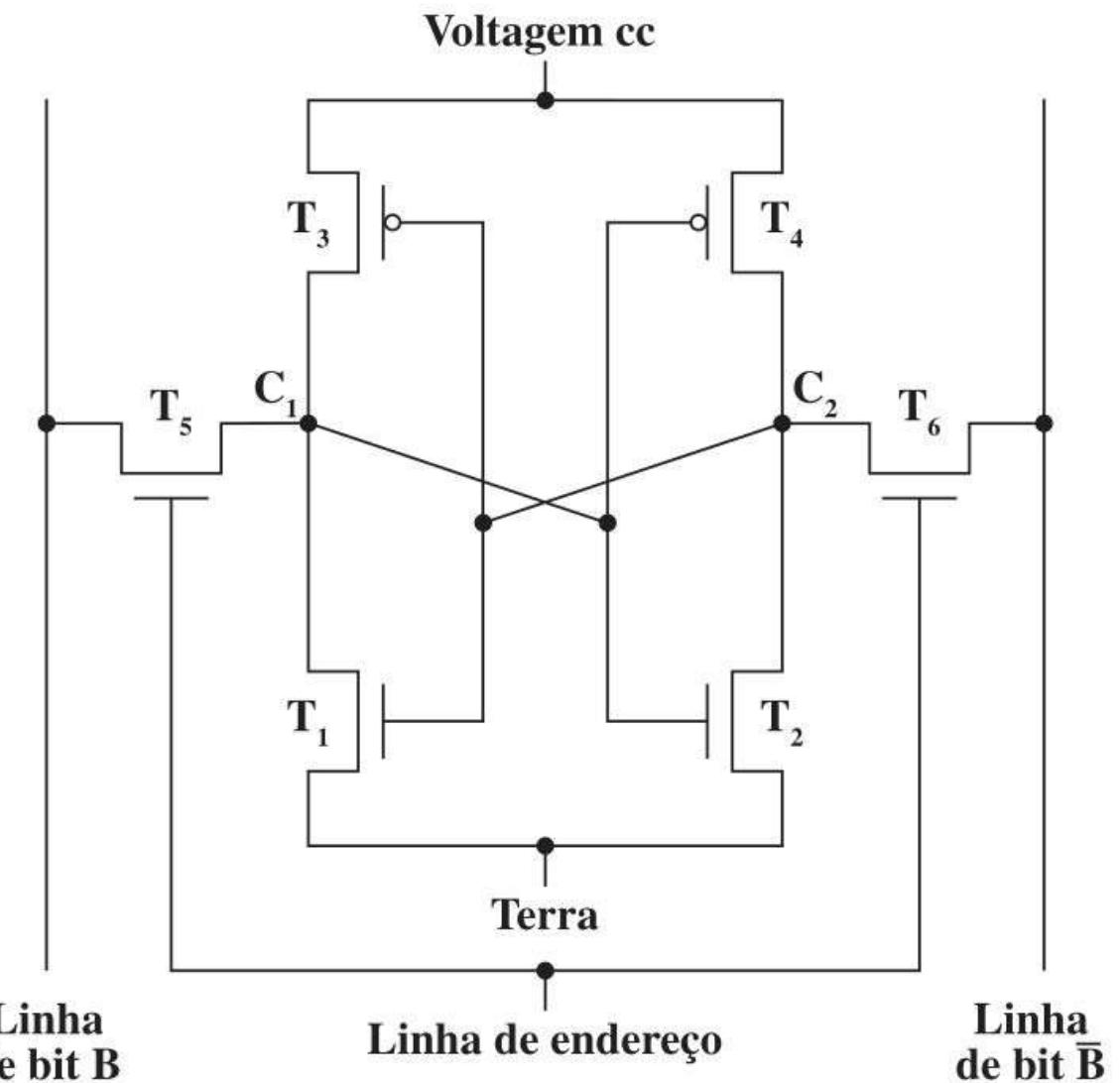
RAM Estática (SRAM)

- Bits armazenados como interruptores on/off
 - Transistores MOSFET → Chaves eletrônicas
 - Entrada de Controle permite a passagem de carga
- Sem vazamento de cargas
 - Não é necessária atualização quando energizada
- Construção mais complexa
 - Maior por bit (**denso** em comparação com DRAM)
 - Mais **cara**, porém mais **rápida**
- Uso mais simples: Sem controle complexo
 - **Memória cache e memória de dados** embarcada



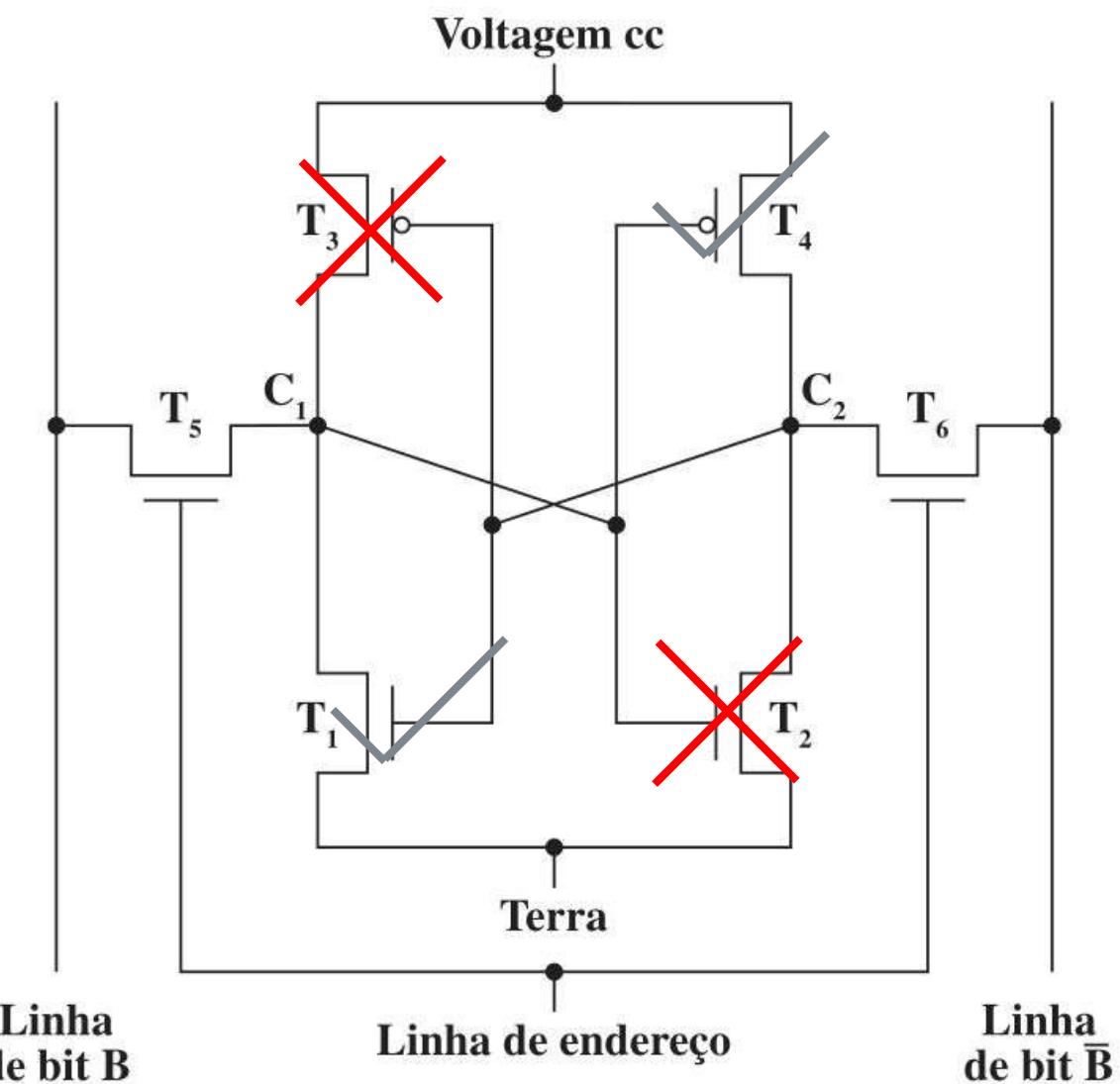
Estrutura da Célula SRAM

- Arranjo de transistores: Flip-Flop
- **Linha de Bit:** Leitura/Escrita da célula
- **Linha de Endereço:** Seleciona célula



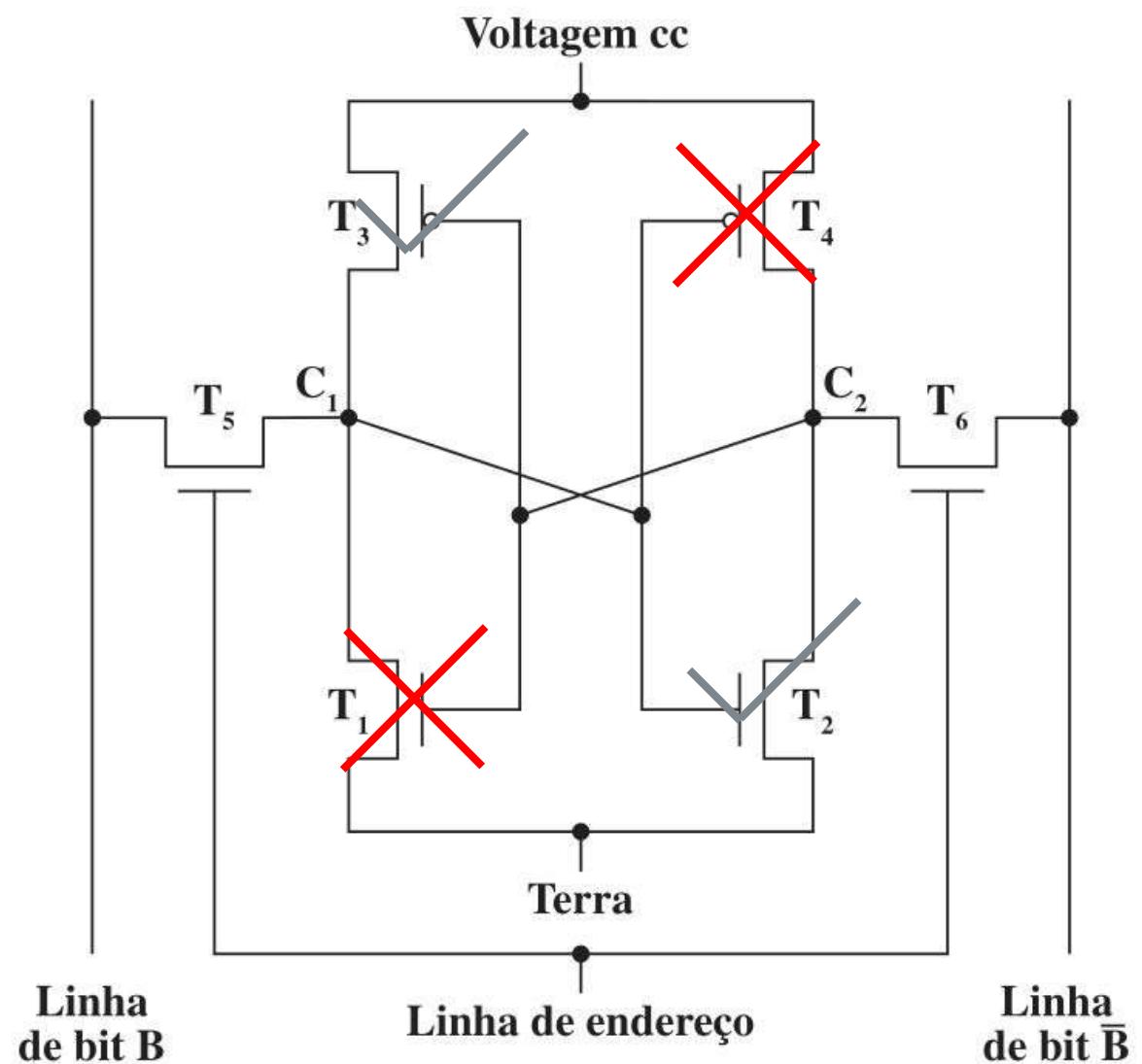
Estrutura da Célula SRAM

- Arranjo de transistores: Flip-Flop
- **Linha de Bit:** Leitura/Escrita da célula
- **Linha de Endereço:** Seleciona célula
- Dado mantido pela estabilização dos transistores: Dois estados estáveis
 - Estado 0



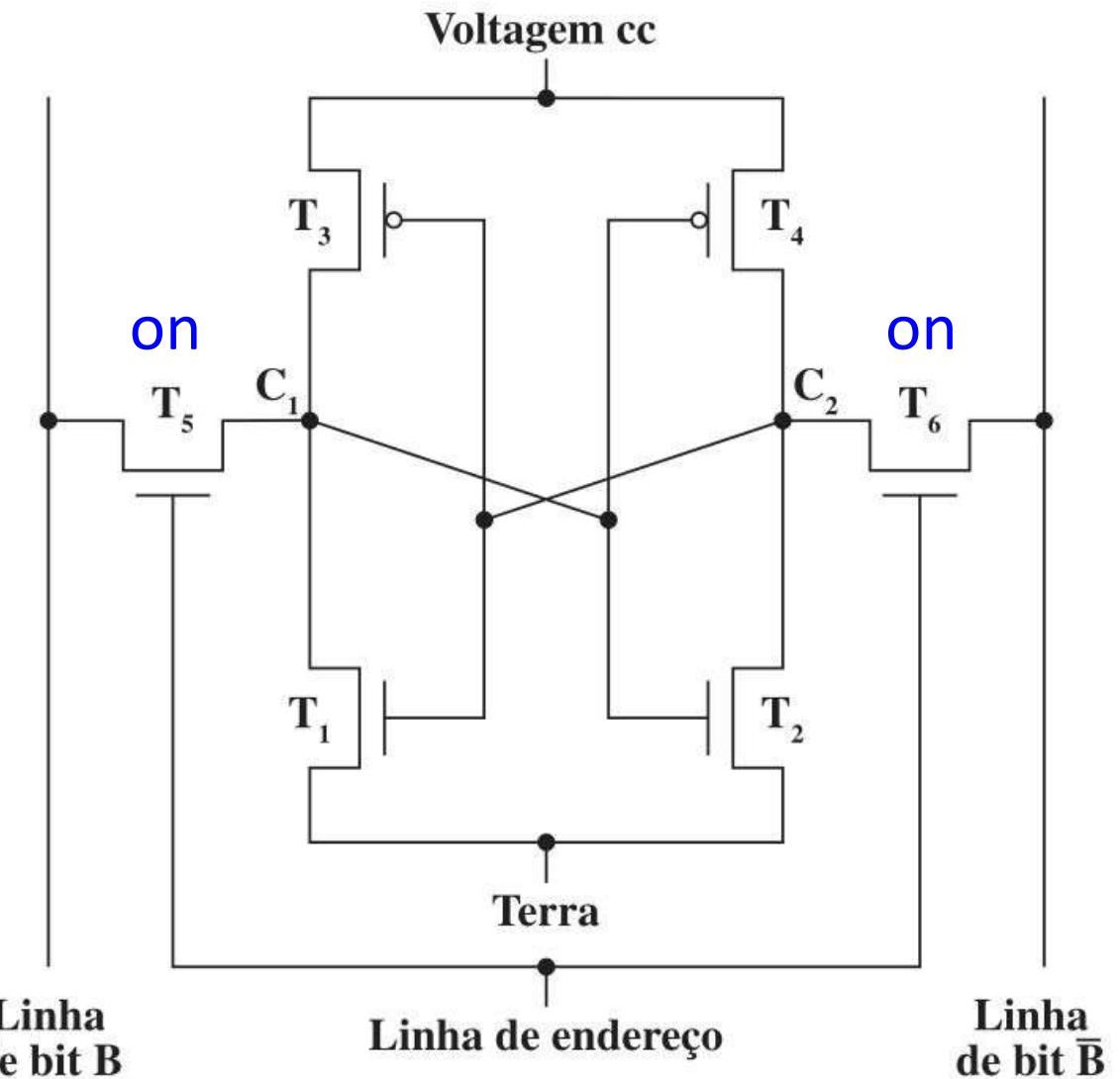
Estrutura da Célula SRAM

- Arranjo de transistores: Flip-Flop
- **Linha de Bit:** Leitura/Escrita da célula
- **Linha de Endereço:** Seleciona célula
- Dado mantido pela estabilização dos transistores: Dois estados estáveis
 - Estado 0
 - Estado 1



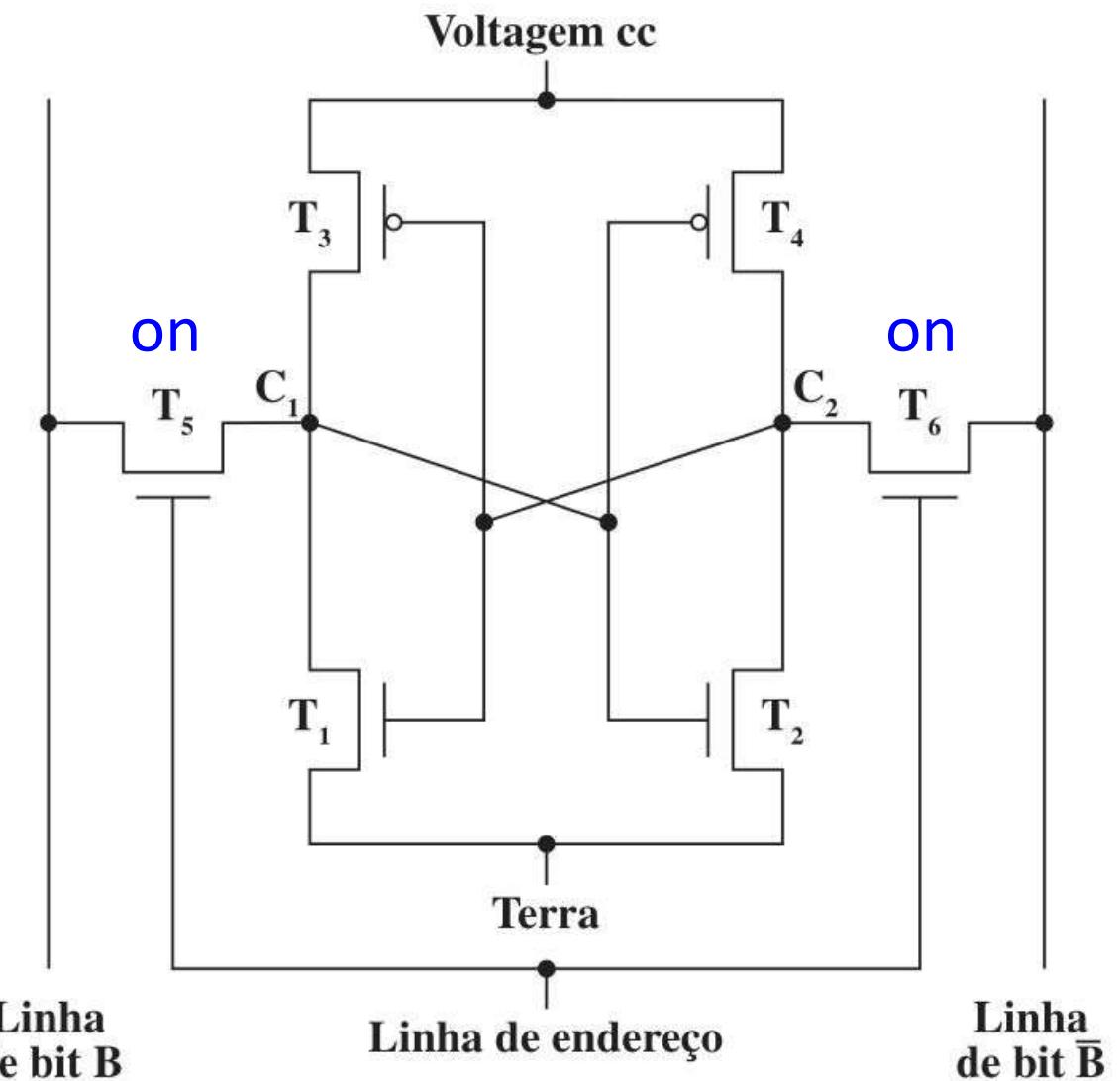
Leitura da SRAM

- Para ler: Ligar T_5 e T_6 (**Linha de endereço**)
- Medir tensão nas **Linhas de Bit**

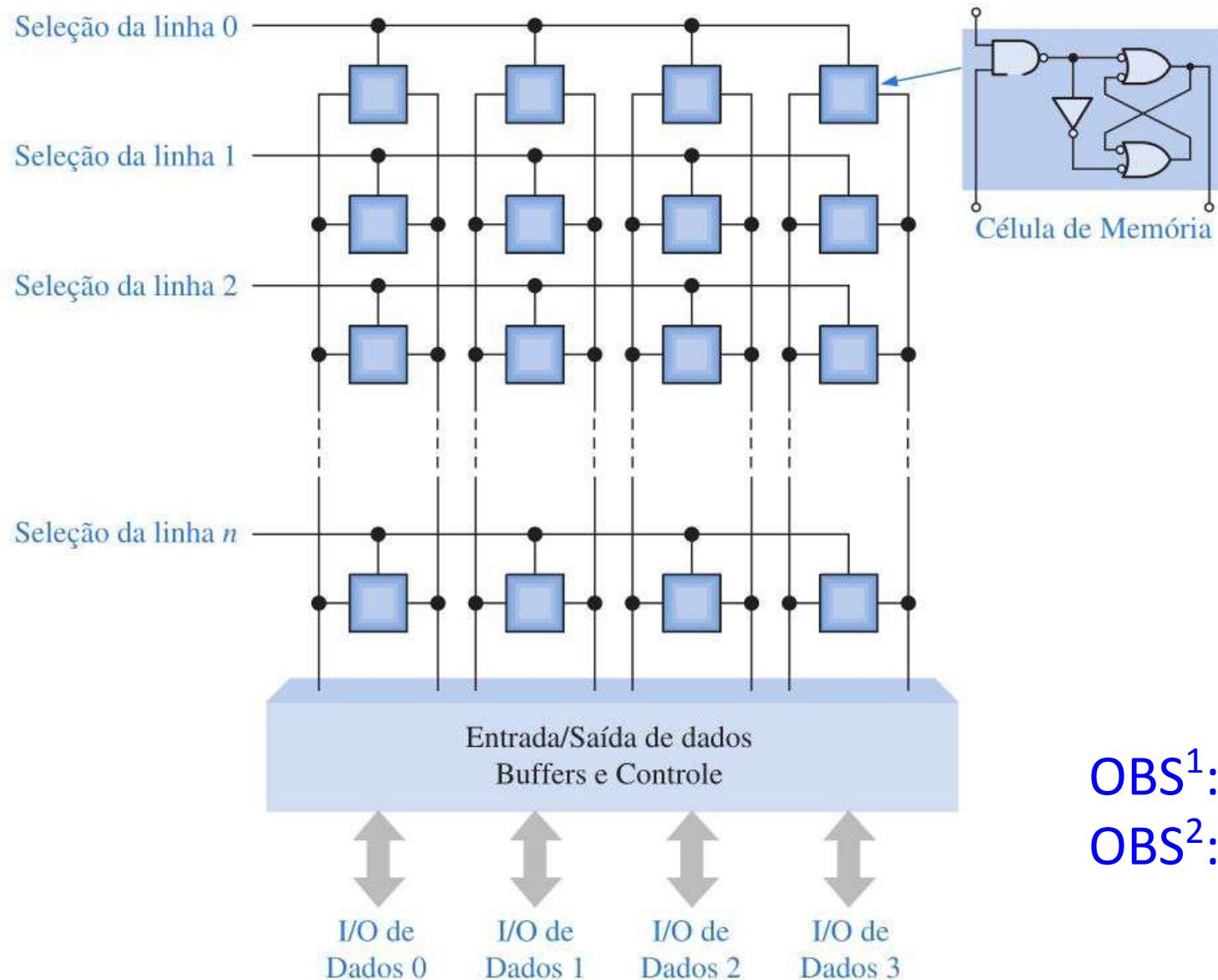


Escrita da SRAM

- Para escrever: Ligar T_5 e T_6 (**Linha de endereço**)
- Aplicar tensão nas **Linhas de Bit**
 - Comportamento de Flip-Flop
 - Aplicar valores complementares



Arranjo Básico de uma SRAM

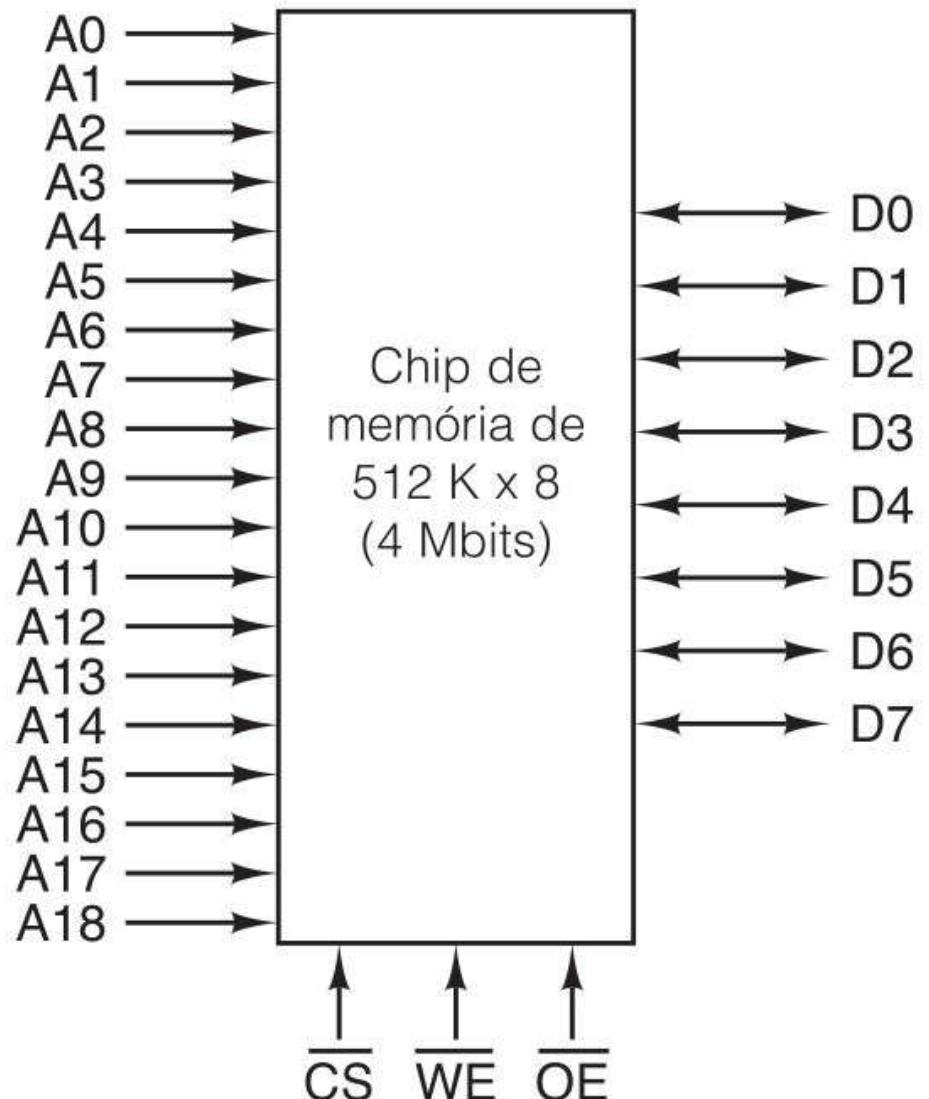


OBS¹: n X 4

OBS²: Pode ser 3D

Pinos de um Chip de Memória SRAM

- Exemplo: Memória de 4Mbits
 - 512k posições (2^{19}) de 8 bits
- Pinos de Endereço: 19 pinos
- Pinos de Dados: 8 pinos
- Seleção de Chip (CS): Habilita o chip
 - Útil quando tem múltiplos chips de memória
- Distinguir entre leitura e escrita:
 - Habilitação de Escrita (WE)
 - Habilitação de Leitura (OE)
- Algumas memórias SRAM são síncronas
 - Operações guiadas por um sinal de *clock*



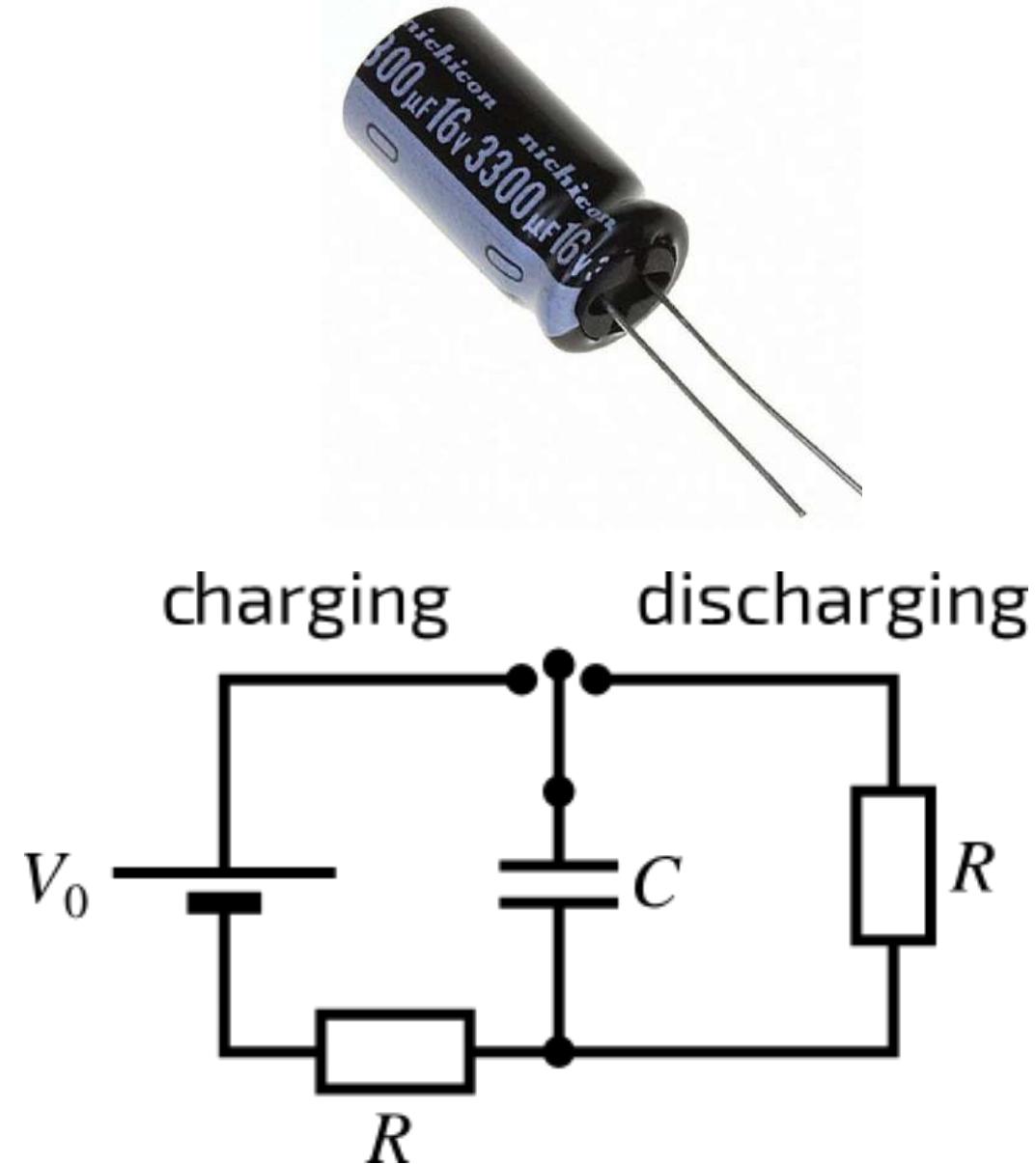


Introdução à Memória Interna

Memória DRAM

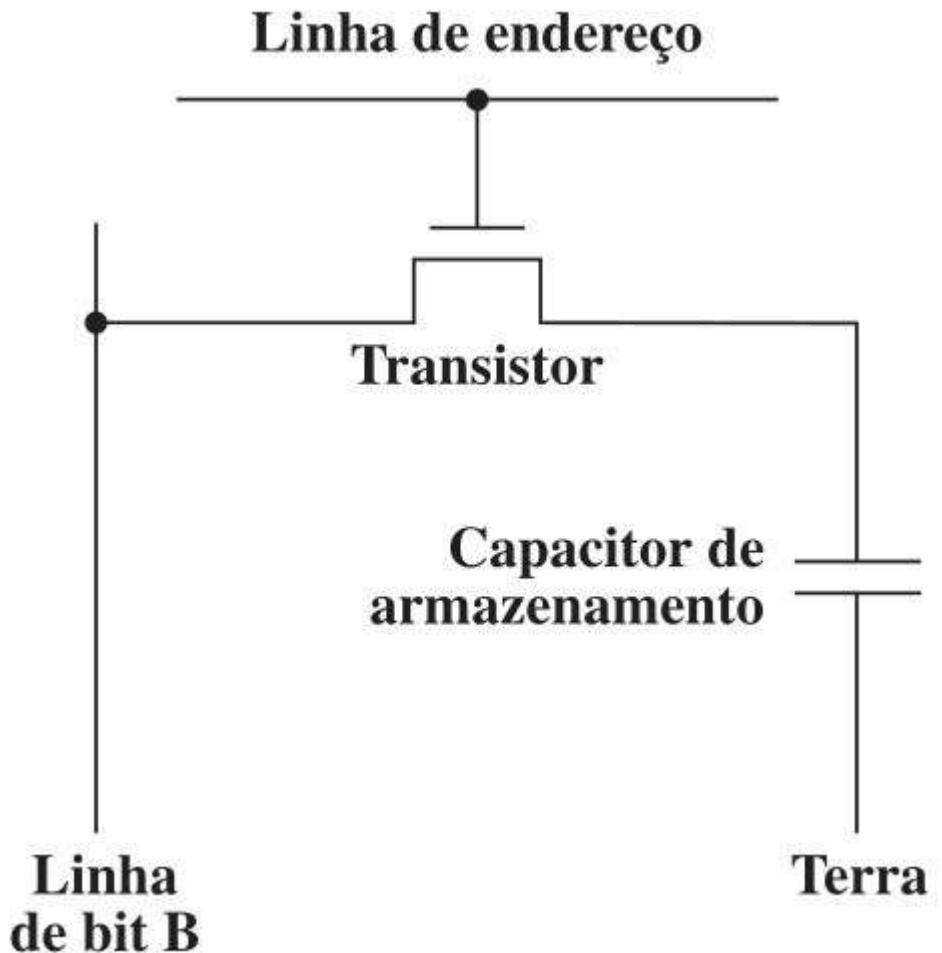
RAM Dinâmica (DRAM)

- Bits armazenados como carga em capacitores
 - Precisam de atualização mesmo quando energizados
- Construção mais simples
 - Menor por bit (mais denso)
 - Menor custo
- Vazamento de carga
 - Precisam de circuitos de atualização
 - Mais lento
- Usado para implementar memória principal
- Essencialmente analógico
 - O nível de carga determina o valor



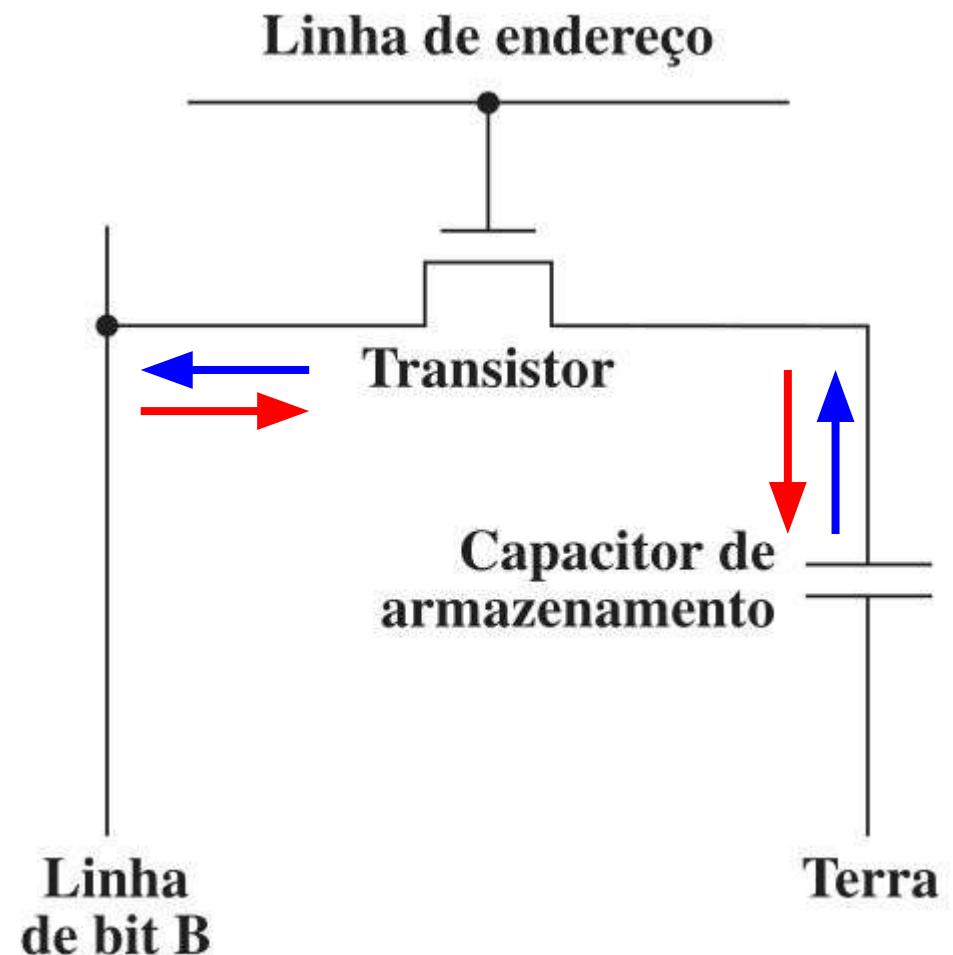
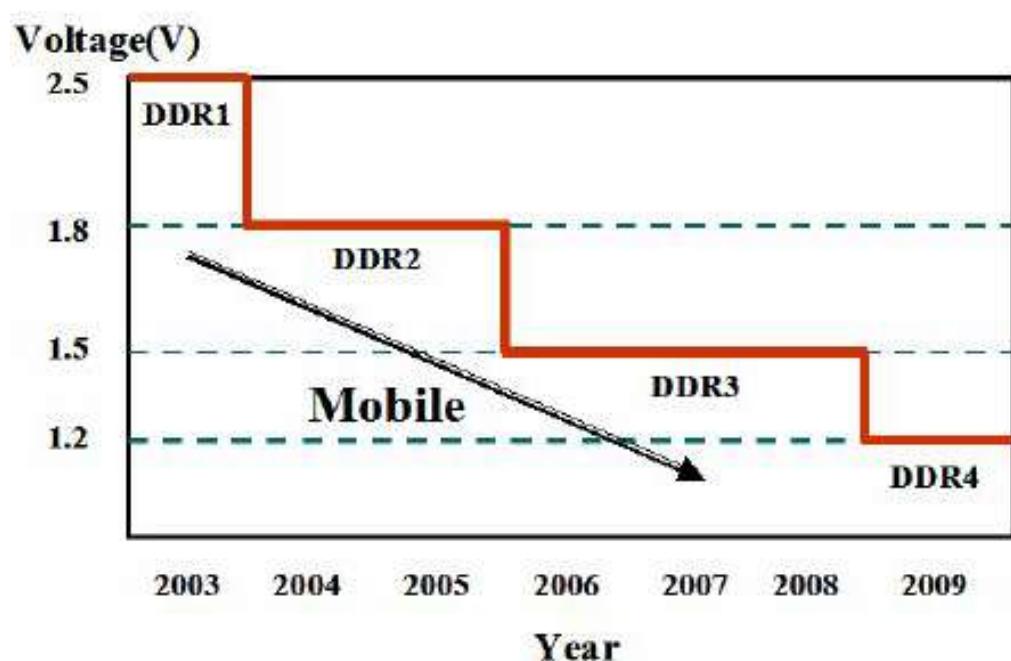
Estrutura da Célula DRAM

- Combinação de transistor e capacitor
 - **Transistor** seleciona a célula
 - **Capacitor** armazena o estado
- **Linha de Bit:** Leitura/Escrita da célula
- **Linha de Endereço:** Seleciona célula



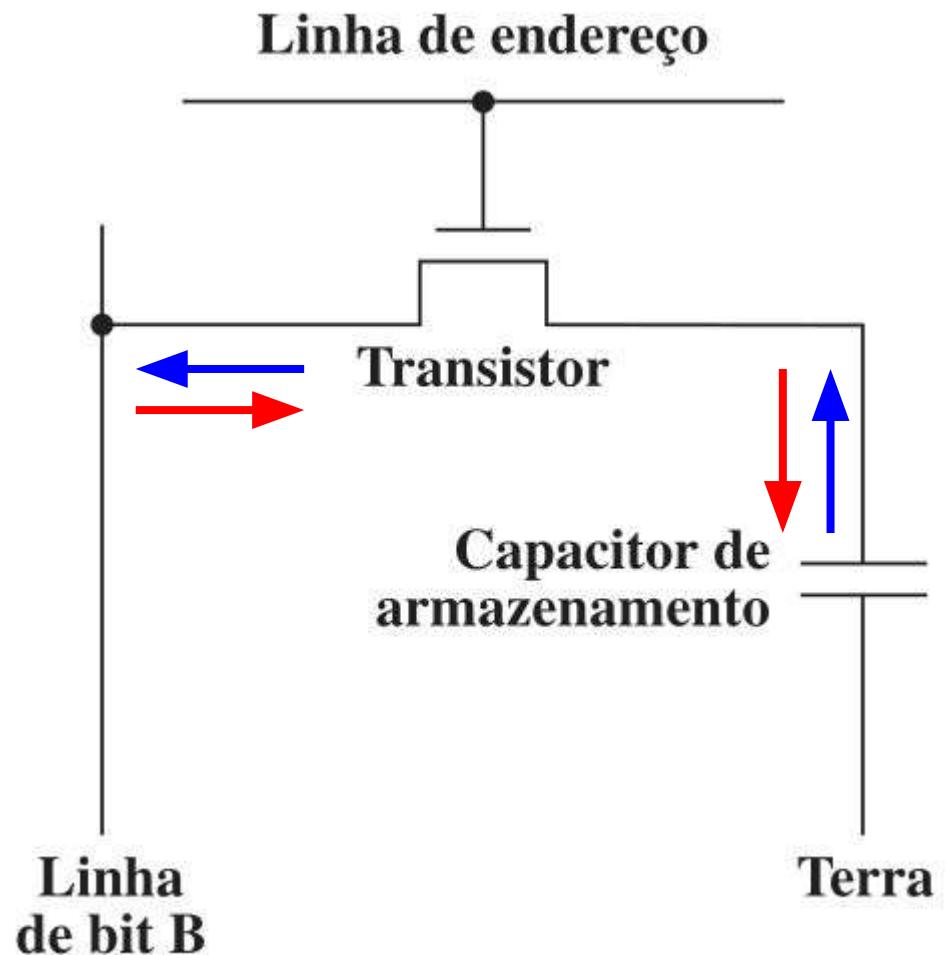
Escrita da DRAM

- Tensão aplicada na **linha de bit**
 - Tensão alta (e.g. 5V) representa 1
 - Tensão baixa (e.g. 0V) representa 0
- Tensão alta aplicada na **linha de endereço**
 - Seleciona a célula
 - Conecta a linha de bit ao capacitor



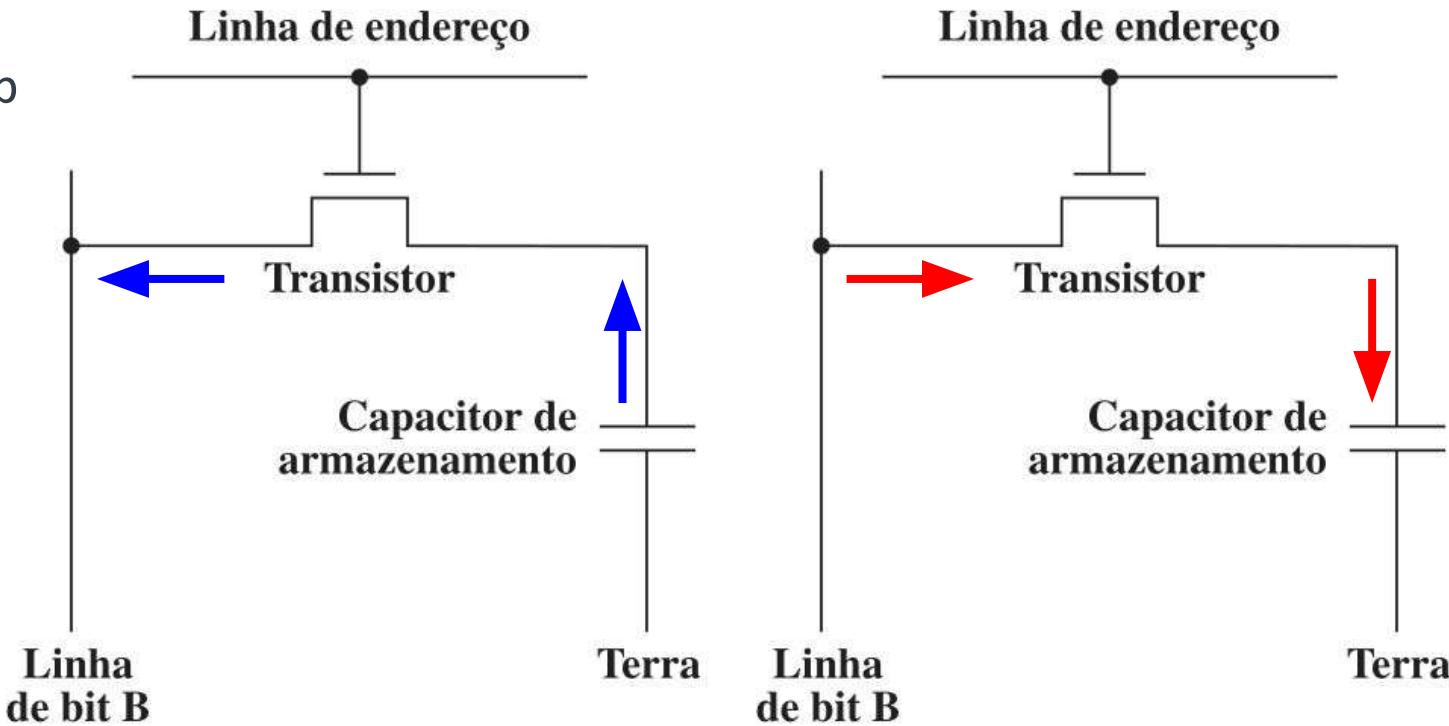
Leitura da DRAM

- Tensão alta aplicada na **linha de endereço**
 - Transfere a carga do capacitor à linha de bit
- Tensão comparada com **referência**
 - Tensão alta (e.g. 5V) representa 1
 - Tensão baixa (e.g. 0V) representa 0
- Problema: Leitura descarrega o capacitor
 - Carga precisa ser restaurada ao final



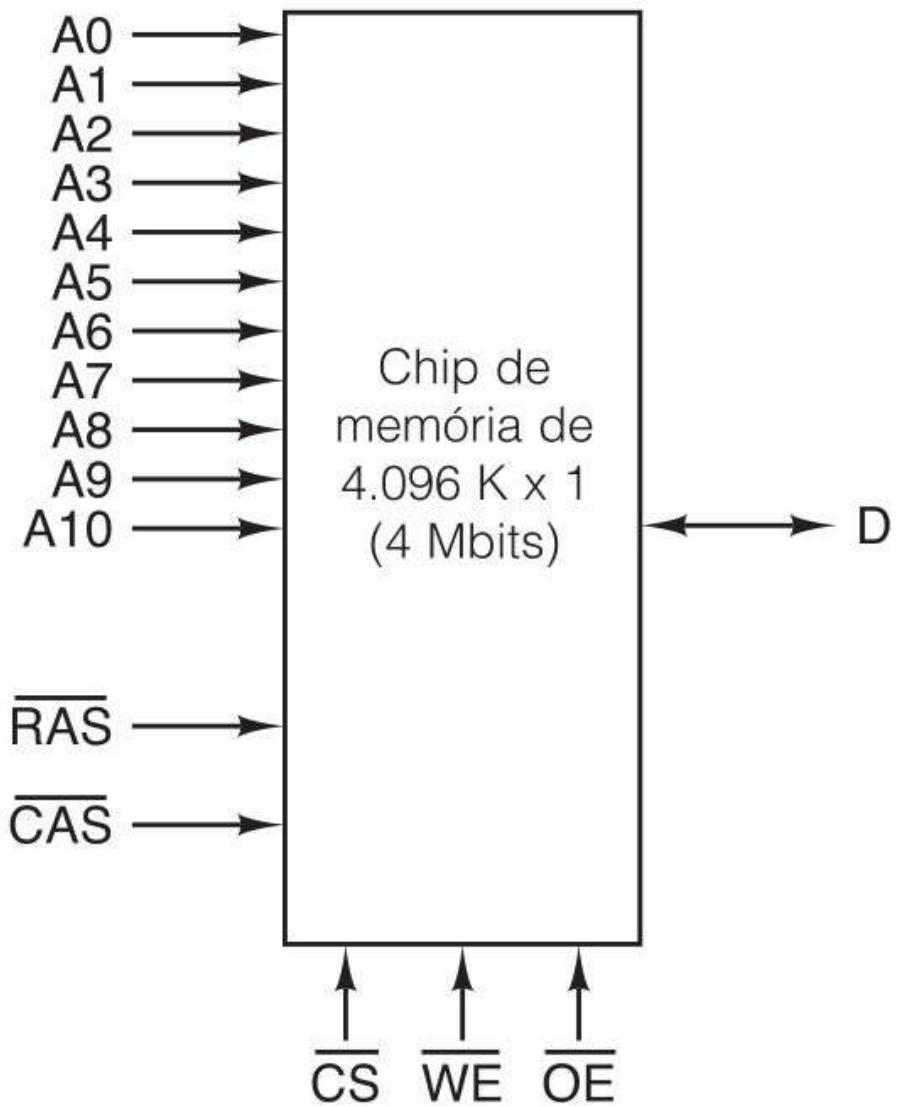
Atualização da Célula (*Refreshing*)

- Capacitor **perde a carga** com o tempo: Precisa ser atualizada
 - Circuito de refresh embutido no chip de memória
 - Geralmente a cada 2 milisegundos
- Durante refresh: Chip desativado
 - Feito linha-a-linha
 - Lê célula e escreve de volta
- Demora e pode reduzir a performance

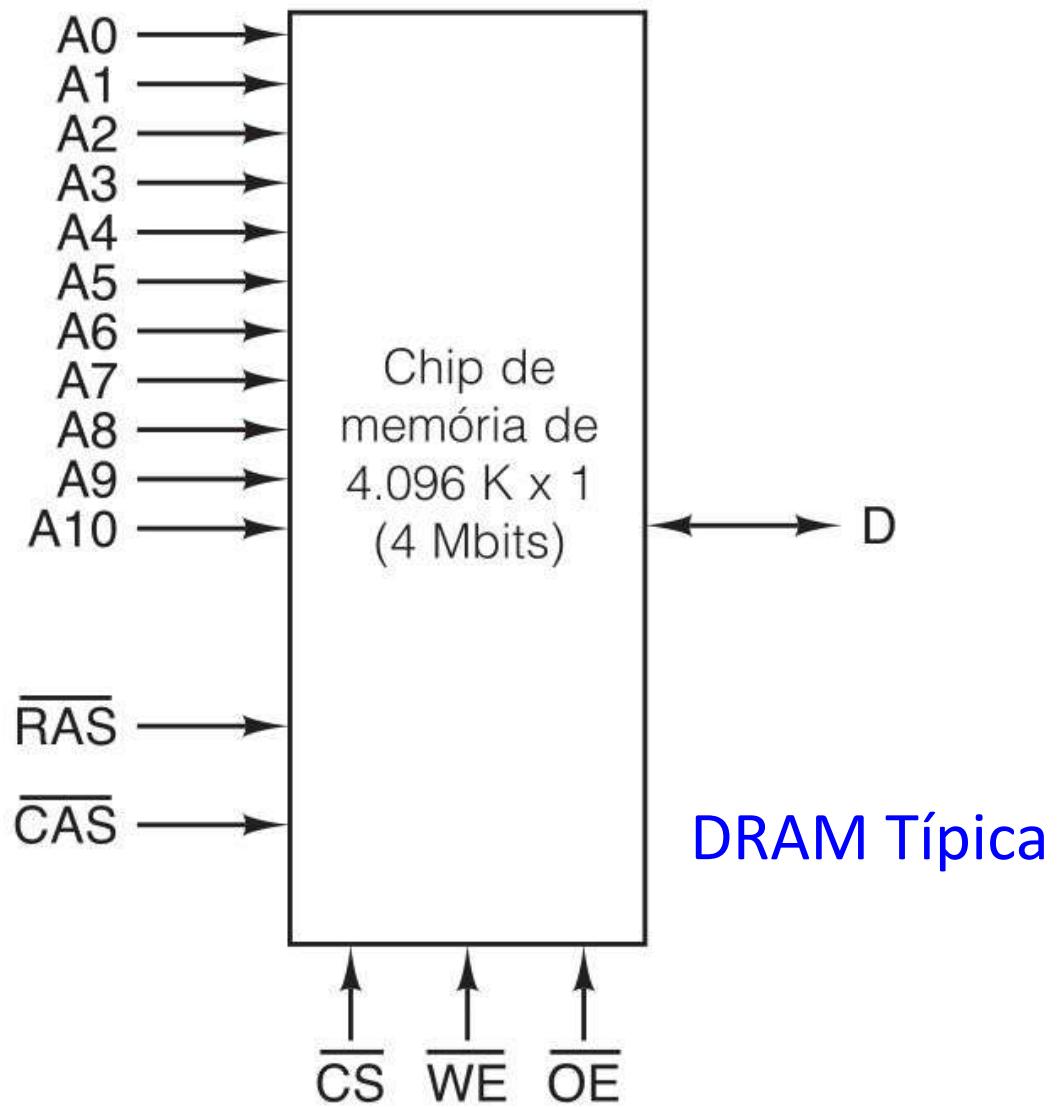
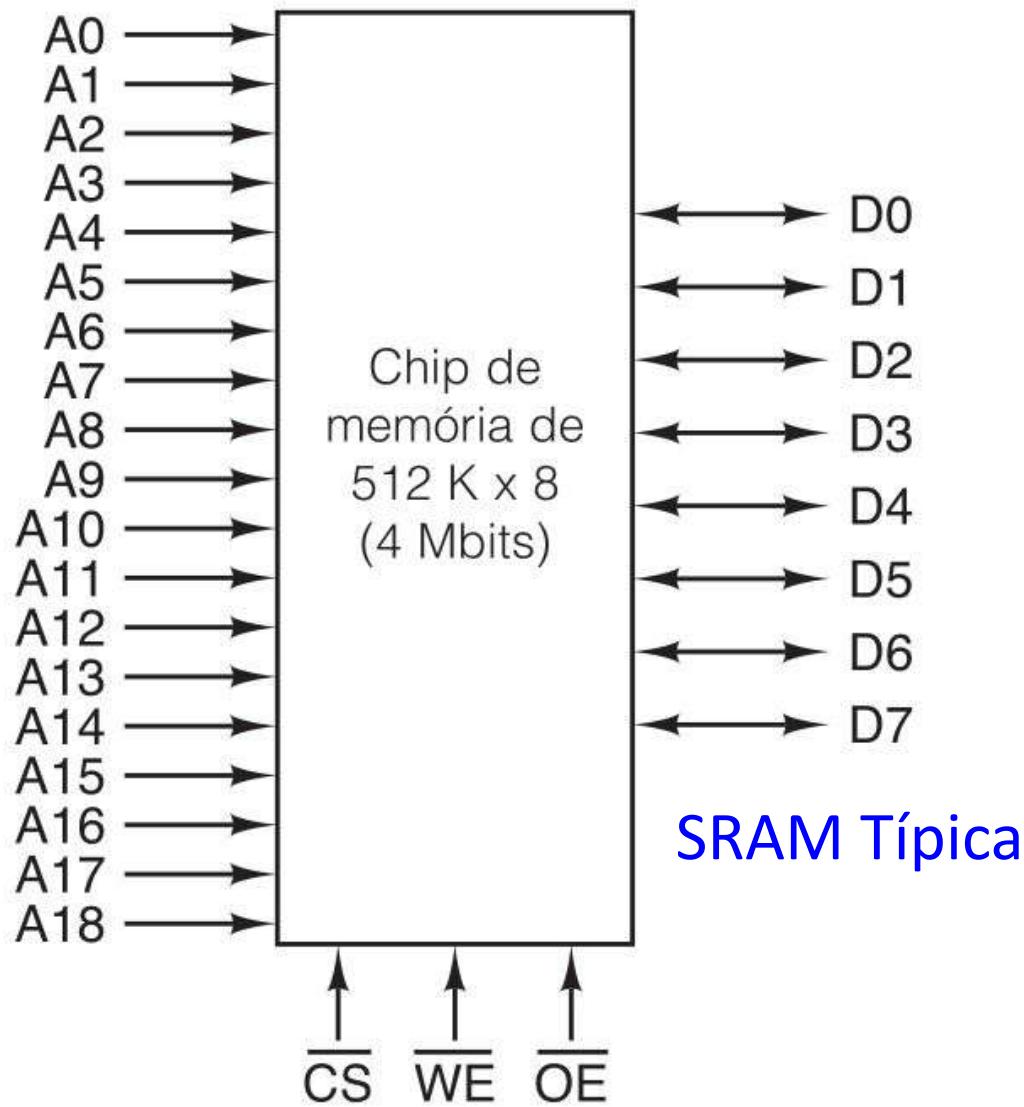


Pinos de um Chip de Memória DRAM

- Exemplo: Memória de 4Mbits
 - 4M posições (2^{22}) de 1 bit
- Semelhante à memória SRAM
- Dois novos pinos: **RAS & CAS**
 - **Row Address Strobe (RAS)** indica a linha
 - **Column Address Strobe (CAS)** indica a coluna
- Permite **menos pinos** para endereço
 - Endereço dividido em 11 bits para linha e coluna
 - Endereçamento mais lento: Dois ciclos
- Construção limita a número de pinos de dados
 - Solução: **Arranjo de chips** (posteriormente)
 - Palavra de 32 bits requer 32 chips em paralelo!?

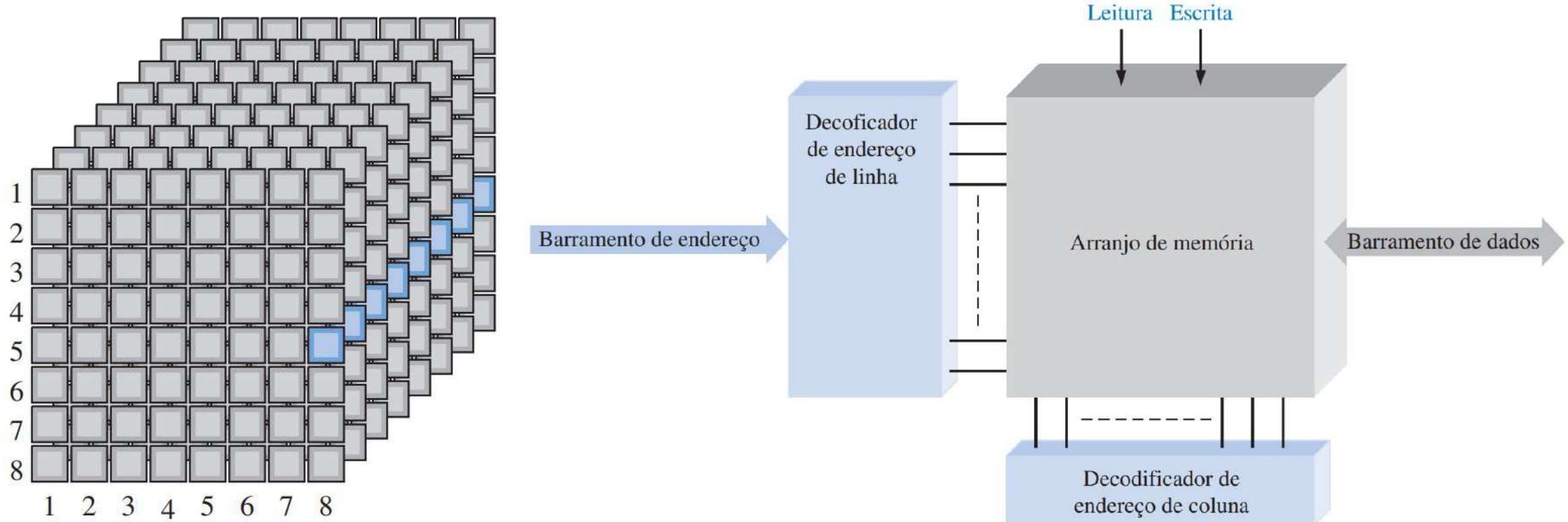


Modos de Organizar um Chip de Memória de 4Mbits

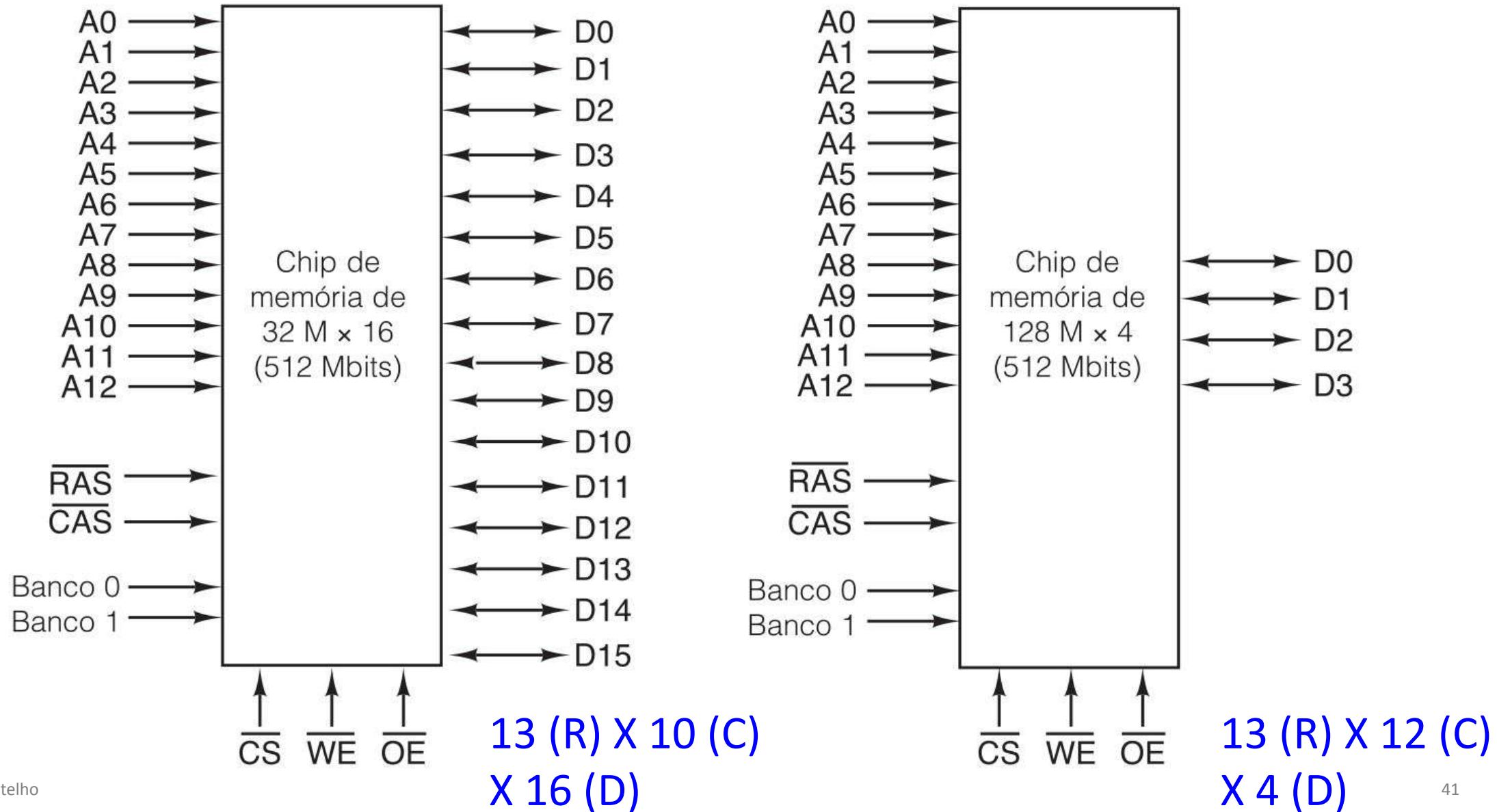


Organização Interna das Células de Memória DRAM

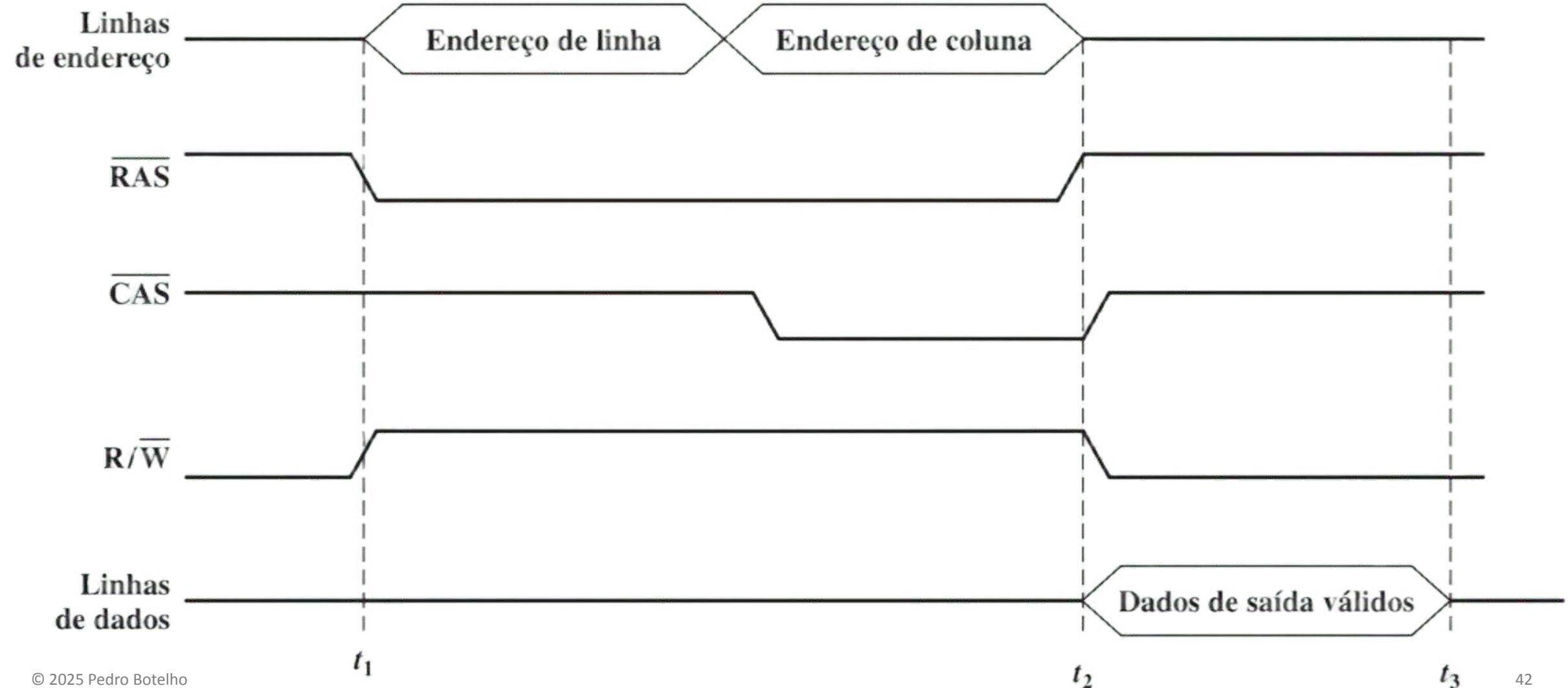
- Chips modernos tem maior largura de dados usando vários arranjos (Arranjo 3D)
 - Maior performance: Permite ler palavras de dados de uma vez
- Memória composta por vários **bancos de memória**: Paralelismo (posteriormente)



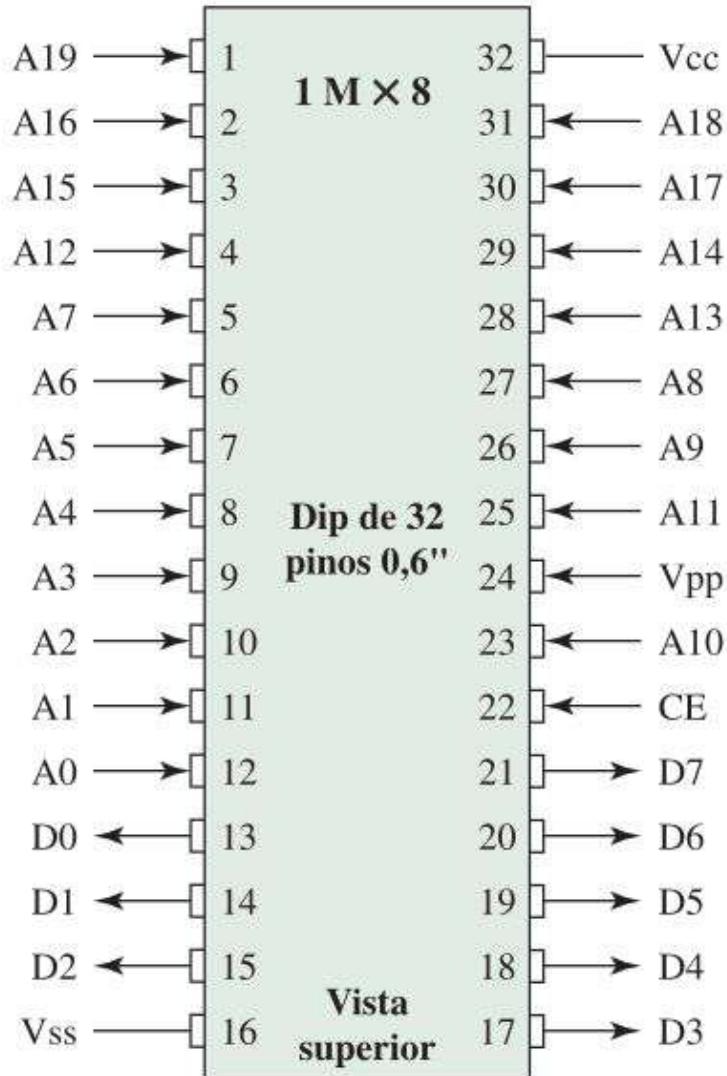
Modos de Organizar um Chip de Memória de 512Mbits



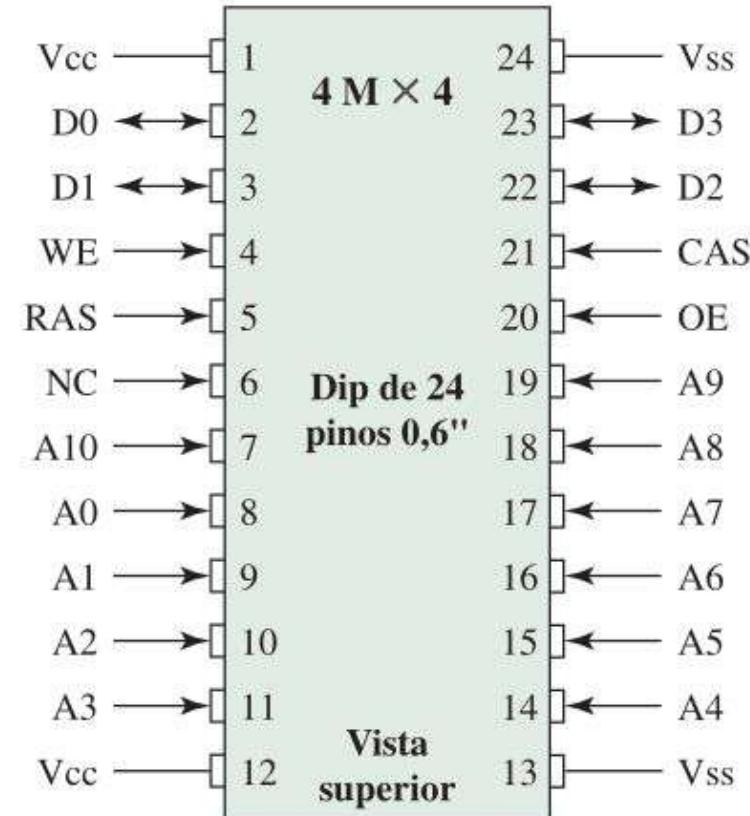
Temporização de um Chip de Memória DRAM



Empacotamento de Chips de Memórias

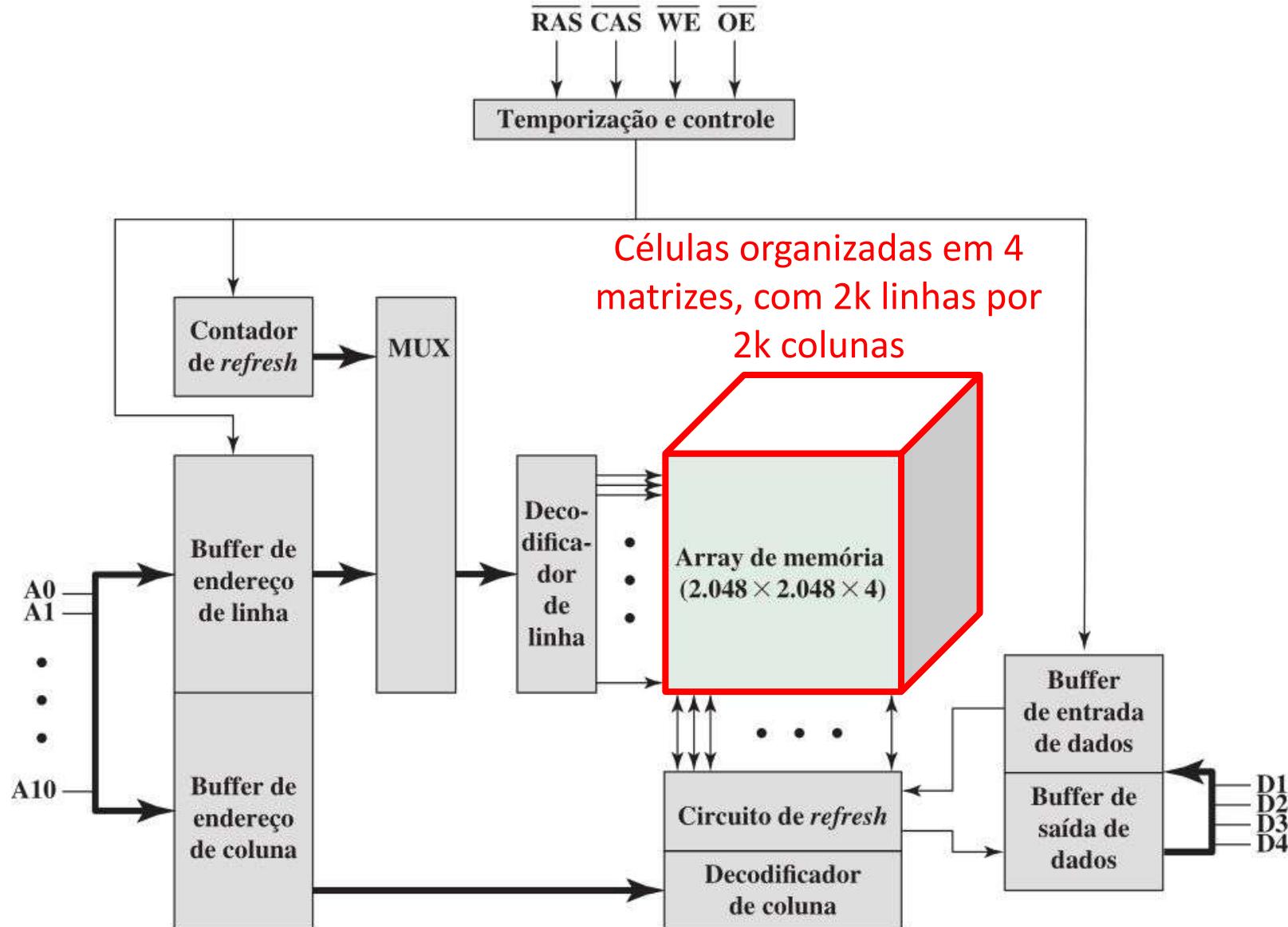


(a) EPROM de 8 Mbits

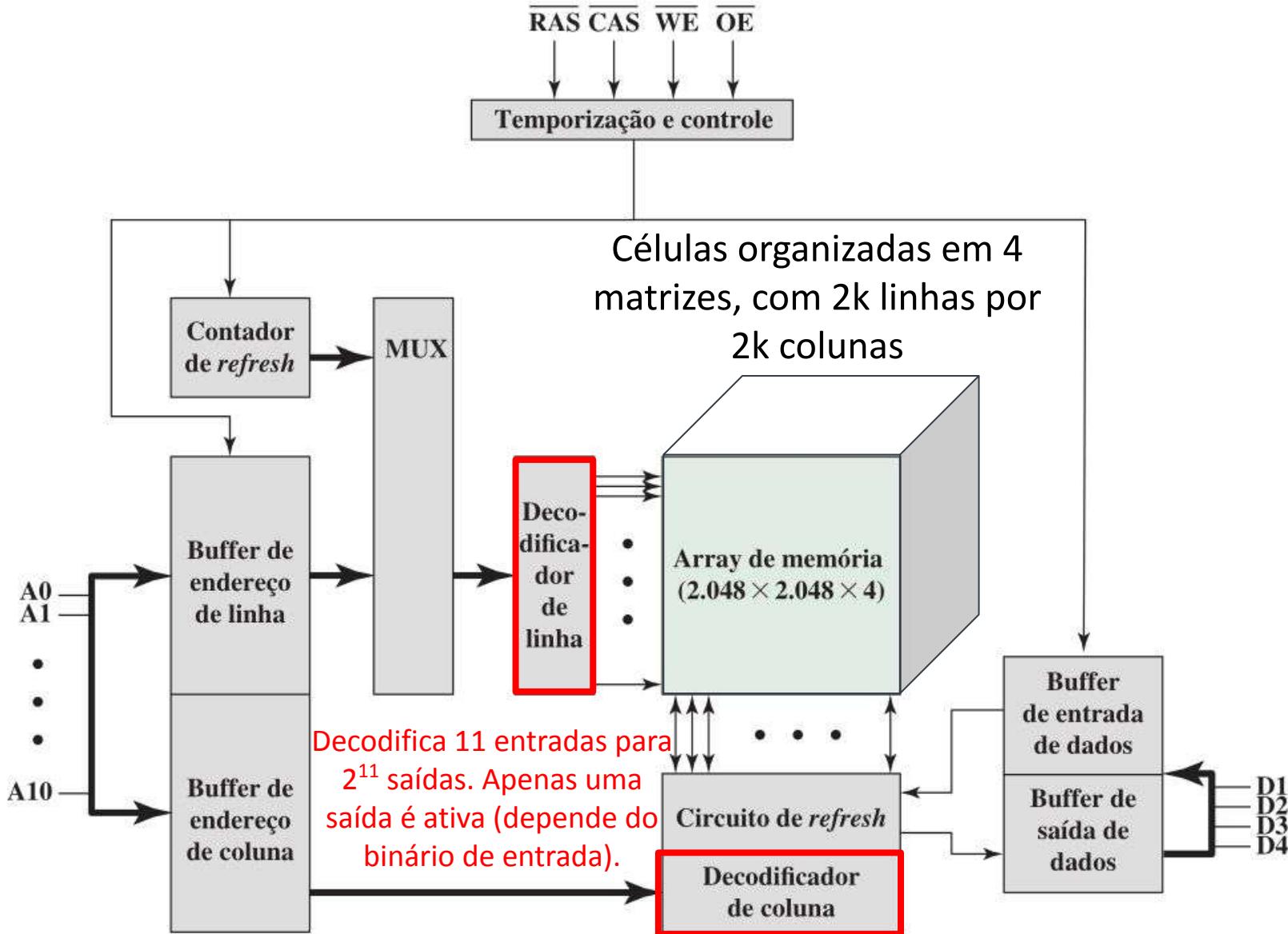


(b) DRAM de 16 Mbits

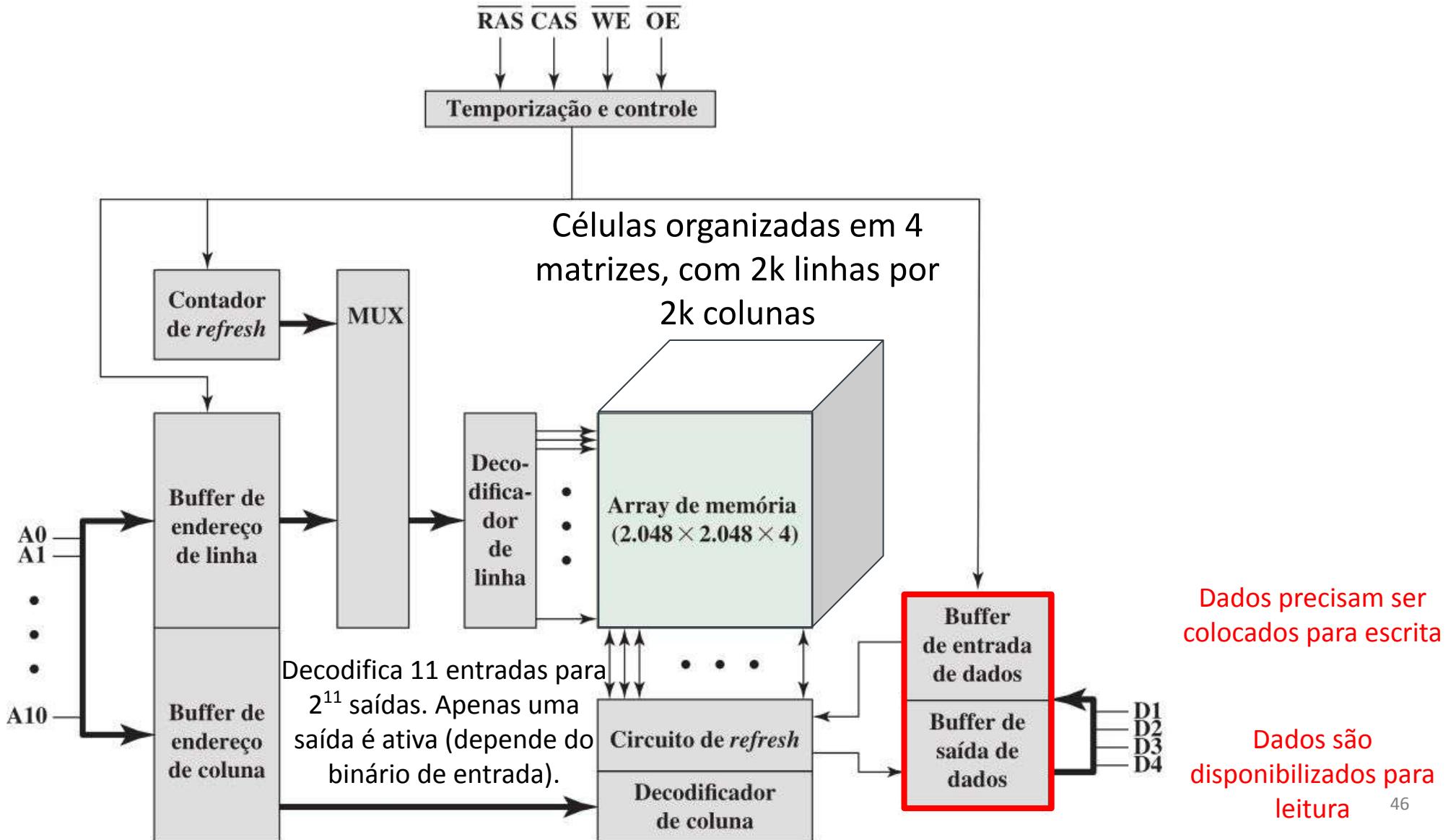
Organização Interna de uma DRAM de 16Mbits



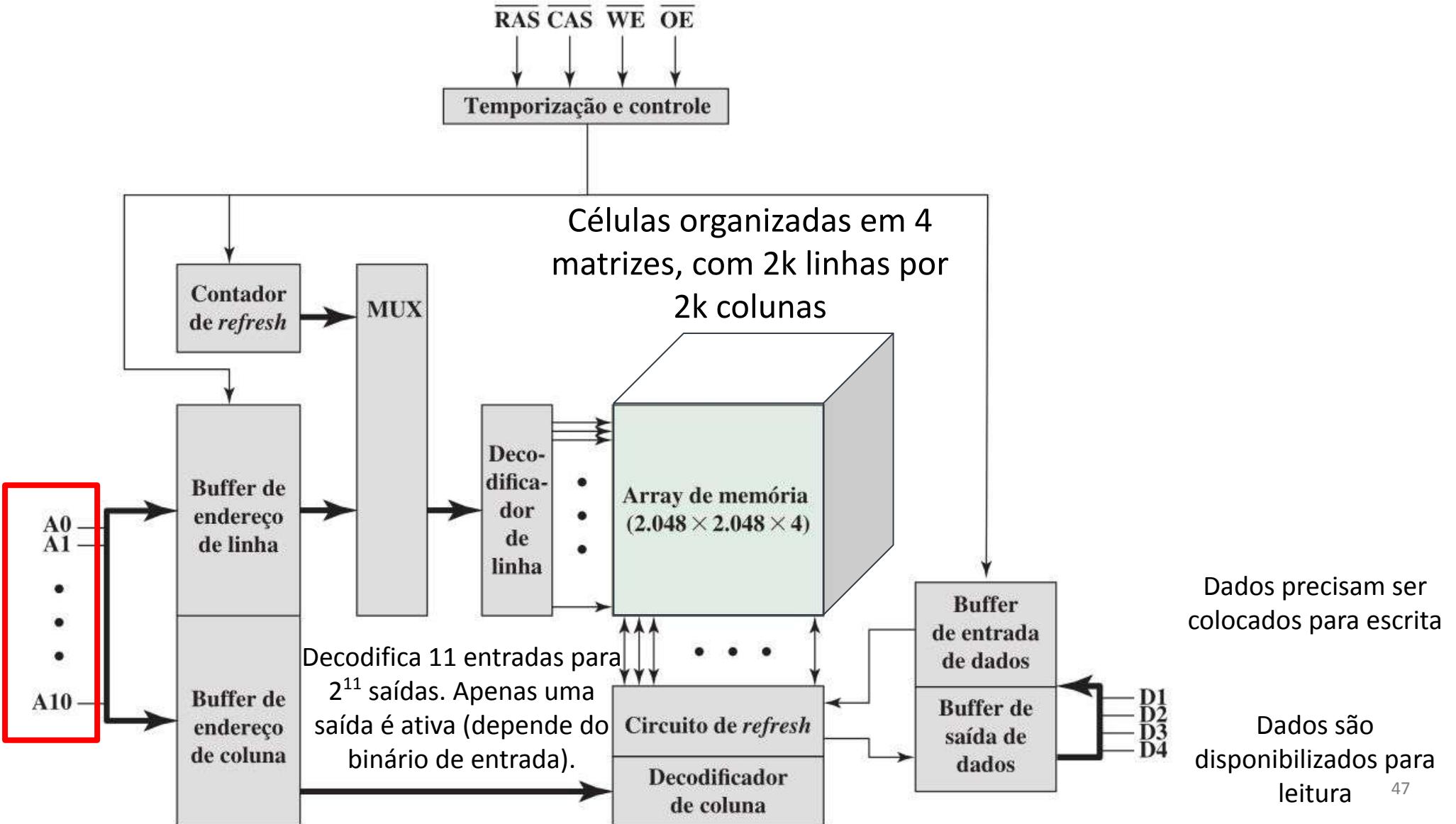
Organização Interna de uma DRAM de 16Mbits



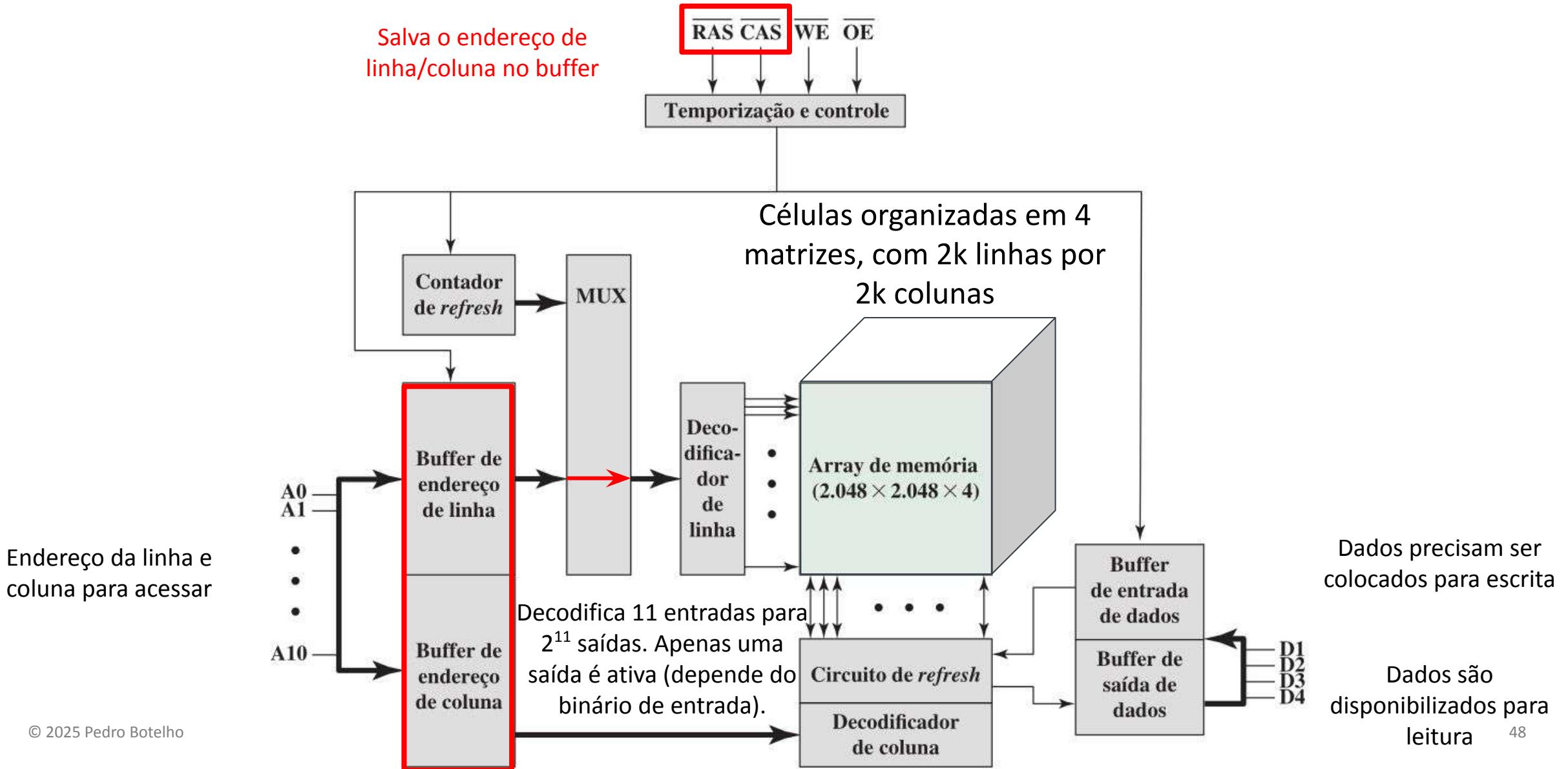
Organização Interna de uma DRAM de 16Mbits



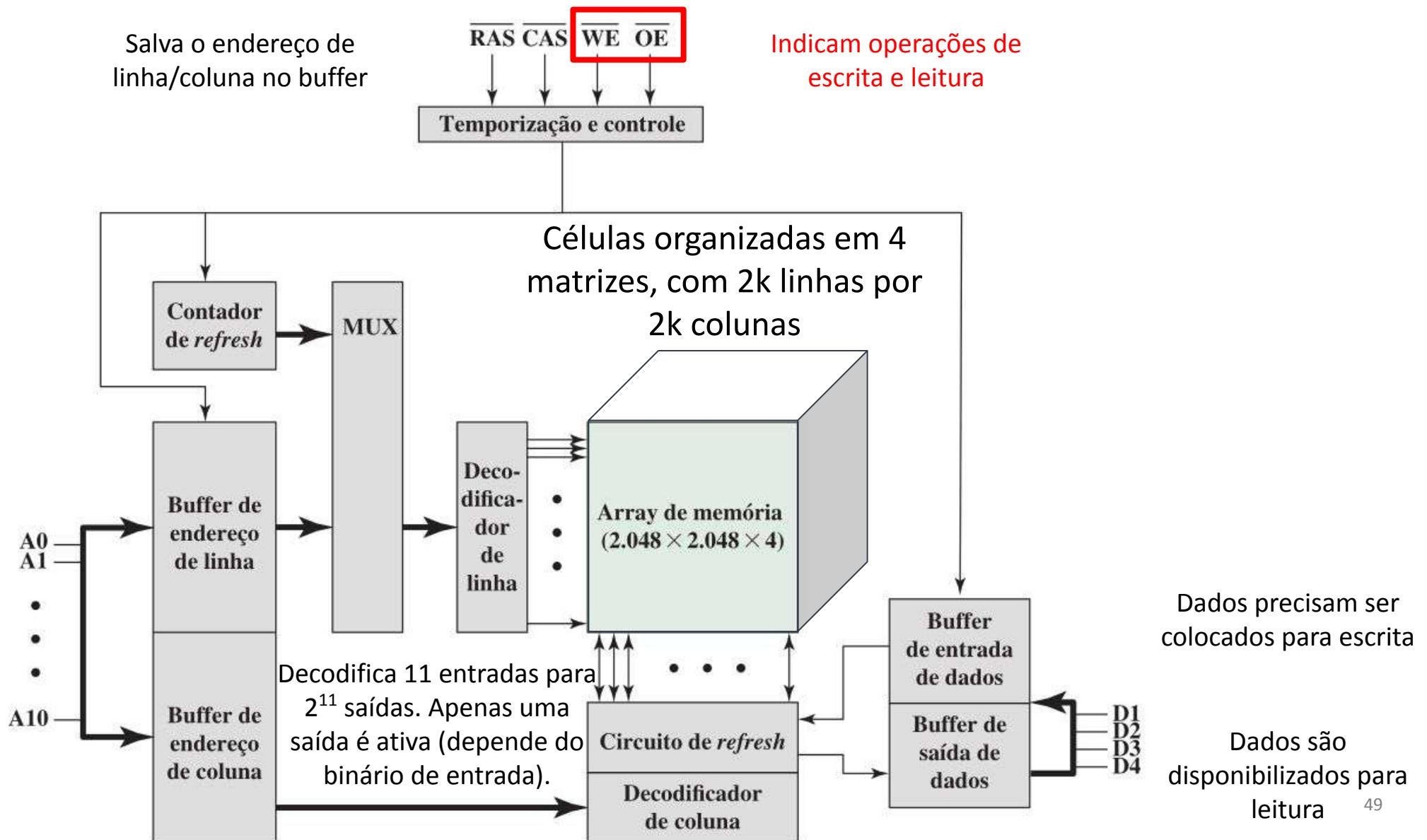
Organização Interna de uma DRAM de 16Mbits



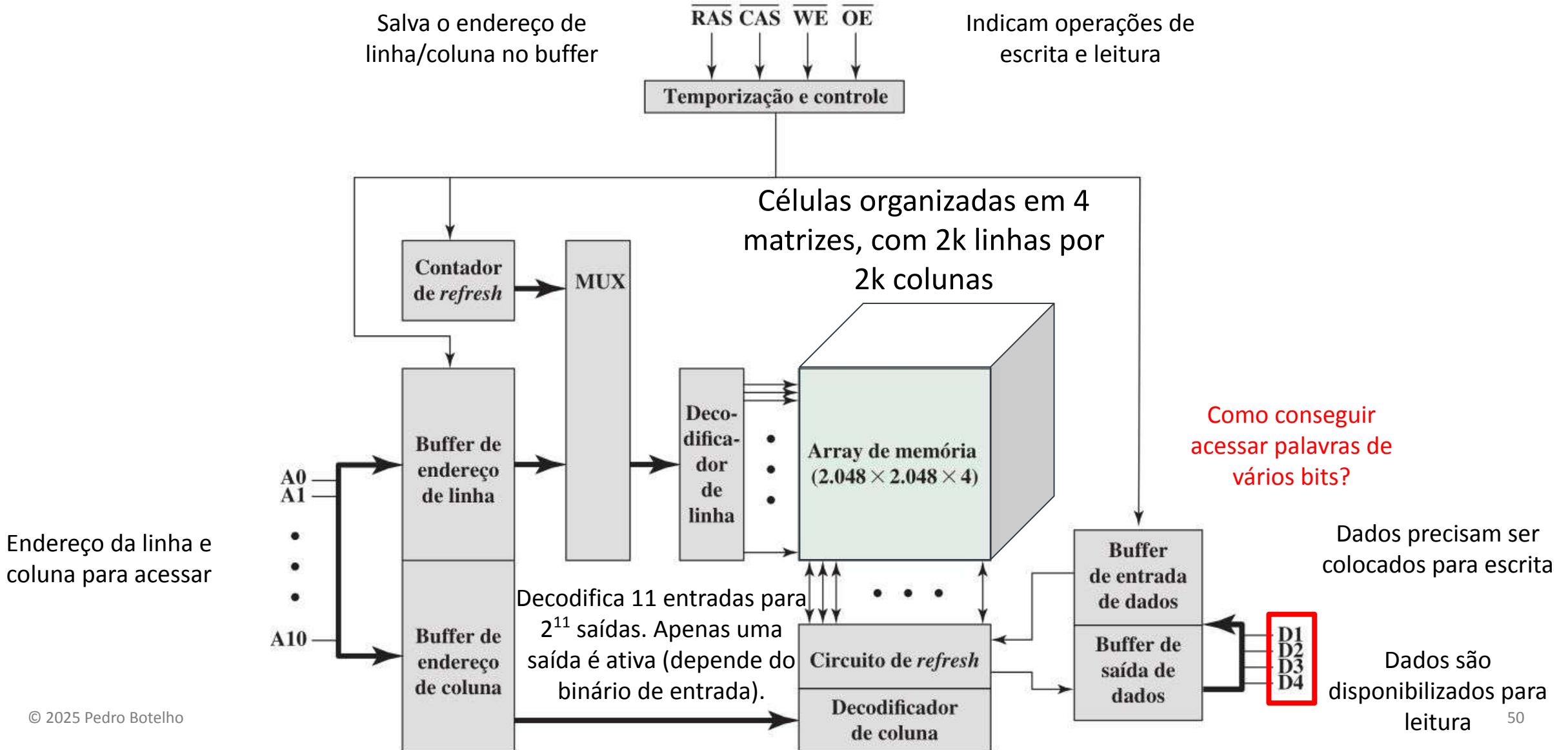
Organização Interna de uma DRAM de 16Mbits



Organização Interna de uma DRAM de 16Mbits



Organização Interna de uma DRAM de 16Mbits

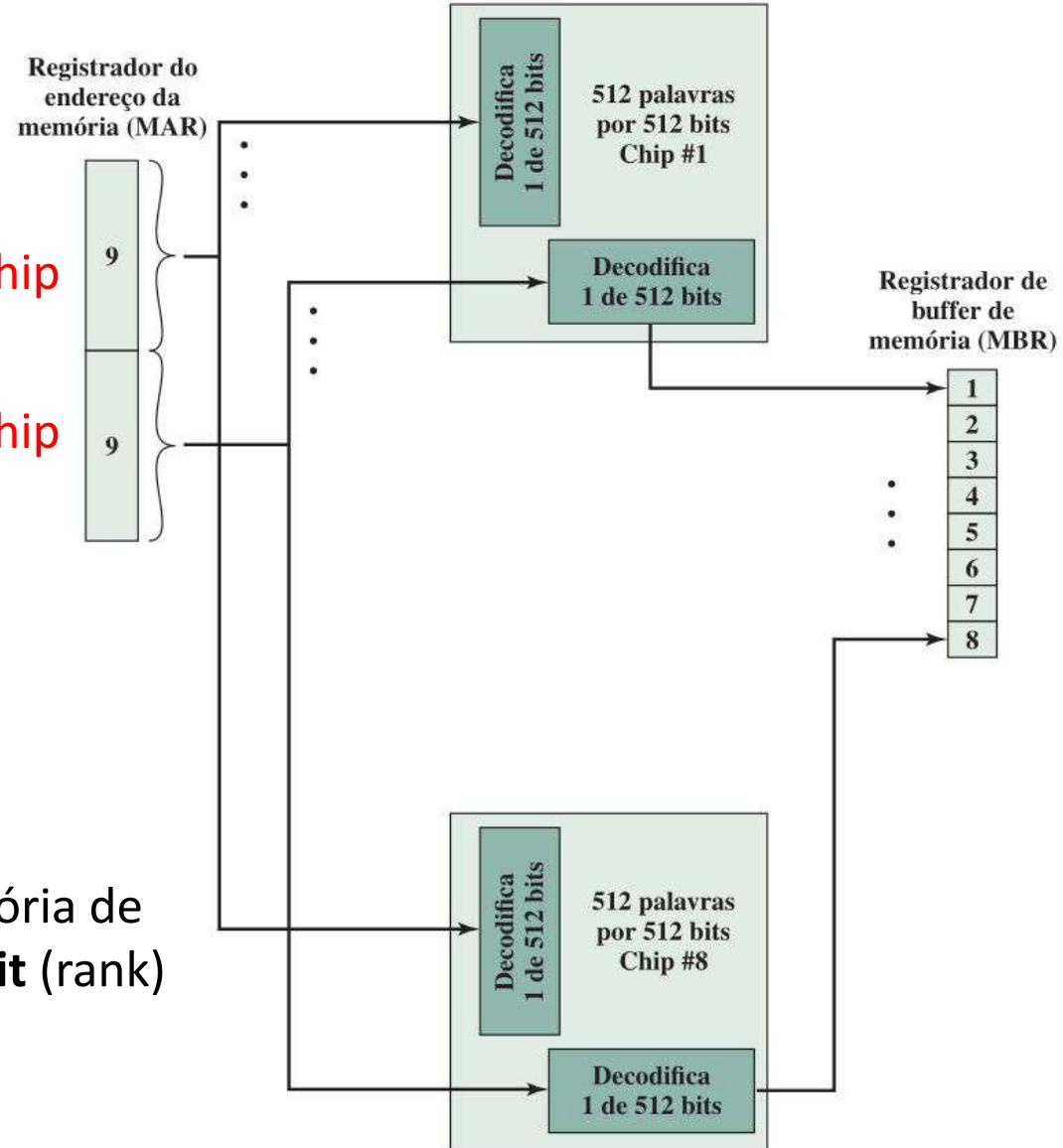


Exemplo: Organização de Módulo de Memória de 256Kbit

Seleciona **linha** de cada chip

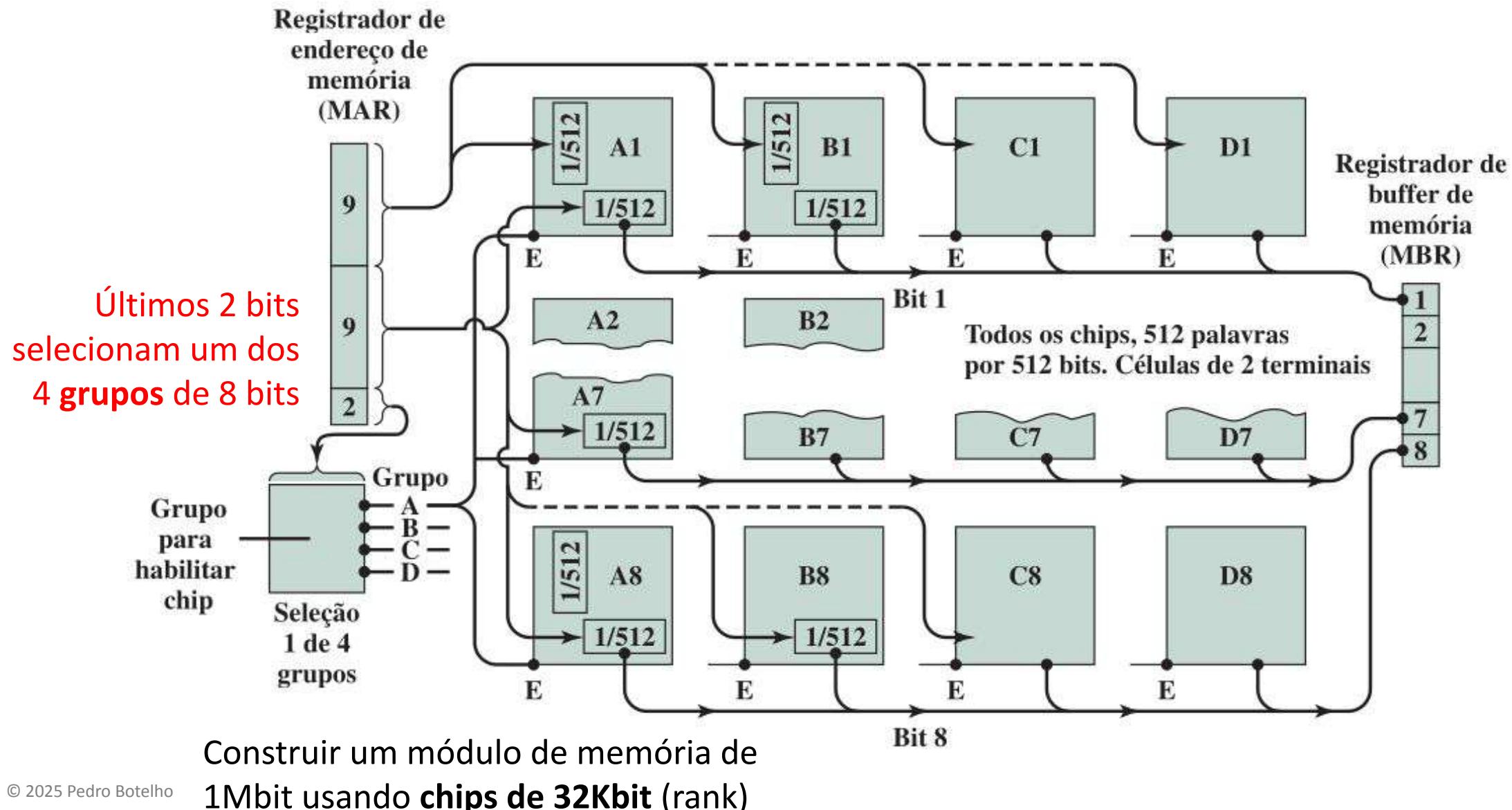
Seleciona **coluna** de cada chip

Construir um módulo de memória de 256Kbit usando **chips de 32Kbit** (rank)

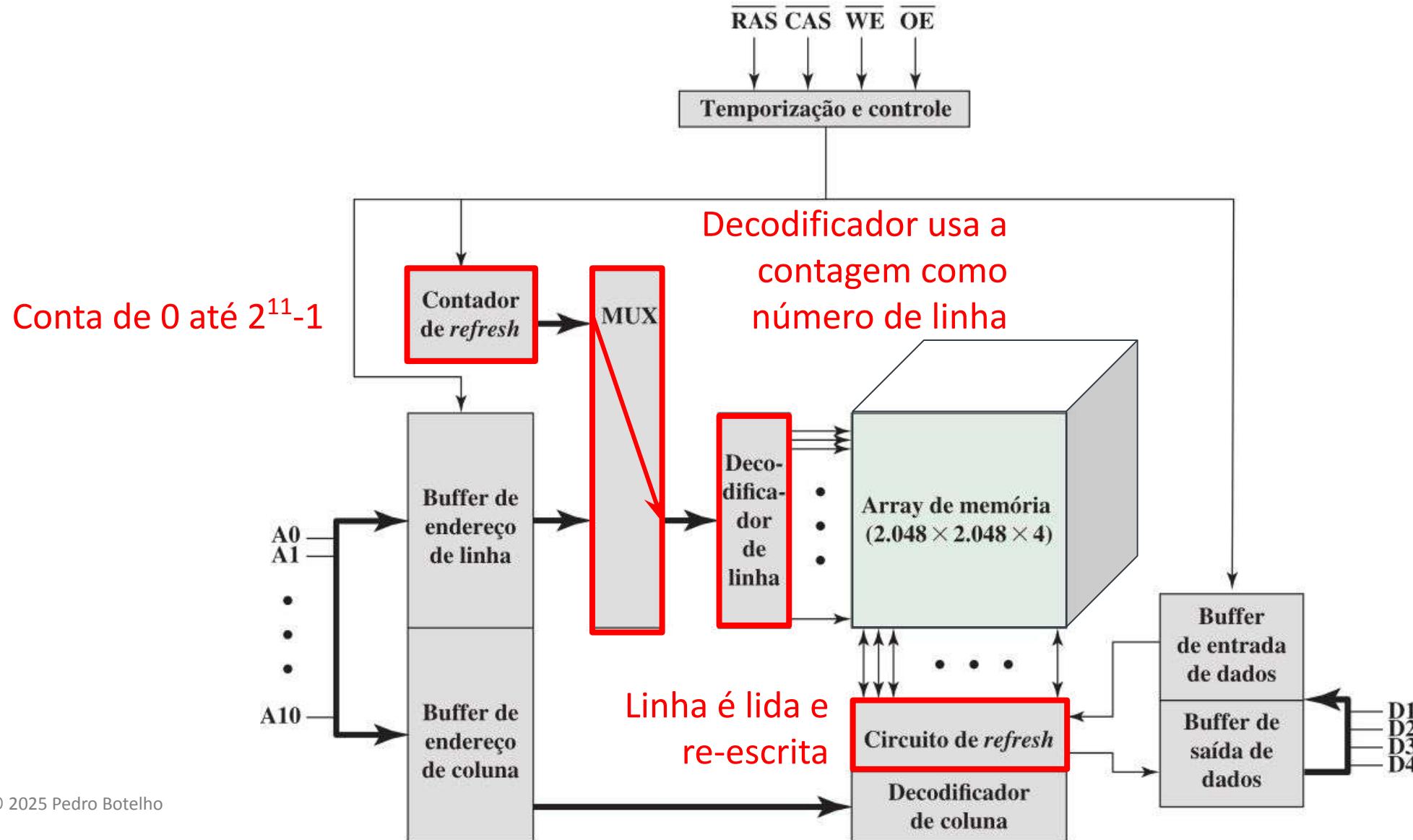


Cada chip: Um bit
8-bits: 8 chips por endereço

Exemplo: Organização de Módulo de Memória de 1Mbit

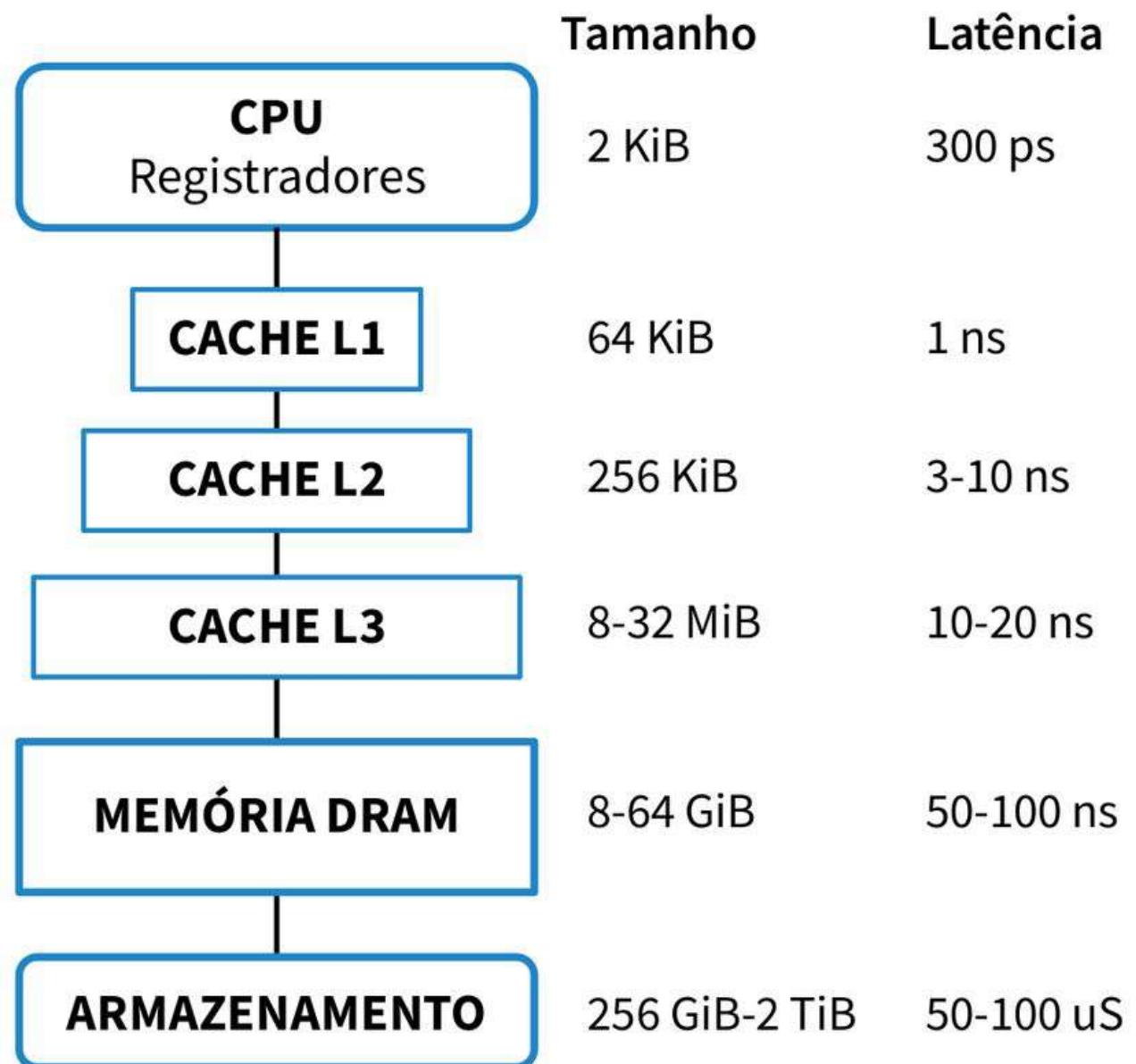


Operação de *Refreshing* no Chip de Memória DRAM



SRAM versus DRAM

SRAM	DRAM
Transistores armazenam dados	Capacitores armazenam dados
Precisa de atualização de carga	Não precisa de atualização de carga
Mais rápido	Mais lento
Menos denso	Mais denso





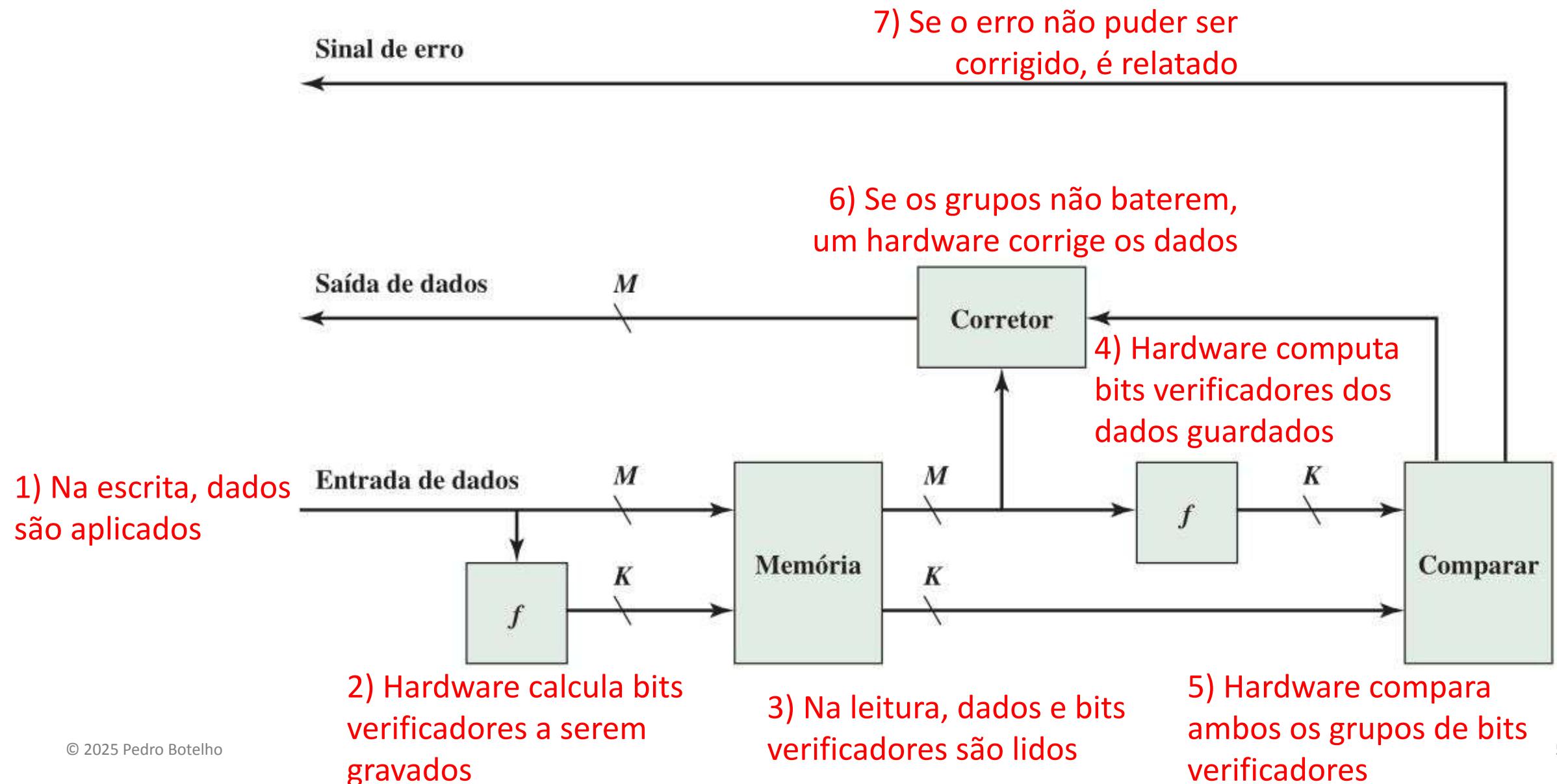
Introdução à Memória Interna

Verificação e Correção de Erros

Erros na Leitura e Escrita

- Memória semicondutora está sujeita a erros
 - **Falha permanente:** Defeito físico, célula de memória não consegue armazenar dados
 - **Erro não permanente:** Evento aleatório que altera o conteúdo das células
- Códigos podem ser usados para detectar e corrigir erros
- **Função** produz um código de K bits a partir da palavra de M bits
 - São armazenados M + K bits
 - Exemplo: Palavra de 4 bits + Código de 3 bits = Armazenados 7 bits
- Na leitura...
 - Um novo código de K bits é gerado a partir da palavra de M bits para comparação
 - Se igual: Não houve erro
 - Se diferente: Palavra armazenada foi “adulterada” (e.g. EMI)
- Exemplo de Códigos: Paridade Intercalada, ECC, CRC, Código de Hamming

Verificação e Correção de Erros





Introdução à Memória Interna

Exercícios

Exercícios

- 1) Um slide anterior mostra como construir um módulo de chips que pode armazenar 1 MB com base em um grupo de quatro chips de 256 Kbytes. Digamos que esse módulo de chips seja encapsulado como um único chip de 1 MB, onde o tamanho da palavra é 1 byte. Apresente um diagrama de chip de alto nível sobre como construir uma memória de computador de 8 MB usando oito chips de 1 MB. Certifique-se de mostrar as linhas de endereço em seu diagrama e para que elas são usadas.
- 2) A memória de um microcomputador específico é composta por $64K \times 1$ DRAM. De acordo com a folha de dados, a matriz de células da DRAM é organizada em 256 linhas. Cada linha deve ser atualizada pelo menos uma vez a cada 4 ms. Suponha que atualizemos a memória periodicamente. Qual é o período entre solicitações de atualização sucessivas?



Introdução à Memória Interna

Conclusão

Resumo da Aula

- Memórias ROM são usadas para manter dados por longos períodos
 - ROM, PROM, EPROM e EEPROM: Quais as diferenças?
- Já as memórias RAM são usadas para dados modificáveis (memória de trabalho)
 - SRAM vs DRAM: Velocidade versus Custo
- Dados lidos da memória estão sujeitos a **erros**: Devemos nos precaver

Conclusão

- Nessa Aula:
 - Introdução à Memória Interna
- Bibliografia Principal:
 - Arquitetura e Organização de Computadores; Stallings, W.; 10ª Edição (Capítulo 5)
- Próxima Aula:
 - Memória Interna Moderna