

SANYO

三洋半導体開発ニュース

No. N 6728

O2000

暫定規格

LC86P6648 — CMOS LSI ワンタイムPROM 内蔵型 8ビット1チップマイクロコンピュータ

概要

LC86P6648 は、ワンタイムPROM内蔵型の8ビット1チップマイクロコンピュータです。
マスクROM版のLC866600シリーズと同等の機能、ピン配置を持ちます。LC86P6648が内蔵しているPROMサイ
ズは48Kバイトです。

特長

PROMデータによるオプション切り換えが可能

LC866600シリーズのオプション機能をPROMデータによって指定できます。

これにより、量産セット基板を使用した試作評価ができます。

内蔵するワンタイムPROMの容量 : 49408バイト

内蔵するRAMの容量 : 768バイト

* 49408バイトPROM, 768バイトRAMのうち、使用できるPROM容量, RAM容量は、LC86P6648を適用する
マスクROM版のマスクROM容量やRAM容量と同じになります。

LC86P6648を適用する マスクROM版	LC86P6648で使用する PROM容量	LC86P6648で使用する RAM容量
LC866648	49152バイト	768バイト
LC866644	45056バイト	768バイト
LC866640	40960バイト	768バイト
LC866636	36864バイト	768バイト
LC866632	32768バイト	768バイト
LC866628	28672バイト	768バイト

動作電源電圧 : 4.5 ~ 6.0V

命令サイクルタイム : 1 μ s ~ 366 μ s

動作周囲温度 : -30 ~ +70

マスクROM版と同一パッケージ (QFP100E), 同一ピン配列 (ピンコンパチブル)

適用するマスクROM版 : LC866648 / LC866644 / LC866640 / LC866636 / LC866632 /
LC866628

弊社ROM書き込みについて

弊社では、ワンタイムマイコンのROM書き込みから捺印、スクリーニング、読み出し確認を有料で行なう
サービスを実施しております。詳細につきましては、営業担当者にご相談ください。

■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、
多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっていません。そのような場合に
は、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥
について、弊社は責任を負いません。

使用上の注意点

LC86P6648を使用する際には、次の点に注意して下さい。

(1) LC86P6648とLC866600シリーズとの相違点

項目	LC86P6648	LC866648/44/40/36/32/28
リセット時のポート形式	次ページ「リセット時のポート形式」を参照してください。	
リセット解除後の動作	リセット端子に「H」レベルを印加してから3ms程度の期間はLSI内部でオプションの設定を行ないません。この期間に徐々にオプションが切り換わります。その後、プログラムカウンタの0番地からプログラムを実行します。	リセット端子に「H」レベルを印加すると、すぐにプログラムカウンタの0番地からプログラムを実行します。
セグメントの出力形式 ・S6/T6 ・S7/T7～S12/T12 ・S13/T13～S15/T15 ・S16～S27 ・S28～S31	ブルダウン抵抗 無し 有り（固定） 有り（固定） 有り（固定） 無し	ブルダウン抵抗 有/無 オプションで指定可 オプションで指定可 有り（固定） オプションで指定可 オプションで指定可
動作電源電圧 (VDD)	4.5～6.0V	2.5～6.0V
通常動作時消費電流	半導体ニュース「電気的特性」を参照してください。	

LC86P6648は、プログラムメモリと同一空間上の0FF00H～0FFFFH番地の256バイトを使用してオプションを指定します。このオプション指定では、LC866600シリーズの持つ全てのオプションを実現できません。LC866600シリーズのオプションのうち、LC86E6648で対応できるオプションと対応できないオプションを示します。

・LC86P6648で対応できるオプションの種類

オプションの種類	適用端子、回路	オプション内容
入出力ポートの入出力仕様	ポート0 (指定はビット単位)	1. 入力：プルアップ MOS Tr. なし 出力：Nチャネルオープンドレイン 2. 入力：プルアップ MOS Tr. あり 出力：CMOS
	ポート1, 2 (指定はビット単位)	1. 入力：プルアッププルアップ MOS Tr. あり 出力：Nチャネルオープンドレイン 2. 入力：プルアッププルアップ MOS Tr. あり 出力：CMOS
	ポート3, 4, 5 (指定はビット単位)	1. 入力：プルアッププルアップ MOS Tr. なし 出力：Nチャネルオープンドレイン 2. 入力：プルアッププルアップ MOS Tr. あり 出力：CMOS
ポート0のブルダウン MOS Tr.	ポート0 P00～P03 (指定は4ビット一括)	1. ブルダウン MOS Tr. なし 2. ブルダウン MOS Tr. あり
ポート7のプルアップ MOS Tr.	ポート7 (指定はビット単位)	1. プルアップ MOS Tr. なし 2. プルアップ MOS Tr. あり

LC86P6648

・LC86P6648 に対応できないオプションの種類

オプションの種類	適用端子, 回路	LC86P6648	LC866648/44/40/36/32/28
高耐圧出力端子の ブルダウン抵抗	・S6/T6, S28~S31 ・S7/T7~S12/T12, S16~S27	無し 有り(固定)	オプションで指定可能 オプションで指定可能

【注意】 S13/T13~S15/T15は、LC86P6648 と LC866648/44/40/36/32/28 共にブルダウン抵抗有り(固定)。
また、リセット時にはオプションに関係するポートの動作が異なります。次表を参照してください。

・リセット時のポート形式

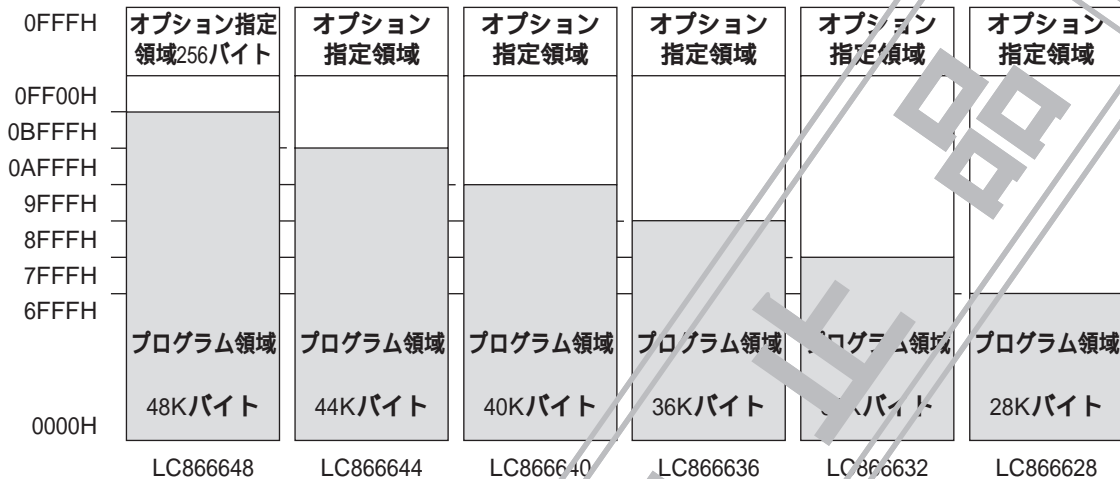
適用端子	オプション内容	LC86P6648	LC866648/44/40/36/32/28
P0	入力: プリアップ MOS Tr. なし 出力: Nチャネルオープンドレイン	—————→ (マスク版と同じ)	プリアップ MOS Tr. の付かない 入力モード (出力はオフ)
	入力: プリアップ MOS Tr. あり 出力: CMOS	入力モード ・リセット期間中 及びリセット 解除後の数百 μ s の間、 プリアップ MOS Tr. は付きません。 それ以後はプリアップ MOS Tr. は付きます。(出力はオフ)	プリアップ MOS Tr. の付いた 入力モード (出力はオフ)
	ブルダウン MOS Tr. なし	—————→ (マスク版と同じ)	ブルダウン MOS Tr. の付かない 入力モード (出力はオフ)
	ブルダウン MOS Tr. あり	入力モード ・リセット期間中 及びリセット 解除後の数百 μ s の間、 ブルダウン MOS Tr. は付きません。 それ以後はブルダウン MOS Tr. は付きます。(出力はオフ)	ブルダウン MOS Tr. の付いた 入力モード (出力はオフ)
P1, P2	入力: プロゲラフ プリアップ MOS Tr. あり 出力: Nチャネルオープンドレイン	—————→ (マスク版と同じ)	プリアップ MOS Tr. の付かない 入力モード (出力はオフ)
	入力: プロゲラフ プリアップ MOS Tr. あり 出力: CMOS	—————→ (マスク版と同じ)	プリアップ MOS Tr. の付かない 入力モード (出力はオフ)
P3, P4, P5	入力: プロゲラフ プリアップ MOS Tr. なし 出力: Nチャネルオープンドレイン	—————→ (マスク版と同じ)	プリアップ MOS Tr. の付かない 入力モード (出力はオフ)
	入力: プロゲラフ プリアップ MOS Tr. あり 出力: CMOS	—————→ (マスク版と同じ)	プリアップ MOS Tr. の付かない 入力モード (出力はオフ)
P7	プリアップ MOS Tr. なし	—————→ (マスク版と同じ)	プリアップ MOS Tr. の付かない 入力モード
	プリアップ MOS Tr. あり	入力モード ・リセット期間中 及びリセット 解除後の数百 μ s の間、 プリアップ MOS Tr. は付きません。 それ以後はプリアップ MOS Tr. は付きます。	プリアップ MOS Tr. の付いた 入力モード

(2) オプション設定プログラム

オプションデータはオプション設定プログラム「SU86K.EXE」で作成されます。作成されたオプションデータはリンカ「L86K.EXE」によってプログラム領域に連結されます。

(3) ROM空間

LC86P6648とLC866600シリーズはプログラムメモリと同一空間の0FFF0H～0FFFFHの256バイトをオプション指定領域として使用しているため、プログラムメモリ容量は最大0000H～0BFFFFHの49152バイトになります。



(4) 弊社によるPROM書き込みサービス（有料）を行なうための発注方法

1. ワンタイム版とマスクROM版を同時発注する場合
マスクROM版のプログラムとオプションデータの書かれているPROMとマスクROM版発注資料およびワンタイム版発注資料を提出して下さい。
2. ワンタイム版のみを発注する場合
ワンタイム版のプログラムとオプションデータの書かれているPROMと発注資料を提出して下さい。

PROMへの書き込み方法

(1) 書き込みデータ作成

LC86P6648に書き込むデータを用意する必要があります。ファイル変換プログラム"EVA2HEX.EXE"を用いて、プログラムデバッグに使用したEVAファイルをHEXファイルに変換します。このファイルデータが書き込みデータとなります。

(2) EPROMへの書き込み方法

(1)で作成したデータをLC86P6648に書き込みを行なう場合、専用の書き込み変換基板 (W86EP6648Q) を用いることによって、汎用EPROMプログラマを使用することができます。

・EPROMプログラマには、下表に示すものが使用可能です。

メーカー	使用可能機種
アドバンテスト	R4945, R4944, R4943
安藤	AF-9704
AVAL	PKW-1100, PKW-3000
ミナトエレクトロニクス	MODEL1890A

・書き込み方式には、“27512 (Vpp=12.5V) インテル高速書き込み”を使用してください。その時、アドレスの設定は“0000H～0FFFFH番地”を指定し、ジャンパ(DASEC)は必ずOFFにしてください。

(3) データセキュリティ機能の使用方法

「データセキュリティ」とは、予め、マイコンのEPROMに書き込まれているデータを読み出せないようにする機能です。

LC86P6648にデータセキュリティをかける場合には、以下の手順で行なってください。

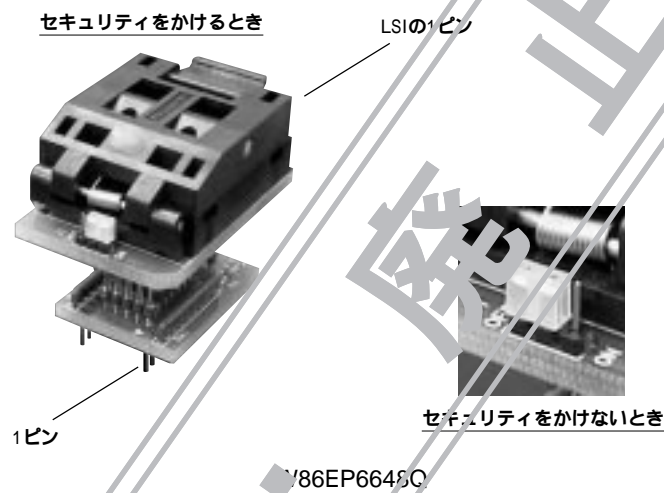
1. 書き込み変換基板上のジャンパ (DASEC) をONにします。

2. 再度、データを書き込みます。

この時、本機能が動作するために、EPROMプログラマはエラーを表示しますが、プログラマ及びLSIの異常ではありません。

注意：

- ・手順2で、全アドレスのデータが“FF”の場合は、データセキュリティはかかりません。
- ・手順2で、「BLANK PROGRAM VERIFY」の連続動作による書き込みでは、データセキュリティはかかりません。
- ・データセキュリティを行なった後は、必ずジャンパをOFFに戻してください。

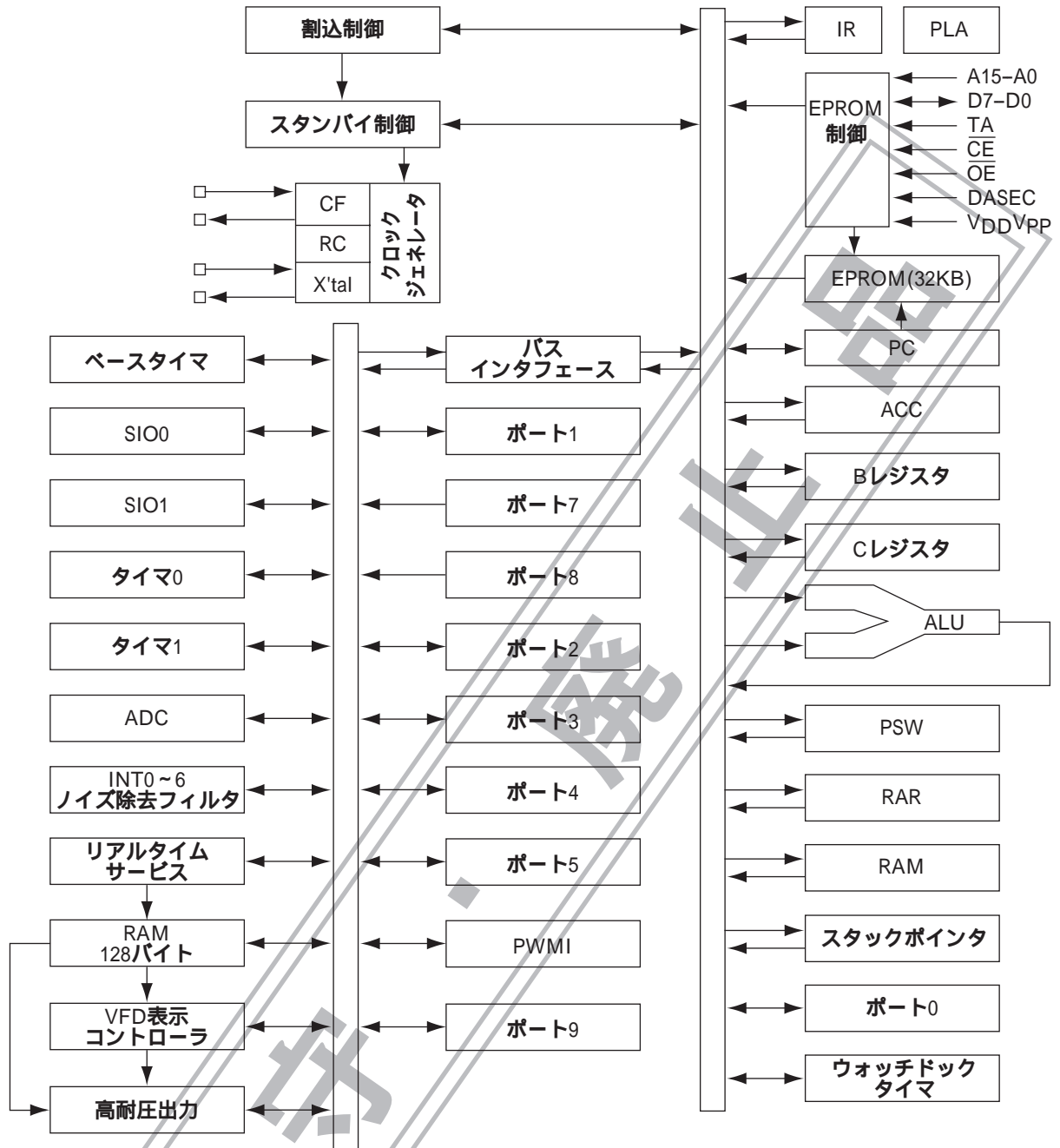


[illegible]

SANYO : QIP100E

- No.6728-6/20

システムブロック図



ILC00042

LC86P6648

LC86P6648 端子機能

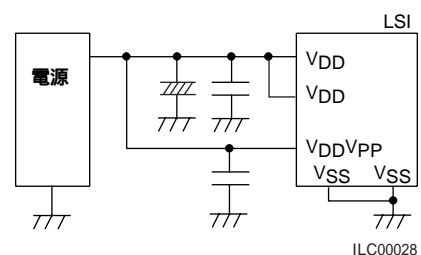
端子名	入出力	機能説明	オプション	PROM モード時																
VSS	——	電源の - 端子																		
VDD	——	電源の + 端子																		
VP	——	電源の - 端子 (蛍光表示管駆動出力専用電源) (プルダウン抵抗用電源)																		
VDDVpp *1	——	電源の + 端子		書き込み電源																
PORT0 P00 ~ P07	入出力	・8ビットの入出力ポート ・4ビット単位の入出力指定 ・HOLD解除入力 ・ポート0割り込み入力 ・プルアップ抵抗のオプション指定 (P00-P03) (4ビット一括指定)	・プルアップ抵抗: 有 / 無 ・出力形式: CMOS/Nチャネルオープンドレイン *プルダウン抵抗有りを 選択した端子は、プルアップ 抵抗無しNチャネルオープン ドレイン出力になります。																	
PORT1 P10 ~ P17	入出力	・8ビットの入出力ポート ・1ビット単位の入出力指定可能 ・兼用機能 P10 : SIO0 データ出力 P11 : SIO0 データ入力 / バス入出力 P12 : SIO0 クロック入出力 P13 : SIO1 データ出力 P14 : SIO1 データ入力 / バス入出力 P15 : SIO1 クロック入出力 P16 : ブザー (BUZ) 出力 P17 : タイマ1 出力 (PWM出力)	出力形式: CMOS/Nチャネルオープンドレイン	データ入出力 D0 ~ D7																
PORT2 P20 ~ P27	入出力	・8ビットの入出力ポート ・1ビット単位の入出力指定可能	出力形式: CMOS/Nチャネルオープンドレイン																	
PORT3 P30 ~ P37	入出力	・8ビットの入出力ポート ・1ビット単位の入出力指定可能	・プルアップ抵抗: 有 / 無 ・出力形式: CMOS/Nチャネルオープンドレイン	アドレス入力 A7 ~ A0																
PORT4 P40 ~ P47	入出力	・8ビットの入出力ポート ・1ビット単位の入出力指定可能	・プルアップ抵抗: 有 / 無 ・出力形式: CMOS/Nチャネルオープンドレイン	アドレス入力 ・A14 ~ A8 ・P47 : TA (*2)																
PORT5 P50 ~ P52	入出力	・3ビットの入出力ポート ・1ビット単位の入出力指定 ・兼用機能 P52 : INT6 入力 / タイマ0イベント入力 ・インタラプト受付形式, ベクタアドレス <table><tr><td></td><td>立 ち 上 が り</td><td>立 ち 下 が り</td><td>立 ち 上 が り</td><td>立 ち 下 が り</td><td>H レ ベル</td><td>L レ ベル</td><td>ベ ク タ</td></tr><tr><td>INT6</td><td></td><td></td><td></td><td></td><td>×</td><td>×</td><td>3BH</td></tr></table>		立 ち 上 が り	立 ち 下 が り	立 ち 上 が り	立 ち 下 が り	H レ ベル	L レ ベル	ベ ク タ	INT6					×	×	3BH	・プルアップ抵抗: 有 / 無 出力形式: CMOS/Nチャネルオープンドレイン	アドレス入力 ・P50 : A15
	立 ち 上 が り	立 ち 下 が り	立 ち 上 が り	立 ち 下 が り	H レ ベル	L レ ベル	ベ ク タ													
INT6					×	×	3BH													

【注意】・VDD端子とVDDVPP端子を電氣的にショートしてください。

・2本のVSS端子は電氣的にショートしてください。

・2本のVDD端子は電氣的にショートしてください。

*1 VDD端子にはいるノイズを小さくするために、次のように接続してください。



端子名	入出力	機能説明	オプション	PROM モード時																																								
PORT7 P70 P71 ~ P74	入出力 入力	<ul style="list-style-type: none">・5ビットの入力ポート・兼用機能 P70 : INT0 入力 / HOLD解除入力 / $\overline{\text{WATCHDOG}}$ タイム用 Nch-Tr. 出力 P71 : INT1 入力 / HOLD解除入力 P72 : INT2 入力 / タイマ0 イベント入力 P73 : INT3入力(ノイズフィルタ付入力) / タイマ0イベント入力 P74 : 32.768kHz 水晶発振子用入力端子 XT1・インタラプト受付形式、ベクタアドレス <table><tr><td></td><td>立 ち 上 が り</td><td>立 ち 下 が り</td><td>立 ち & 上 下 が り</td><td>立 ち 下 が り</td><td>H レ ベ ル</td><td>L レ ベ ル</td><td>ベ ク タ</td></tr><tr><td>INT0</td><td></td><td></td><td>x</td><td></td><td></td><td></td><td>03H</td></tr><tr><td>INT1</td><td></td><td></td><td>x</td><td></td><td></td><td></td><td>0BH</td></tr><tr><td>INT2</td><td></td><td></td><td></td><td></td><td>x</td><td>x</td><td>13H</td></tr><tr><td>INT3</td><td></td><td></td><td></td><td></td><td>x</td><td>x</td><td>1BH</td></tr></table>		立 ち 上 が り	立 ち 下 が り	立 ち & 上 下 が り	立 ち 下 が り	H レ ベ ル	L レ ベ ル	ベ ク タ	INT0			x				03H	INT1			x				0BH	INT2					x	x	13H	INT3					x	x	1BH	<p>$\overline{\text{P74}}$抵抗:</p> <p>有 / 無 (P70, 71, 72, 73)</p> <p>*P74には、$\overline{\text{P74}}$抵抗オプションはありません。</p>	<p>PROM制御信号 入力</p> <ul style="list-style-type: none">・DASEC(*3)・$\overline{\text{OE}}$(*4)・$\overline{\text{CE}}$(*5)
	立 ち 上 が り	立 ち 下 が り	立 ち & 上 下 が り	立 ち 下 が り	H レ ベ ル	L レ ベ ル	ベ ク タ																																					
INT0			x				03H																																					
INT1			x				0BH																																					
INT2					x	x	13H																																					
INT3					x	x	1BH																																					
PORT8 P80 ~ P87	入力	<ul style="list-style-type: none">・8ビットの入力ポート・兼用機能 AD入力ポート (8本)																																										
PORT9 P90 ~ P95	入出力	<ul style="list-style-type: none">・6ビットの入出力ポート Nch オープンドレイン出力・兼用機能 P90 ~ P93 : AD 変換入力ポート (4本) P94 : INT4 入力 / タイマ0 イベント入力 P95 : INT5入力・インタラプト受付形式、ベクタアドレス <table><tr><td></td><td>立 ち 上 が り</td><td>立 ち 下 が り</td><td>立 ち & 上 下 が り</td><td>立 ち 下 が り</td><td>H レ ベ ル</td><td>L レ ベ ル</td><td>ベ ク タ</td></tr><tr><td>INT4</td><td></td><td></td><td></td><td></td><td>x</td><td>x</td><td>33H</td></tr><tr><td>INT5</td><td></td><td></td><td></td><td></td><td>x</td><td>x</td><td>43H</td></tr></table>		立 ち 上 が り	立 ち 下 が り	立 ち & 上 下 が り	立 ち 下 が り	H レ ベ ル	L レ ベ ル	ベ ク タ	INT4					x	x	33H	INT5					x	x	43H																		
	立 ち 上 が り	立 ち 下 が り	立 ち & 上 下 が り	立 ち 下 が り	H レ ベ ル	L レ ベ ル	ベ ク タ																																					
INT4					x	x	33H																																					
INT5					x	x	43H																																					
PWM1	出力	8ビットPWM 専用出力端子 (CMOS出力)																																										
S6/T6 ~ S15/T15	出力	蛍光表示管表示コントローラ セグメント / タイミング共用出力	*6																																									
S16 ~ S31	出力	蛍光表示管表示コントローラ セグメント出力	*7																																									
RES	入力	リセット端子																																										

*2 TA PROM制御信号入力

*3 データセキュリティ用メモリ選択入力

*4 アウトプットイネーブル入力

*5 チップイネーブル入力

*6 S6/T6 : ブルダウンなし

S7/T7 ~ S15/T15 : ブルダウンあり (固定)

*7 S16 ~ S27 : ブルダウンあり (固定)

S28 ~ S31 : ブルダウンなし

LC86P6648

端子名	入出力	機能説明	オプション	PROM モード時
TEST1	出力	テスト端子。オープンで使用してください。 Hレベル固定出力		
XT1 / P74	入力	・ 32.768kHz水晶発振子用入力端子 ・ 兼用機能 入力ポートP74 使用しない場合はV _{DD} に接続してください。		
XT2	出力	32.768kHz 水晶発振子用出力端子 使用しない場合はオープンにしてください。		
CF1	入力	セラミック発振子用入力端子		
CF2	出力	セラミック発振子用出力端子		

ポートのオプションはポート0プルダウン抵抗オプションを除き、ビット単位で指定可能です。

1. 絶対最大定格 / Ta=25℃, V_{SS}=0V

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min	typ	max	unit
最大電源電圧	V _{DD} MAX	V _{DD} , V _{DD} V _{PP}	V _{DD} =V _{DD} V _{PP}		- 0.3	~	+ 7.0	V
入力電圧	V _I (1)	・ポート71,72,73,74,8 ・RES			- 0.3	~	V _{DD} + 0.3	
	V _I (2)	VP			V _{DD} - 45	~	V _{DD} + 0.3	
出力電圧	V _O (1)	・S6/T6 ~ S15/T15 ・S16 ~ S31			V _{DD} - 45	~	V _{DD} + 0.3	
	V _O (2)	PWM1			- 0.3	~	V _{DD} + 0.3	
入出力電圧	V _{IO} (1)	・ポート0, 1, 2, 3, 4, 5 ・ポート70, 9			- 0.3	~	V _{DD} + 0.3	
高レベル出力電流	ヒューズ出力電流	IOPH(1)	・ポート0, 1, 2, 3, 4, 5 ・PWM1	CMOS出力 適用1端子当り	- 4			mA
		IOPH(2)	S6/T6 ~ S15/T15	適用1端子当り	- 30			
		IOPH(3)	S16 ~ S31	適用1端子当り	- 15			
	合計出力電流	IOAH(1)	・ポート0,1,3	適用全端子合計	- 25			
		IOAH(2)	・ポート2,4,5 ・PWM1	適用全端子合計	- 25			
		IOAH(3)	・S6/T6 ~ S15/T15 ・S16 ~ S31	適用全端子合計	- 130			
低レベル出力電流	ヒューズ出力電流	IOPL(1)	・ポート0, 1, 2, 3, 4, 5 ・PWM1	適用1端子当り			20	
		IOPL(2)	ポート70	適用1端子当り			15	
		IOPL(3)	ポート9	適用1端子当り			5	
	合計出力電流	IOAL(1)	ポート0,1	適用全端子合計			40	
		IOAL(2)	ポート3	適用全端子合計			40	
		IOAL(3)	・ポート2, 5 ・PWM1	適用全端子合計			40	
		IOAL(4)	ポート4	適用全端子合計			40	
		IOAL(5)	ポート70, 9	適用全端子合計			15	
許容消費電力	P _{dmax}	QIP100E	Ta = - 30 ~ + 70				460	mW
動作周囲温度	T _{opg}				- 30	~	70	
保存周囲温度	T _{stg}				- 65	~	150	

- 【注意】・QIPを基板に実装する前に、必ず、温度125℃で12時間のベーキング（プリベーキング）を行ってください。
- ・プリベーキング後からハンダ付けまでは、温度30℃、湿度70%以下の環境下で24時間以内に行ってください。

LC86P6648

2. 許容動作範囲 / $T_a = -30 \sim +70$, $V_{SS}=0V$

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	min	typ	max	unit
動作電源電圧	VDD(1)	VDD	0.98 μ s t _{cyc} 400 μ s		4.5		6.0	V
メモリ保持電源電圧	VHD	VDD	HOLDモード時 RAM, レジスタ保持		2.0		6.0	
ブルダウン電源電圧	VP	VP		4.5 ~ 6.0	- 35		VDD	
高レベル入力電圧	V _{IH} (1)	ポート0 (シュミット)	出力ディセーブル	4.5 ~ 6.0	0.4VDD + 0.9		VDD	
	V _{IH} (2)	・ポート1, 2, 3, 4, 5 ・ポート72, 73 ・ポート94, 95 (シュミット)	出力ディセーブル	4.5 ~ 6.0	0.75VDD		VDD	
	V _{IH} (3)	ポート70 ポート入力ノ 割り込み側 ポート71 RES (シュミット)	出力Nch Tr. オフ	4.5 ~ 6.0	0.75VDD		VDD	
	V _{IH} (4)	ポート70 ウォッチドッグタイ側	出力Nch Tr. オフ	4.5 ~ 6.0	0.9VDD		VDD	
	V _{IH} (5)	・ポート74, 8 ・ポート90, 91, 92, 93	出力Nch Tr. オフ	4.5 ~ 6.0	0.75VDD		VDD	
低レベル入力電圧	V _{IL} (1)	ポート0 (シュミット)	出力ディセーブル	4.5 ~ 6.0	VSS		0.2VDD	
	V _{IL} (2)	・ポート1, 2, 3, 4, 5 ・ポート72, 73 ・ポート94, 95 (シュミット)	出力ディセーブル	4.5 ~ 6.0	VSS		0.25VDD	
	V _{IL} (3)	・ポート70 ポート入力ノ 割り込み側 ・ポート71 ・RES (シュミット)	出力Nch Tr. オフ	4.5 ~ 6.0	VSS		0.25VDD	
	V _{IL} (4)	ポート70 ウォッチドッグタイ側	出力Nch Tr. オフ	4.5 ~ 6.0	VSS		0.8VDD - 1.0	
	V _{IL} (5)	・ポート74, 8 ・ポート90, 91, 92, 93	出力Nch Tr. オフ	4.5 ~ 6.0	VSS		0.25VDD	
命令サイクルタイム	t _{cyc}			4.5 ~ 6.0	0.98		400	μ s
発振周波数範囲 (注1)	F _m CF(1)	CF1, CF2	12MHz セラミック発振時 図1参照	4.5 ~ 6.0	11.76	12	12.24	MHz
	F _m CF(2)	CF1, CF2	3MHz セラミック発振時 図1参照	4.5 ~ 6.0	2.94	3	3.06	
	F _m RC		内蔵RC発振	4.5 ~ 6.0	0.4	0.8	3.0	
	F _s Xtal	XT1, XT2	32.768kHz 水晶発振時 図2参照	4.5 ~ 6.0		32.768		kHz
発振安定時間 (注1)	T _{ms} CF(1)	CF1, CF2	12MHz セラミック発振時 図3参照	4.5 ~ 6.0		0.02	0.2	ms
	T _{ms} CF(2)	CF1, CF2	3MHz セラミック発振時 図3参照	4.5 ~ 6.0		0.1	1	
	T _{ss} Xtal	XT1, XT2	32.768kHz 水晶発振時 図3参照	4.5 ~ 6.0		1.0	5	s

(注1) 発振定数は表1, 2参照のこと。

LC86P6648

3. 電気的特性 / Ta = - 30 ~ + 70 , VSS=0V

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	min	typ	max	unit
高レベル入力電流	I _{IH} (1)	・ポート1, 2, 3, 4, 5 ・プルアップ MOS Tr. と プルダウン MOS Tr. 無しのポート0	・出力ディセーブル ・プルアップ MOS Tr. オフ ・V _{IN} =V _{DD} (出力 Tr. のワーク電流を含む)	4.5 ~ 6.0			1	μA
	I _{IH} (2)	・プルアップ MOS Tr. 無しのポート70, 71, 72, 73 ・ポート8, 9	・出力 Nch Tr. オフ ・V _{IN} =V _{DD} (出力 Tr. のワーク電流を含む)	4.5 ~ 6.0			1	
	I _{IH} (3)	RES	V _{IN} =V _{DD}	4.5 ~ 6.0			1	
低レベル入力電流	I _{IL} (1)	・ポート1, 2, 3, 4, 5 ・プルアップ MOS Tr. と プルダウン MOS Tr. 無しのポート0	・出力ディセーブル ・プルアップ MOS Tr. オフ ・V _{IN} =V _{SS} (出力 Tr. のワーク電流を含む)	4.5 ~ 6.0	- 1			
	I _{IL} (2)	・プルアップ MOS Tr. 無しのポート70, 71, 72, 73 ・ポート8, 9	・出力 Nch Tr. オフ ・V _{IN} =V _{SS} (出力 Tr. のワーク電流を含む)	4.5 ~ 6.0	- 1			
	I _{IL} (3)	RES	V _{IN} =V _{SS}	4.5 ~ 6.0	- 1			
高レベル出力電圧	VOH(1)	・CMOS出力の ポート0, 1, 2, 3, 4, 5 ・PWM1	I _{OH} = - 1.0mA	4.5 ~ 6.0	V _{DD} - 1			V
	VOH(2)	S6/T6 ~ S15/T15	I _{OH} = - 20mA	4.5 ~ 6.0	V _{DD} - 1.8			
	VOH(3)	S16 ~ S31	I _{OH} = - 5mA	4.5 ~ 6.0	V _{DD} - 1.8			
低レベル出力電圧	VOL(1)	・ポート0, 1, 2, 3, 4, 5	I _{OL} =10mA	4.5 ~ 6.0			1.5	
	VOL(2)	・PWM1	I _{OL} =1.6mA	4.5 ~ 6.0			0.4	
	VOL(3)	ポート70, 9	I _{OL} =1mA	4.5 ~ 6.0			0.4	
プルアップ MOSTr抵抗	R _{pu}	・ポート0, 1, 2, 3, 4, 5 ・ポート70, 71, 72, 73	VOH=0.9V _{DD}	4.5 ~ 6.0	15	40	70	kΩ
プルダウン MOSTr抵抗	R _{pd} (1)	ポート00, 01, 02, 03	VOL=0.1V _{DD}	4.5 ~ 6.0	15	40	80	
プルダウン抵抗	R _{pd} (2)	プルダウン抵抗有りの S7/T7 ~ S15/T15 S16 ~ S27	・出力Pch Tr. オフ ・V _{OUT} =3V ・V _p = - 30V	5.0	60	100	200	
出力オフリーク 電流	I _{OFF} (1)	プルダウン抵抗無しの S6/T6	・出力Pch Tr. オフ ・V _{OUT} =V _{SS}	4.5 ~ 6.0	- 1			μA
	I _{OFF} (2)	S28 ~ S31	・出力Pch Tr. オフ ・V _{OUT} =V _{DD} - 40V	4.5 ~ 6.0	- 30			
ヒステリシス電圧	V _{HIS}	・ポート0, 1, 2, 3, 4, 5 ・ポート70, 71, 72, 73 ・ポート94, 95 ・RES	出力ディセーブル	4.5 ~ 6.0		0.1V _{DD}		V
端子容量	CP	全端子	・f=1MHz ・被測定端子以外は、 V _{IN} =V _{SS} ・Ta=25	4.5 ~ 6.0		10		pF

LC86P6648

4. シリアル入出力特性 / Ta = - 30 ~ + 70 , VSS=0V

項目			記号	適用端子・備考	条件	規格			
						VDD[V]	min	typ	max
シリアル入出力	入力クロック	周期	tCKCY(1)	SCK0, SCK1	図5参照	4.5 ~ 6.0	2		
		低レベルパルス幅	tCKL(1)			4.5 ~ 6.0	1		
		高レベルパルス幅	tCKH(1)			4.5 ~ 6.0	1		
	出力クロック	周期	tCKCY(2)	SCK0, SCK1	・オープンドレイン出力時は1kΩのプルアップ抵抗を外付けする。 ・図5参照	4.5 ~ 6.0	2		
		低レベルパルス幅	tCKL(2)			4.5 ~ 6.0		1/2tCKCY	
		高レベルパルス幅	tCKH(2)			4.5 ~ 6.0		1/2tCKCY	
シリアル入力	デ・タセットアップ時間		tICK	・SI0, SI1 ・SB0, SB1	・SCK0, SCK1の立ち上がりに対して規定する。 ・図5参照	4.5 ~ 6.0	0.1		
	デ・タホールド時間		tCKI			4.5 ~ 6.0	0.1		
シリアル出力	シリアルクロックが外部クロック時の出力遅延時間		tCKO(1)	・SO0, SO1 ・SB0, SB1	・SCK0, SCK1の立ち下がりに対して規定する。 ・オープンドレイン出力時は1kΩのプルアップ抵抗を外付けする。 ・図5参照	4.5 ~ 6.0			7/12tcyc + 0.2
	シリアルクロックが内部クロック時の出力遅延時間		tCKO(2)			4.5 ~ 6.0			1/3tcyc + 0.2

5. パルス入力条件 / Ta = - 30 ~ + 70 , VSS=0V

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	min	typ	max	unit
高・低レベル パルス幅	tPIH(1) tPIL(1)	・INT0, INT1 ・INT3, INT4, INT5 ・INT6 ・INT2/T0IN	・割り込み要因フラグを セットできる。 ・タイ / カンタ0が パルスカウントできる。	4.5 ~ 6.0	1			tcyc
	tPIH(2) tPIL(2)	・タイ 除去フィルタの 時定数が1/1の 場合のINT3/T0IN	・割り込み要因フラグを セットできる。	4.5 ~ 6.0	2			
	tPIH(3) tPIL(3)	・タイ 除去フィルタの 時定数が1/16の 場合のINT3/T0IN	・割り込み要因フラグを セットできる。	4.5 ~ 6.0	32			
	tPIH(4) tPIL(4)	・タイ 除去フィルタの 時定数が1/64の 場合のINT3/T0IN	・割り込み要因フラグを セットできる。	4.5 ~ 6.0	128			
	tPIL(5)	RES	リセットできる。	4.5 ~ 6.0	200			μs

LC86P6648

6. AD 変換特性 / $T_a = -30 \sim +70$, $V_{SS}=0V$

項目	記号	適用端子・備考	条件	VDD[V]	規格			
					min	typ	max	unit
分解能	N			4.5 ~ 6.0		8		bit
絶対精度	ET		(注2)				± 1.5	LSB
変換時間	tCAD		AD変換時間=16 × tcyc (ADCR2=0の時) (注3)		15.68 (tcyc= 0.98μs)		65.28 (tcyc= 4.08μs)	μs
			AD変換時間=32 × tcyc (ADCR2=1の時) (注3)		31.36 (tcyc= 0.98μs)		130.56 (tcyc= 4.08μs)	
アナログ入力 電圧範囲	VAIN	AN0 ~ AN11			VSS		VDD	V
アナログポート 入力電流	IAINH		VAIN=VDD				1	μA
	IAINL		VAIN=VSS		-1			

(注2) 絶対精度は量子化誤差 ($\pm 1/2LSB$) を除く。

(注3) 変換時間は、変換をスタートさせる命令が出てからアナログ入力値に対する完全なデジタル変換値がレジスタに設定されるまでの時間をいう。

LC86P6648

7. 消費電流特性 / Ta = - 30 ~ + 70 , VSS=0V

項目	記号	適用端子・備考	条件	VDD[V]	規格			
					min	typ	max	unit
通常動作時 消費電流（注４）	IDDOP(1)	VDD	<ul style="list-style-type: none"> • FmCF=12MHz セラミック発振時 • FsXtal=32.768 kHz 水晶発振時 • システムクロックは12MHz側 • 内蔵RC発振は停止 	4.5 ~ 6.0		14	32	mA
	IDDOP(2)		<ul style="list-style-type: none"> • FmCF=3MHz セラミック発振時 • FsXtal=32.768kHz 水晶発振時 • システムクロックは3MHz側 • 内蔵RC発振は停止 	4.5 ~ 6.0		6	17	
	IDDOP(3)		<ul style="list-style-type: none"> • FmCF=0Hz (発振停止) • FsXtal=32.768kHz 水晶発振時 • システムクロックは内蔵RC発振 	4.5 ~ 6.0		4	12	
	IDDOP(4)		<ul style="list-style-type: none"> • FmCF=0Hz (発振停止) • FsXtal=32.768kHz 水晶発振時 • システムクロックは32.768kHz側 • 内蔵RC発振は停止 	4.5 ~ 6.0		3	10	
HALTモード 消費電流（注４）	IDDHALT(1)	VDD	<ul style="list-style-type: none"> • HALTモード • FmCF=12MHz セラミック発振時 • FsXtal=32.768kHz 水晶発振時 • システムクロックは12MHz • 内蔵RC発振は停止 	4.5 ~ 6.0		6	13	mA
	IDDHALT(2)		<ul style="list-style-type: none"> • HALTモード • FmCF=3MHz セラミック発振時 • FsXtal=32.768kHz 水晶発振時 • システムクロックは3MHz • 内蔵RC発振は停止 	4.5 ~ 6.0		2.2	7	
	IDDHALT(3)		<ul style="list-style-type: none"> • HALTモード • FmCF=0Hz (発振停止) • FsXtal=32.768kHz 水晶発振時 • システムクロックは内蔵RC発振 	4.5 ~ 6.0		400	1600	μA
	IDDHALT(4)		<ul style="list-style-type: none"> • HALTモード • FmCF=0Hz (発振停止) • FsXtal=32.768kHz 水晶発振時 • システムクロックは32.768kHz側 • 内蔵RC発振は停止 	4.5 ~ 6.0		25	100	
HOLDモード 消費電流（注４）	IDDHOLD(1)	VDD	HOLDモード	4.5 ~ 6.0		0.05	30	

（注４）消費電流は出力 Tr. プルアップ MOS Tr. およびプルダウン MOS Tr. に流れる電流を含まない。

表1 セラミック発振保証定数（メインクロック）

発振の種類	メ - カ	発振子	C1	C2
12MHz セラミック発振	ムラタ	CSA12.0MTZ	33pF	33pF
		CST12.0MTW	内蔵	
	京セラ	KBR-12.0M	33pF	33pF
3 MHzセラミック発振	ムラタ	CSA 3.00MG	33pF	33pF
		CST3.00MGW	内蔵	
	京セラ	KBR-3.0MS	47pF	47pF

C1, C2 はK公差（ $\pm 10\%$ ）、SL特性を使用すること。

表2 水晶発振保証定数（サブクロック）

発振の種類	メーカー	発振子	C3	C4
32.768kHz 水晶発振	京セラ	KF-38G-13P0200	18pF	18pF

C3, C4 はJ公差（ $\pm 5\%$ ）、CH特性を使用すること。

（高精度を必要としないものについては、K公差（ $\pm 10\%$ ）、SL特性を使用すること。）

【注意】・回路パターンの影響を受けるので、発振に関わる部品はできるだけパターン長を伸ばさないように近くに配置すること。

・上記以外の発振子を用いた場合には、特性を保証できない。

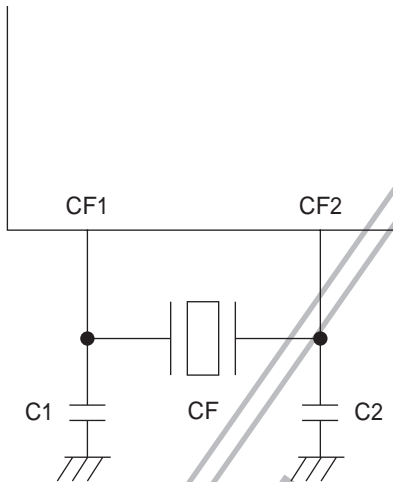


図1 セラミック発振回路

ILC00059

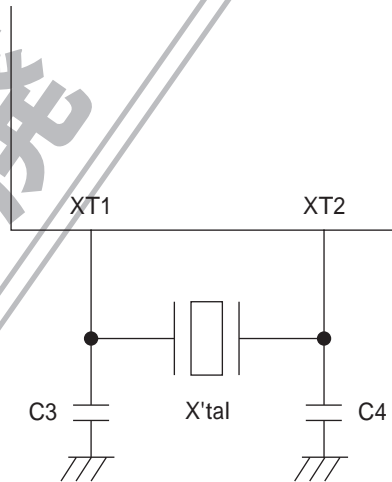


図2 水晶発振回路

ILC00065

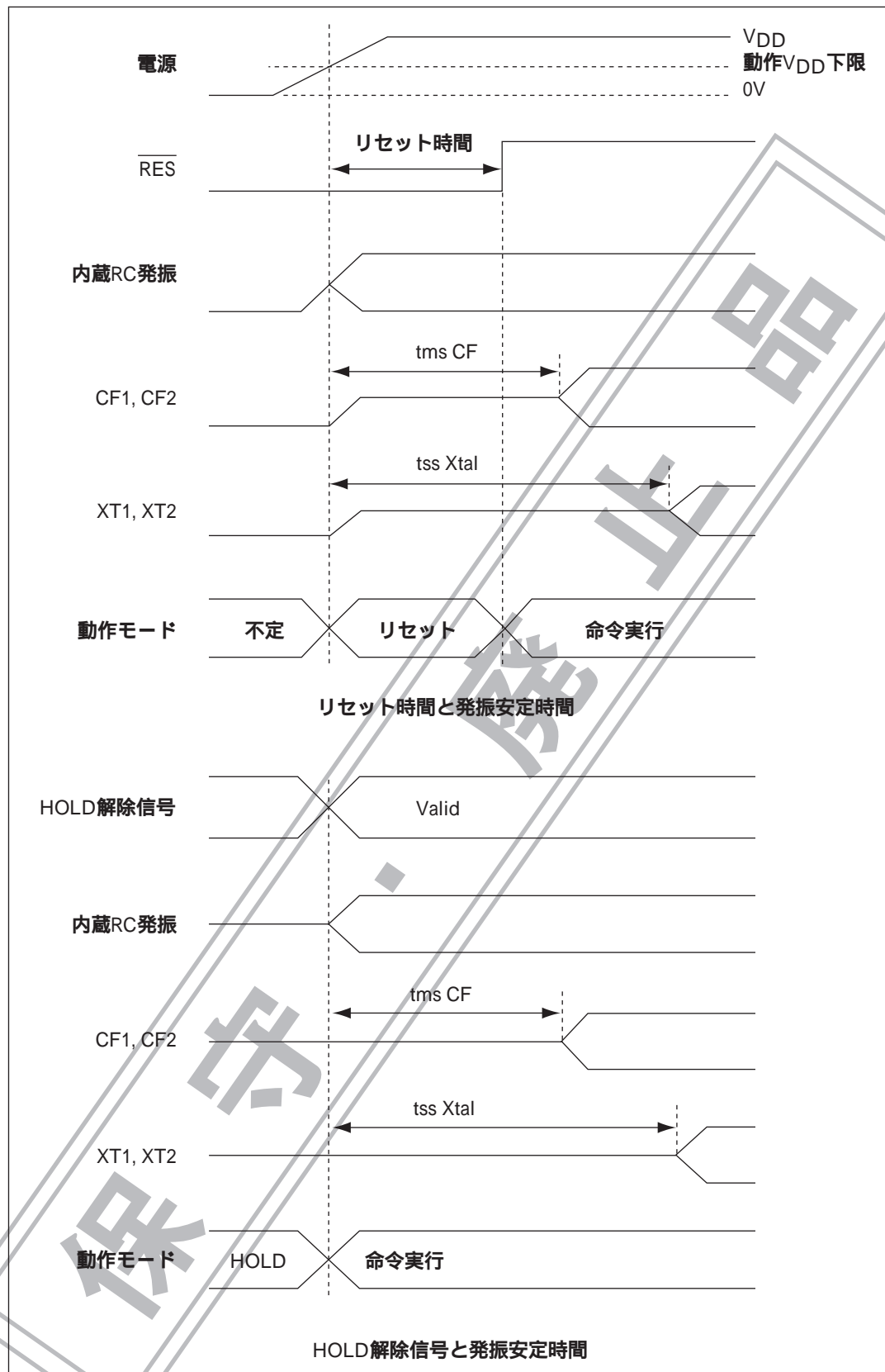
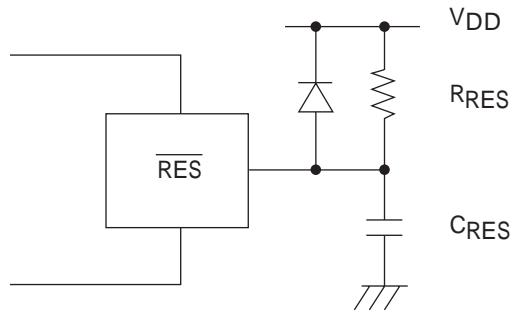


図3 発振安定時間

ILC00046



(注意) 電源が動作電源電圧の下限を上回ったあと
200 μs までは必ずリセットがかかるように
 R_{RES} , C_{RES} の値を決めること。

図4 リセット回路

ILC00052

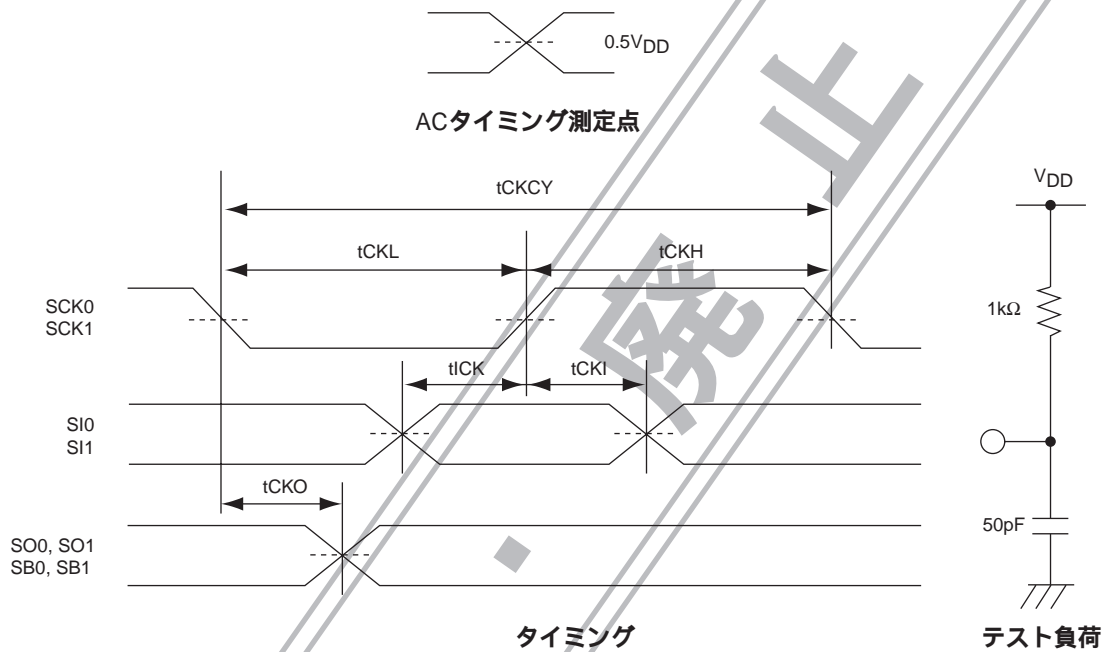


図5 シリアル入出力テスト条件

ILC00073

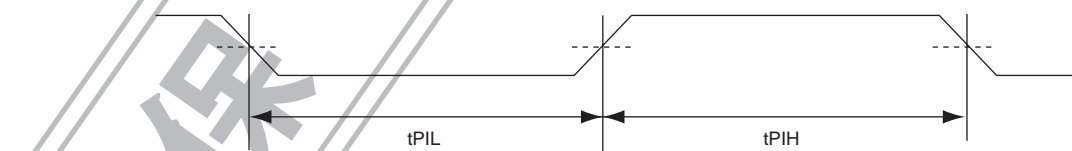


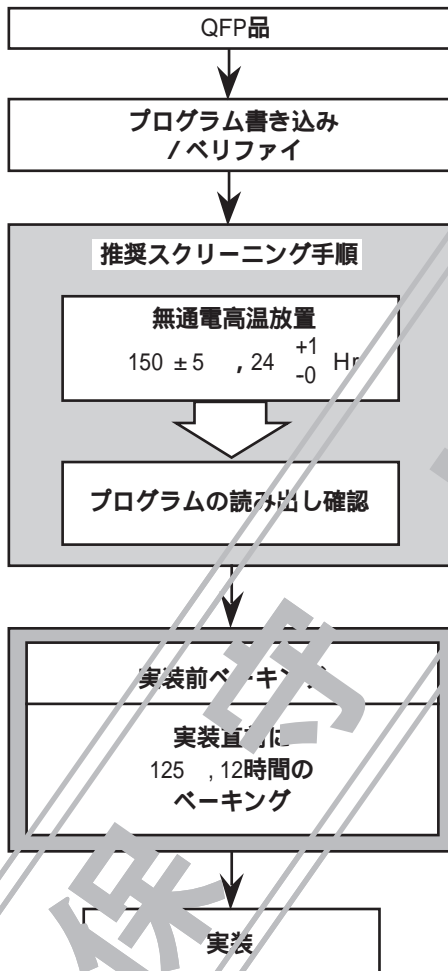
図6 パルス入力タイミング条件

ILC00074

取り扱い上の注意

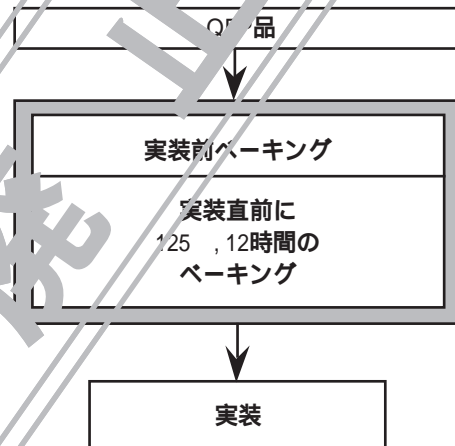
- ・ワンタイムマイコンのPROM未書き込み品は、その構造上、弊社にて完全な試験を行なって出荷することはできません。PROM書き込み後の信頼性を高めるために、下記フローによるスクリーニングの実施を推奨します。
- ・ワンタイムマイコンのPROM未書き込み品は、その性質上、全ビット書き込み試験を実施することができません。従って、必ずしも書き込み歩留まり100%を保証できない場合がありますので、あらかじめご了承ください。
- ・防湿包装状態（開封前）での保管
防湿包装状態での保管は、温度30℃、湿度70%以下の環境下にて保管してください。
- ・防湿包装開封後
防湿包装を開封後、ハンダ付けする場合は、ハンダ付け前に必ず125℃、12時間のプリベーキングを実施してください。また、プリベーキング後は、できるだけ素早くハンダ付けを行なうようにしてください。プリベーキング後からハンダ付けまでは、温度30℃、湿度70%以下の環境下にて24時間以内とします。

a. ユーザによる書き込み品
（PROM未書き込み出荷品）の実装前条件



ILC00068

b. 弊社による書き込み品
（PROM書き込み済出荷品）の実装前条件



ILC00069

- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。