

เอกสารข้อเสนอโครงการวิชา Digital System Fundamental (Proposal)

ชื่อโครงการ : Tart888

เสนอ : รศ. ดร. เจริญ วงษ์ชุ่มเย็น

รายชื่อสมาชิกในกลุ่ม

1. นาย ราธา ไรจน์รุจิพงศ์ รหัสนักศึกษา 66011464 กลุ่ม 17
2. นาย วัฒนันท์ ธีรธนาพงษ์ รหัสนักศึกษา 66011476 กลุ่ม 17

ที่มาและความสำคัญ

ในปัจจุบัน FPGA เป็นเทคโนโลยีที่สำคัญในด้านการพัฒนาระบบดิจิทัล การจำลองตู้สล็อตแมชชีนด้วย FPGA จึงเป็นโครงการที่น่าสนใจ เพราะช่วยให้เข้าใจการทำงานภายในของเครื่องเกมที่มีการใช้ระบบการสุ่มและการแสดงผล

วัตถุประสงค์ในการทำโครงการ

1. เพื่อประยุกต์ใช้ความรู้จากวิชา Digital system fundamental
2. เพื่อศึกษาการทำงานของบอร์ด FPGA และ โปรแกรม Xilinx และการสร้าง Schematic Module และ VHDL Module
3. เพื่อพัฒนาเครื่องเล่น Slot machine
4. เพื่อเป็นแนวทางในการจัดทำโครงการแก่ผู้อื่นสืบต่อไป

ประโยชน์ที่ได้รับจากการทำโครงการ

1. ได้ความชำนาญและประสบการณ์ในศาสตร์ด้าน Digital
2. ได้ความชำนาญและประสบการณ์ในการใช้งานบอร์ด FPGA
3. ได้ความชำนาญและประสบการณ์ในการใช้งานโปรแกรม Xilinx และการสร้าง Schematic Module และ VHDL Module
4. ได้ความชำนาญและประสบการณ์ในการสร้าง Top-Down Design
5. สามารถนำชิ้นงานไปต่อยอดเพิ่มในอนาคตได้

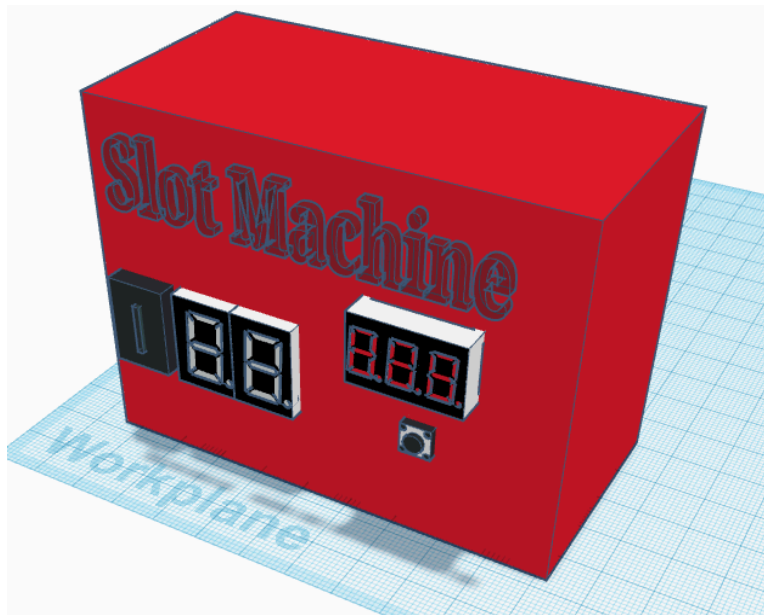
ขอบเขตของโครงการ

1. การสร้างวงจรใน FPGA Spartan-6 ของ Xilinx เบอร์ XC6SLX9
2. การเขียนโปรแกรมของบอร์ด Arduino IDE 2.3.2

ระยะเวลาในการพัฒนาโครงการ

ระยะเวลาในการพัฒนาโครงการทั้งหมด 43 วัน โดยเริ่มตั้งแต่วันที่ 1 ตุลาคม พ.ศ. 2567 ถึง 12 พฤศจิกายน พ.ศ. 2567

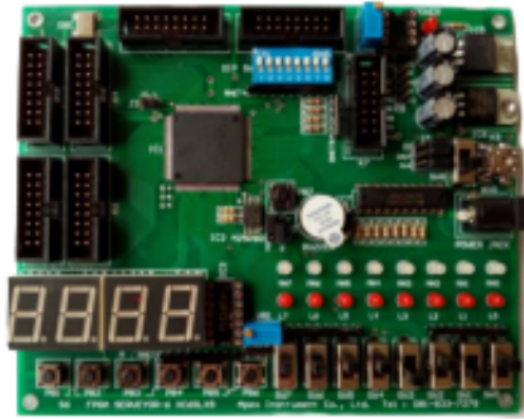
โครงสร้างของโครงการ



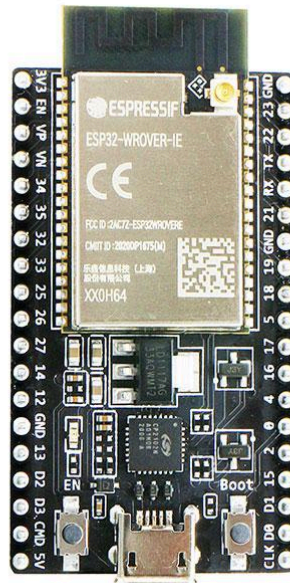
รูปแสดงโมเดลตู้สล็อตแมชชีน

อุปกรณ์ที่ใช้

1. รุ่น FPGA Spartan-6 ของ Xilinx เบอร์ XC6SLX9 จำนวน 2 ตัว



2. ESP32 WiFi



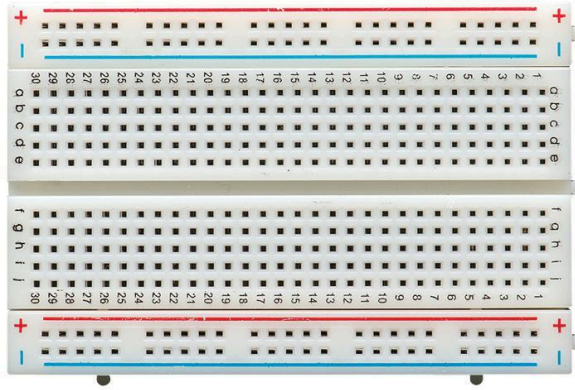
3. Coin Validator



4. สายไฟเชื่อม



5. Bread Board



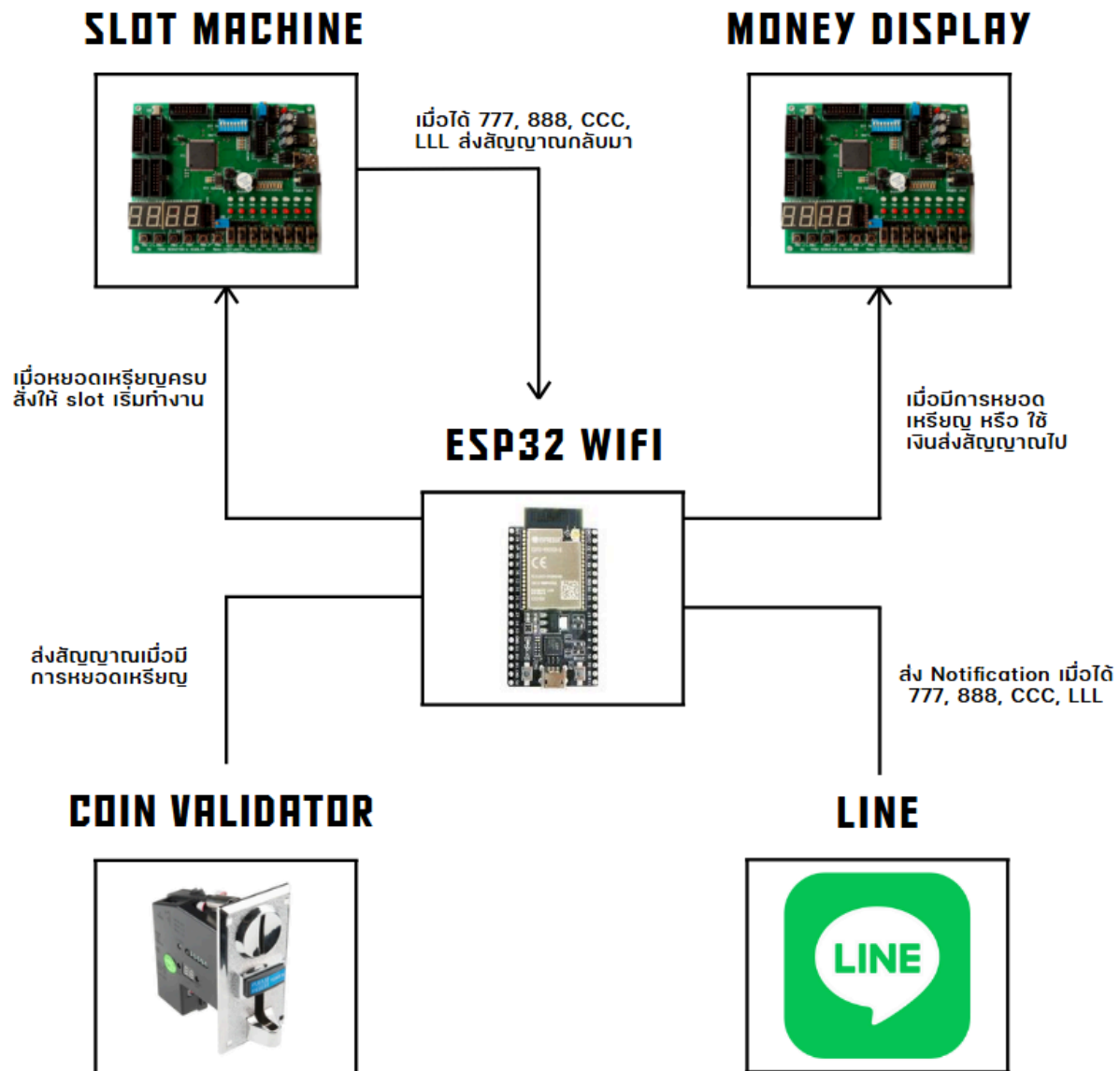
6. Push Button



7. Battery 12V



หลักการทำงาน



รูปแสดงหลักการทำงานโดยรวมของโปรแกรม

1. FPGA บอร์ด 1 (เครื่อง Slot Machine)

- หน้าที่: ควบคุมสถานะ (State) ในการเล่นและหมุนช่องแสดงผล 3 ช่องของ Slot Machine

- **การทำงาน:**
 - ระบบ Slot Machine จะรันบนบอร์ดนี้ โดยแสดงผลของทั้ง 3 ช่องบน 7 Segment Display
 - 7 Segment Decoder เป็นแบบ Custom ที่ออกแบบมาให้แสดงสัญลักษณ์พิเศษ เช่น 7, 8, C, L และ X
 - หากผู้เล่นชนะตามรูปแบบคะแนน เช่น 777, 888, CCC, LLL: จะส่งสัญญาณ 1 ไปยังบอร์ด ESP32 เพื่อส่งแจ้งเตือนเข้าไลน์
 - FPGA จะรอรับสัญญาณเริ่มต้นการทำงานจาก Arduino เมื่อมีการหยอดเหรียญครบตามที่กำหนด

2. FPGA บอร์ด 2 (แสดงผลจำนวนเงิน)

- **หน้าที่:** รอรับสัญญาณจาก ESP32 เมื่อมีการหยอดเหรียญเพื่อทำการเพิ่มจำนวนเงิน
- **การทำงาน:**
 - มี 7 สายสัญญาณสำหรับรับเลขฐาน 2 (7-Bit) จาก ESP32
 - นำเลขฐาน 2 (7-Bit) มาแสดงผลเป็นฐาน 10 บน 7 Segment Display

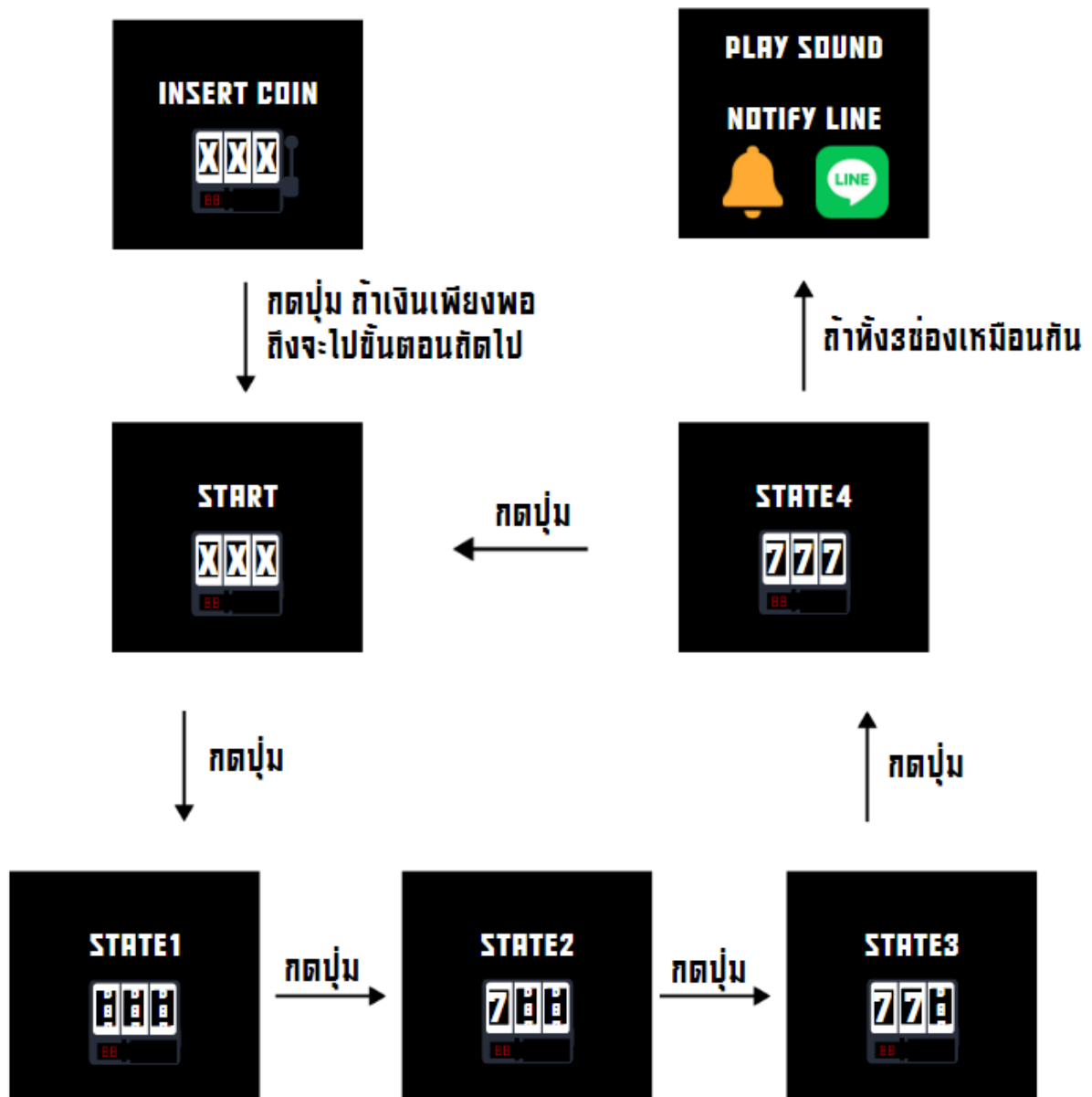
3. ESP 32 Wifi

- **หน้าที่:** รอรับสัญญาณจากบอร์ดที่ 1 และ Coin Validator เพื่อแจ้งเตือนไปยัง LINE
- **การทำงาน:**
 - รอรับสัญญาณจาก Coin Validator เพื่อเพิ่มจำนวนเงิน
 - ส่งจำนวนเงินไปยังบอร์ด 2 โดยส่งเป็นเลขฐาน 2 (7-Bit)
 - รอรับสัญญาณคะแนนจาก FPGA บอร์ดที่ 1 โดยมี 4 สายสัญญาณตามรูปแบบคะแนนที่ชนะ:
 - สายที่ 1: คะแนนแบบ 777
 - สายที่ 2: คะแนนแบบ 888
 - สายที่ 3: คะแนนแบบ CCC
 - สายที่ 4: คะแนนแบบ LLL
 - แจ้งเตือนผ่าน Line ตามคะแนนที่ได้

4. Coin Validator

- **หน้าที่:** ตรวจสอบเหรียญที่หยอดเข้ามาในตู้ Slot Machine
- **การทำงาน:**
 - เมื่อมีการหยอดเหรียญ Coin Validator จะส่งสัญญาณไปยัง ESP32 เพื่อเพิ่มจำนวนเงิน

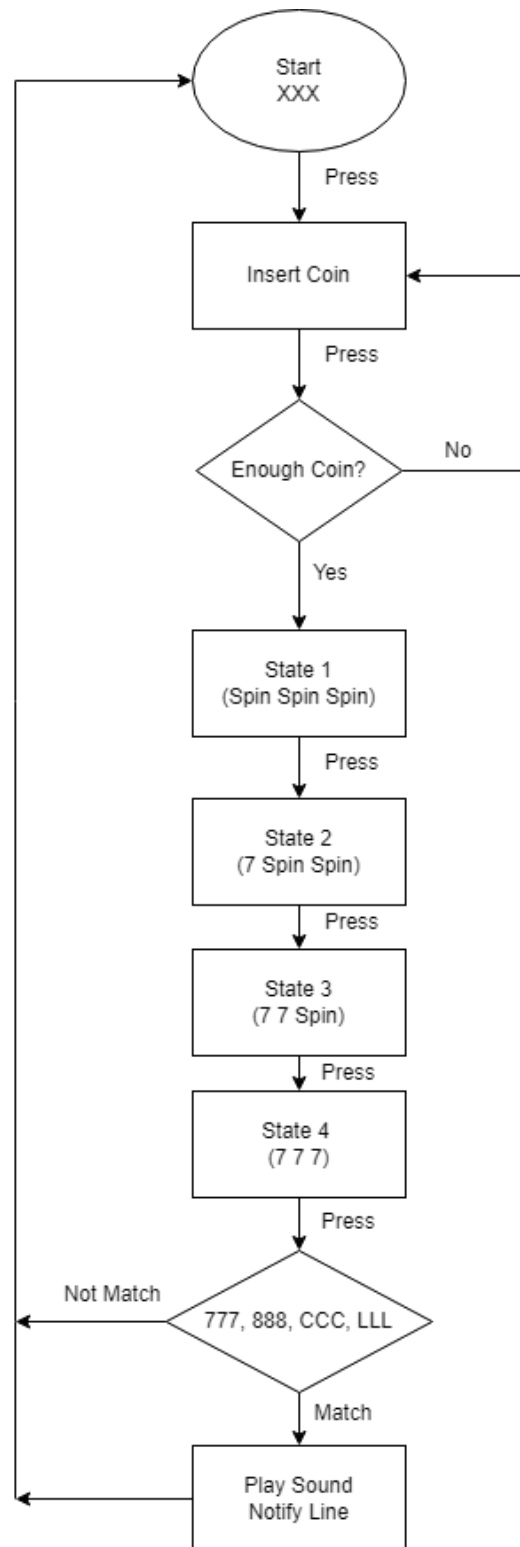
State Diagram



แผนการดำเนินงาน

| รายละเอียดขั้นตอนทำโครงการ | ระยะเวลาการดำเนินงาน | | | | | | |
|--|----------------------|--------------|---------------|---------------|---------------------|----------------|-----------------|
| | 1-7 ต.ค. | 8-14 ต.ค. | 15-21 ต.ค. | 22-28 ต.ค. | 29 ต.ค. - 4 พ.ย. | 5 - 11 พ.ย. | 12 - 18 พ.ย. |
| ค้นคว้าและศึกษาหาทฤษฎีที่ สนใจในการทำโครงการ | 7 | | | | | | |
| ศึกษาหลักการทำเกมบอร์ด FPGA | 14 | | | | | | |
| ออกแบบลักษณะเกมว่าอยากให้มียะไรบ้าง | | 14 | | | | | |
| ทำการสั่งซื้ออุปกรณ์ที่เกี่ยวข้องกับโครงการ | | | 7 | | | | |
| ทำการเขียนวงจรและทดสอบ | | | | 21 | | | |
| จัดทำ VDO นำเสนอ | | | | | | | 7 |

Flowchart



รูปแสดง Flowchart การทำงานโครงงานนี้