



MACRONIX  
INTERNATIONAL Co., LTD.

**MX30LF1G08AA**

---

**Macronix(旺宏电子)**

# **MX30LF1G08AA**

## **1G-bit NAND Flash 存储器**

中文翻译:秦佳奇

联系方式:[942443360@qq.com](mailto:942443360@qq.com)

个人水平有限,如有错误欢迎指出

本手册属于**Macronix(旺宏电子)**版权所有,  
本次翻译只作为学习交流,不可用于任何商业用途

# 目录

1. 特性.....	4
2. 一般说明.....	4
图 1. MX30LF1G08AA 逻辑图.....	4
2-1. 订购信息.....	5
3. 引脚配置.....	6
3-1. 引脚说明.....	7
4. 引脚功能.....	8
5. 框图.....	9
图 2. 命令 / 地址 / 数据锁存时序交流波形.....	10
图 3. 地址输入周期交流波形.....	10
6. 设备操作.....	10
图 4. 命令输入周期交流波形.....	11
图 5. 数据输入周期交流波形.....	11
图 6. 读取周期交流波形.....	12
图 7. 读取操作交流波形 (被CE#截获).....	13
图 8. CE#无关的读取操作.....	14
图 9. 顺序数据输出交流波形 (读取操作后).....	14
图 10. 随机数据输出交流波形.....	15
图 11. 缓存读取 (Cache Read)交流波形.....	17
图 12. 写入命令80H后的编程 (写入) 操作交流波形.....	18
图 13. 随机数据输入交流波形(页编程).....	19
图 14. CE#无关的编写操作.....	20
图 15-1. 缓存编程(Cache Program)的交流波形.....	22
图 15-2. 缓存编程顺序.....	23
图 16. 擦除操作交流波形.....	24
图 17. 读取ID操作交流波形.....	25
图 18. 状态标志位读取操作交流波形.....	26
图 19. 复位操作.....	27
7. 参数.....	28
7-1. 绝对最大额定值.....	28
图 20. 在试设备.....	30
表 1. 工作范围.....	29
表 2. 直流特性.....	29
表 3. 电容.....	29

表 4. 交流测试条件 .....	30
表 5. 编程, 读取和擦除特性 .....	30
表 6. 工作范围内的交流特性 .....	31
<b>8. 原件布局和地址分配的示意图 .....</b>	<b>32</b>
表 7. 地址分配 .....	32
<b>9. 操作模式: 逻辑和命令表 .....</b>	<b>33</b>
图 21. 位分配(十六进制数据) .....	34
表 8. 逻辑表格 .....	33
表 9. 十六进制命令表格 .....	34
表 10. 状态标志位输出 .....	35
表 11. 通过读取ID命令90H读取ID码 .....	35
表 12. ID第3周期码定义表格 .....	36
表 13. ID第4周期码定义表格 .....	36
<b>9-1. R/B#: 就绪/忙# 引脚的截止状态 (R/B#) .....</b>	<b>37</b>
图 22. R/B# 引脚时序信息 .....	37
<b>9-2. 电源 开/关 顺序 .....</b>	<b>38</b>
图 23. 电源 开/关 顺序 .....	38
图 24. 使能编程 .....	39
图 25. 失能编程 .....	39
图 26. 使能擦除 .....	39
图 27. 失能擦除 .....	39
<b>10. 软件算法 .....</b>	<b>40</b>
<b>10-1. 无效块 (坏块) .....</b>	<b>40</b>
图 28. 坏块 .....	40
表 14. 有效块 .....	40
<b>10-2. 坏块测试流程 .....</b>	<b>41</b>
图 29. 坏块测试流程 .....	41
<b>10-3. 读取/编程/擦除操作的故障现象 .....</b>	<b>41</b>
表 15. 故障模式 .....	41
<b>10-4. 编程 .....</b>	<b>42</b>
图 30. 故障模式 .....	42
图 31. 编程流程图 .....	42
<b>10-5. 擦除 .....</b>	<b>42</b>
图 32. 擦除流程图 .....	43
图 33. 读取流程图 .....	43
<b>11. 封装信息 .....</b>	<b>45</b>
<b>12. 版本历史 .....</b>	<b>47</b>

## 1G-bit (128 M x 8 bit) NAND Flash 存储器

### 1. 特性

- **1 Gbit SLC(单层单元) NAND Flash**
  - 128 M x 8 bit
  - 64 K 个页, 每页(2,048+64) bytes
  - 1K 个块, 每块64页
- **多路复用命令/地址/数据**
- **4 MByte用户冗余空间**
  - 64 bytes 附着在每个页
- **最快读取周期**
  - 第一个byte延迟: 25us
  - 顺序读取: 30ns/byte
- **提供缓存读取操作**
- **页编程操作**
- **缓存编程**
  - 内部缓存器(2,048+64) bytes
- **编程时间: 页编程 250us (典型值)**
- **独立电压操作: 3.3V**
- **低功耗 - 最大30mA 有效电流 (RD/PGM/ERS)**
- **自动睡眠模式**
  - 50uA (最大) 待机电流
- **块擦除特征**
  - 块大小: (128K+4K) bytes 每块
  - 1K 个块, 每块64页
  - 块擦除时间: 2ms (典型值)
- **硬件数据保护: WP#引脚**
- **多设备状态指示**
  - 就绪/忙 (R/B#) 引脚
  - 状态位寄存器
- **片选无关功能**
  - 使系统接口更简单
- **状态位寄存器**
- **电子标识 (4周期)**
- **高可靠性**
  - 耐力: 100K周期(1-bit ECC每528-byte)
  - 数据保存: 10年
- **非常宽的温度操作范围:**
  - 40°C to +85°C
- **封装: 48-TSOP(I) (12mm x 20mm), 63-ball(球形触点) 9mmx11mm VFBGA(\*高级信息) 所有的封装设备符合RoHS标准.**

### 2. 一般说明

MX30LF1G08AA是1Gb SLC NAND Flash存储设备. 其标准的NAND Flash特性和可靠的指令使它更适合于嵌入式系统用来存储代码和数据。

MX30LF1G08AA典型的访问是一个页(2,112 bytes), 读取和编程都是基于页的。

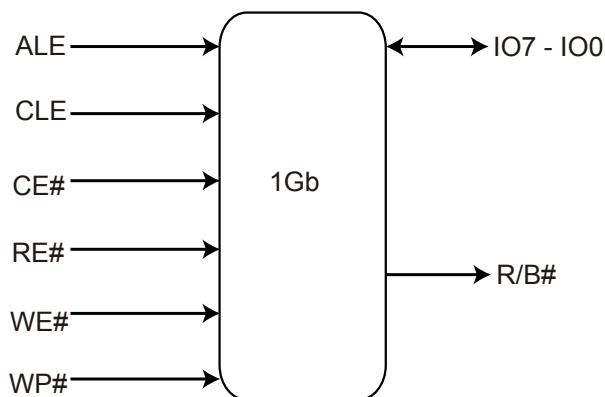
MX30LF1G08AA存储阵列由1024 blocks组成, 每个块由(2,048+64) byte的64页组成,整个阵列由两个NAND串行结构组成,每个串行结构由32个串行连接单元组成.每个页都有一个64 bytes的额外空间用来放置ECC或其它用途. 设备有一个2,112 bytes大小的片上缓存器, 用来加载数据或访问数据。

MX30LF1G08AA的缓存读取操作使得顺序读取每字节30ns,第一个字节的读取可能延迟25us.

支持快速编程, 页编程速率可达8MB/秒 (大约).

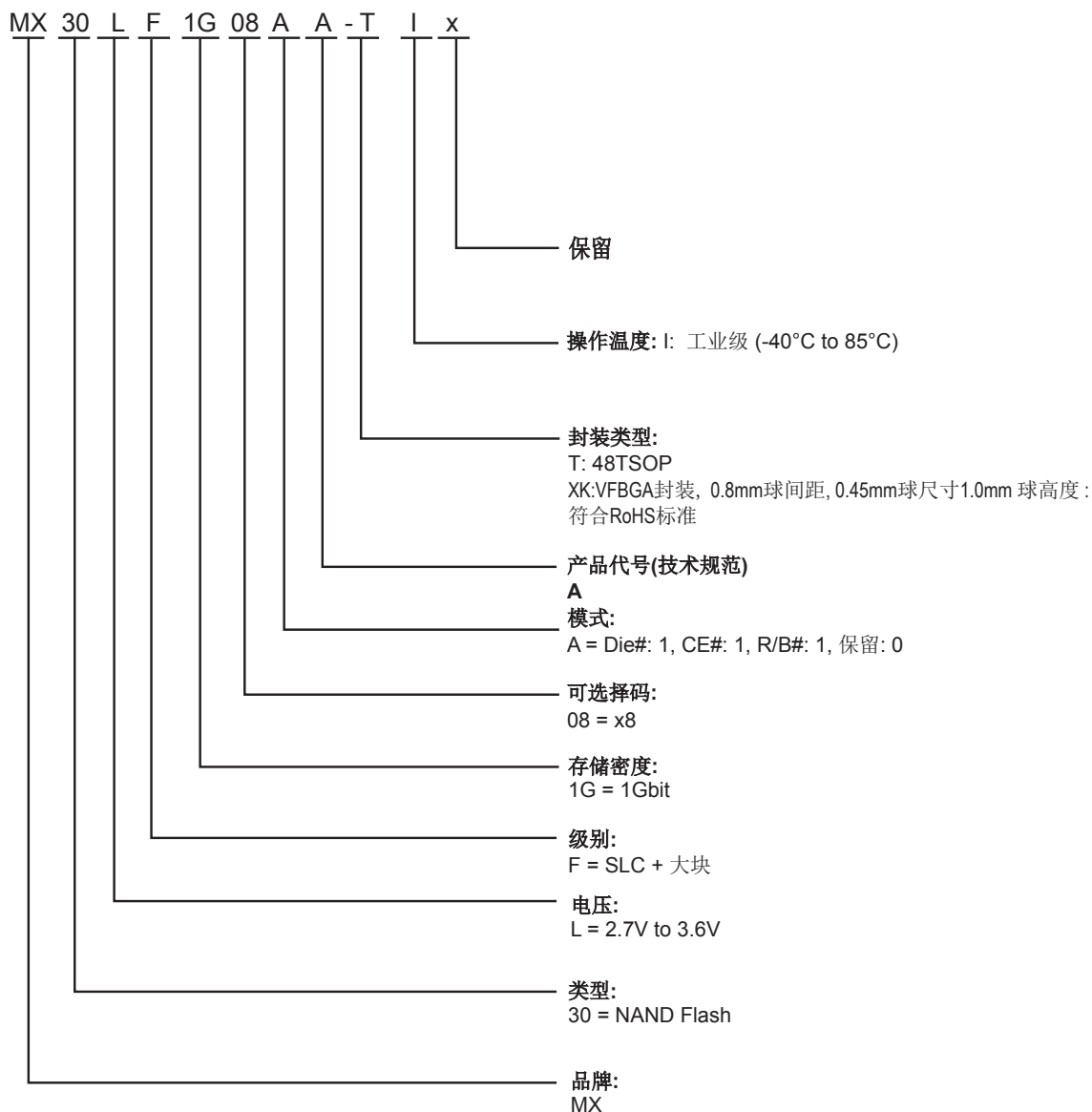
MX30LF1G08AA在所有模式操作下(读取/编程/擦除)的功耗为30mA ,待机模式下为50uA.

图 1. MX30LF1G08AA 逻辑图



## 2-1. 订购信息

### 设备名称描述

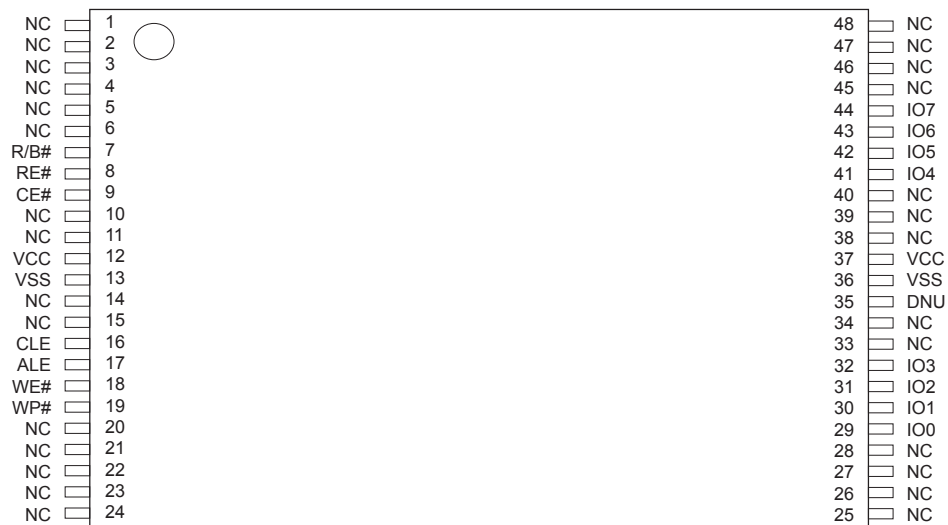


零件号	组织结构(位宽)	VCC 范围	封装	温度等级
MX30LF1G08AA-TI	x8	2.7V - 3.6 Volt	48-TSOP	工业级 (-40° to 85°C)
MX30LF1G08AA-XKI(*)	x8	2.7V - 3.6 Volt	63-VFBGA(*)	工业级 (-40° to 85°C)

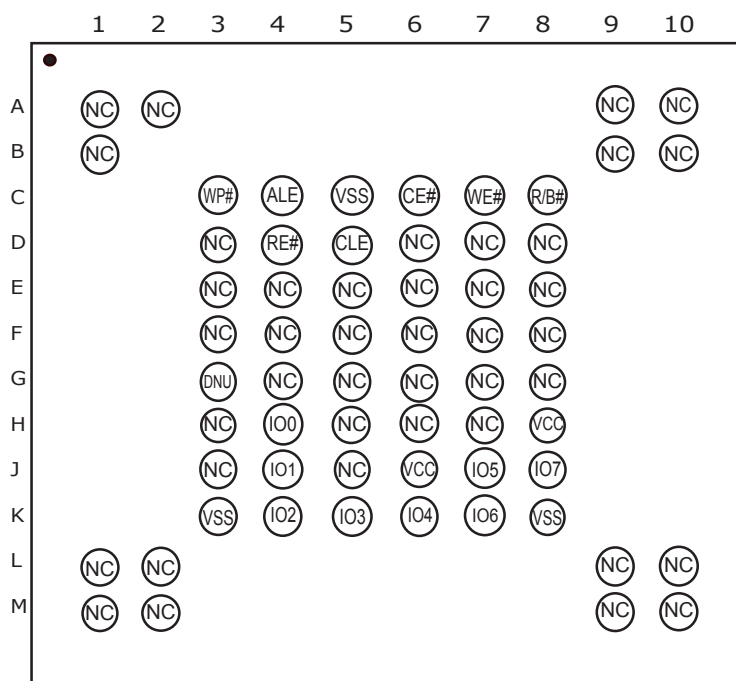
\* 高级信息

### 3. 引脚配置

#### 48-TSOP



#### 63-ball 9mmx11mm VFBGA



### 3-1. 引脚说明

符号	引脚名称
<b>IO7 - IO0</b>	数据 I/O 端口
<b>CE#</b>	片选 (低有效)
<b>RE#</b>	读取使能 (低有效)
<b>WE#</b>	写入使能 (低有效)
<b>CLE</b>	命令锁存使能
<b>ALE</b>	地址锁存使能
<b>WP#</b>	写保护 (低有效)
<b>R/B#</b>	就绪/忙 (开漏)
<b>VSS</b>	地
<b>VCC</b>	设备电源
<b>NC</b>	不内部连接
<b>DNU</b>	不用 (不连接)

## 4. 引脚功能

MX30LF1G08AA设备是一个顺序访问存储器, 利用端口的复用输入来传送命令/地址/数据.

### I/O 端口: IO7 - IO0

IO7到IO0用来进行设备的地址/命令输入和数据的输入输出.

### 片选引脚: CE#

当CE#在读取操作期间或者其他非忙状态变为高电平时, 设备会进入低功耗的待机模式.

CE#变为低电平时使能设备并准备就绪. 当CE#变为高电平, t设备不被选中. 然而, 当设备处于忙状态时, 在CE#变为高电平时设备不会进入待机模式.

### 读使能引脚: RE#

RE# (读使能)允许设备在RE#的下降沿后在一段时间(tREA)输出数据. 在RE#的下降沿后内部的地址计数器会自动递增.

### 写使能引脚: WE#

当WE#变为低电平, 地址/数据/命令会在WE#的上升沿被锁存.

### 命令锁存使能引脚: CLE

CLE控制命令的输入. 当CLE变为高电平, 命令会在WE#的上升沿被锁存.

### 地址锁存使能引脚: ALE

ALE控制地址的输入. 当ALE变为高电平, 地址会在WE#的上升沿被锁存.

### 写保护引脚: WP#

WP#信号保持低电平时存储器不会接受编程/擦除操作. WP#引脚不会因为WE#而锁存, 以此确保数据在设备上电时可以被保护. 这里建议在电源开/关顺序时保持WP#引脚为低电平. 详细请参阅波形"电源 开/关 顺序".

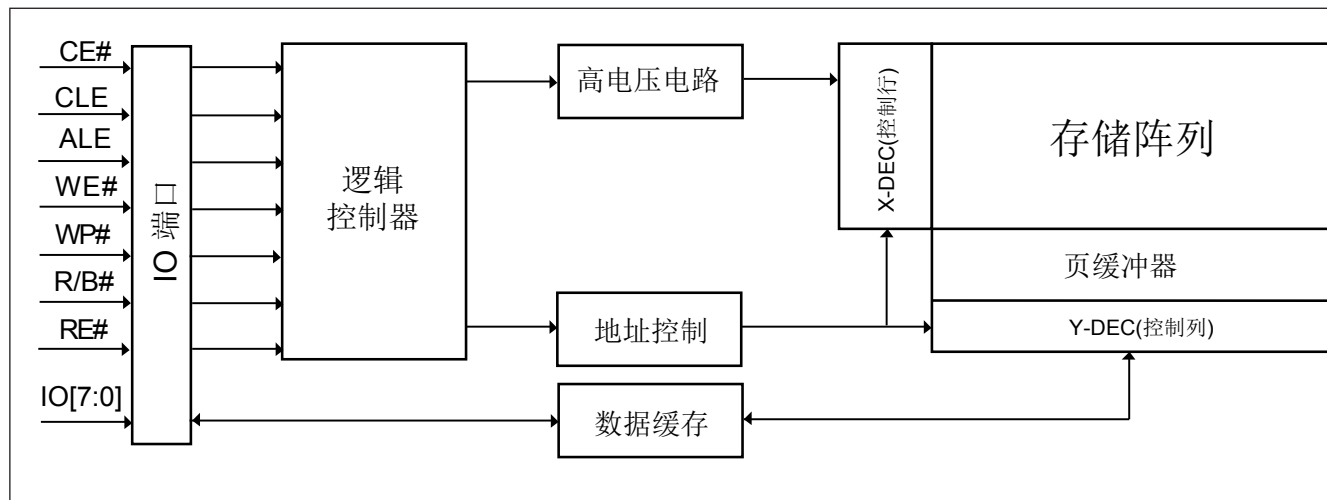
### 就绪/忙引脚: R/B#

R/B#是一个开漏输出引脚. R/B#在设备读取/编程/擦除操作时输出就绪/忙状态标志位. 当R/B#引脚为低电平时, 设备处于处理读取、编程、擦除的忙状态. 当R/B#引脚为高电平时, 读取/编程/擦除操作已经被完成.

请参阅 9.1 节的详细信息.



## 5. 框图



## 6. 设备操作

### 地址输入 / 命令输入 / 数据输入

地址输入总线操作可以进行输入地址选择存储器地址的操作. 命令输入总线操作可以发送命令到存储器. 数据输入总线操作可以传送数据到存储设备.

图 2. 命令 / 地址 / 数据锁存时序交流波形

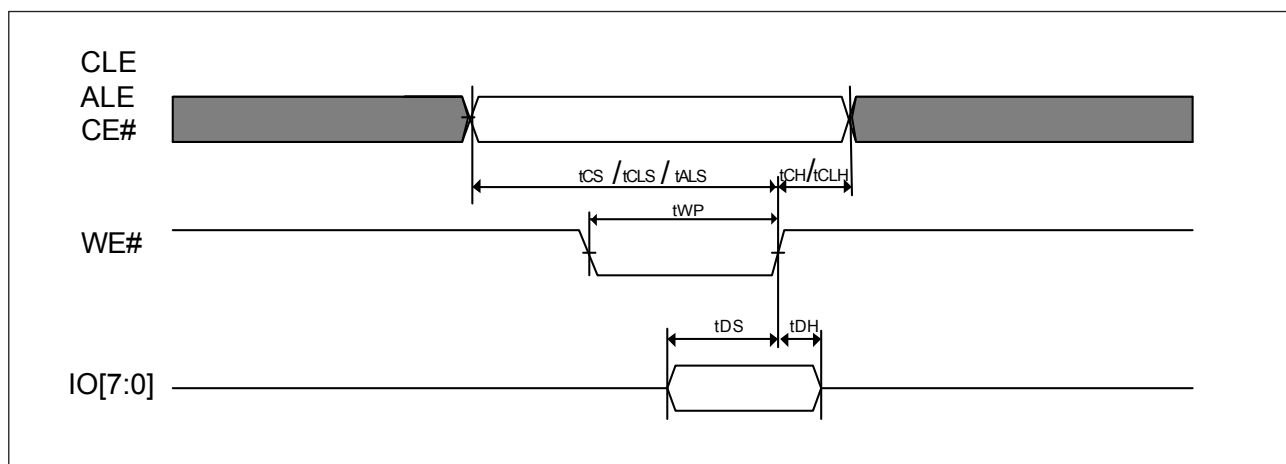


图 3. 地址输入周期交流波形

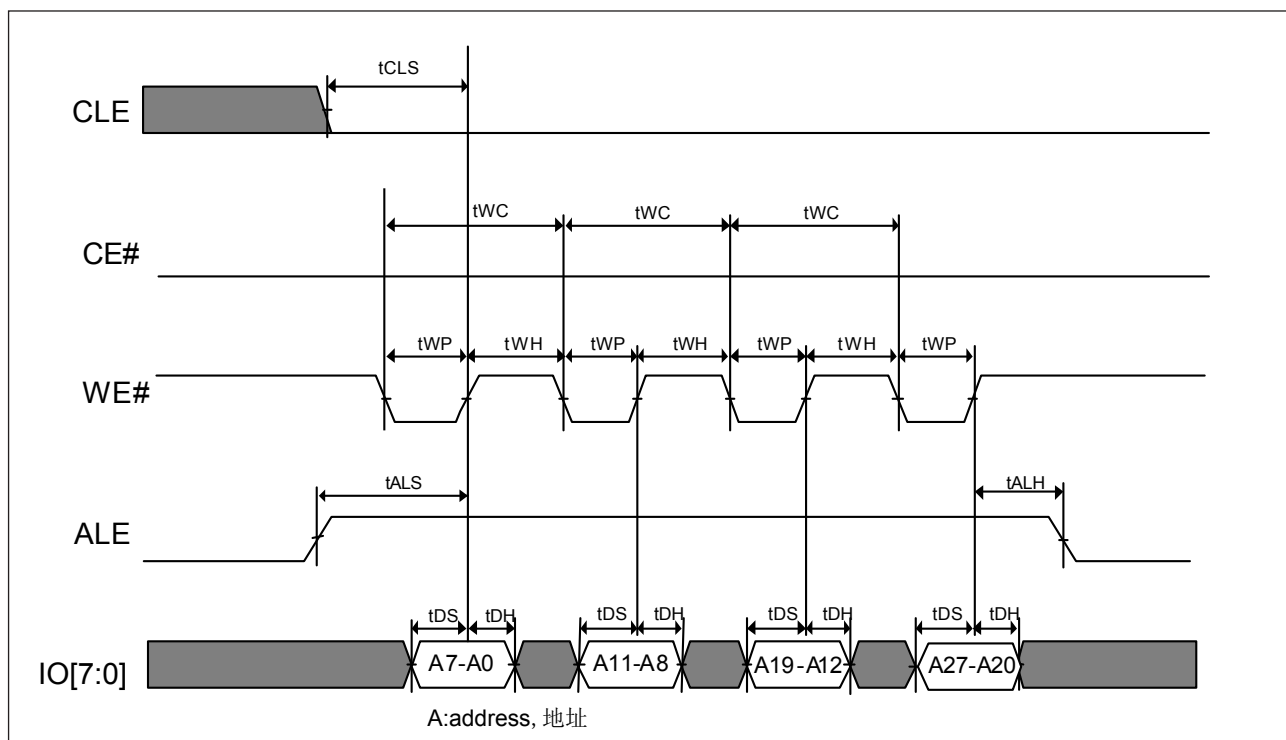


图 4. 命令输入周期交流波形

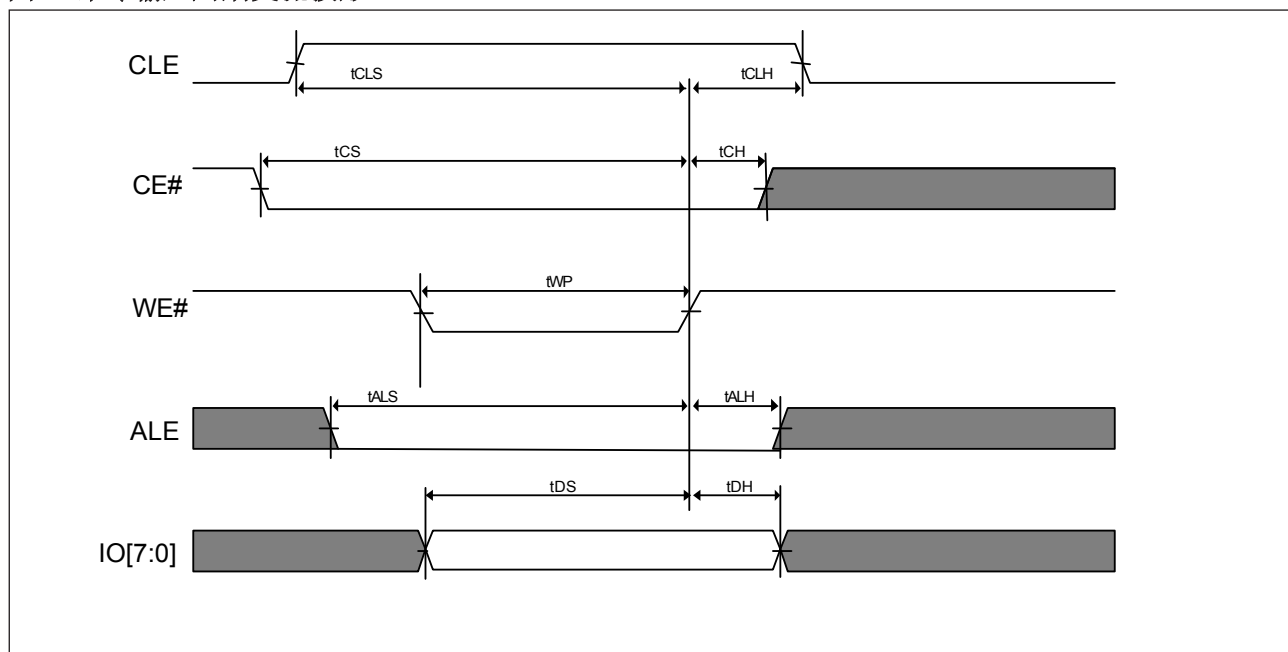
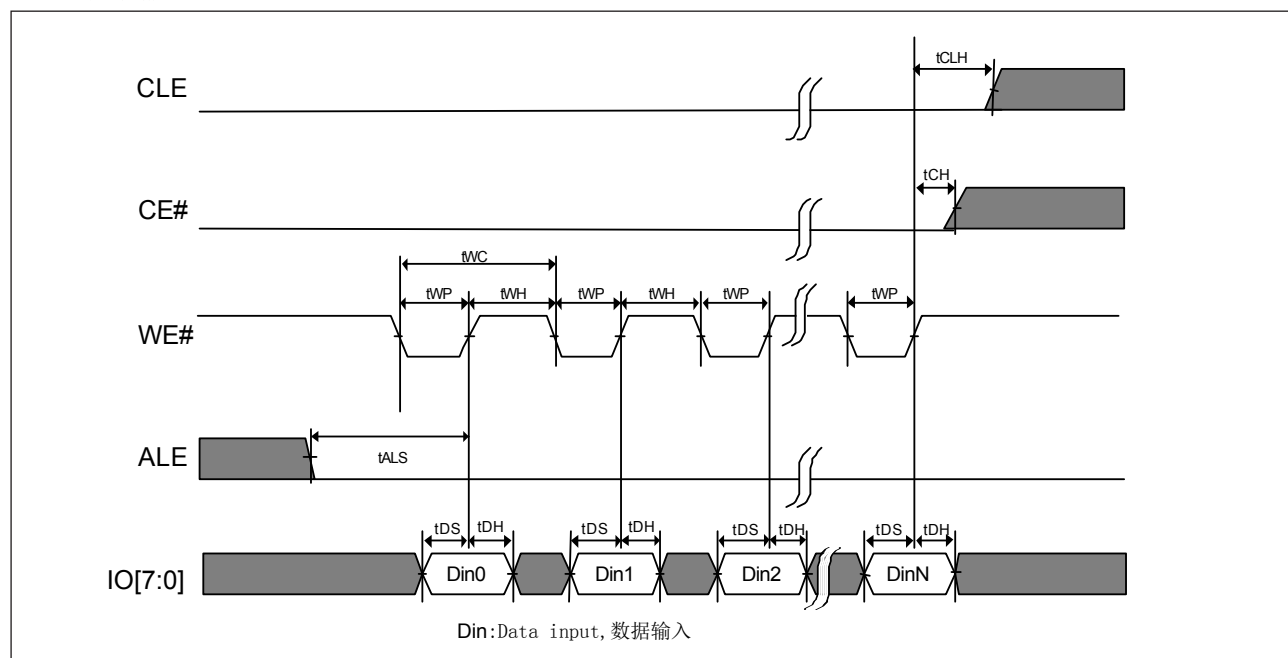


图 5. 数据输入周期交流波形



### 页读取

上电后, NAND flash存储器的默认状态为读状态, 所以此时读操作时00h命令周期是不需要的. MX30LF1G08AA 阵列在大小为2,112 bytes的页内进行访问. 外部读取开始于R/B#引脚变为就绪状态.

读操作也可以通过写入命令00h并给出地址(列地址(页内地址)和行地址(页号地址))进行初始化, 接着写入确认命令30h, MX30LF1G08A 内部开始读操作, 设备进入忙状态. 当设备变为就绪状态时数据可以顺序读出. 参考如下的读取操作波形.

对于同一页中的随机数据访问, 要先写入命令05h,之后只写入列地址和确认命令E0h. 在缓存读取操作时随机读取模式不被提供.

图 6. 读取周期交流波形

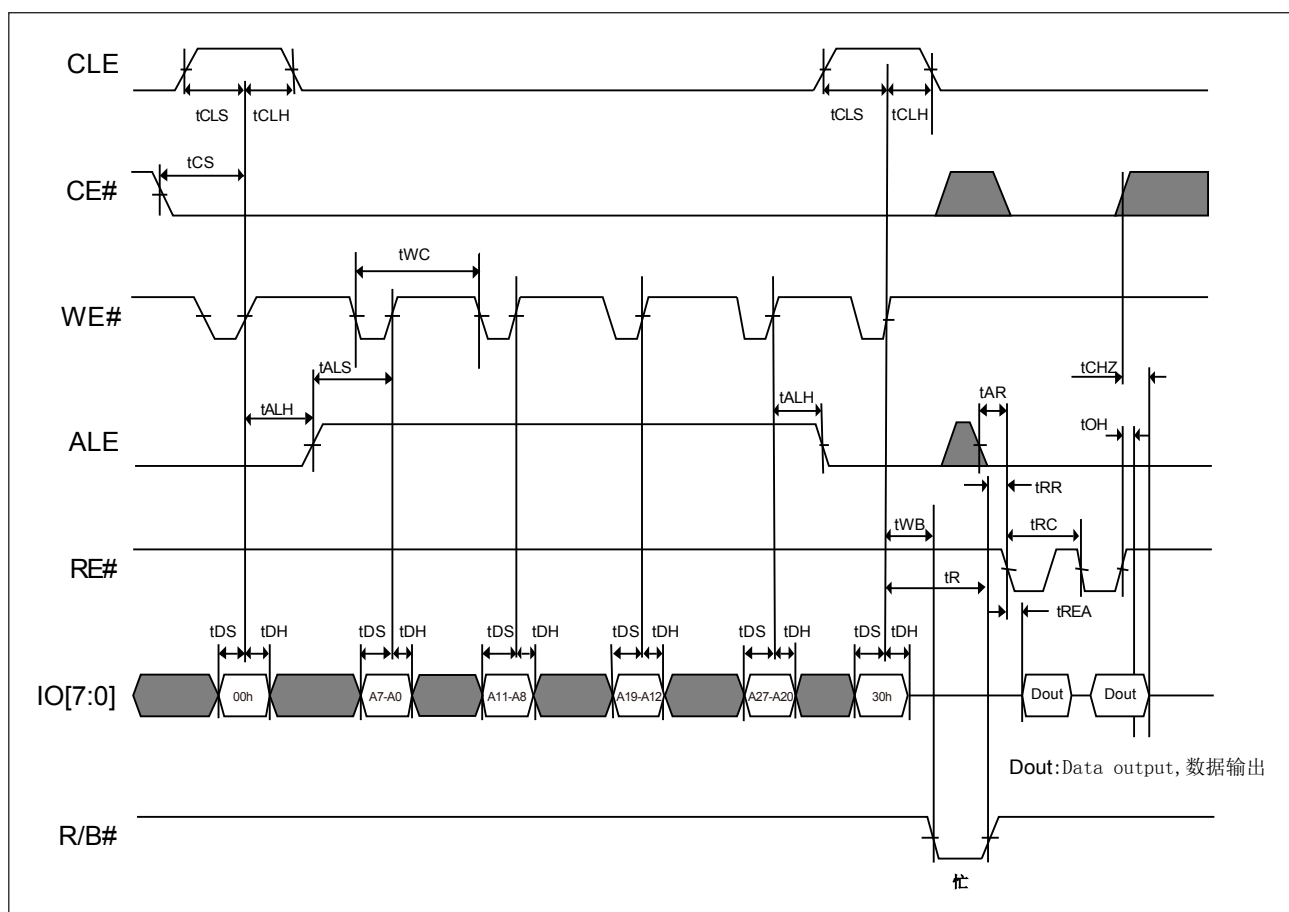


图 7. 读取操作交流波形 (被CE#截获)

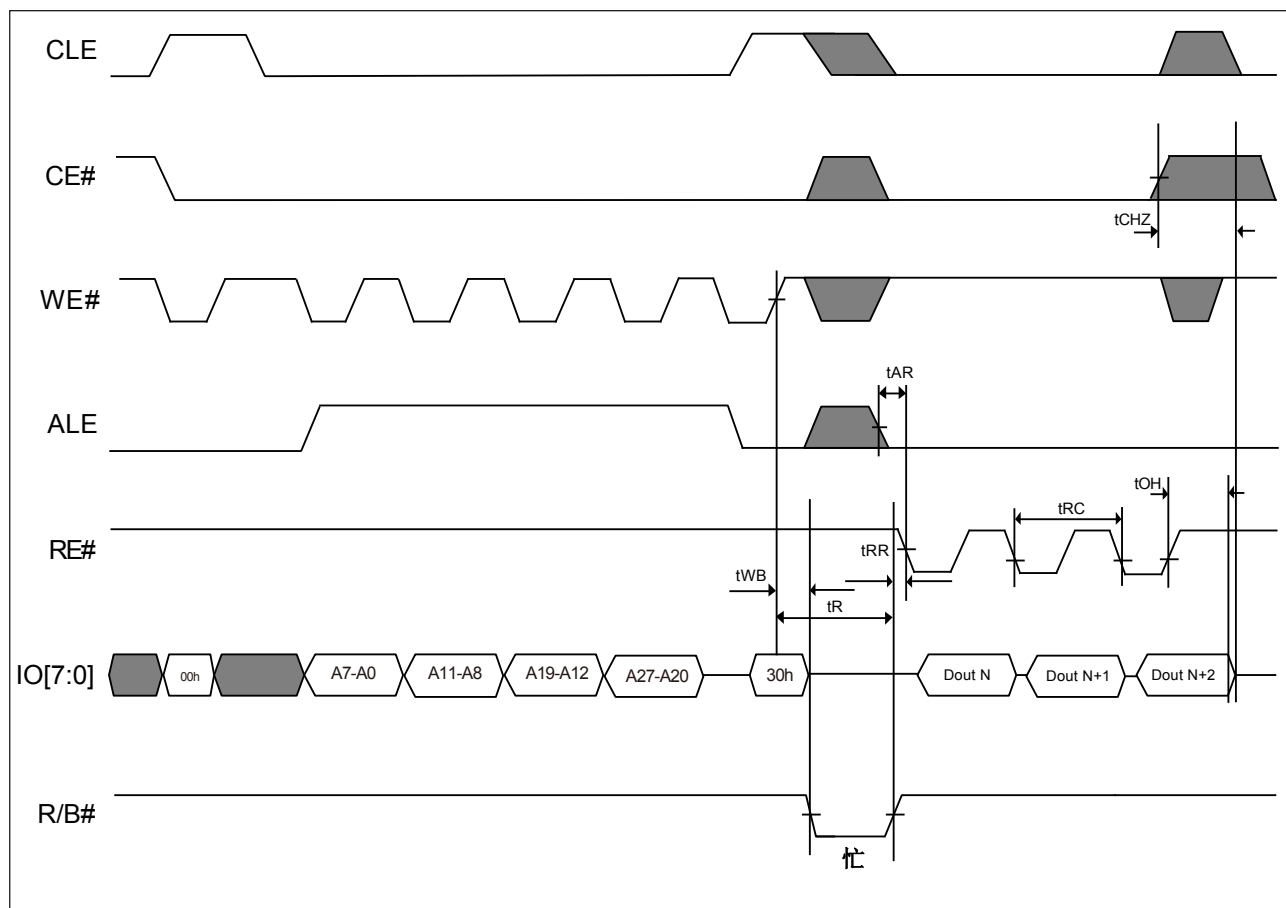
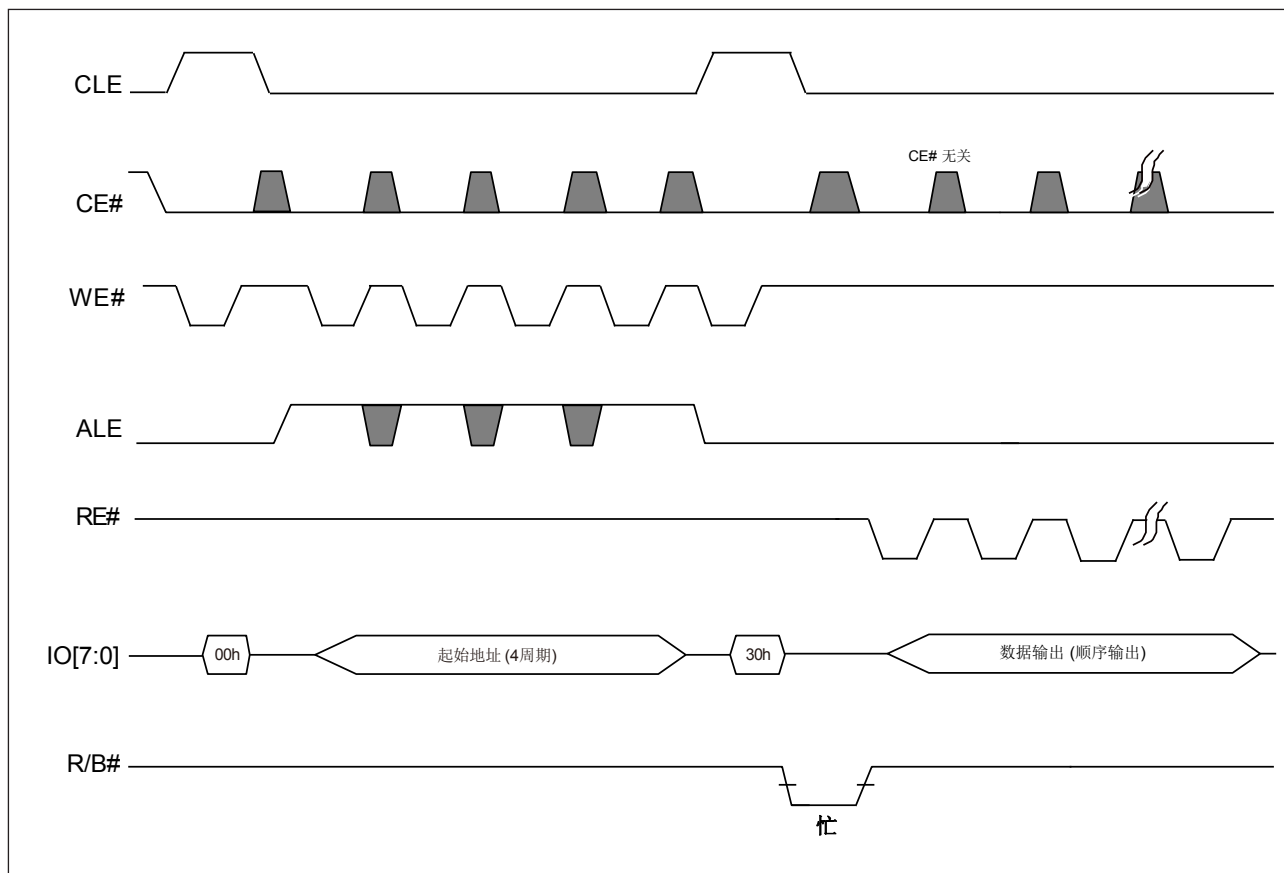


图 8. CE#无关的读取操作



注: CE# "无关" 特性可以简化系统总线设计, 可以允许控制器直接从flash设备下载代码, 并且CE#状态的转换在这段延迟时间内不会停止读取操作。

图 9. 顺序数据输出的交流波形 (读取操作后)

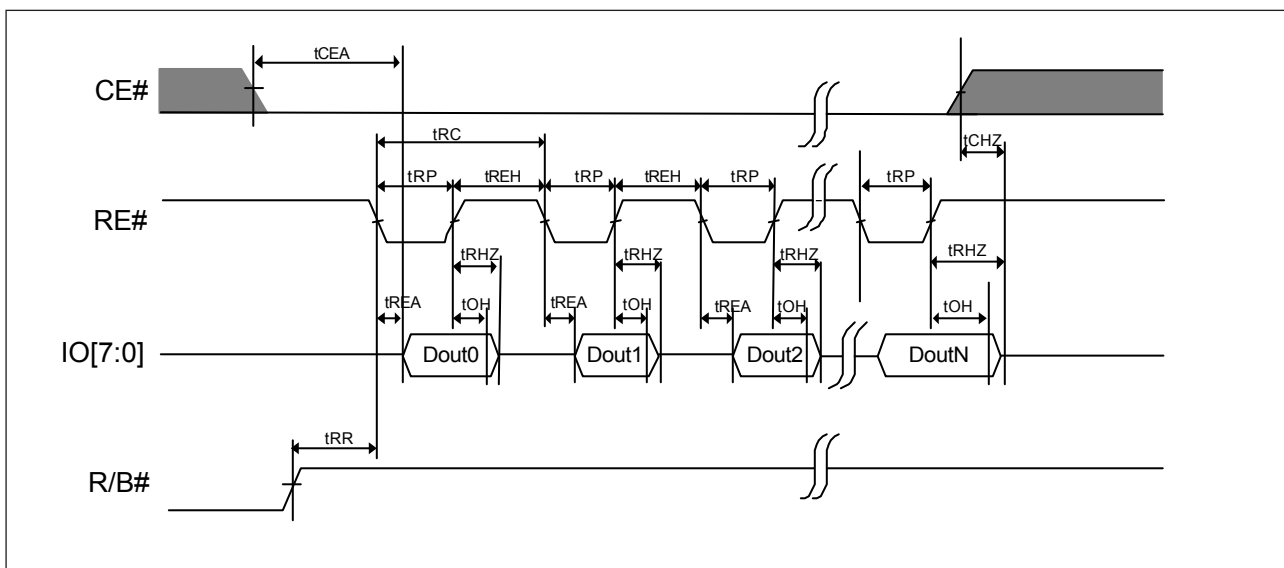
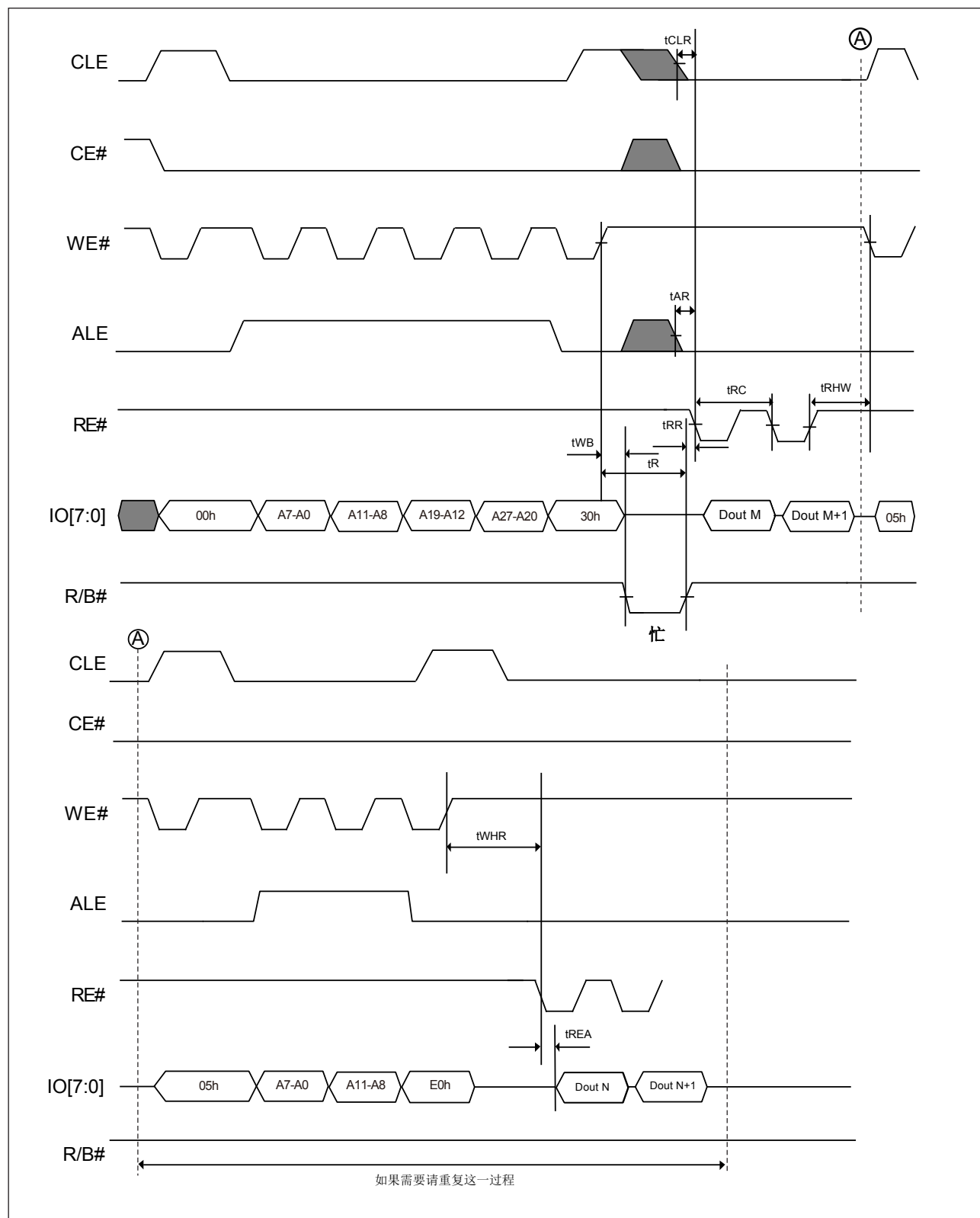


图 10. 随机数据输出交流波形



## 缓存读取

缓存读取操作通过内部的缓存器来操作, 增强了数据的吞吐量. 操作允许自动的下载连续的页或读取整个flash存储, 页和块之间没有额外的死区时间. 当一个页的数据被读出, 下一个页的数据可以被读到缓存器中.

在写入命令00h之后, 需要给出选择的起始页的列地址和行地址. 起始页地址的A[11:0](列地址)应该为000h. 缓存读取开始命令31h写入后, 缓存读取操作开始执行.

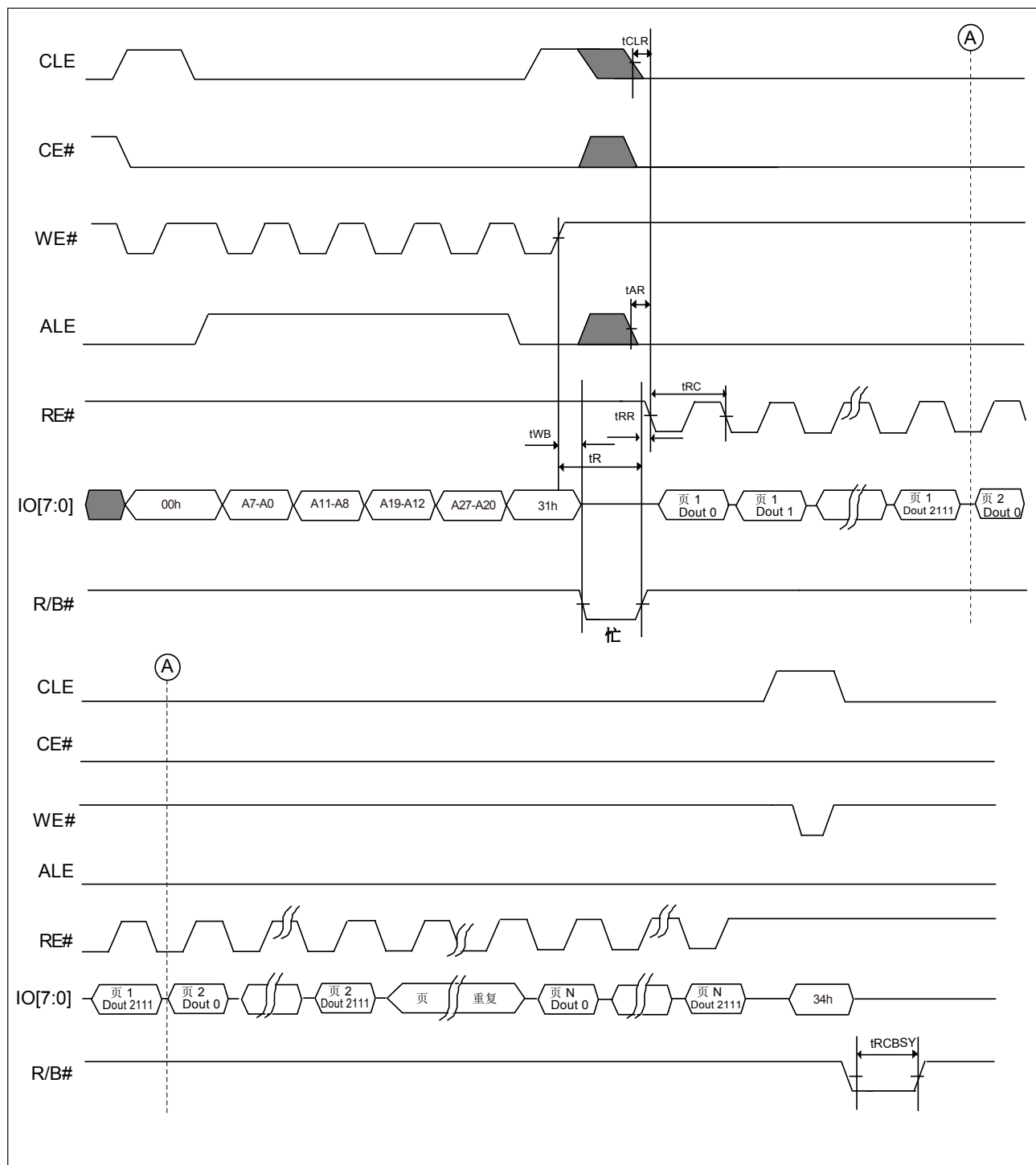
在缓存读取期间随机读取操作是无效的. 在一段延迟时间tR后, 数据会被连续不断的读出.

用户可以通过以下方法检查芯片的状态:

- R/B#引脚("0" 意味着数据未就绪, "1" 意味着用户可以读取数据)
- 状态位寄存器(SR[6]和R/B#引脚有相同的功能, SR[5]显示芯片内部的操作, "0" 意味着芯片正在内部操作and "1"意味着芯片空闲.) 当读取状态标志位命令(70h)发出后, 可以读取状态位寄存器. 继续写入00h命令可以返回到缓存读取操作状态. 要退出缓存读取操作, 用户需要写入缓存读取结束命令(34h)或复位命令. 在这些命令发出之后, 设备会在5 us内变为空闲.



图 11. 缓存读取(Cache Read)交流波形



### 页编程

存储器的编程操作基于2,112 bytes的页. 加载命令(80h)写入后相继写入列地址和行地址, 数据会被按照顺序加载到设备中. 随机数据输入命令(85h)允许多数据、非连续地址的数据加载. 在数据加载完成后, 发出编程确认命令(10h)会开始正式执行编程操作. 在一个页中部分编程最多允许4次. 不过, 随机数据输入模式在页编程中是被允许的并且不限制次数.

编程操作的完成状态可以通过读取R/B#引脚或状态位寄存器的位(IO6)来检测.

编程的结果可以通过读位(SR[0]). SR[0] = 1 表明页编程没有成功 SR[0] = 0 表明编程操作成功.

在页编程操作执行过程中, 只有读取状态标志位命令和复位命令是被接收的, 其他命令会被忽视掉.

图 12. 写入命令80H后的编程(写入)操作交流波形

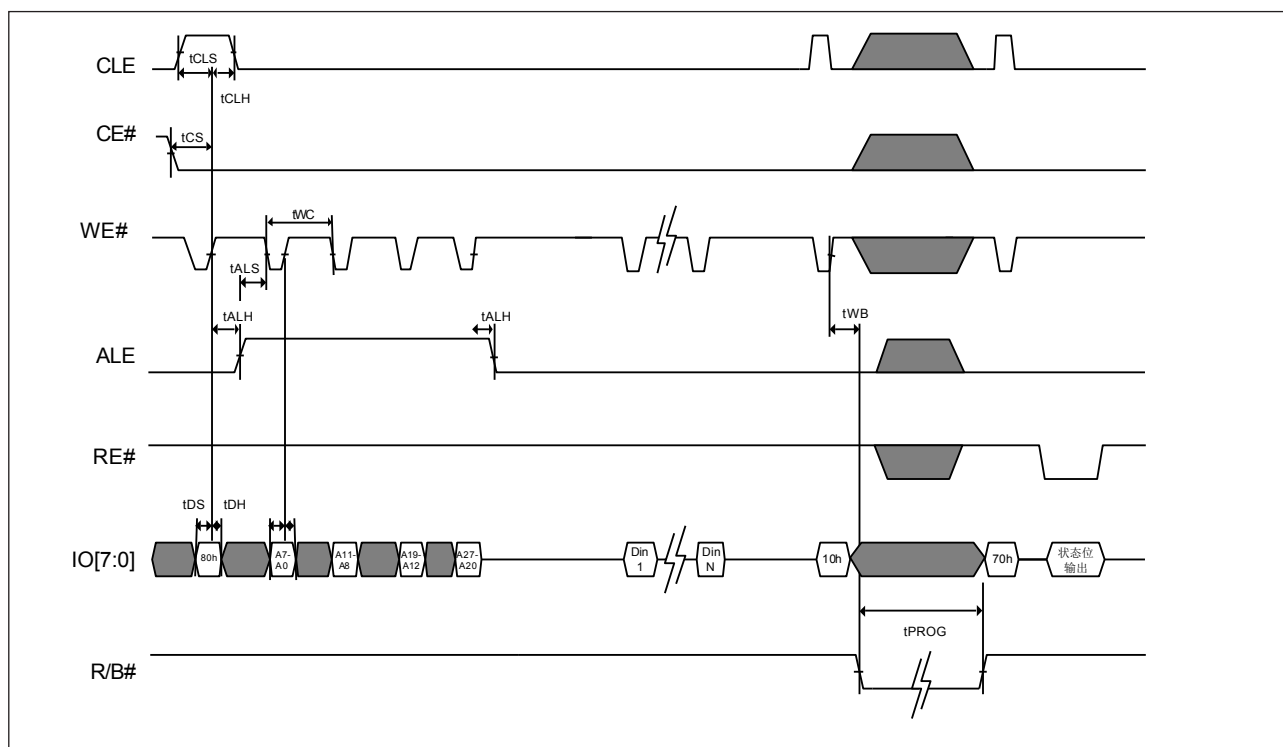
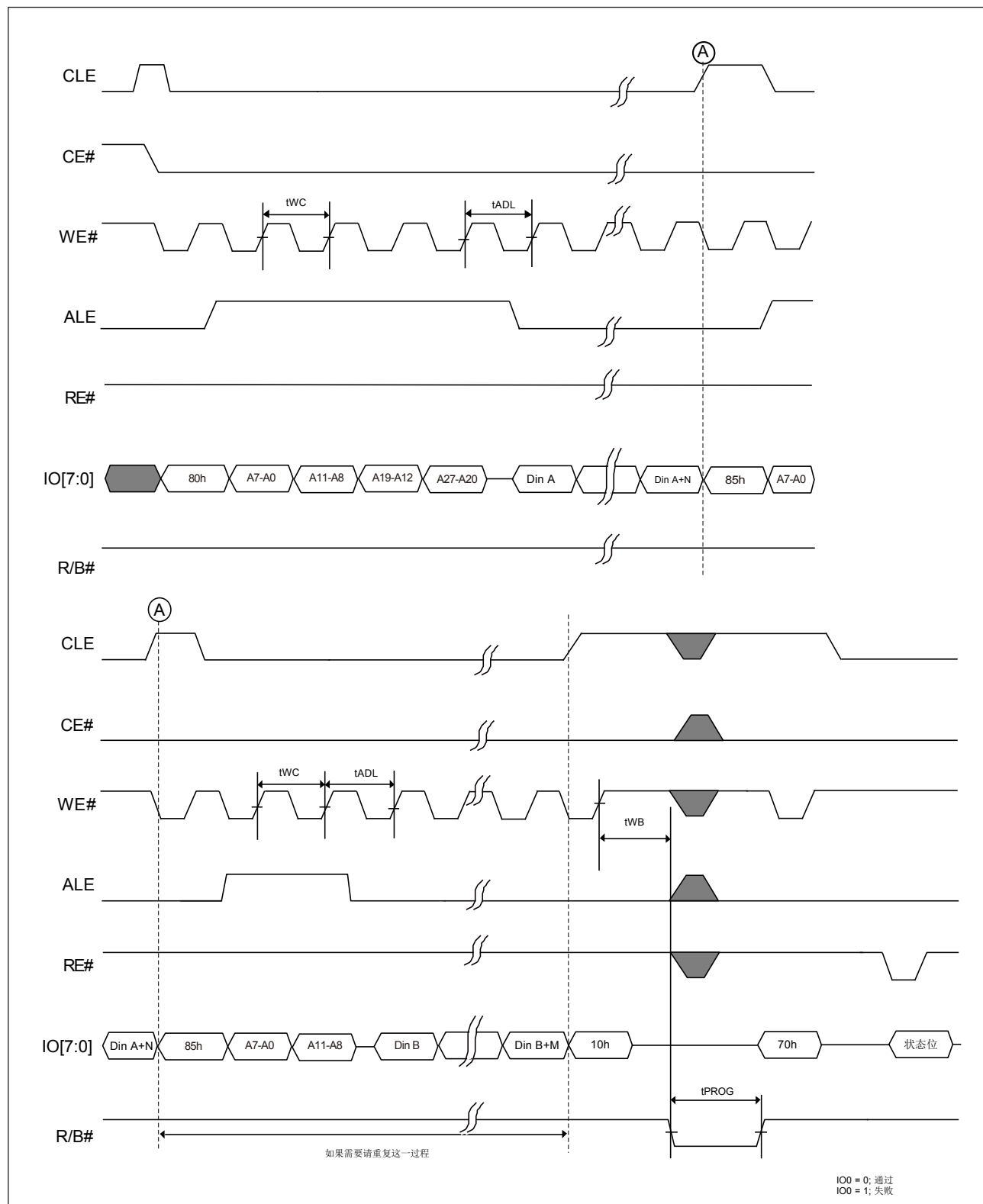
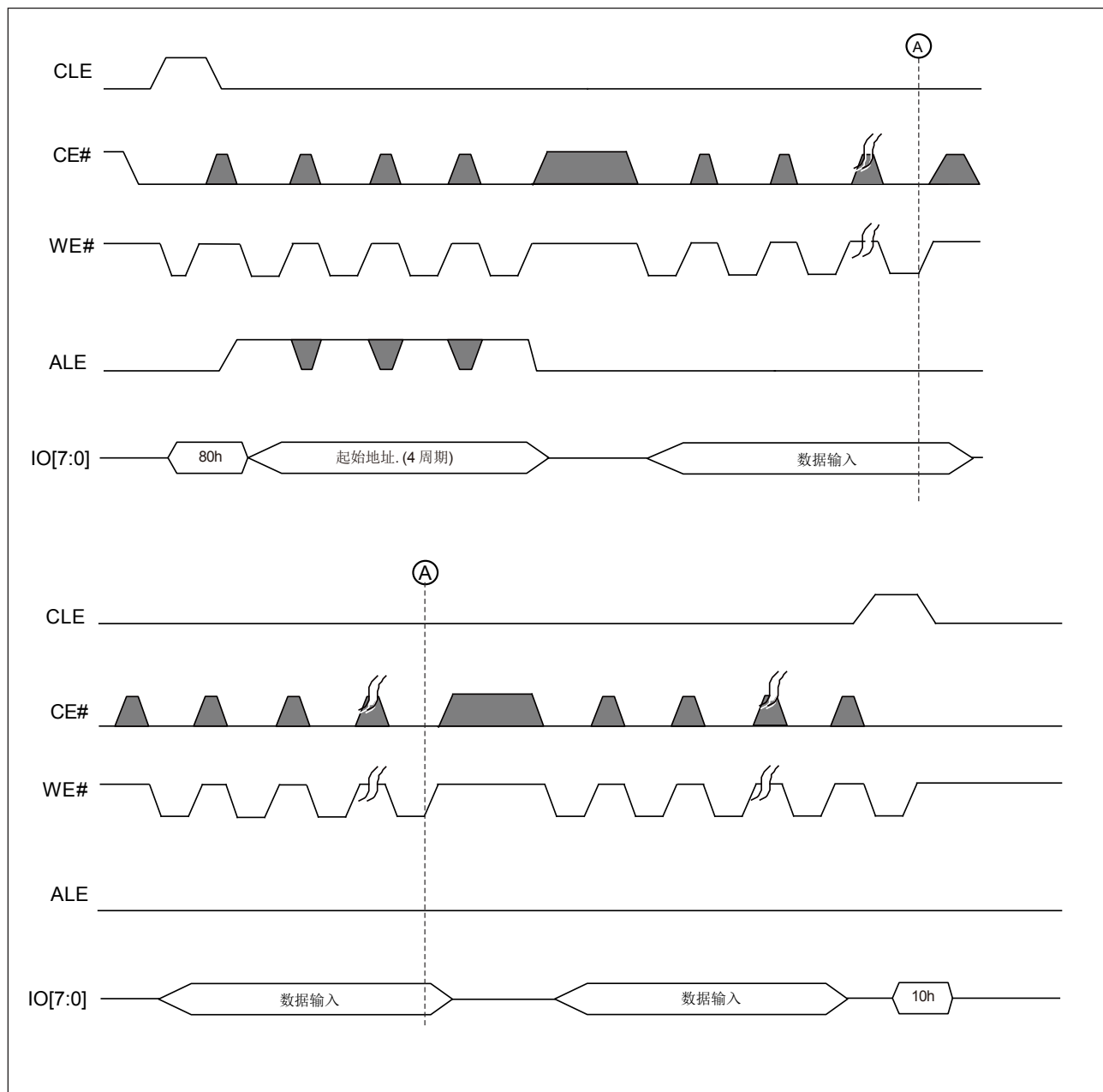


图 13. 随机数据输入交流波形(页编程)



注: 随机数据输入页支持缓存编程。

图 14. CE#无关的编程操作



注: CE# "无关" 特性可以简化系统总线设计, 可以允许控制器直接从flash设备下载代码, 并且CE#状态的转换在这段延迟时间内不会停止读取操作.

## 缓存编程

缓存编程通过使用2,112-byte的缓冲器的特性增强了编程操作的性能。当存储在缓存器中先前的数据被编程写入到存储单元时,串行数据可以被输入到缓存器中.缓存编程的命令序列和页编程的命令序列基本接近.仅仅编程确认命令(10h) 被替换为缓存编程命令(15h).

当发出缓存编程命令(15h)之后,用户可以通过以下方法检查状态.

- R/B#引脚

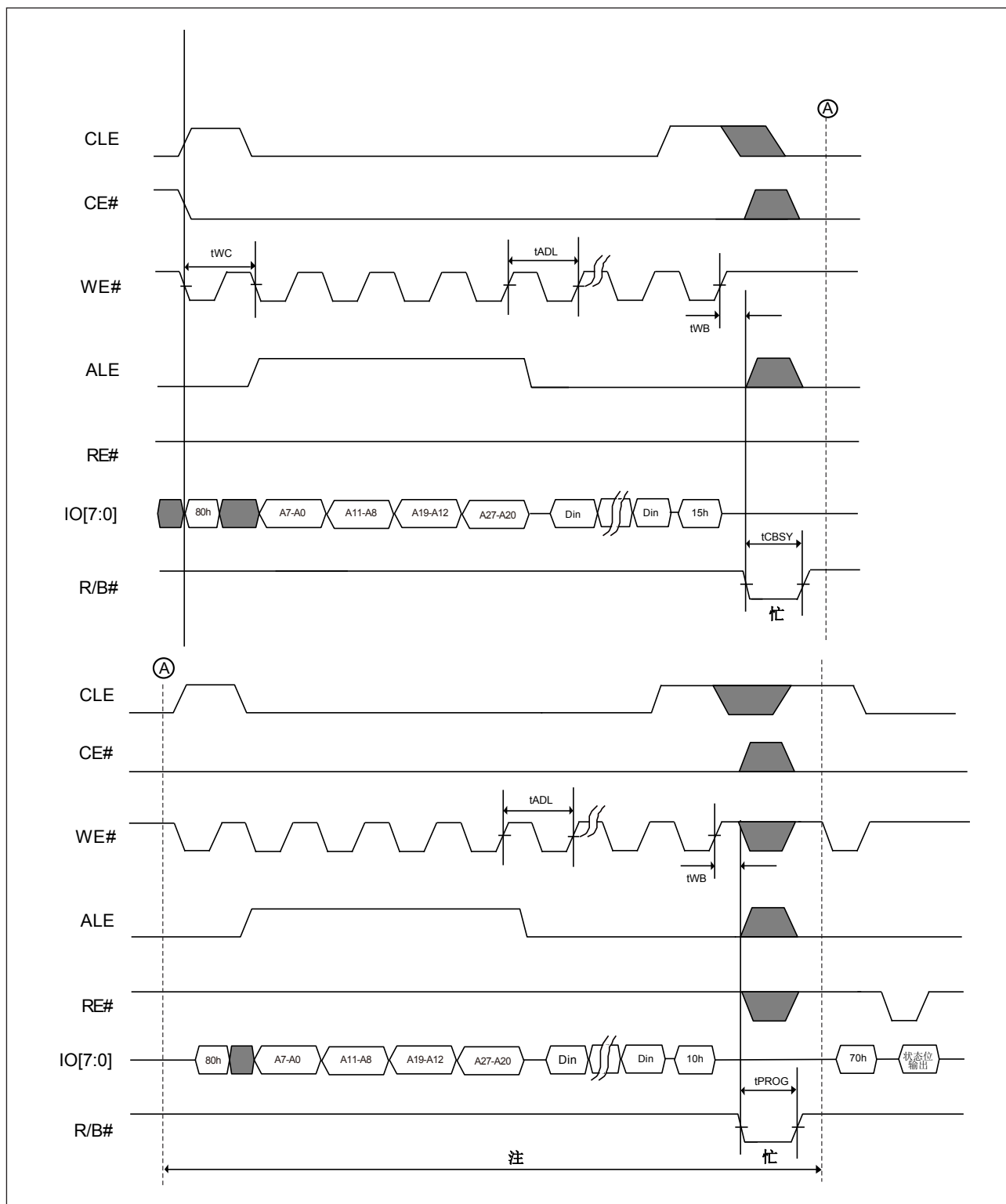
- 缓存器状态位(SR[6] = 0 表明缓冲器正忙; SR[6] = 1 表明缓冲器已经就绪).

当缓冲器就绪后用户可以发出其他的缓存编程命令序列. 用户也可以通过就绪/忙状态位(SR[5])随时监控芯片的状态. 如果用户已经发出读状态位命令(70h)来监测设备,那么之后可以在最后一页时发出编程确认命令(10h)或缓存编程命令(15h).

然而, 如果用户只监测了R/B#引脚, 最后一页用户需要发出编程确认命令(10h) .

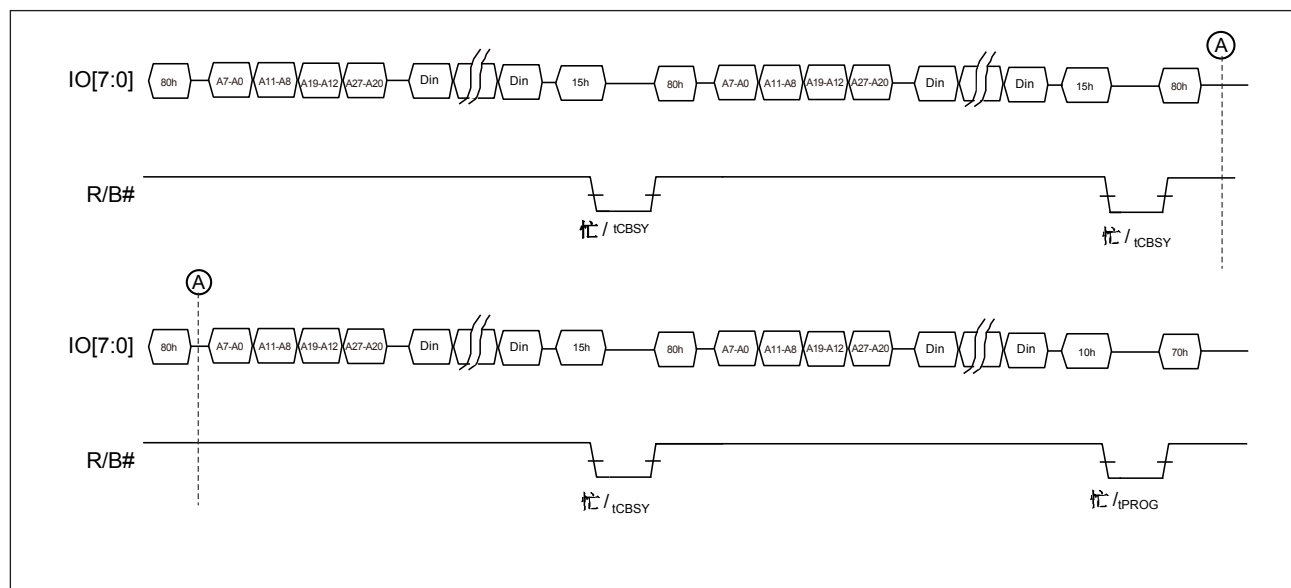
用户可以监测“通过/失败”状态通过监测P/F状态位(SR[0])和缓存器P/F状态位(SR[1]). SR[1] 代表先前页的通过/失败状态. SR[1]会在SR[6]改变从0到1时或芯片就绪时更新. SR[0]代表现在执行页的通过/失败状态. SR[0]会在SR[5] 改变从0到1时或内部编程结束时更新. 详细信息, 请参阅相关波形.

图 15-1. 缓存编程(Cache Program)的交流波形



注: 这里展示了最后一页的 输入 & 编程.

图 15-2. 缓存编程顺序



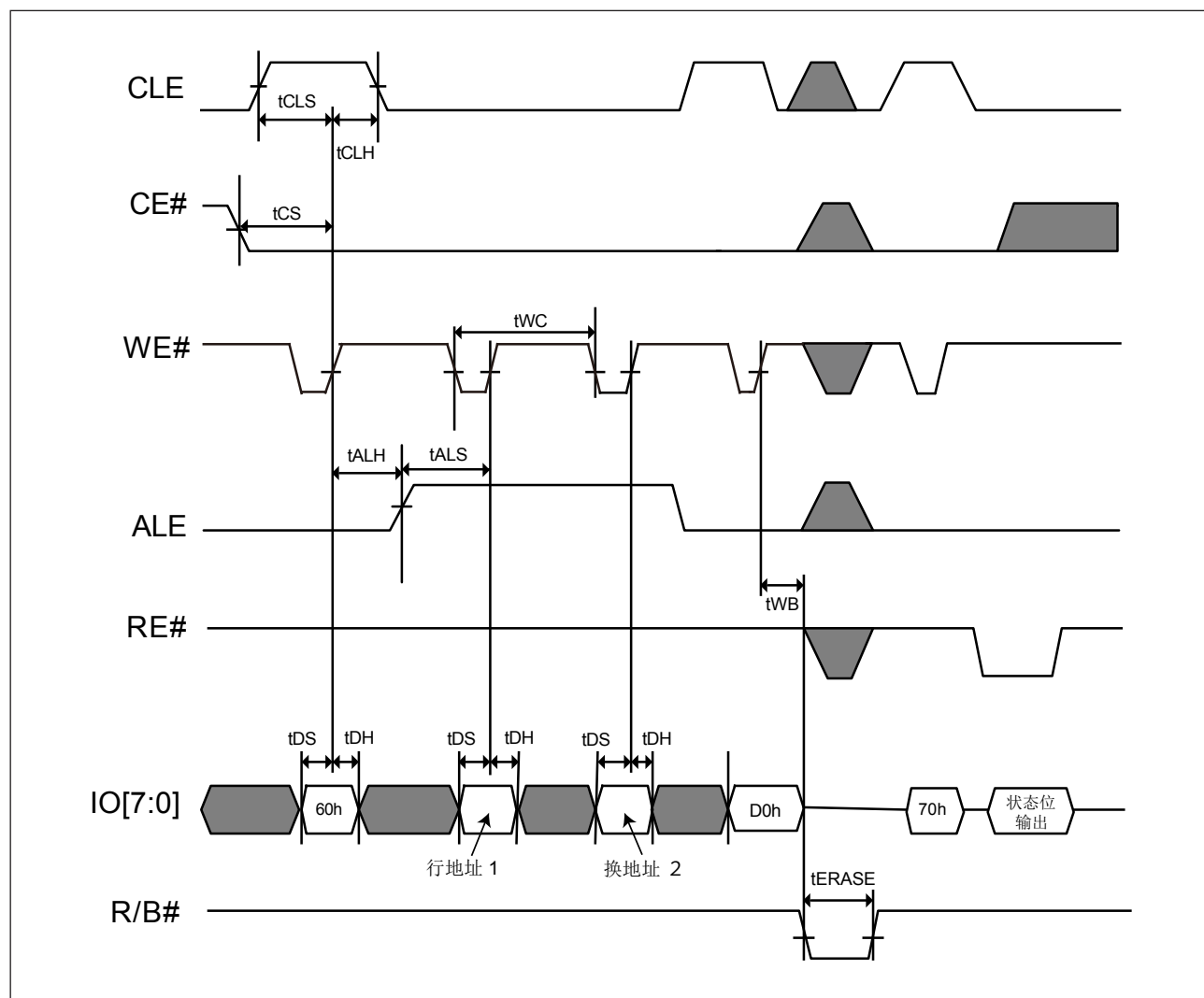
### 块擦除

MX30LF1G08AA提供了块的擦除命令. 这个命令可以结合10个很重要的地址位(A27-A18)来擦除64页的一个块.

擦除操作的状态可以通过监测R/B#引脚或状态位寄存器的位(IO6)来得知. 建议在擦除操作完成后检查状态位寄存器的位IO0.

在擦除操作执行过程中, 只有读状态位命令和复位命令可以被接受, 其他命令会被忽略掉.

图 16. 擦除操作交流波形

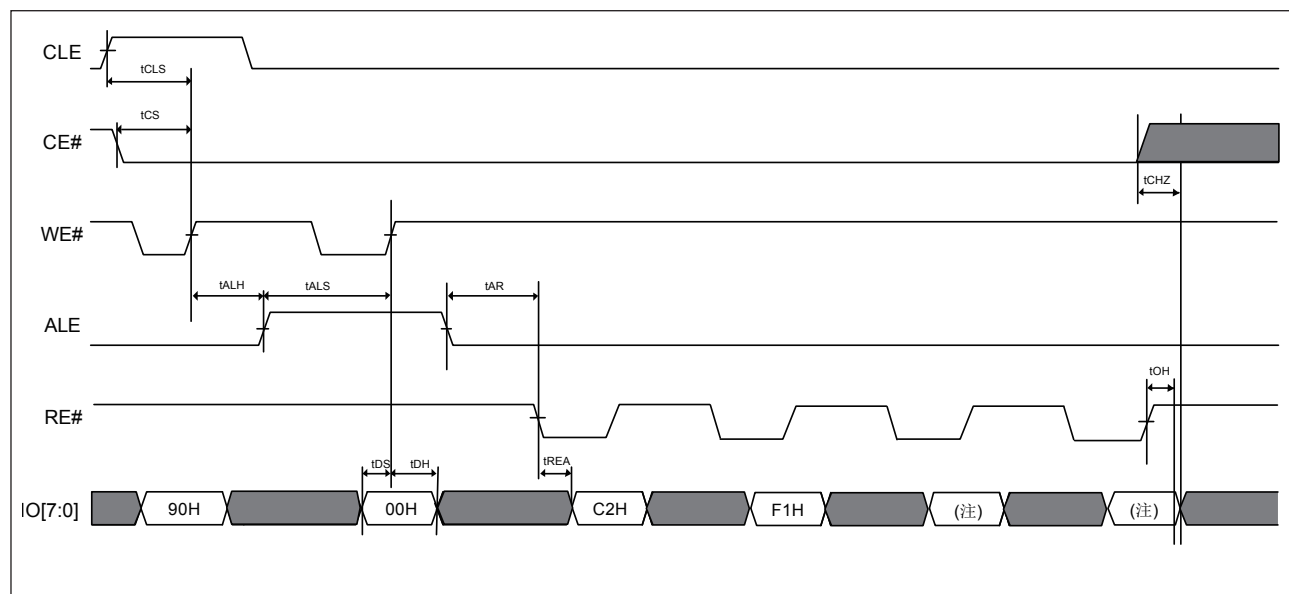




## 读ID

设备包含了一个ID码,可以识别设备类型和制造商. ID读取命令序列包含一个命令字节(90h), 一个地址字节(00h). 读ID命令90h可以提供一个字节的供制造商ID (C2h)、一个字节的设备ID (F1h), 和第3周期第四周的ID码.

图 17. 读取ID操作交流波形



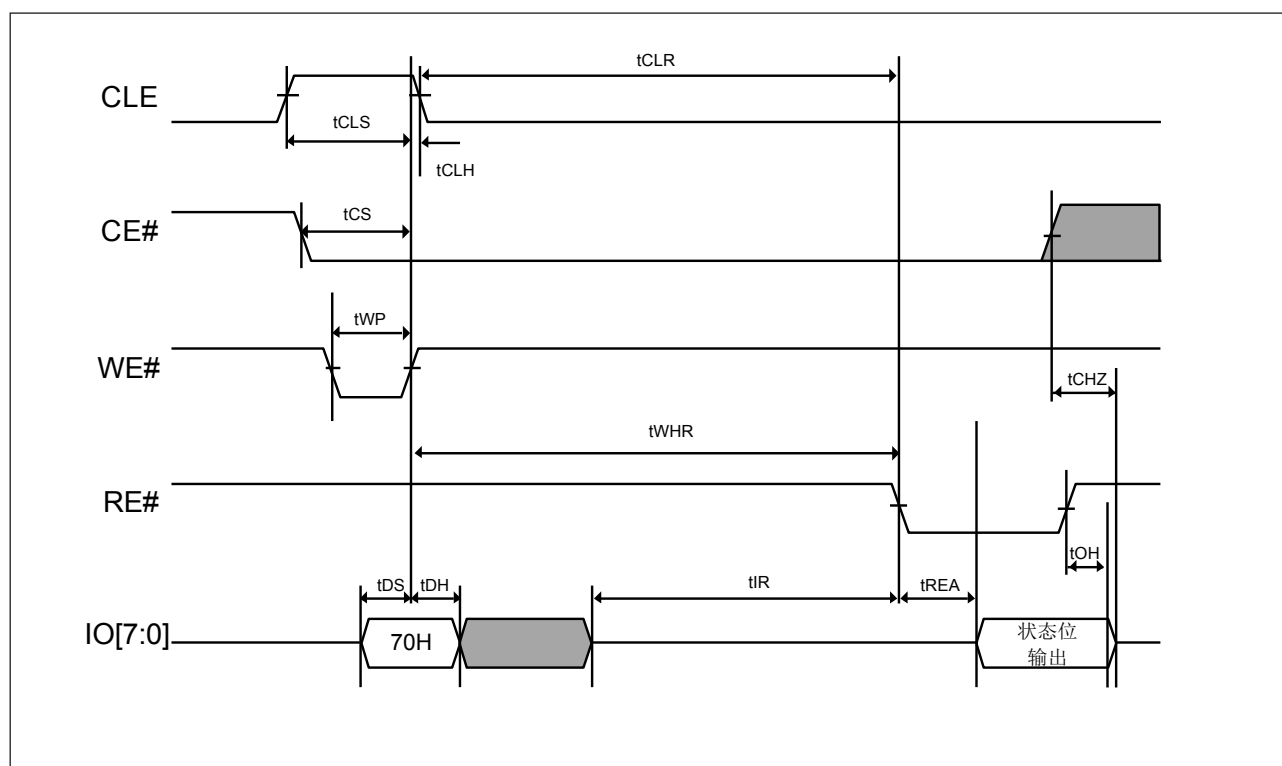
注: 也见表12. ID码的读取通过ID读取命令90H.

## 状态标志位读取

MX30LF1G08AA提供一个状态位寄存器, 写入命令70h即可输出设备的状态, IO引脚可以在CE#或RE#的下降沿输出设备状态. 即使有多个flash设备连接到系统上且R/B#引脚占用共同的线路, 双线的CE#和RE#可以分别检查单独的设备. 获得状态位不需要切换CE#或RE#.

状态位读取命令70h会保持设备在状态位读取状态除非有下一个有效的命令写入. 由此产生的信息概述见表 11.

图 18. 状态标志位读取操作交流波形

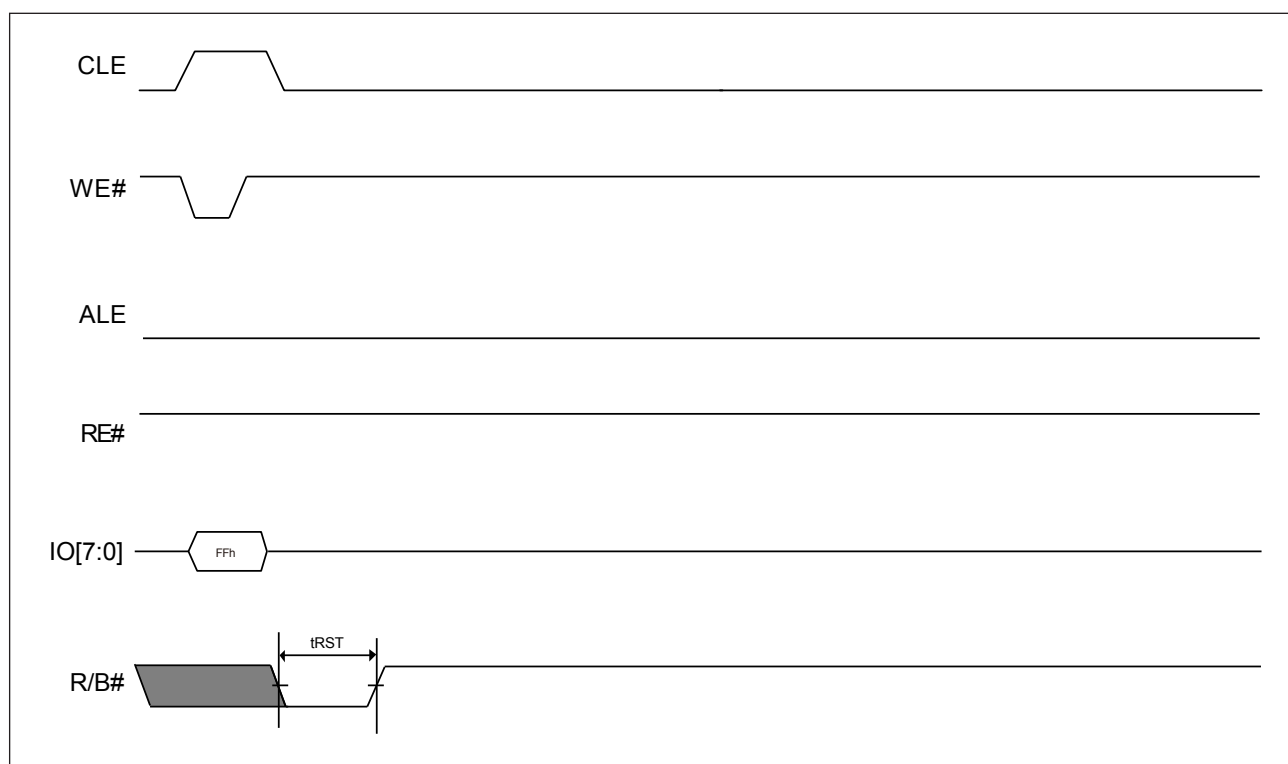


## 复位

复位命令FFh复位读取/编程/擦除操作并清除状态位寄存器值到E0h(WP#位高电平). 在编程/擦除操作中写入复位命令会导致正在选定的位置(正在编程/正在擦除)被部分编程/擦除.

如果Flash存储器已经通过复位命令恢复到复位状态, 附加的新的复位命令是无效的.

图 19. 复位操作



## 7. 参数

### 7-1. 绝对最大额定值

温度偏差	-50°C 到 +125°C
存储温度	-65°C 到 +150°C
相对于地的所有输入电压 (注 2)	-0.6V 到 4.6V
相对于地的VCC电源电压 (注 2)	-0.6V 到 4.6V
ESD保护	>2000V
相对于地的所有输出电压 (注 2)	-0.6V 到 4.6V

注:

1. 在此强调以上列出的"绝对最大额定值"是可能造成设备永久损坏的最大参数. 这仅仅是一个压力等级, 设备在超过以上申明的范围(上述的最大值或其他超规范的条件)进行设备功能操作是不可取的. 长时间暴露在绝对最大额定条件可能影响器件的可靠性.
2. 最低电压可能在不到20ns的时间下冲至 -2V .

表 1. 操作范围

温度	VCC	容忍范围
-40°C to +85°C	+3.3 V	2.7 ~ 3.6 V

表 2. 直流特性

符号	参数	测试条件	最小	典型	最大	单位
VIL	输入低电平		-0.3		0.2VCC	V
VIH	输入高电平		0.8VCC		VCC+0.3	V
VOL	输出低电平	IOL = 2.1 mA, VCC = VCC 最小			0.4	V
VOH	输出高电平	IOH = -400uA, VCC = VCC 最小	2.4			V
ISB1	VCC 待机电流(CMOS)	CE# = VCC - 0.2 V, WP# = 0/VCC		10	50	uA
ISB2	VCC 待机电流(TTL)	CE# = VIH 最小, WP# = 0/VCC			1	mA
ICC1	VCC 有效电流 (连续读取)	tRC 最小 CE# = VIL, IOUT = 0mA		15	30	mA
ICC2	VCC 有效电流 (编程)			15	30	mA
ICC3	VCC 有效电流 (擦除)			15	30	mA
ILI	输入漏电流	VIN = 0 to VCC 最大			±10	uA
ILO	输出漏电流	VOUT = 0 to VCC 最大			±10	uA
ILO (R/B#)	R/B#引脚输出电流	VOUT = VOL, VCC = VCC 最大	8	10		mA

表 3. 电容

TA = +25°C, F = 1 MHz

符号	测试	典型	最大.	单位	条件
CIN	输入电容		10	pF	VIN = 0 V
COUT	输出电容		10	pF	VOUT = 0 V

表 4. 交流测试条件

测试条件	值	单位
输入脉冲电平	0 to VCC	V
输出负载电容	1 TTL + CL (50)	pF
输入上升和下降时间	5	ns
输入时序测量参考电平	VCC/2	V
输出时序测量参考电平	VCC/2	V

图 20. 在试设备 VCC

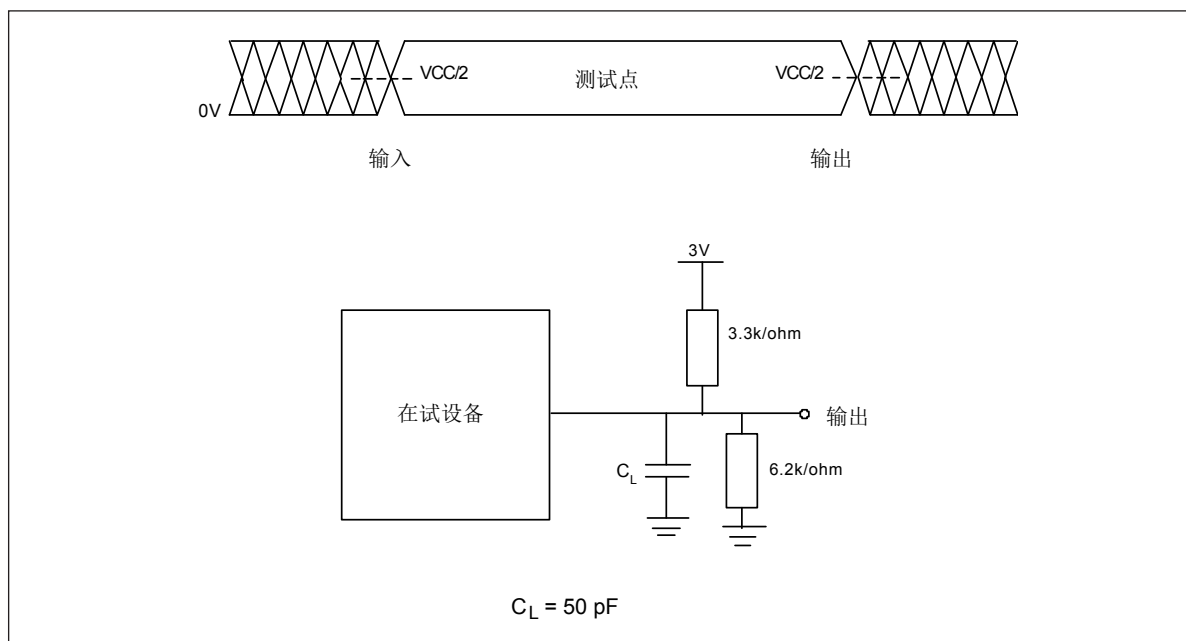


表 5. 编程, 读取和擦除特性

符号	测试	最小	典型	最大	单位
<b>tPROG</b>	页编程时间		250	700	us
<b>tCBSY (编程)</b>	虚拟缓存时间		4	700	us
<b>tRCBSY (读取)</b>	虚拟缓存读取时间			5	us
<b>NOP</b>	在同一页的部分编程周期数			4	周期
<b>tERASE (Block)</b>	块擦除时间		2	3	ms
<b>P/E</b>	每块的编程/擦除周期数	100,000			周期

表 6. 工作范围内的交流特性

符号	测试	最小	最大	单位	注释
<b>tCLS</b>	CLE 准备时间	15	-	ns	
<b>tCLH</b>	CLE 持续时间	5	-	ns	
<b>tCS</b>	CE# 准备时间	20	-	ns	
<b>tCH</b>	CE# 持续时间	5	-	ns	
<b>tWP</b>	写入脉冲宽度	15	-	ns	
<b>tALS</b>	ALE 准备时间	15	-	ns	
<b>tALH</b>	ALE 持续时间	5	-	ns	
<b>tDS</b>	Data 准备时间	5	-	ns	
<b>tDH</b>	Data 持续时间	5	-	ns	
<b>tWC</b>	写入周期时间	30	-	ns	
<b>tWH</b>	WE# 高电平持续时间	10	-	ns	
<b>tADL</b>	编程操作中最后的地址被锁存到数据开始加载的时间	100	-	ns	
<b>tWW</b>	WP#发生转换到WE#高电平的时间	100	-	ns	
<b>tRR</b>	读取时RE#下降沿的时间	20	-	ns	
<b>tRP</b>	读取脉冲宽度	15	-	ns	
<b>tRC</b>	读取周期时间	30	-	ns	
<b>tREA</b>	RE# 访问时间 (串行数据访问)	-	20	ns	
<b>tCEA</b>	CE# 访问时间	-	25	ns	
<b>tOH</b>	数据输出持续时间	10	-	ns	
<b>tRHZ</b>	RE#高电平到输出高阻抗的时间	-	50	ns	
<b>tCHZ</b>	CE#高电平到输出高阻抗的时间	-	50	ns	
<b>tREH</b>	RE#高电平保持时间	10	-	ns	
<b>tIR</b>	输出高阻到RE#下降沿的时间	0	-	ns	
<b>tRHW</b>	RE#高电平到WE#低电平	0	-	ns	
<b>tWHR</b>	WE#高电平到RE#低电平	60	-	ns	
<b>tR</b>	第一个字节的延迟	-	25	us	
<b>tWB</b>	WE#高电平到忙状态的时间	-	100	ns	
<b>tCLR</b>	CLE低电平到RE#低电平	15	-	ns	
<b>tAR</b>	ALE低电平到RE#低电平	15	-	ns	
<b>tRST</b>	设备复位时间(空闲/读取/编程/擦除)	-	5/5/10/500	us	

注: 如果在就绪状态写入了FFh(复位命令), 需要一个最大5us的时间才能使设备进入"忙" 状态.

## 8. 原件布局和地址分配的示意图

MX30LF1G08AA存储阵列包含1024个块, 每个块由(2,048+64) byte的64页组成, 整个阵列由两个NAND串行结构组成, 每个串行结构由32个串行连接单元组成. 每个页都有一个64 bytes的额外空间用来放置ECC或其它用途. 设备有一个2,112 bytes大小的片上缓存器, 用来加载数据或访问数据. 一个页包含2112 bytes, 2048 bytes用于主存储区64 bytes用于冗余区(额外区)或其它用途.

地址可以通过I/O端口经过4个连续的时钟周期读出, 请参考 表 7.

表 7. 地址分配

地址	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
列地址 - 第1周期	A7	A6	A5	A4	A3	A2	A1	A0
列地址 - 第2周期	*L	*L	*L	*L	A11	A10	A9	A8
行地址 - 第3周期	A19	A18	A17	A16	A15	A14	A13	A12
行地址 - 第4周期	A27	A26	A25	A24	A23	A22	A21	A20

注: 第2周期的IO7到IO4必须设置为低电平.



## 9. 操作模式: 逻辑和命令表

地址输入, 命令输入和数据输入/输出通过CLE, ALE, CE#, WE#, RE#和WP#信号进行管理, 如 表 8 所示.

编程, 擦除, 读取和复位是四个主要的操作模式, 它们通过命令集来控制, 请参考 表 9.

表 8. 逻辑表格

模式	CE#	RE#	WE#	CLE	ALE	WP#
地址输入 (读取模式)	L	H	↑	L	H	X
地址输入 (写入模式)	L	H	↑	L	H	H
命令输入 (读取模式)	L	H	↑	H	L	X
命令输入 (写入模式)	L	H	↑	H	L	H
数据输入	L	H	↑	L	L	H
数据输出	L	↓	H	L	L	X
读取中 (忙)	X	H	H	L	L	X
编程中 (忙)	X	X	X	X	X	H
擦除中 (忙)	X	X	X	X	X	H
编程/擦除 禁止	X	X	X	X	X	L
待机	H	X	X	X	X	0V/VCC

注:

1.  $H = V_{IH}$ ;  $L = V_{IL}$ ;  $X = V_{IH} \text{ or } V_{IL}$
2. 待机模式时WP#应该偏向CMOS高电平或CMOS低电平.

**Table 9. 十六进制命令表格**

	第一周期	第二周期	忙状态可被接受的
读取模式	00H	30H	
随机数据输入	85H	-	
随机数据输出	05H	E0H	
缓存读取开始	00H	31H	
缓存读取结束	34H		V
读取ID	90H	-	
复位	FFH	-	V
页编程	80H	10H	
缓存编程	80H	15H	
块擦除	60H	D0H	
读状态位	70H	-	V

**警告:** 除了上述命令集中的命令任何未定义的命令都是被禁止的.

以下是一个十六进制数据位分配的例子:

**图 21. 位分配(十六进制数据)**

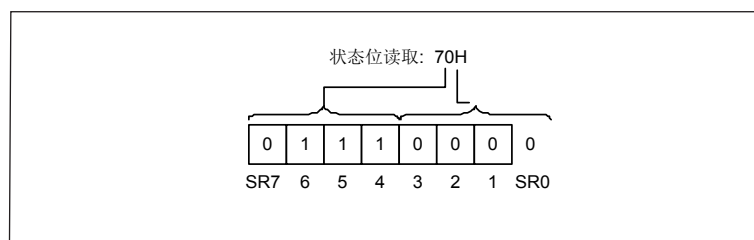


表 10. 状态标志位输出

引脚	状态位	相关模式	值	
SR[0]	芯片状态	页编程, 缓存编程 (第N页), 块擦除	0: 通过	1: 失败
SR[1]	缓存编程结果	缓存编程 (第N-1页)	0: 通过	1: 失败
SR[2] - SR[4]	不使用			
SR[5]	就绪 / 忙 (对应 P/E/R 控制器)	缓存编程/缓存读取操作, 其他页编程/块擦除/读取和IO6相同	0: 忙	1: 就绪
SR[6]	就绪 / 忙	页编程, 块擦除, 缓存编程, 读取, 缓存读取	0: 忙	1: 就绪
SR[7]	写保护	页编程,, 块擦除,, 缓存编程, 读取	0: 被保护	1: 未保护

表 11. 通过读取ID命令90H读取ID码

数据	IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0	Hex
制造商码	1	1	0	0	0	0	1	0	C2H
设备码	1	1	1	1	0	0	0	1	F1H
第3周期码	1	0	0	0	0	0	0	0	80H
第4周期码	0	0	0	1	1	1	0	1	1DH

表 12. ID第3周期码定义表格

定义	信息	值
Die数字	1 Die	IO1, IO0= 0,0
	2 Die	IO1, IO0= 0,1
	4 Die	IO1, IO0= 1,0
	保留	IO1, IO0= 1,1
单元结构	单层单元	IO3, IO2= 0,0
	2x 多层单元	IO3, IO2= 0,1
	保留	IO3, IO2= 1,0
	保留	IO3, IO2= 1,1
可同时编程的页的数量	1	IO5, IO4= 0,0
	2	IO5, IO4= 0,1
	3	IO5, IO4= 1,0
	4	IO5, IO4= 1,1
多种设备之间的交错编程	不提供	IO6=0
	提供	IO6=1
缓存编程	Not supported	IO7=0
	Supported	IO7=1

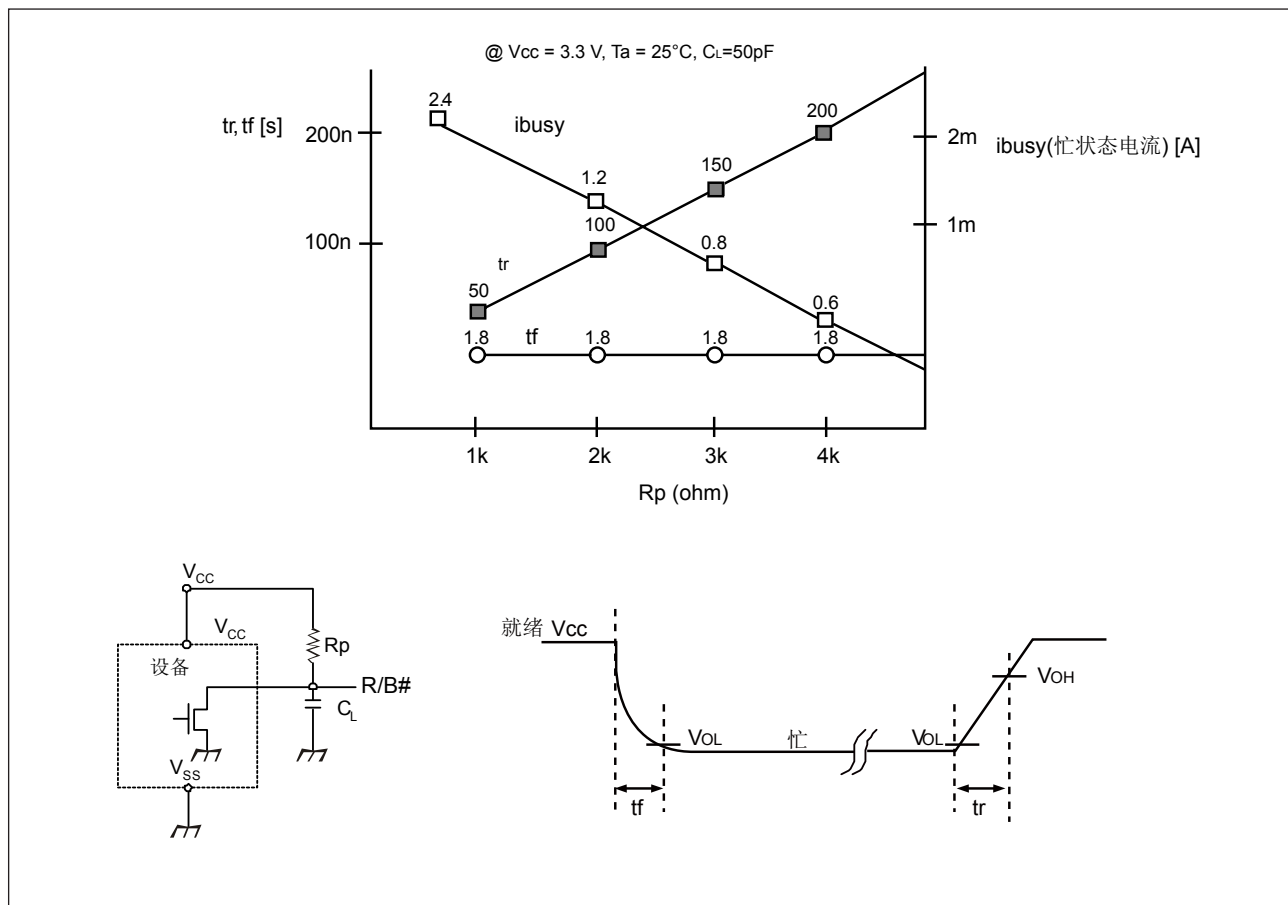
表 13. ID第4周期码定义表格

定义	信息	值
页大小 (除去额外区域)	1K-byte	IO1, IO0= 0,0
	2K-byte	IO1, IO0= 0,1
	4K-byte	IO1, IO0= 1,0
	保留	IO1, IO0= 1,1
额外区域大小 (字节每512-byte)	8	IO2=0
	16	IO2=1
连续读取周期时间	50ns	IO7, IO3= 0,0
	30ns	IO7, IO3= 0,1
	25ns	IO7, IO3= 1,0
	保留	IO7, IO3= 1,1
块大小 (除去额外区域)	64K-byte	IO5, IO4= 0,0
	128K-byte	IO5, IO4= 0,1
	256K-byte	IO5, IO4= 1,0
	512K-byte	IO5, IO4= 1,1
组织结构	8-bit	IO6=0
	16-bit	IO6=1

## 9-1. 就绪/忙# 引脚的截止状态 (R/B#)

截止状态需要用到一个上拉电阻, 因为R/B#缓冲区包含一个开漏电路.

图 22. R/B# 引脚时序信息



### Rp阻值选取指导

$$R_p (\text{最小}) = \frac{V_{cc} (\text{最大}) - V_{OL} (\text{最大})}{I_{OL} + \sum I_{IL}} = \frac{3.2V}{8mA + \sum I_{IL}}$$

IL是捆绑到R/B引脚的所有设备输入电流的总和. Rp (最大)的值决定于tr的最大允许极限.

这个数据每个设备可能会不同. 这里强烈建议选择电阻值的时候使用这个数据作为参考.

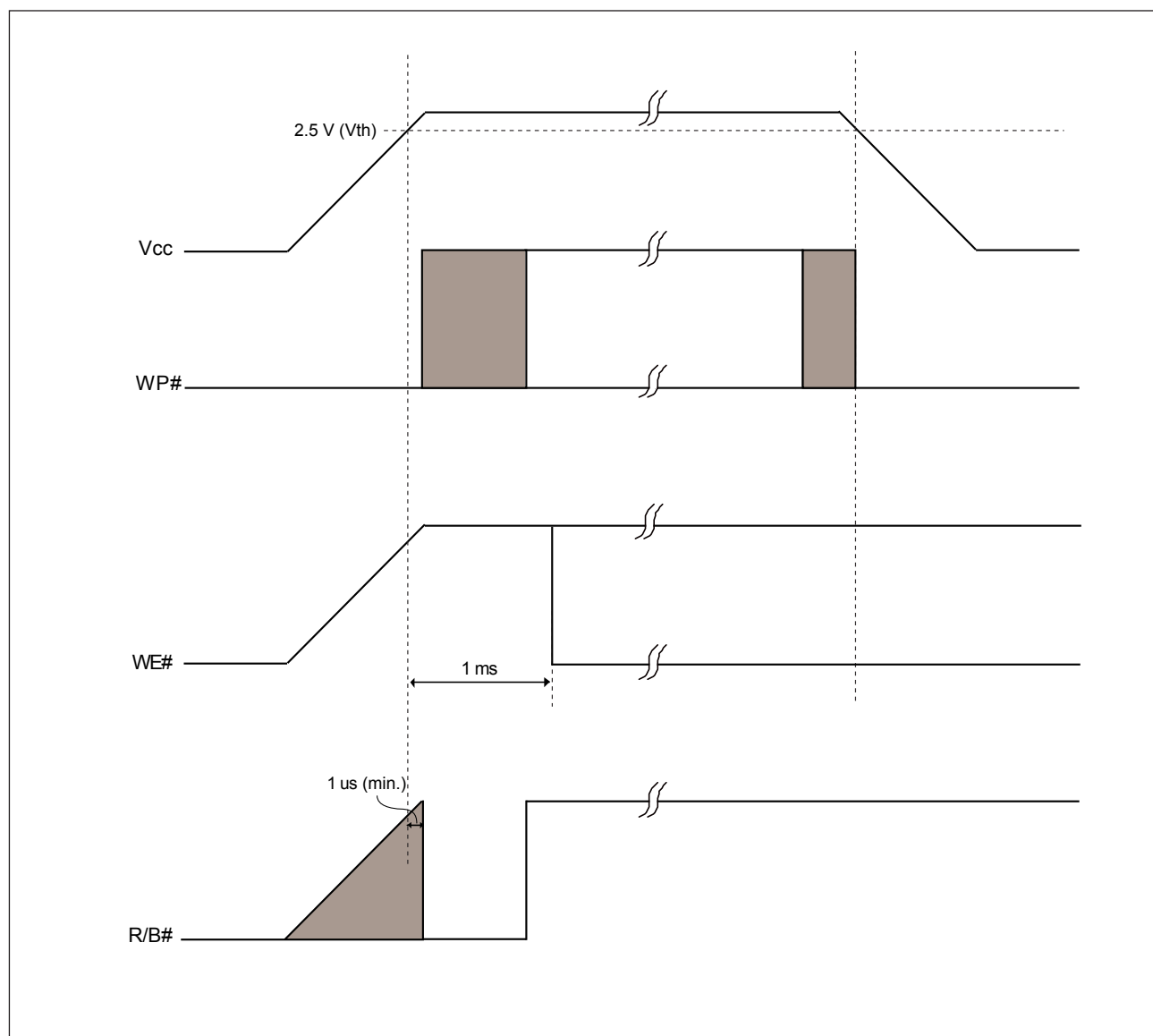
## 9-2. 电源 开/关 顺序

当芯片达到电源电平时 ( $V_{th} = 2.5\text{ V}$ ), 内部的复位序列电源会被触发. 当内部电源处于复位阶段时, 所用的命令输入是不被接受的. 有两种方法可以识别内部电源复位状态的终止. 请参考“电源 开/关 顺序” 波形.

- R/B# 引脚
- 等待 1 ms

在上电序列和失电序列, 建议保持WP# = 低电平, 这样可以保护内部数据.

图 23. 电源 开/关 顺序



### 9-2-1. WP#信号

当WP#变为低电平时编程和擦除操作会自动复位. 使能或失能的操作如下:

图 24. 使能编程

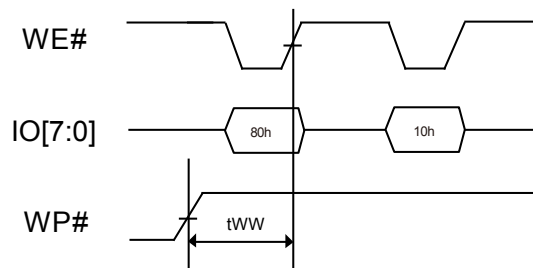


图 25. 失能编程

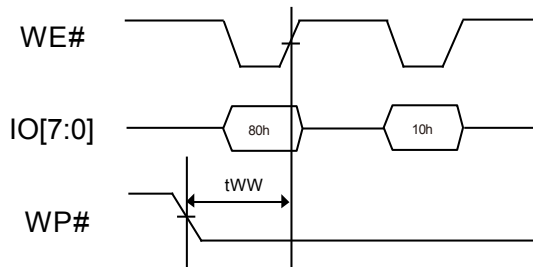


图 26. 使能擦除

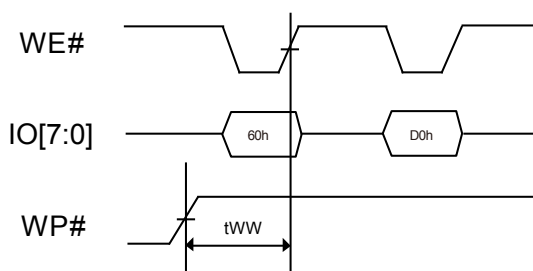
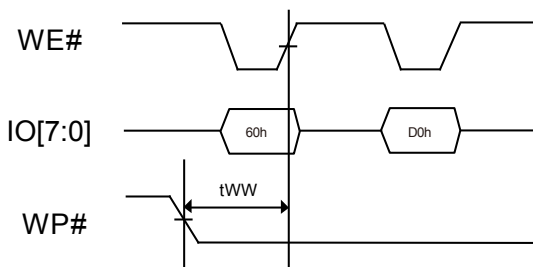


图 27. 失能擦除

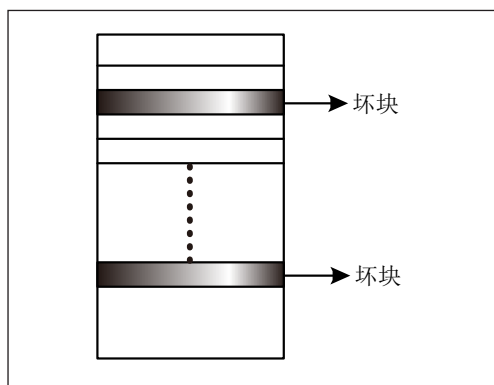


## 10. 软件算法

### 10-1. 无效块 (坏块)

设备包含有无效的块. 因此, 当使用设备时, 请检查这些块是不是坏块并不使用坏块. 此外, 请在擦除操作之前读出坏块的信息, 因为这些信息可能被任何擦除操作所清除.

图 28. 坏块



在初始状态时, 有效块中的所有数据字节为FFh. 第1页或第2页额外区域的第1个字节用来记录坏块信息, 如果是坏块其值不会为FFh. 请不要对一个坏块执行擦除操作.

安装进入系统后检查是否有任何坏块. 下图展示了坏块测试流程. 通过测试流程检测出的坏块必须由系统来管理标记为不可用的块.

坏块不会影响好块中操作的执行, 因为它们可以通过选择栅极而独立于不同的位线.

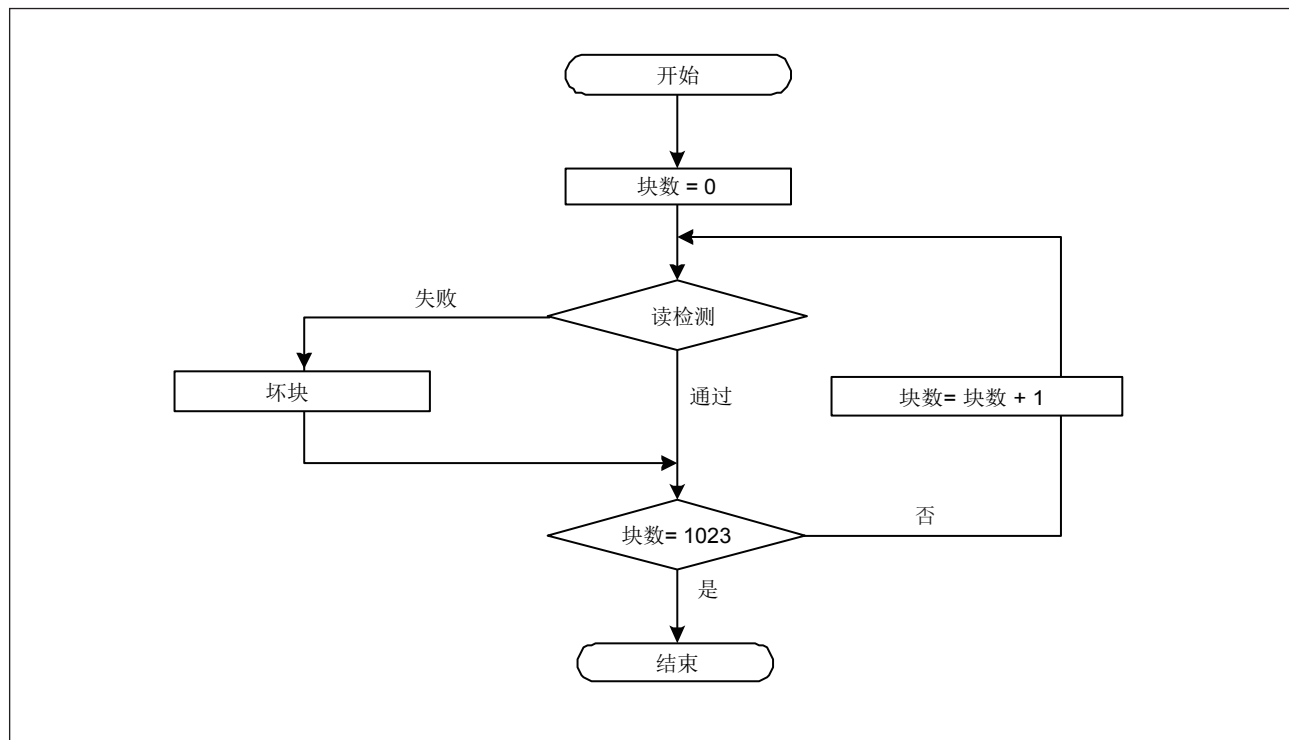
表 14. 有效块

	最小	典型	最大	单位	备注
有效 (好) 块数量	1004		1024	块	保证第0个块为周期高达1K的有效块, 且每528-byte带有ECC.



## 10-2. 坏块测试流程

图 29. 坏块测试流程



## 10-3. 读取/编程/擦除操作的故障现象

设备可能在读取, 编程和擦除操作时失败. 当实现一个高度可靠的系统时, 下列可能的故障模式需要被考虑到:

表 15. 故障模式

故障模式	检测和对策	解决方法
擦除故障	擦除后状态位读取	替换块
编程故障	编程后状态位读取	替换块
读取故障	读取	ECC

## 10-4. 编程

当错误发生在页A时, 试着通过外部的缓冲器来重新编程数据到其它页(页 B). 然后, 通过一个合适的方案创建坏块表格来防止系统之后继续访问到页A.

图 30. 故障模式

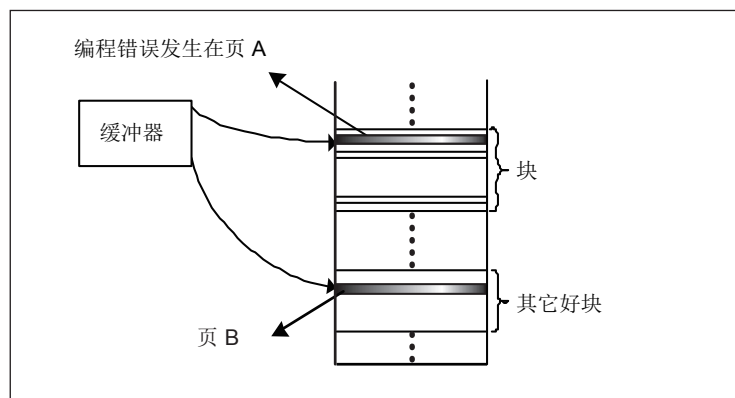
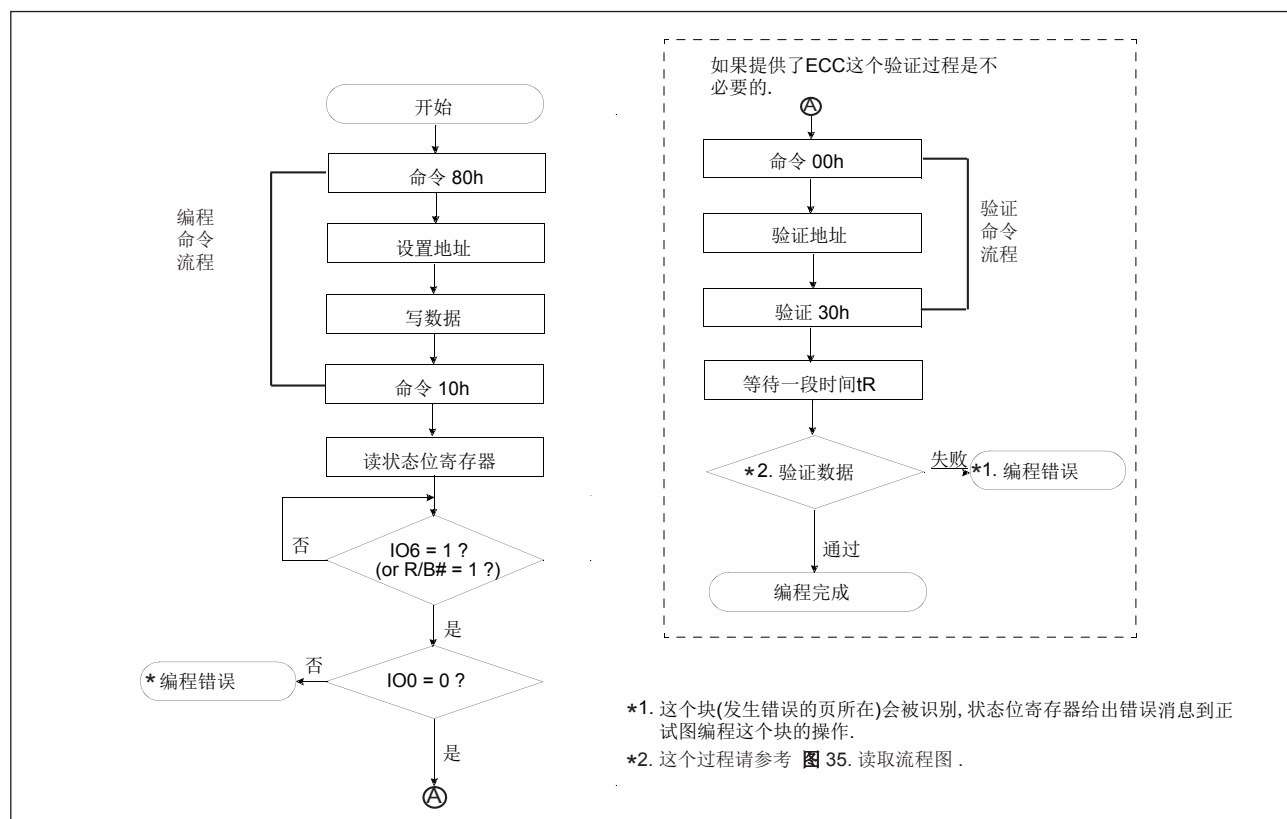


图 31. 编程流程图



## 10-5. 擦除

当一个错误发生在擦除操作时, 系统通过一个合适的方案来创建一个坏块表格以防止之后的操作再访问这个块.

图 32. 擦除流程图

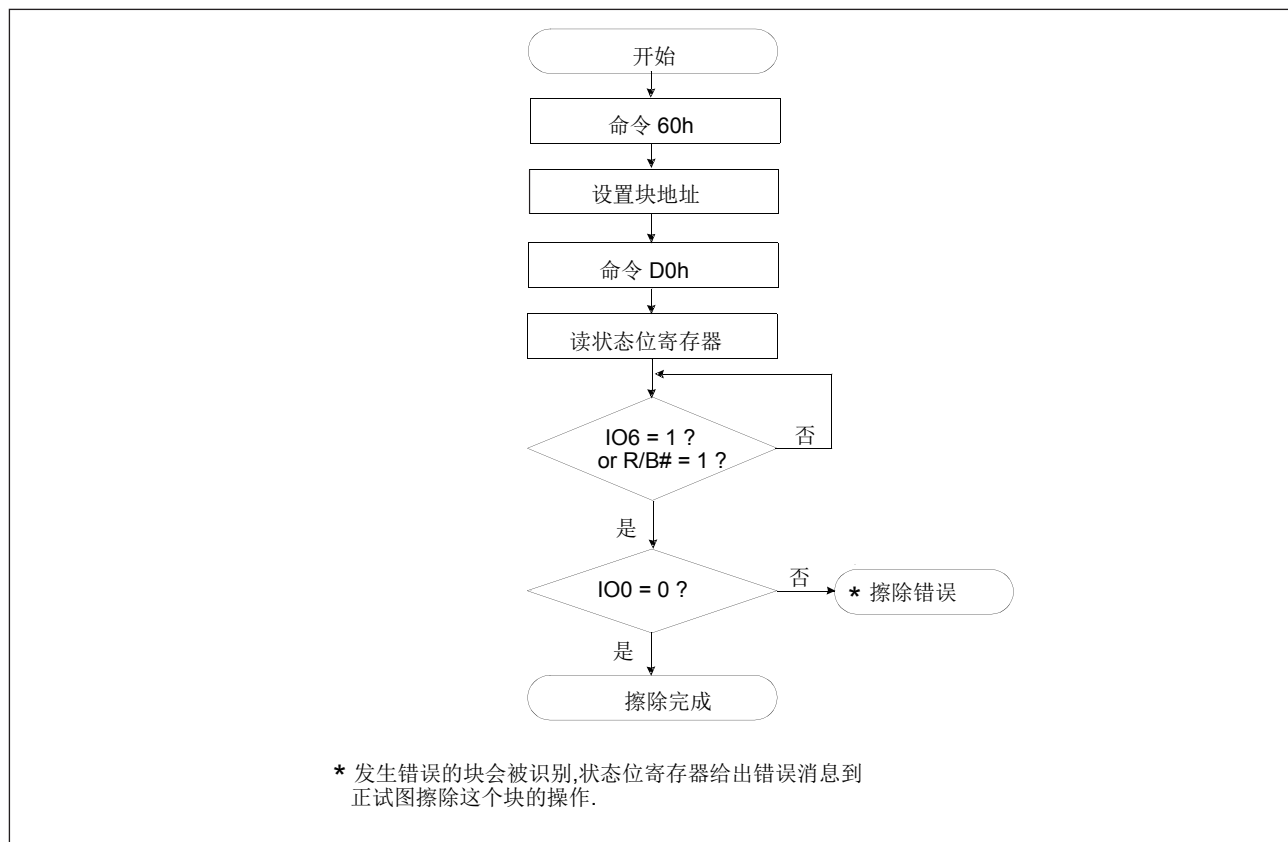
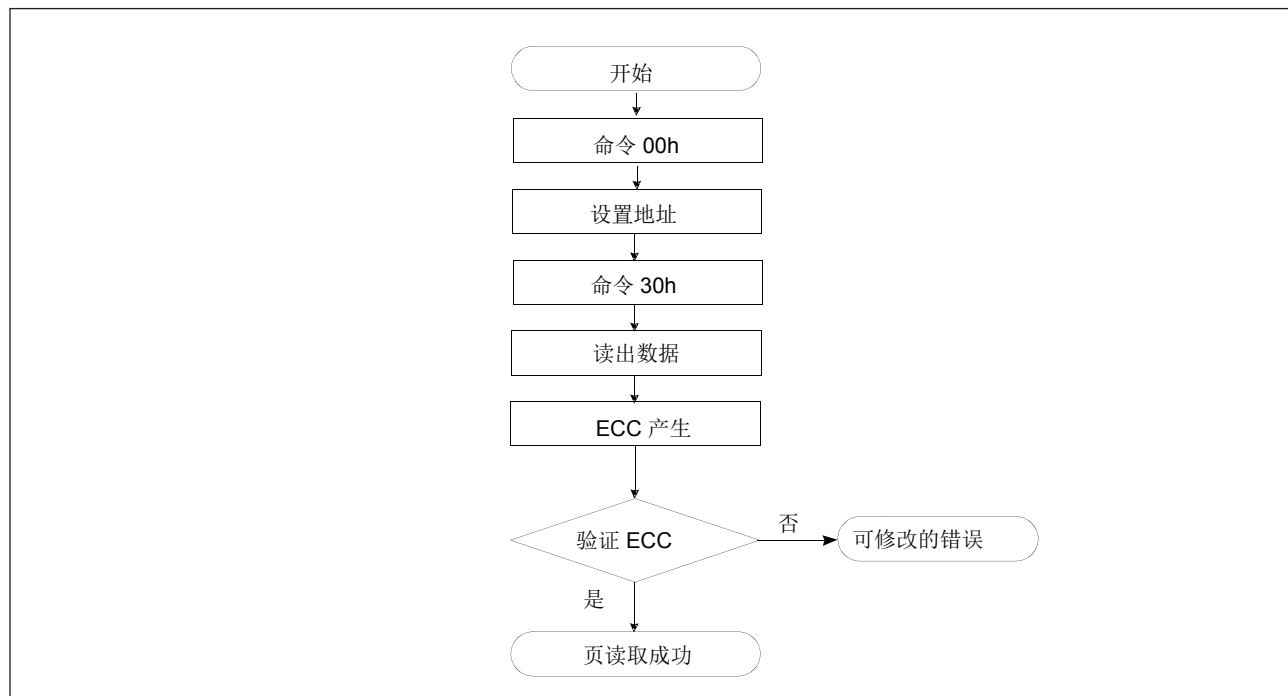


图 33. 读取流程图



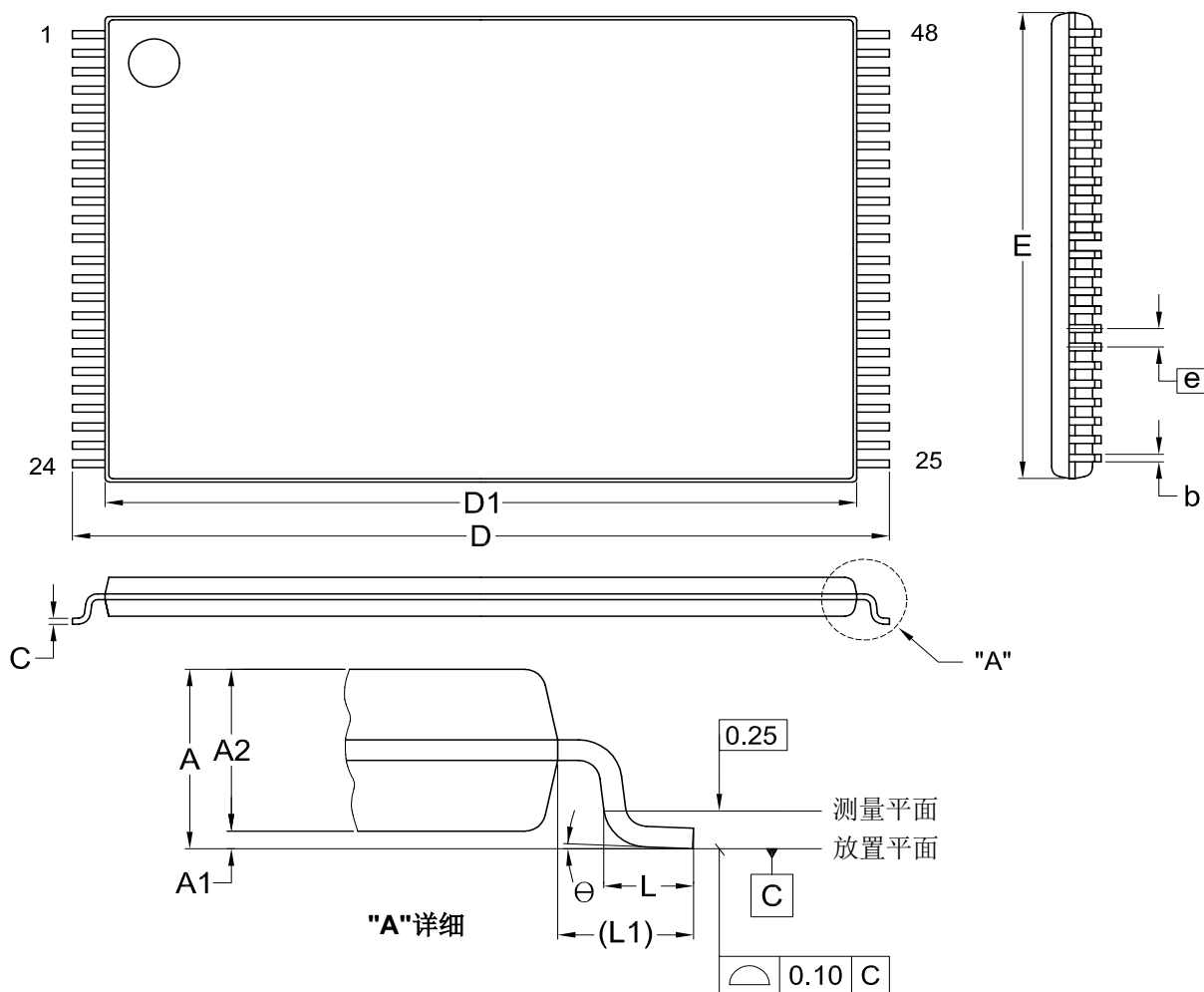


### 应用注释

- 1) 就绪时间取决于捆绑在R/B#引脚的上拉电阻.
- 2) 不允在未擦除的页进行许编程操作. 如果这样做了不会有编程操作被执行, 并且状态位寄存器会通知用户. 用户只能选择改变一个不同的地址而不可以重新插入数据. 建议禁止在自己的控制器进行连续的编程.

## 11. 封装信息

标题: 一般规格的TSOP(I) 48 L(12X20mm)封装外形



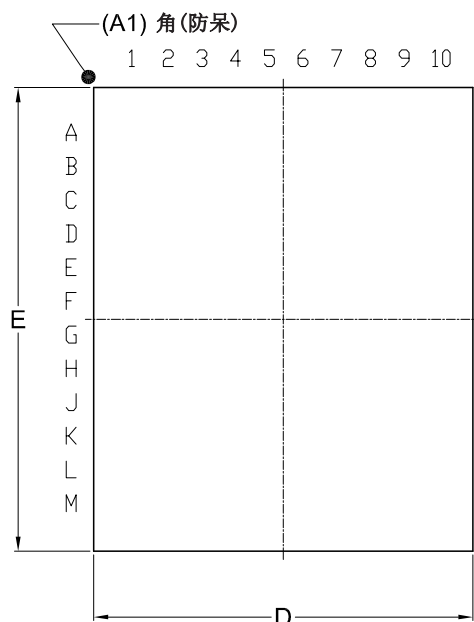
尺寸(英制尺寸来自初始的毫米尺寸)

符号 单位		A	A1	A2	b	C	D	D1	E	e	L	L1	Θ
毫米 (mm)	最小	—	0.05	0.95	0.17	0.10	19.80	18.30	11.90	—	0.50	0.70	0
	一般	---	0.10	1.00	0.20	0.13	20.00	18.40	12.00	0.50	0.60	0.80	5
	最大	1.20	0.15	1.05	0.27	0.21	20.20	18.50	12.10	—	0.70	0.90	8
英寸 (Inch)	最小	---	0.002	0.037	0.007	0.004	0.780	0.720	0.469	—	0.020	0.028	0
	一般	---	0.004	0.039	0.008	0.005	0.787	0.724	0.472	0.020	0.024	0.031	5
	最大	0.047	0.006	0.041	0.011	0.008	0.795	0.728	0.476	—	0.028	0.035	8

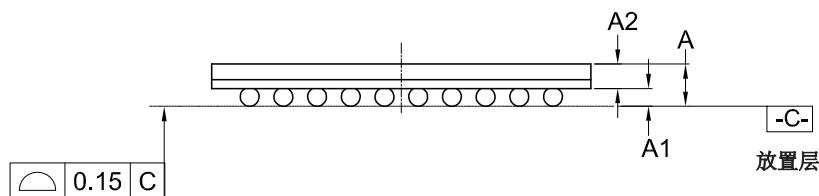
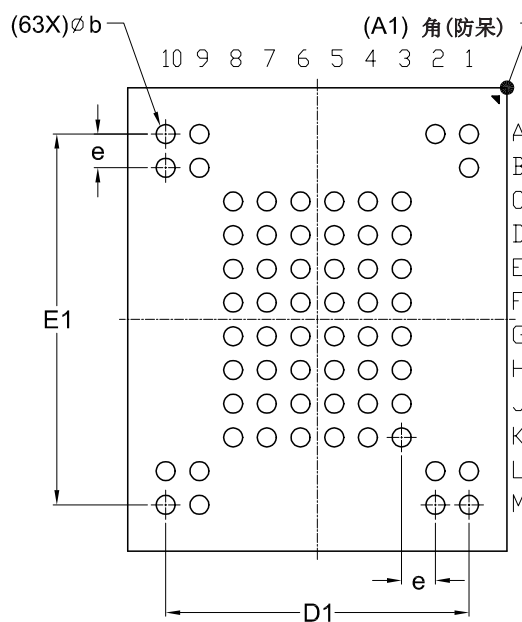
草图号	修订	参考			发行日期
		JEDEC	EIAJ		
6110-1607	8	MO-142			2007/08/03

标题: 63-VFBGA (9x11x1.0mm, 球间距: 0.8mm, 球直径: 0.45mm)的封装外形

顶视图



底视图



尺寸(英制尺寸来自初始的毫米尺寸)

单位	符号	A	A1	A2	b	D	D1	E	E1	e
毫米 (mm)	最小	---	0.25	0.55	0.40	8.90	---	10.90	---	---
	一般	---	0.30	---	0.45	9.00	7.20	11.00	8.80	0.80
	最大	1.00	0.40	---	0.50	9.10	---	11.10	---	---
英寸 (Inch)	最小	---	0.010	0.022	0.016	0.350	---	0.429	---	---
	一般	---	0.012	---	0.018	0.354	0.283	0.433	0.346	0.031
	最大	0.039	0.016	---	0.020	0.358	---	0.437	---	---

草图号	修订	参考			
		JEDEC	EIAJ		
6110-4267	0				

此处包含的信息是Macronix的专有财产, 未经Macronix的事先书面许可不得分配、复制或披露全部、部分的信息。

## 12. 版本历史

版本号	描述	页	日期
0.01	1. 图 3, 5, 6, 7, 8, 10, 12, 15, 16, 17, 18, 22, 24, 修改 2. 章节 8 & 9: 描述更新 3. 表 8. 逻辑 & 命令集修改	页 10, 12 到 14, 16, 17, 页 22 到 25, 31 到 33, 37, 39 到 43 页 32, 33 页 33	2011.10.19
0.02	1. "可选择码" 添加到零件号中 2. NOP 修改从 8 (主存储区和额外区域) 到 4 3. 典型编程时间从 200us 修改为 250us 4. 就绪/忙引脚时序轴线调整 5. 上电时序规格从 2ms 修改到 1ms	所有 页 16, 28 页 4, 28 页 37 页 38	2011.4.18
0.03	1. 初步修改数据手册标题	页 4	2011.5.5
0.04	1. 订购信息修订, 原因为一部分名字从 MX30LF1G08AM 修改为 MX30LF1G08AA 2. 措辞修改 & 大写字母的使用 3. 波形调整 4. 表 2. VLKO 规格删除	所有 所有 所有 页 30	2011.8.19
0.05	1. 改写和调整波形序列 2. 给 VFBGA 添加 "DNU" 球形触点 3. 修改图 "缓存读取交流波形" 4. 给命令集里的缓存读取结束项目添加 "忙时可接受" 检查标记 5. 故障模式表添加 "读取故障" 6. 标注 VFBGA 为 "高级信息" 7. 删除 "安全 OTP (可选)" 8. 删除 C 级描述 9. 在电源开/关波形中添加 R/B# 时序	所有 页 6 页 17 页 34 页 41 页 4, 5 页 4 页 4, 5, 29 页 38	2011.12.28
0.06	1. 修改 VFBG ball-out: H8 从 "NC" 到 "VCC"	页 6	2012.2.8



除了使用协议中明确说明的订制产品外, **Macronix**(旺宏电子)的产品设计, 开发, 和生产只用于普通业务工业, 个人, 和家庭应用, 不可用于直接或间接地, 导致死亡, 人身伤害, 或严重的财产损失的应用. 如果**Macronix** 被用于超过实际使用目标的应用, 买方应按照适用的法律和法规采取一切措施保证说明**Macronix**的产品在实际使用情况下是合格的; 以及它的供应商和(或)经销商不得发布任何和信息说明责任由**Macronix**所产生.

©宏国际有限公司版权所有. 2012. 保留所有权利, 包括商标和商号, 如, **Macronix**, **MXIC**, **MXIC Logo**, **MX Logo**, 综合解决方案提供商, **NBit**, **NBit**, **Macronix NBit**, **eLiteFlash**, **XtraROM**, **Phines**, **KH Logo**, **BE-SONOS**, **KSMC**, **Kingtech**, **MXSMIO**, **Macronix vEE**, **Macronix MAP**, **Rich Audio**, **Rich Book**, **Rich TV**, and **FitCAM**. 其他公司和品牌名称仅用于识别目的, 为各自公司的财产.

Except for customized products which have been expressly identified in the applicable agreement, Macronix's products are designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and not for use in any applications which may, directly or indirectly, cause death, personal injury, or severe property damages. In the event Macronix products are used in contradicted to their target usage above, the buyer shall take any and all actions to ensure said Macronix's product qualified for its actual use in accordance with the applicable laws and regulations; and Macronix as well as it's suppliers and/or distributors shall be released from any and all liability arisen therefrom.

Copyright© Macronix International Co., Ltd. 2012. All rights reserved, including the trademarks and tradename thereof, such as **Macronix**, **MXIC**, **MXIC Logo**, **MX Logo**, Integrated Solutions Provider, **NBit**, **NBit**, **Macronix NBit**, **eLiteFlash**, **XtraROM**, **Phines**, **KH Logo**, **BE-SONOS**, **KSMC**, **Kingtech**, **MXSMIO**, **Macronix vEE**, **Macronix MAP**, **Rich Audio**, **Rich Book**, **Rich TV**, and **FitCAM**. The names and brands of other companies are for identification purposes only and may be claimed as the property of the respective companies