FPGA を用いた広帯域モーションコントロール

慶應義塾大学 理工学研究科 総合デザイン工学専攻 車谷 大揮

1. はじめに

近年では少子高齢化のため労働力不足が問題となっており、産業機械を用いた労働力の補填が期待されている。また、我々の生活品質の向上に伴って製品品質の要求も上昇しており、かつ多品種製品に対する需要が増加したため、労働力のさらなる向上が求められている。災害や疫病が発生した際には、生活必需品や薬品類などの需要が急騰するため、生産能力の向上に関しても同様に求められている。したがって、産業機械を用いて今後の労働力不足に対処するためには、産業機械の高速化や機能性向上が必須となる(1)。本研究は、産業機械の高機能化を目的として、運動制御用計算機を設計した。

2. 産業機械の高機能化に対する要求

ここでは、はじめに産業機械の高機能化に対する要求について紹介し、計算機設計の重要性について述べる。産業機械の高機能化には、運動性能と知能の確保が要求される。機械が運動指令値に対して正確に追従しない場合には、運動指令が多くの情報を持っていたとしても、その価値を発揮することができない。また、運動指令が豊富な情報を有さない場合には、機械が精密に動作可能であっても実現可能なタスクが制限される。したがって、運動性能及び知能の両立が産業機械の高機能化に必須であると考えられる(②)。機械の運動性能を評価する指標の1つとして、被制御機械の動作可能周波数が挙げられる。これは制御帯域と呼ばれ、現在では制御帯域の向上が制御工学における課題となっている。運動制御に際しては計算機が含まれることから、制御系には観測者効果が内在し、常に理想の運動制御が実現されるとは限らない。計算機の演算時間が長い場合には、動作の安定性を確保することが難しい。これは、計算機の演算による制御信号伝達の遅れが機械動作の遅れに繋がり、制御帯域の確保が困難となるためである(③)。一方で、知能の獲得に際しては、計算の複雑性や取得可能な情報量と演算時間に依存するため、演算時間の短縮は困難である。したがって、産業機械の高機能化を実現するためには、計算機に内在するトレードオフを回避する必要がある。

3. 産業機械の高機能化のための運動制御用計算機の設計

本研究では、System-on-a-Chip Field-Programmable-Gate-Array (SoC FPGA)を用いて制御用計算機を設計することで、トレードオフの回避を行った。SoC FPGA はプロセッサおよび FPGA から構成されるデバイスであり、計算機の汎用性および計算の柔軟性の確保、用途特化の回路の設置が可能である。従来の産業機械の制御においては、制

御演算にプロセッサが使用されており、周辺機器制御のために FPGA が使用されている。産業機械の用途は多種多様であり、計算機の汎用性の確保が非常に重要であったため、プロセッサの活用は産業機械の導入に大きく貢献した。周辺機器制御には汎用性の確保に対する重要度が非常に低く、制御対象機器のインタフェースに合わせてハードウェア資源および制御回路を準備する必要があったため、時間厳密な処理が可能であり任意の回路を設置可能な FPGA が導入されている。近年では、制御系の多機能化に向けて制御系が複雑化する傾向にある、上記の構成では演算時間を短縮することが難しいといった問題が存在する。本問題の根底には、産業用機械の用途が多種多様であり、高速な専用回路の設計および設置が困難であることが存在すると考えられる(4)。したがって、制御系設計において計算機のトレードオフを解決するために、プロセッサおよび FPGAの適切なタスク分割方式を探索することが重要となる。本研究では、制御工学の側面からタスク分割方式を探索し、制御系の設計を行った。

制御工学においては、制御器構造に関する理論研究や極配置から制御応答を決定する 実践研究などが行われている。運動制御で扱う状態量は主に位置、速度、加速度、力で あり、用途は様々ではあるが、理論体系化が行われている。上記の一般化された理論に 基づくことで、多種多様な制御の実現が可能な制御系の構築が実現可能である。制御器 構造の一般化に関して、Youla-Kučera は任意の制御対象に対する安定化制御器群を与 え、それらが2自由度制御系という枠組みで実装可能であることを示した(5)。2自由度 制御系とは、フィードフォワード制御系とフィードバック制御系に関して独立した設計 自由度を有した制御系であり、指令値追従特性と外乱抑圧特性を独立に設計可能である。 すなわち、2 自由度制御器の枠組みを実装し、パラメータを変更することで、全ての安 定化制御系を設計可能である。これは FPGA を用いた演算器設計において非常に有益 な特徴である。また、運動制御系の一般化に関して、加速度を制御することで位置、速 度、力といった状態量を制御可能であることを示した加速度制御系の枠組みが確立され ている60。ここで、加速度に関して2自由度制御系を構築することで、高い制御性能を 有する運動制御系を設計することが可能となる。本研究において開発した制御用計算機 は、FPGA に加速度制御用演算回路を有し、プロセッサで加速度参照値を生成し、参照 値を FPGA に送信する構成として設計を行った。 また、 FPGA には単純かつ高速で動作 する位置制御器および力制御器を追加で設計した。制御器は図1のように構成した。

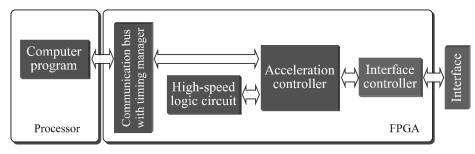


図 1. SoC FPGA ベースト制御系の構造

4. 人間の運動制御機構との類推

SoC FPGA を用いた制御系に際して、制御工学の側面だけではなく、人間の運動制御機構との類推を行うことで、FPGA とプロセッサのタスク分割方式を決定した。人間は実際に多数の複雑な動作を実行することが可能であり、労働力不足を補填することを目的とした産業機械を設計する上で、人間の運動制御機構は非常に有益な情報を含む。人間の運動制御機構を解明することを目的とした分野として、モータコントロールが挙げられる。本研究では、モータコントロールの研究を参考に、SoC FPGA のタスク分割方式を探索した。

人間の運動制御機構を簡易的に表した概念図を図2に示す。人間は外部情報を感覚受 容器から取得し、刺激信号は脊髄、脊髄を経由して脳、直接脳へと伝達される。この刺 激信号を基に、運動指令値が生成され、筋肉が励起される。ここで、脳を介した運動励 起は複雑な運動を実現することが可能であるが、多少の時間が必要であり、視覚情報の 入力から手指運動の励起までに 180 ms~260 ms の時間を要することが報告されている (7)。このような遅れは、制御系設計において制御帯域を制限する要因となる。一方で、 人間は刺激信号が脊髄を介して脳を介さずに運動を励起するための機構を有しており、 単純な動作ではあるが応答性の高い反射と呼ばれる運動を行うことが可能である。この ように、人間の運動制御機構においても、計算機のトレードオフを回避するような二重 の機構が備わっており、SoC FPGA を用いた制御系の設計と非常に親和性が高い。また、 脊髄は脳からの運動指令および反射運動指令を調節する機能を有しており、全体的な運 動性能の確保は脊髄が行っていると考えられる。 以上から、FPGA は高速かつ単純な位 置と力の制御系および運動調節を行う加速度制御器を有する構成とし、プロセッサは位 置、力および加速度の参照値を与える構成とした。また、脊髄は動作中の人体の機械イ ンピーダンスを調整する機構を有しており、動作の達成に貢献していることが報告され ている。SoC FPGA を用いた制御系では、位置と力のハイブリッド制御を介してインピ ーダンス制御を行う機構を設置した。

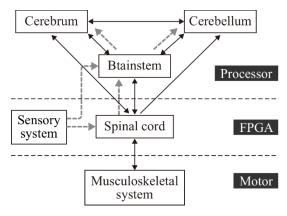


図 2. 運動制御機構の概要図

5. 制御系の実装

上記の設計指針を基に、制御系の設計と実装を行った。設計した制御系のブロック線図を図3に示す。ここでは、モータの位置情報がセンサを介して取得可能であるとする。ここで、変数 $\ddot{x}_{b}^{\text{ref}}$, $\ddot{x}_{r}^{\text{ref}}$, \ddot{x}^{ref} , \ddot{x}^{ref

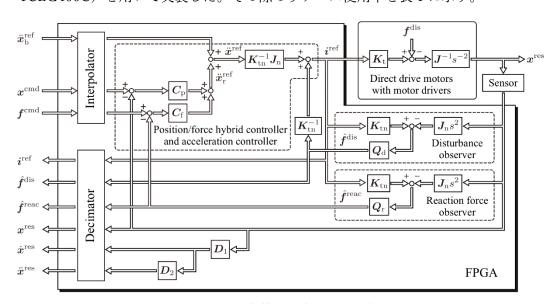


図3. FPGA上に実装した制御系のブロック

表 1. 制御器実装のリソース使用率

		Lookup table	Flip flop
Total		10429 (59.26 %)	17051 (48.44 %)
Controller	FPGA-baed controller	8573 (48.71 %)	14268 (40.53 %)
	(five adders and five multipliers)	4889 (27.78 %)	6635 (18.84 %)
	D/A controller (2ch)	78 (0.44 %)	60 (0.17 %)
	Pulse counter (2ch)	544 (3.09 %)	320 (0.91 %)
	int to float (2ch)	507 (2.88 %)	128 (0.36 %)
	Leaf cells	343 (1.95 %)	1778 (5.05 %)
Others		381 (2.16 %)	497 (1.41 %)

制御系の数値演算には浮動小数点数を使用しており、FPGA上に浮動小数点数用の加算器と乗算器を5個ずつ設置した。今回の実装では、2軸制御を行うために、制御回路を2チャンネル分用意した。FPGA上の各モジュールの動作周波数は1MHzとなった。リソース使用率は全体の約半分を占めているが、冗長な機能を設置するリソースは十分に残っている。このデバイスを用いて制御を実行した際の消費電力は平均2.05Wであり、低消費電力で動作可能であることを確認した。

6. 精密位置決めへの適用

実験を行い、設計した制御用計算機の効果を確認する。はじめに、運動制御性能の確保について検証を行う。ここでは、図4に示す機器を準備し、精密位置決めを行った。直動駆動系としてシャフトモータを用意し、リニアアンプを用いて駆動した。モータ位置は10 nm の分解能を有する光学式エンコーダを用いて取得した。図5に設計した計算機と、従来のマイクロプロセッサを用いて制御器を実装し、各10回の位置決めを行った際の結果を示した。この結果より、精密性および制御帯域の向上を確認した。

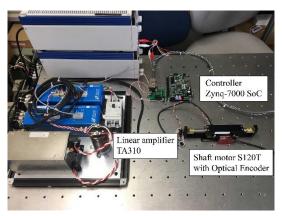


図 4. 精密位置決めのセットアップ

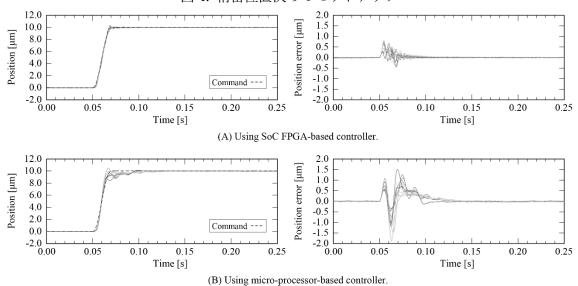


図 5. 位置決め応答結果

7. 振動抑制制御の導入

SoC FPGA の導入により、モータの制御帯域の向上と高速化を実現することが可能となるが、これに伴い機械振動が生じる場合が存在する。ここで、SoC FPGA が振動抑制制御系を含むことができない場合には、系としての制御帯域が制限されるため、導入の利点が得られない。ここでは振動抑制制御を導入した例を紹介する。

本実験では、FPGAに実装された角度制御器に対して、プロセッサが補償を行う構成とする。プロセッサには入力整形フィルタおよび位相安定化制御器を設置した。実験機のセットアップを図6に示す。回転振動系を想定し、ダイレクトドライブの回転モータを用意し、柔軟ビームを取り付けた。モータ角度は内蔵20bitエンコーダを用いて取得し、ビーム先端角度はレーザダイオードおよび光検出器を用いて測定した。図7に振動抑制制御を導入した系、していない系を用いてモータ駆動を行った際の応答を示す。振動抑制制御を導入していない系では、モータ角度が指令値に追従したが、ビーム先端角度応答が振動的であった。また、ビーム先端角度の振動は時間の経過とともに高調波成分を多く含むことが確認された。これは、制御系の安定余裕度が不足しており、系に内在する余剰なエネルギが高調波を励起したためと考えられる。一方で、振動抑制制御を導入した系では、モータ角度が指令値に追従していないが、ビーム先端角度の振動は確認されなかった。この追従遅れは、入力整形および位相補償に起因する。位相補償により余剰なエネルギが消散し、振動が抑制されたことが確認できた。以上より、SoCFPGAは振動抑制制御を導入する計算リソースを有していることが確認できた。

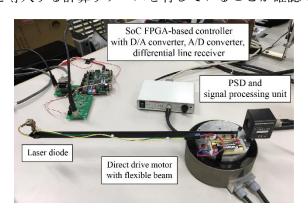


図 6. 振動抑制制御のセットアップ

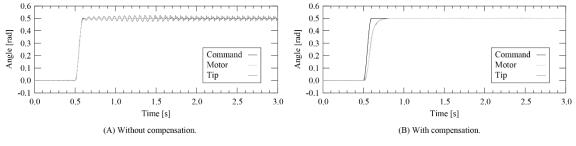


図7. モータ角度およびビーム先端角度応答

8. ロボットを用いたヴァイオリン演奏

SoC FPGA を用いることで、モータの制御帯域を向上可能であることが確認された。これは、広帯域の位置制御系と力制御系を利用可能であることを示す。機械が機能を獲得する上では、運動制御性能の確保を前提として、位置と力の指令値および動作中の機械インピーダンスの設計を行う必要がある。一例として、ヴァイオリン演奏では、手腕を脱力し、弦を弓で一定の力で押し付け、弓を一定の速度で引くデタシェと呼ばれる演奏法が存在する。本実験では、デタシェの再現を行うことで、SoC FPGA を用いた制御系が人間の行う機能的な動作を再現可能であることを示す。

図8に実験のセットアップを示す。回転型のダイレクトドライブモータを有するロボットの先端にヴァイオリンの弓を取り付け、演奏を行う。ヴァイオリンの本体は台の上に固定されており、弦の絶対位置は固定されている。演奏における音圧はコンデンサマイクを用いて取得した。図9に経験者による演奏、位置と力のハイブリッド制御器および位置制御器を用いて演奏を行った際に取得された音圧を示す。位置制御器のみを用いた場合には演奏時に弓が振動し、音圧にうなりが確認されたが、ハイブリッド制御器を使用した場合には上記のような現象は確認されず、人間の演奏と近しい音圧が取得された。以上より、設計した制御系は機械の高機能化に貢献すると考えられる。

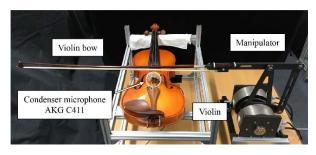


図 8. ヴァイオリン演奏のセットアップ

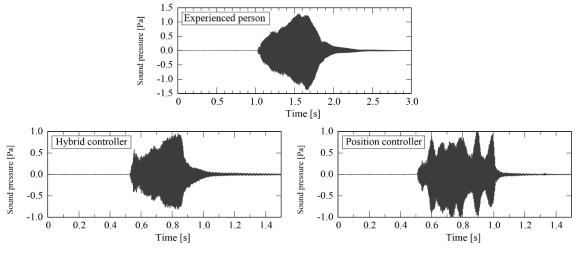


図 9. 経験者による演奏、位置と力のハイブリッド制御器および位置制御器を用いて演奏を 行った際に取得された音圧

9. まとめ

本研究では、機械の高機能化を目的として、運動制御用計算機を設計した。高機能化に際しては、運動性能と知能の確保を両立する必要があり、従来の計算機を用いてこの要求を満たすことは困難であった。この問題に対して、プロセッサと FPGA を併用し、適切なタスク分割を行うことで、トレードオフの回避を達成した。実験を通じて、設計した制御器が高い運動制御性能を確保し、知能化のための計算リソースを活用して機能的な運動を実現可能であることを示した。本研究により、産業界における労働力不足の補填、さらには産業の活性化に貢献することを目指す。

謝辞

本研究を遂行するにあたり、公益財団法人天野工業技術研究所から多大なご支援を頂きました。ここに記して謝意を示します。

参考文献

- (1) Fujimoto, T. Murakami, and R. Oboe, "Advanced motion control for next-generation industrial applications," IEEE Transactions on Industrial Electronics, vol. 63, no. 3, pp. 1886–1888, 2016.
- (2) Hiroki Kurumatani and Seiichiro Katsura, "Robot Control with Wideband Acceleration Control Embedded on Programmable SoC," The 45th Annual Conference of IEEE Industrial Electronics Society, IECON2019-LISBON, Lisbon, Portugal, pp. 5198–5203, October 2019.
- (3) S. D. Eppinger and W. P. Seering, "Three dynamic problems in robot force control," IEEE Transactions on Robotics and Automation, vol. 8, no. 6, pp. 751–758, December 1992.
- (4) X. Shao and D. Sun, "Development of a new robot controller architecture with FPGA-based IC design for improved high-speed performance," IEEE Transactions on Industrial Informatics, vol. 3, no. 4, pp. 312–321, November 2007.
- (5) D. Youla, H. Jabr, and J. Bongiorno, "Modern wiener-hopf design of optimal controllers—part ii: The multivariable case," IEEE Transactions on Automatic Control, vol. 21, no. 3, pp. 319–338, June 1976.
- (6) K. Ohnishi, M. Shibata, and T. Murakami, "Motion control for advanced mechatronics," IEEE/ASME Transactions on Mechatronics, vol. 1, no. 1, pp. 56–67, March 1996.
- (7) S. J. Thorpe and M. M. Fabre-Thorpe, "Seeking categories in the brain," Science, vol. 291, no. 5502, pp. 260–263, January 2001.