



# 沈阳工业大学

SHENYANG UNIVERSITY OF TECHNOLOGY

## 数字电子技术

沈阳工业大学  
电子技术教研室



## 知识点7 TTL门电路

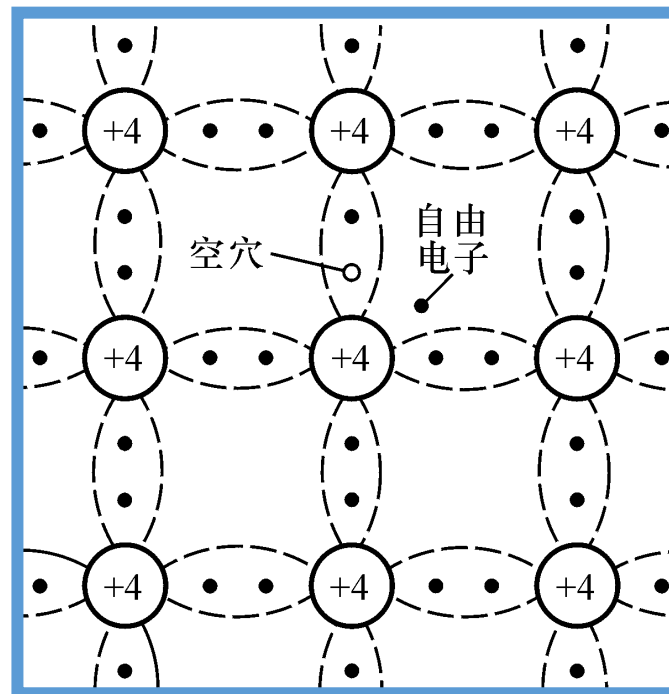
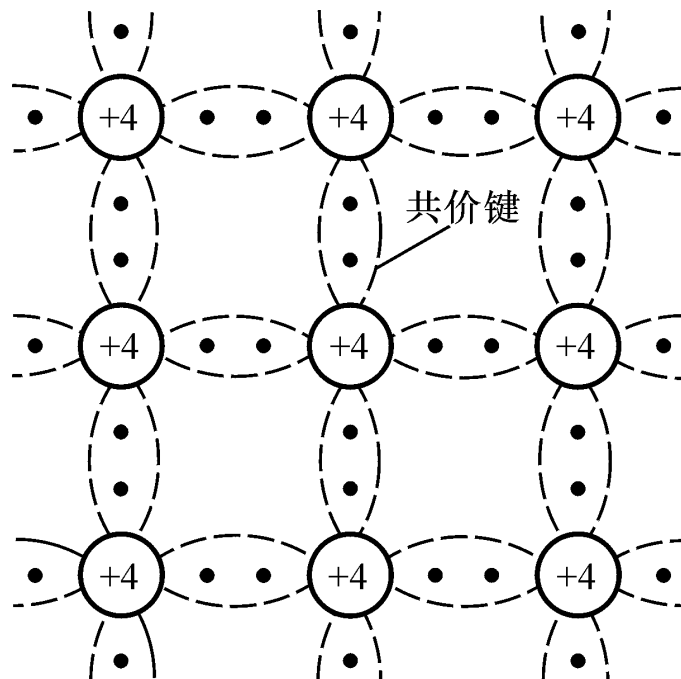


沈阳工业大学  
SHENYANG UNIVERSITY OF TECHNOLOGY

## 半导体基础知识 (1)

- 本征半导体：纯净的具有晶体结构的半导体。
- 常用：硅Si，锗Ge

### 两种载流子

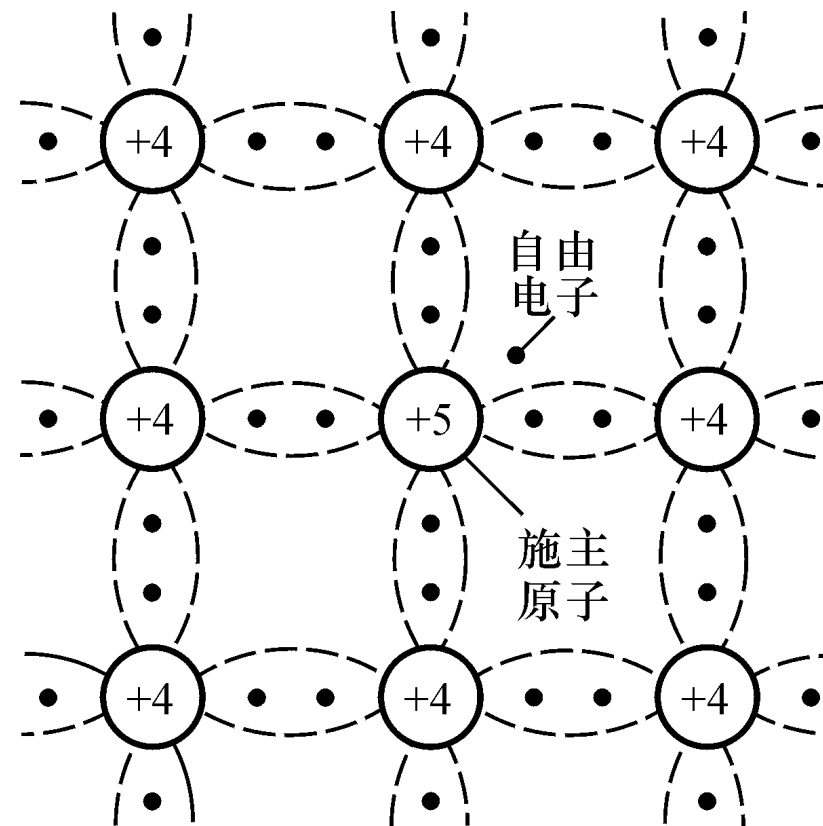


## 半导体基础知识 (2)

- 杂质半导体
- **N型半导体**

多子：自由电子

少子：空穴

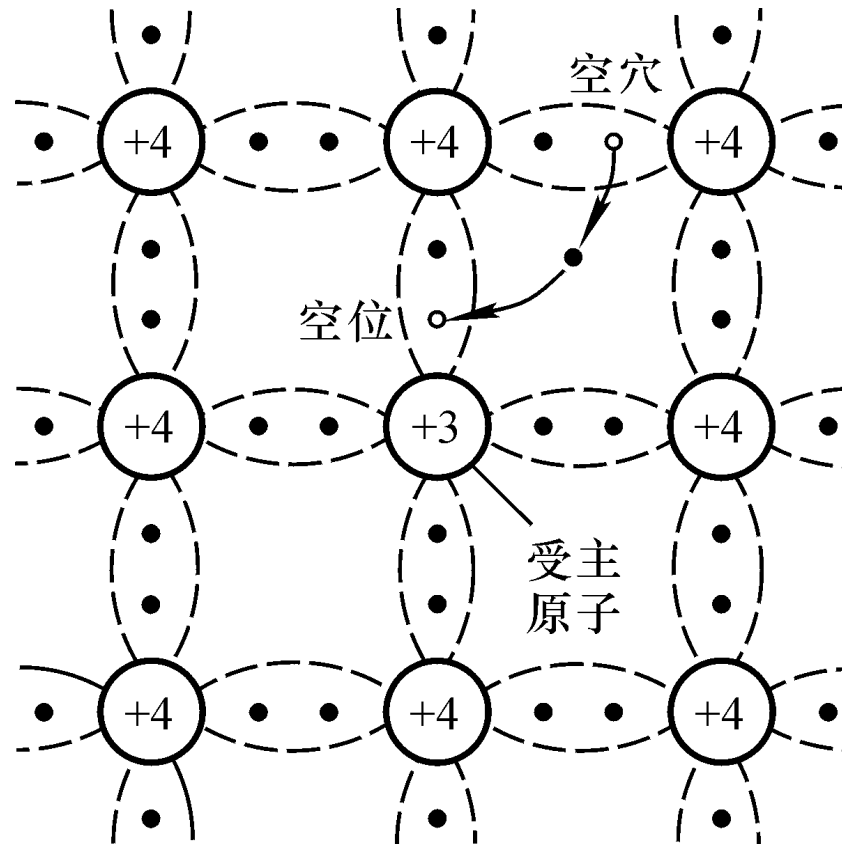


## 半导体基础知识 (2)

- 杂质半导体
- P型半导体

多子：空穴

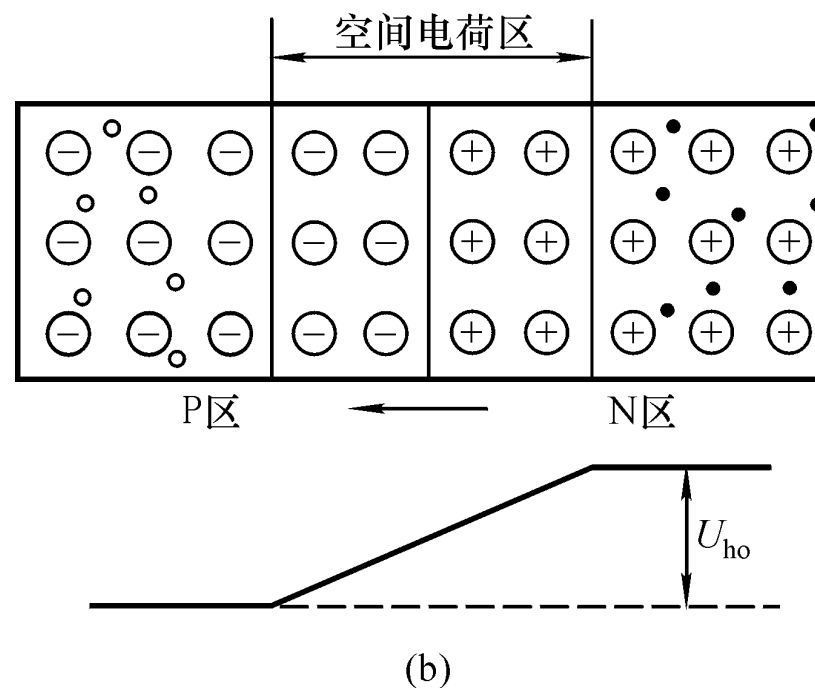
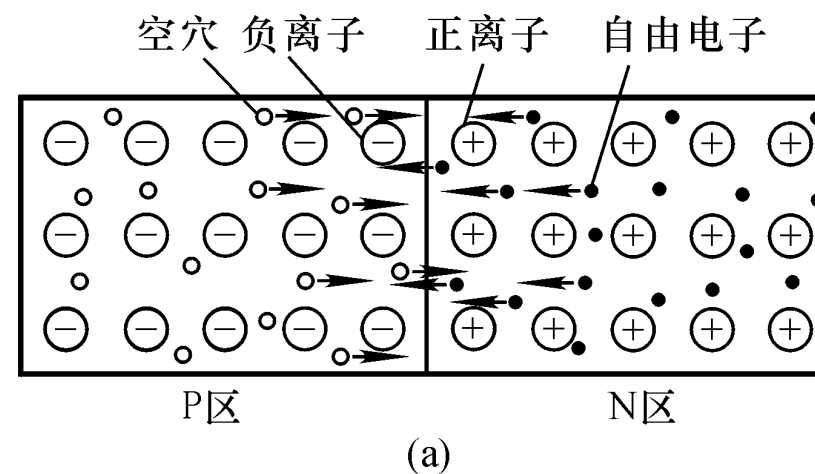
少子：自由电子





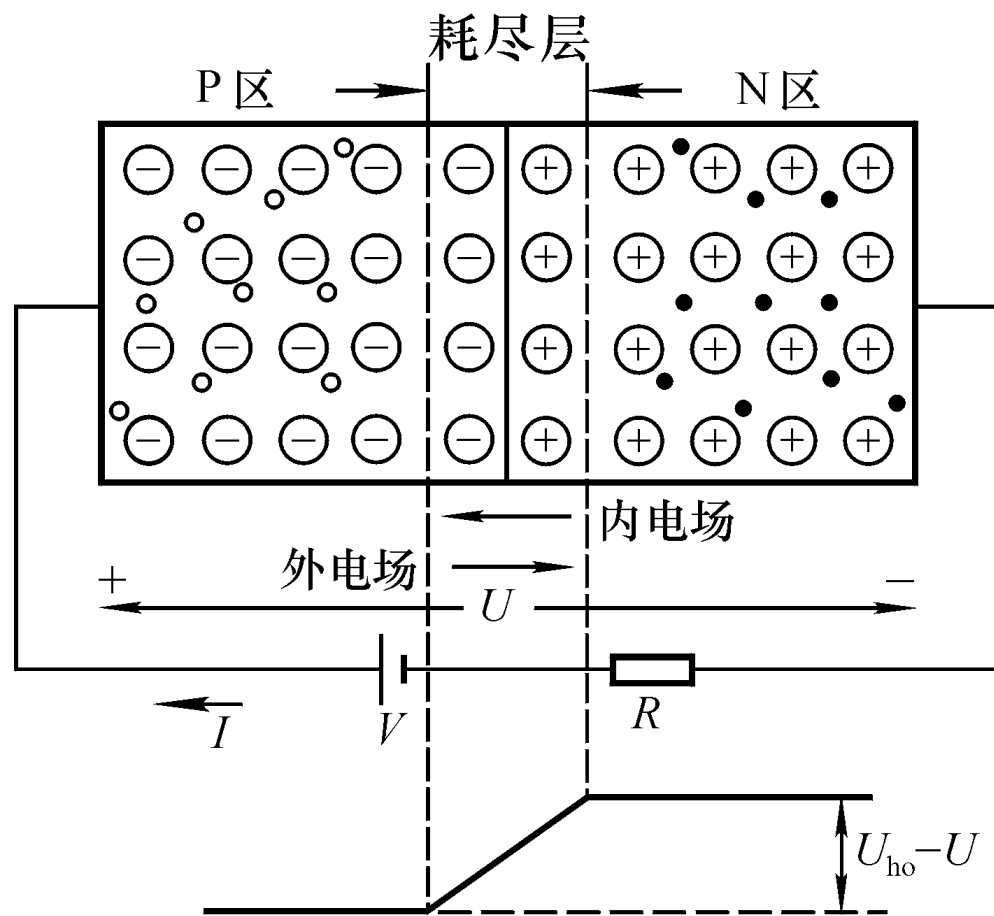
## 半导体基础知识 (3)

- PN结的形成
- 空间电荷区  
(耗尽层)
- 扩散和漂移



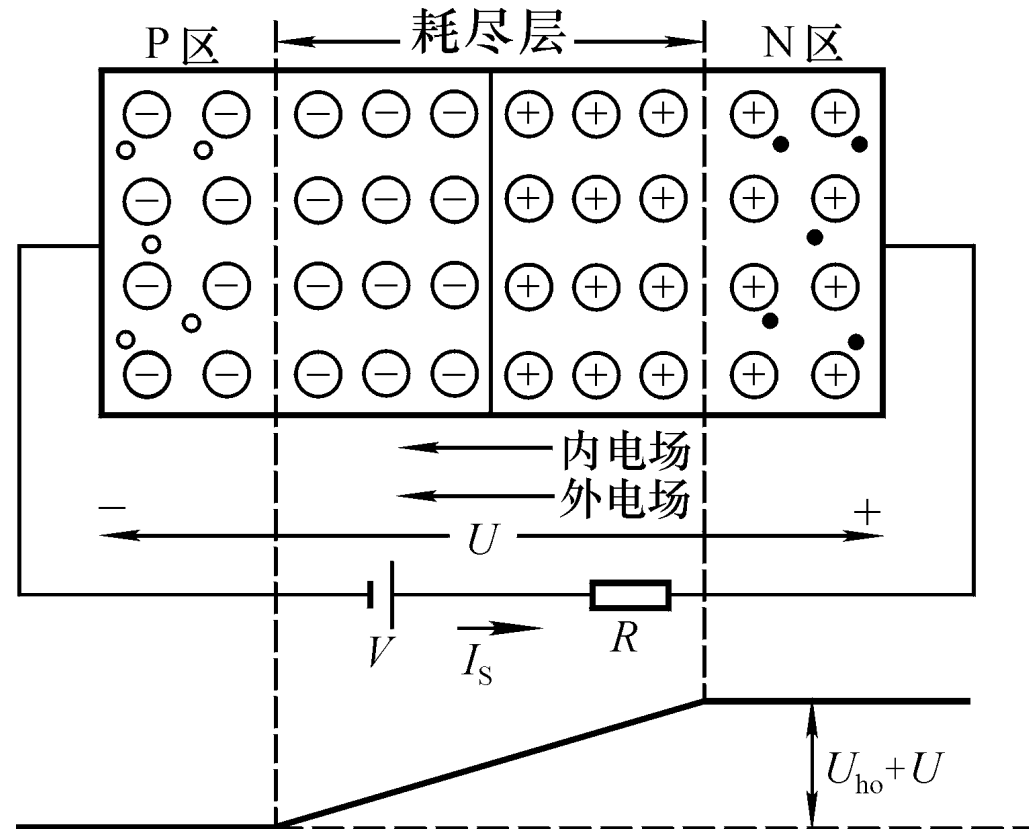
## 半导体基础知识 (4)

- PN结的单向导电性
- 外加正向电压



## 半导体基础知识 (4)

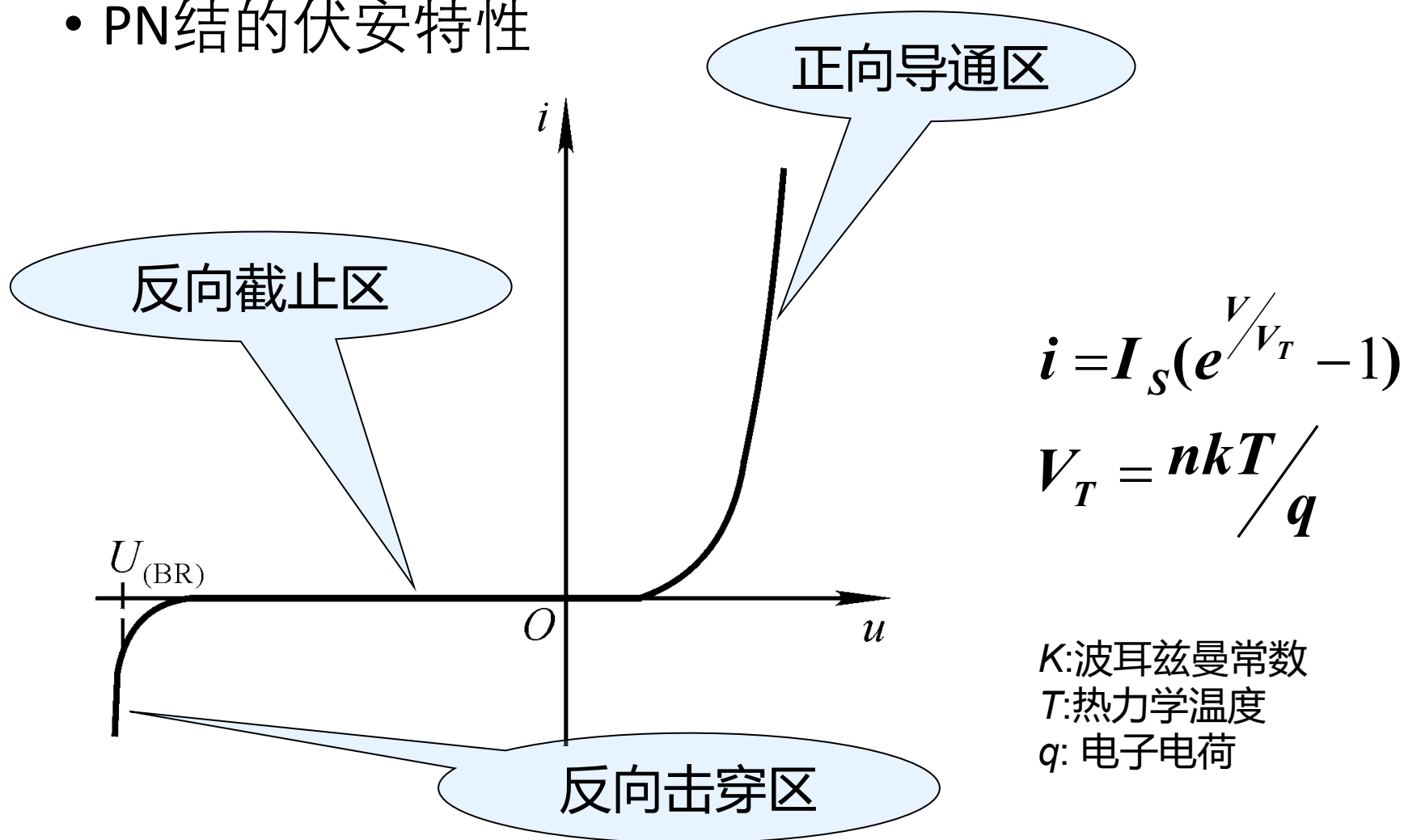
- PN结的单向导电性
- 外加反向电压





## 半导体基础知识 (5)

- PN结的伏安特性





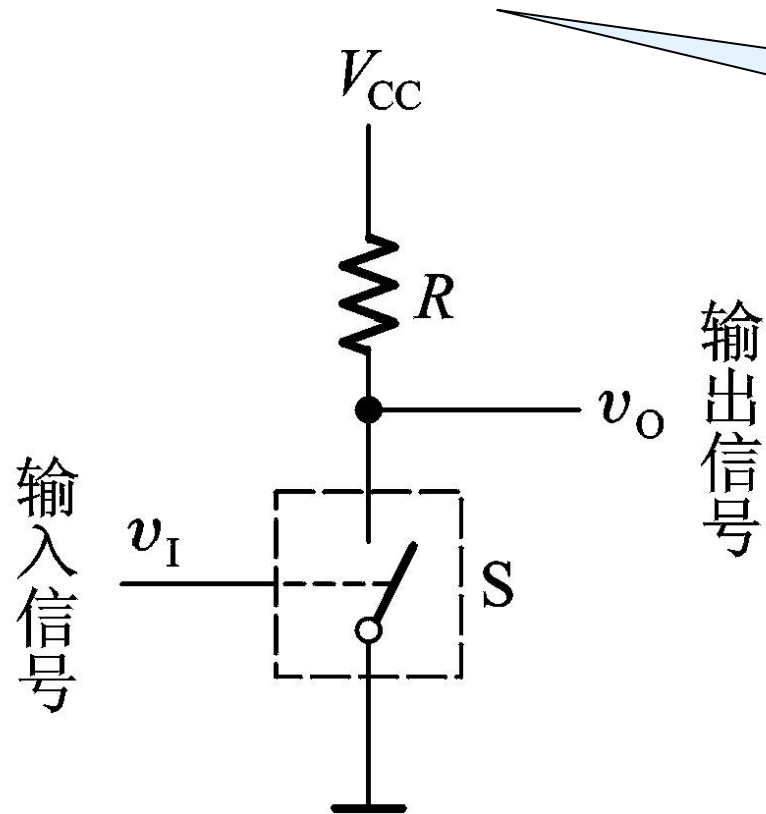
## 概述

- 门电路：实现基本运算、复合运算的单元电路，如与门、与非门、或门 .....

**门电路中以高/低电平表示逻辑状态的1/0**



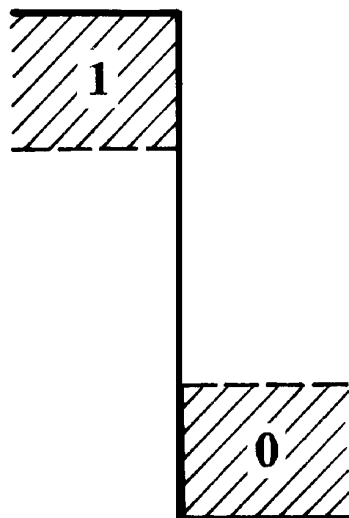
获得高、低电平的基本原理



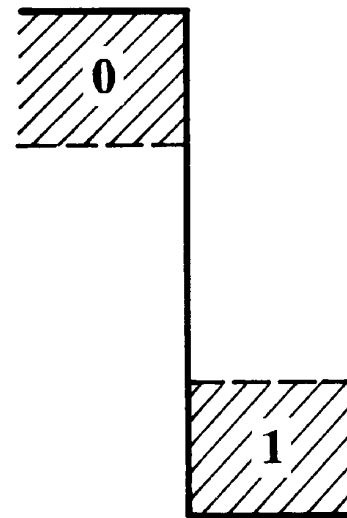
高/低电平都允许有一定的变化范围



正逻辑：高电平表示1，低电平表示0  
负逻辑：高电平表示0，低电平表示1



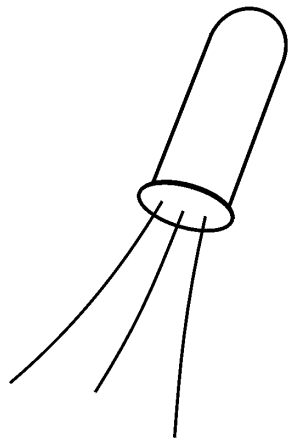
正逻辑



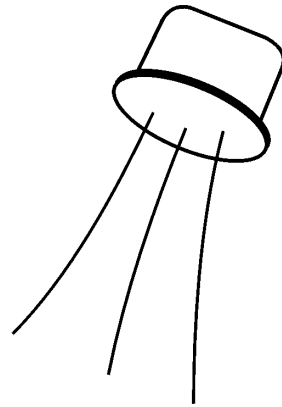
负逻辑

## 双极型三极管的结构

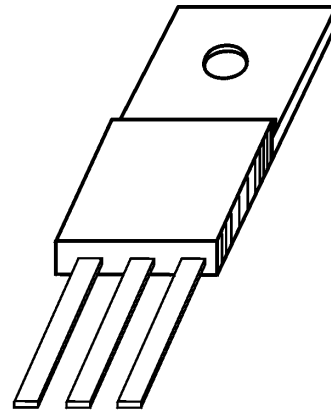
管芯 + 三个引出电极 + 外壳



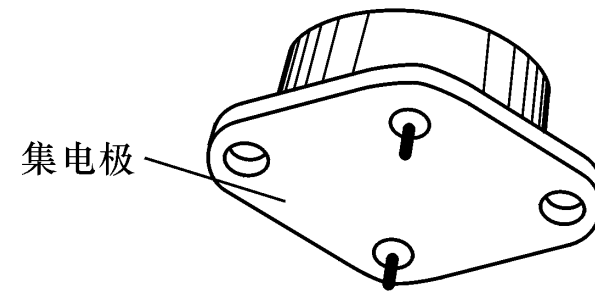
(a)



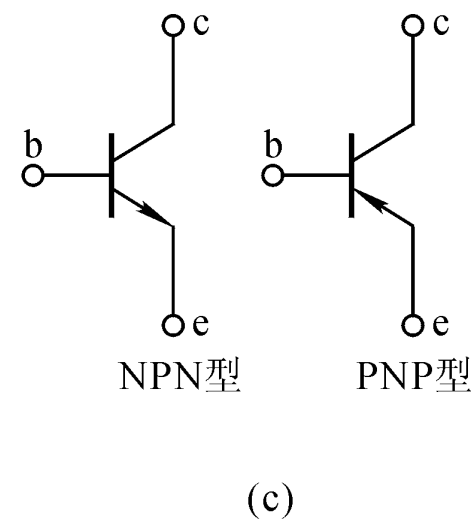
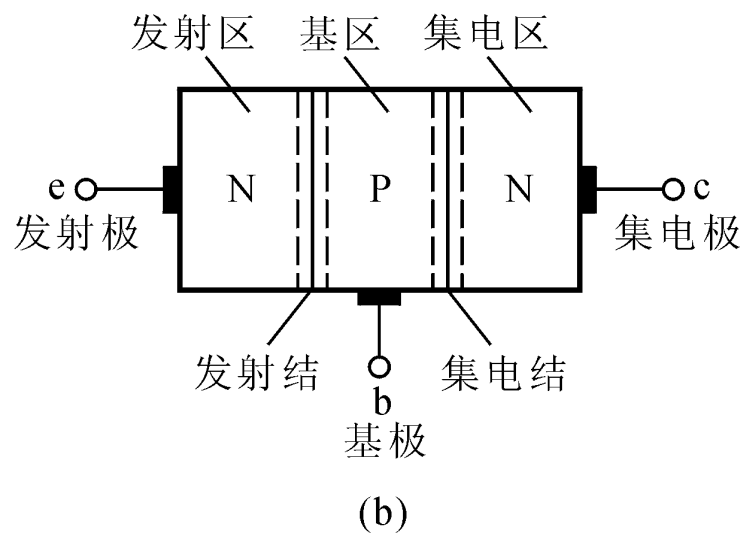
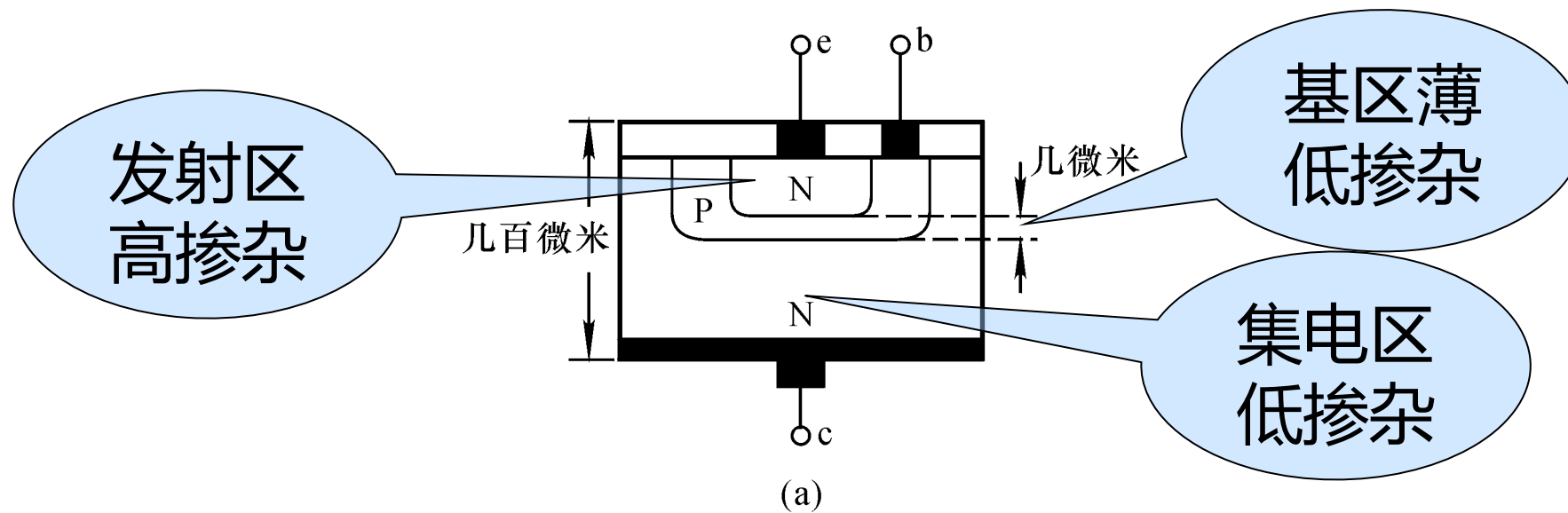
(b)



(c)



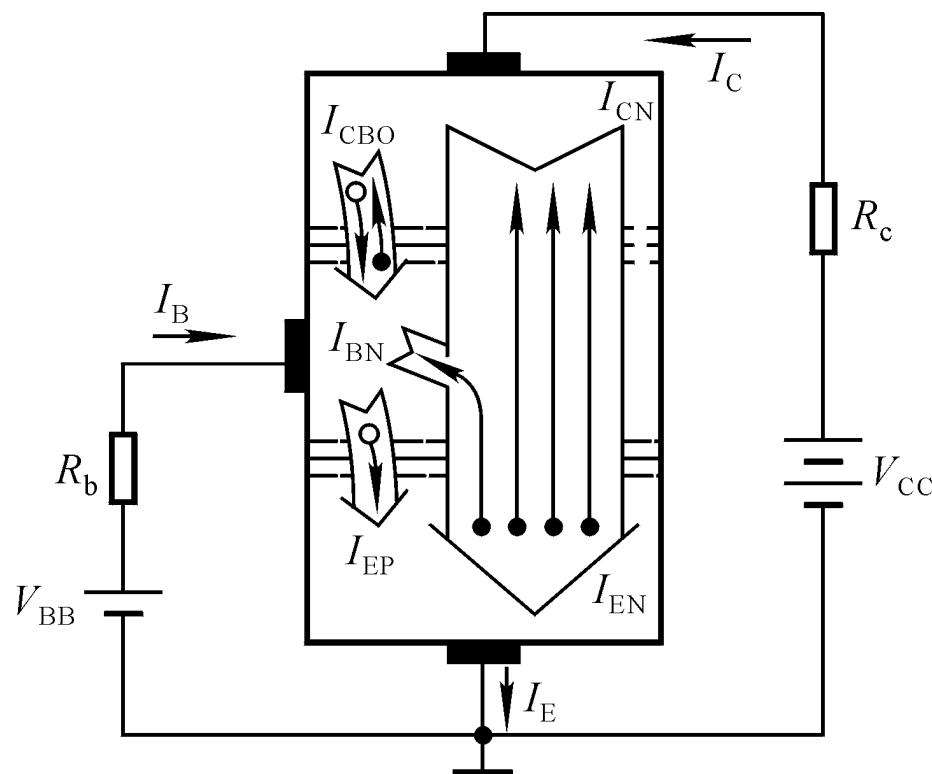
(d)





以NPN为例说明工作原理:

- 当  $V_{CC} \gg V_{BB}$
- be 结正偏, bc结反偏
- e区发射大量的电子
- b区薄, 只有少量的空穴
- bc反偏, 大量电子形成  $I_C$



## TTL反相器的电路结构和工作原理

### 一、电路结构

设

$$V_{CC} = 5V$$

$$V_{IH} = 3.4V$$

$$V_{IL} = 0.2V$$

$$PN\text{结导通压降 } V_{ON} = 0.7V$$

①

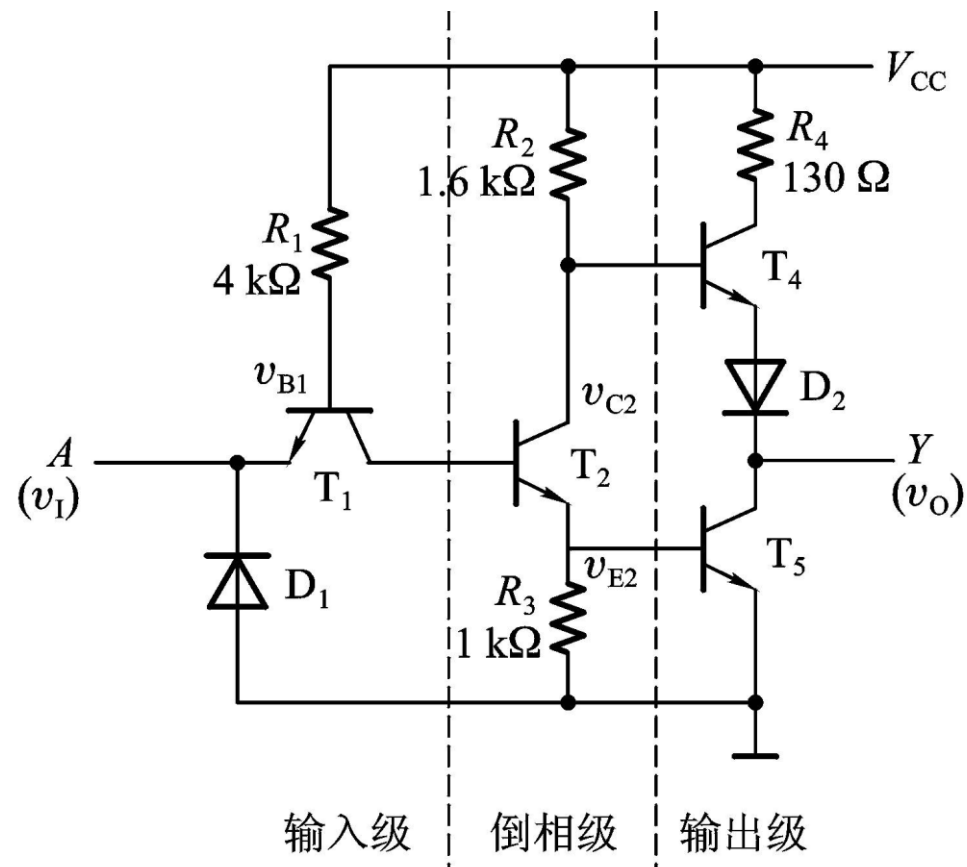
$$V_I = V_{IL} = 0.2V (A = 0)$$

②

$$V_O = V_{OH} (Y = 1)$$

$$V_I = V_{IH} = 3.4V (A = 1)$$

$$V_O = V_{OL} (Y = 0)$$

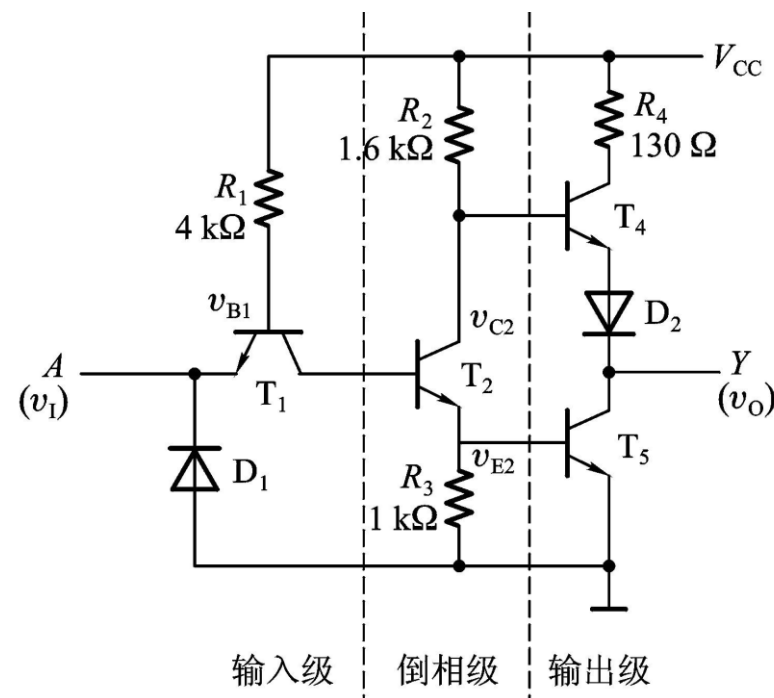


- 需要说明的几个问题:

①  $T_2$ 的输出 $V_{C2}$ 和 $V_{E2}$ 变化方向相反,故称倒相级。

② 输出级在稳态下,  $T_4$ 和 $T_5$ 总有一个导通、一个截止。  
既能降低功耗又提高了带负载能力, 称推挽式。

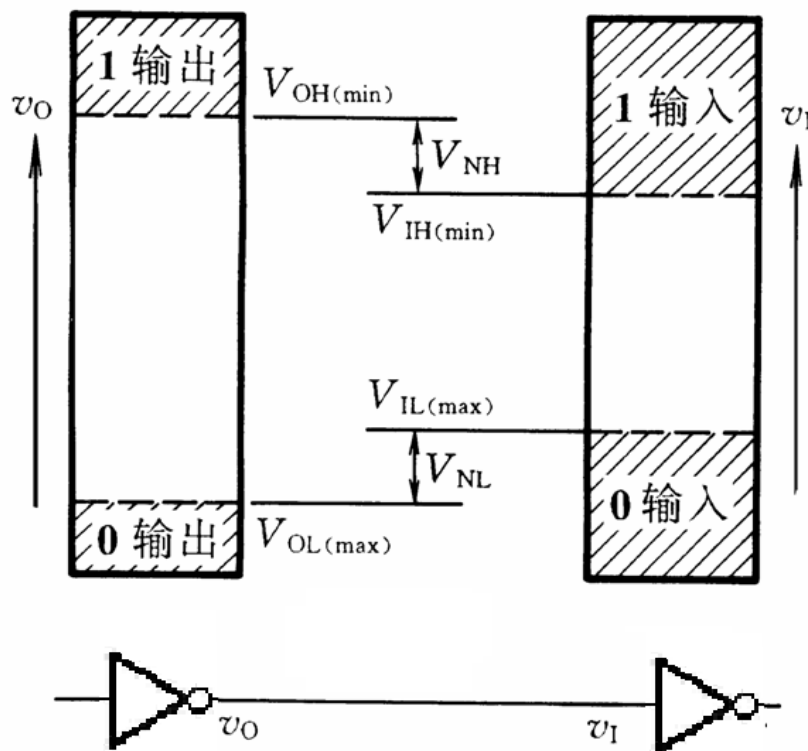
③  $D_1$ 抑制负向干扰  
 $D_2$ 保证 $T_2$ 导通时 $T_5$ 可靠地截止。



## 输入噪声容限

在 $V_I$ 偏离 $V_{IH}$ 和 $V_{IL}$ 的一定范围内， $V_O$ 基本不变；

在输出变化允许范围内，允许输入的变化范围称为输入噪声容限



$$V_{NH} = V_{OH(\min)} - V_{IH(\min)}$$

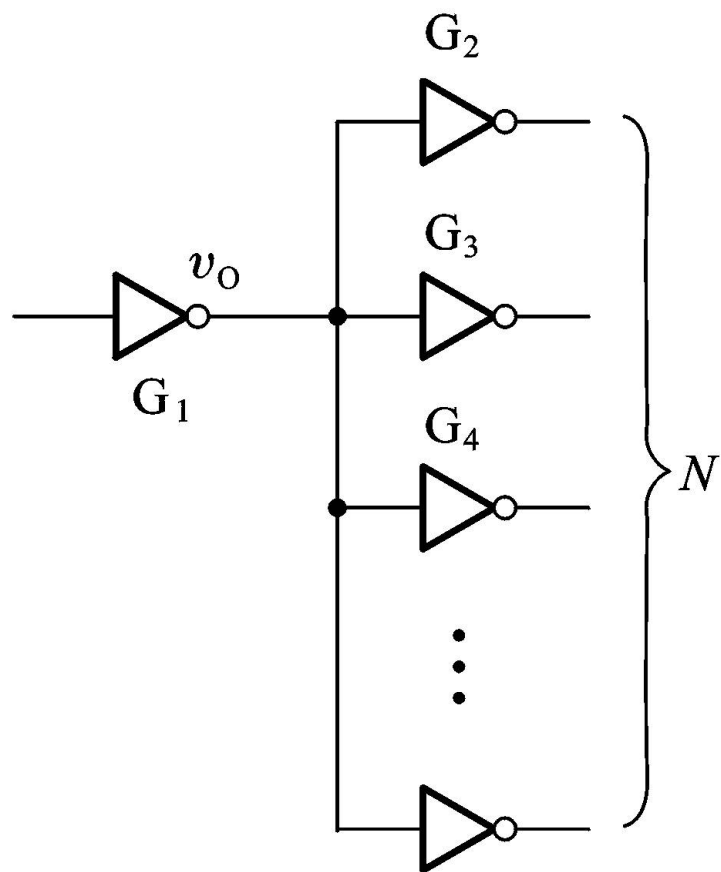
$$V_{NL} = V_{IL(\max)} - V_{OL(\max)}$$



## TTL反相器的静态输入特性和输出特性

例：扇出系数（Fan-out），

试计算门G1能驱动多少个同样的门电路负载。



要求保证  $V_I = V_{IL}$  时，

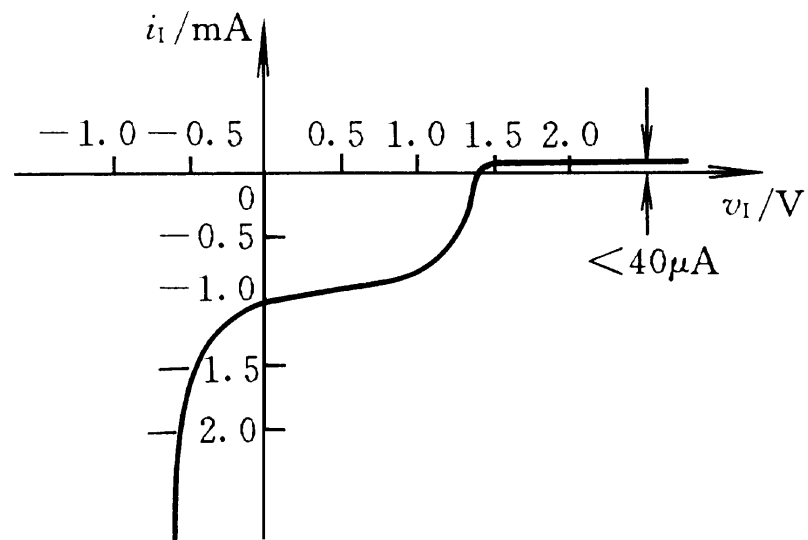
$V_{OH} \geq 3.2V$ （查得  $|i_{OH}| \leq 0.4mA$ ）；

$V_I = V_{IH}$  时，

$V_{OL} \leq 0.2V$ （查得  $|i_{OL}| \leq 16mA$ ）



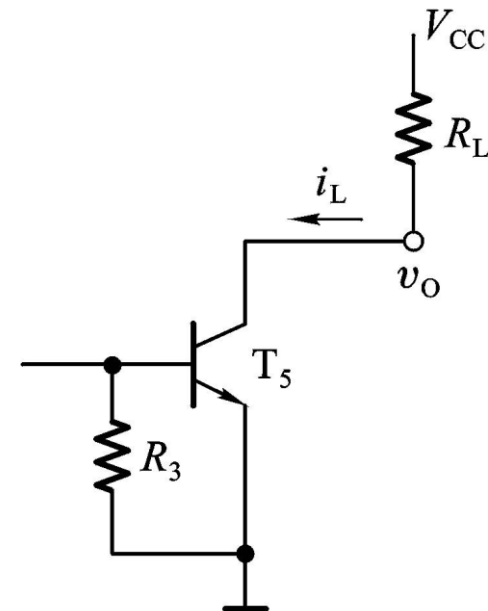
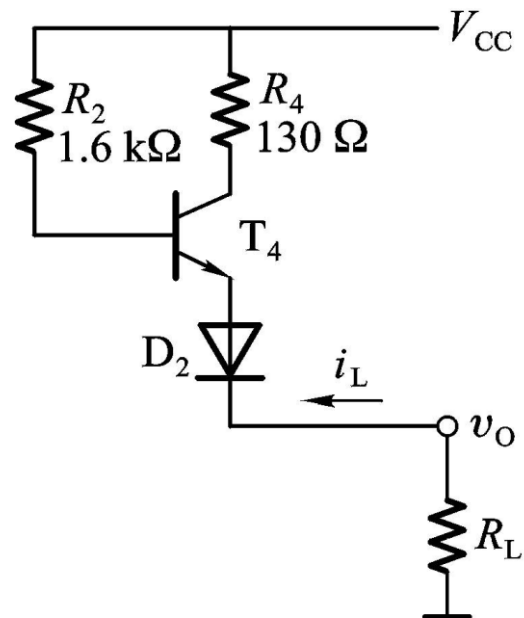
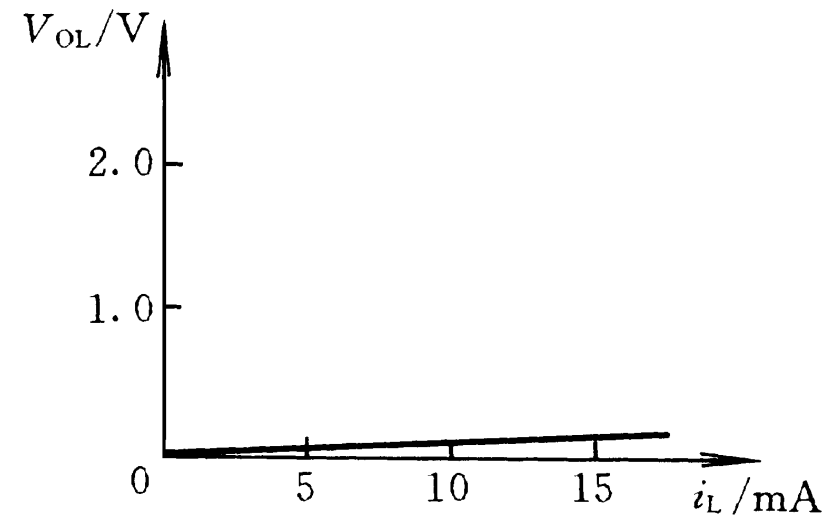
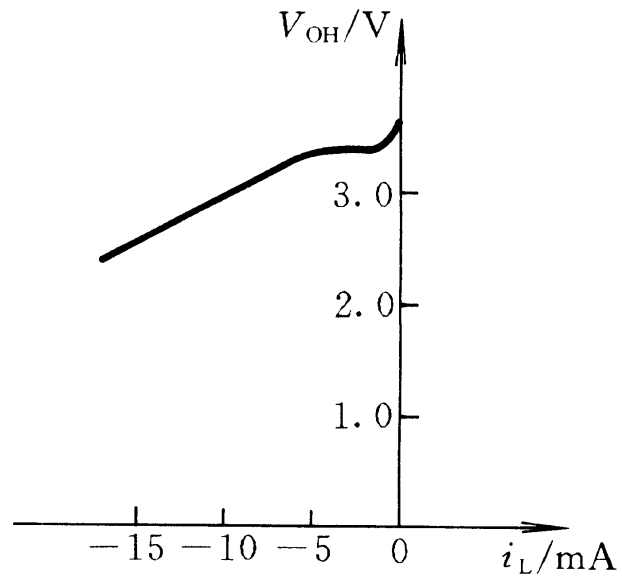
## 输入





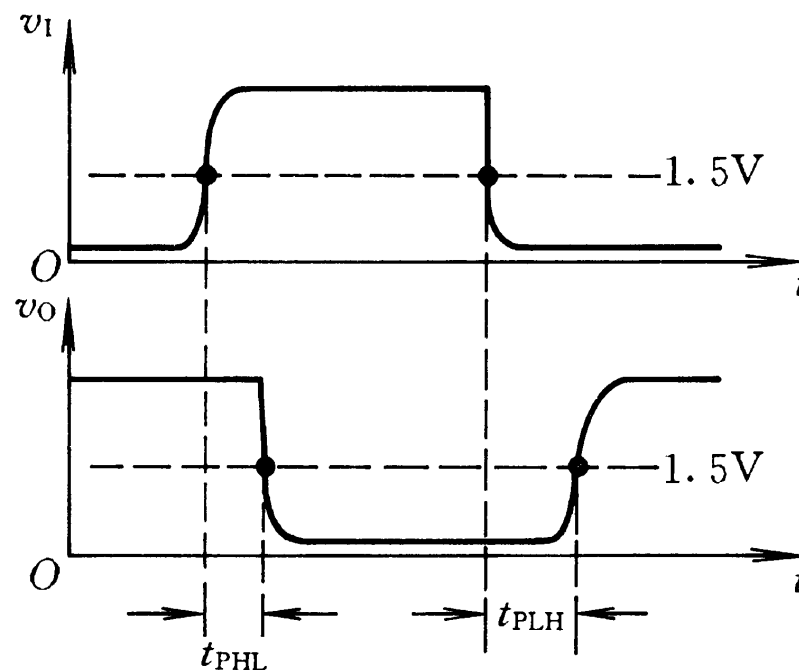


输出





## TTL反相器的动态特性



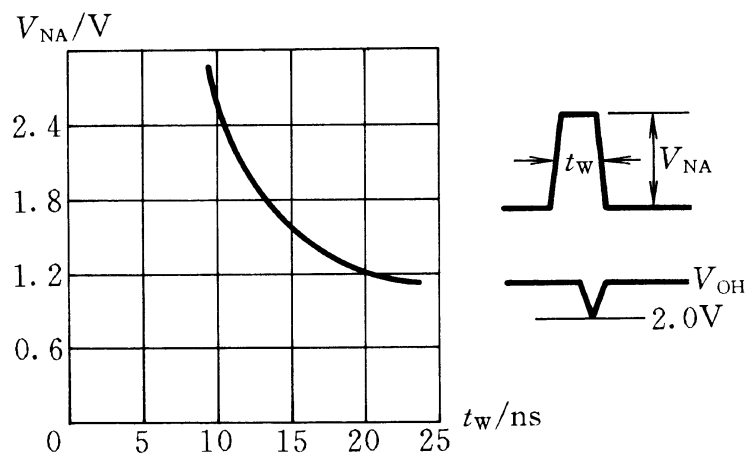
### 2、原因

结电容 ( $D$ 和 $T$ ) 的存在,分布电容的影响

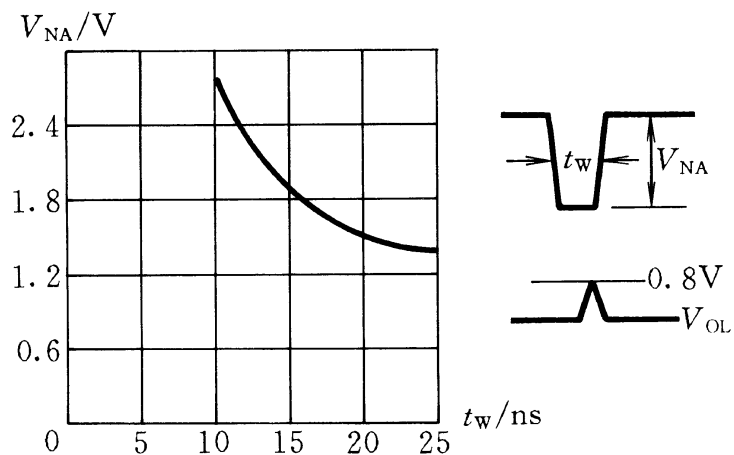
## 二、交流噪声容限

当输入信号为窄脉冲，且接近于 $t_{pd}$ 时，输出变化跟不上，变化很小，因此交流噪声容限远大于直流噪声容限。

### (a) 正脉冲噪声容限



(a)



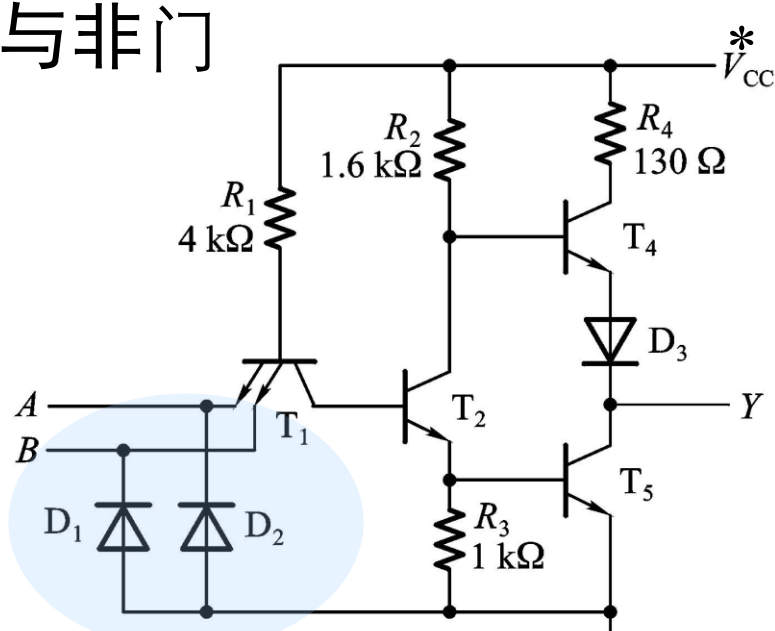
(b)

### (b) 负脉冲噪声容限

## 其他类型的TTL门电路

### 一、其他逻辑功能的门电路

#### 1. 与非门



$A \cdot B$  由多发射极三极管实现

当  $A$  和  $B$  有一个为  $0.2V$  时,  $V_{B1} = 0.9V$ ,

$T_5$  截止,  $T_4$  导通,  $V_O = V_{OH} = 1$

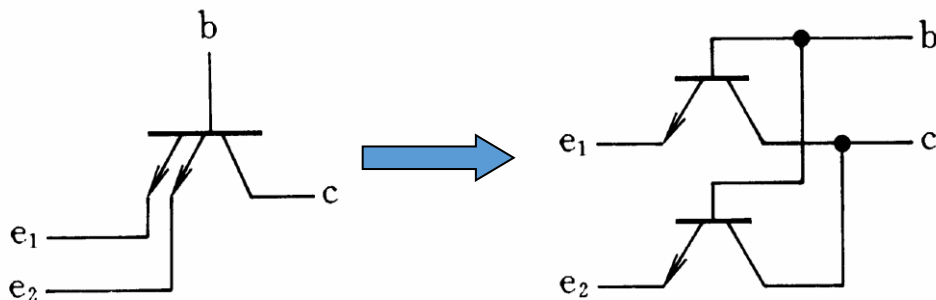
当  $A$  和  $B$  同为高电平时,  $V_{B1} = 2.1V$ ,

$T_4$  截止,  $T_2$  和  $T_5$  导通,  $V_O = V_{OL} = 0$

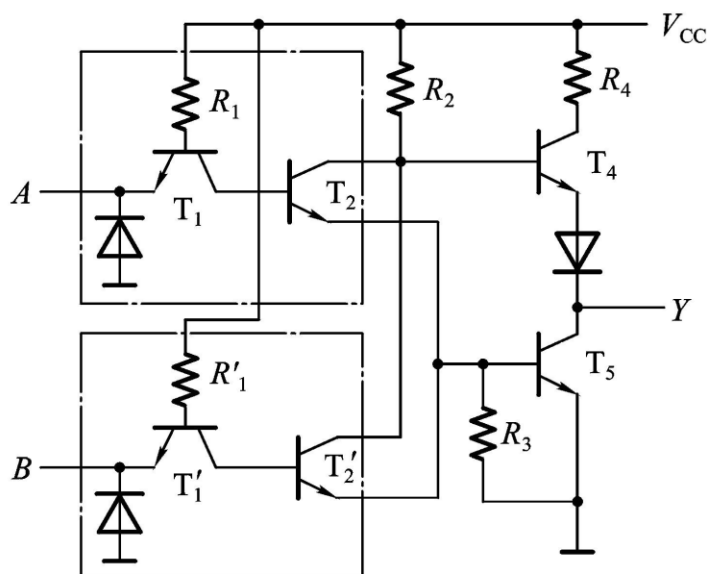
\* 输入电流计算:

$I_{IL}$ : 并联后与仅一个接地时相同

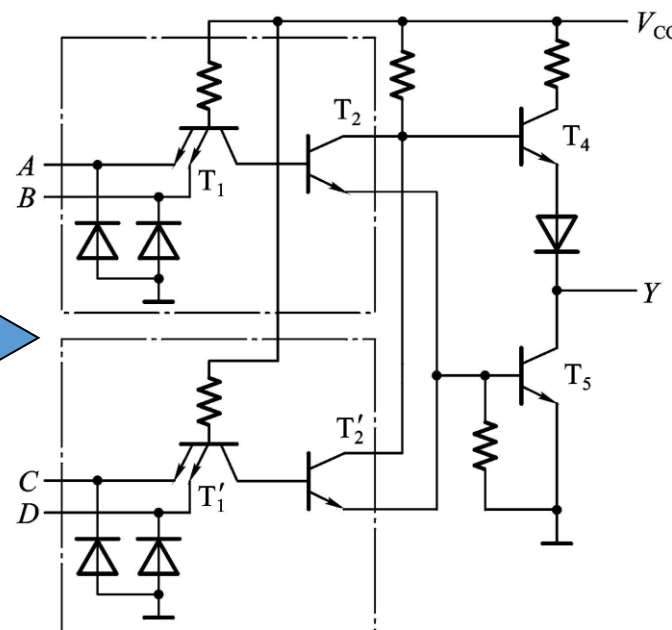
$I_{IH}$ : 每个值相同, 并联后加倍



## 2. 或非门



## 3. 与或非门



\*两个完全一样的输入电路

\*因为 $T_2$ 和 $T_2'$ 的输出并联

所以 $A$ 、 $B$ 任何一个为1均使 $T_5$ 导通， $T_4$ 截止 $\Rightarrow V_O = V_{OL}$

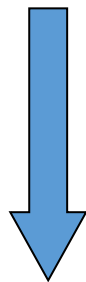
只有 $A$ 、 $B$ 同为0，才有 $T_5$ 截止， $T_4$ 导通 $\Rightarrow V_O = V_{OH}$

\*输入电流计算时， $I_{IH}$ 和 $I_{IL}$ 均加倍

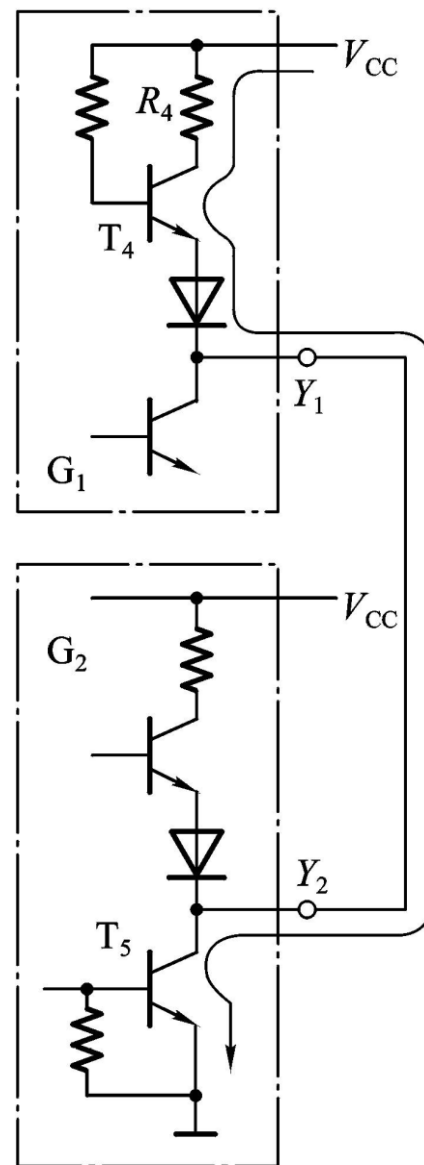
## 集电极开路的门电路

### 1、推拉式输出电路结构的局限性

- ① 输出电平不可调
- ② 负载能力不强，尤其是高电平输出
- ③ 输出端不能并联使用

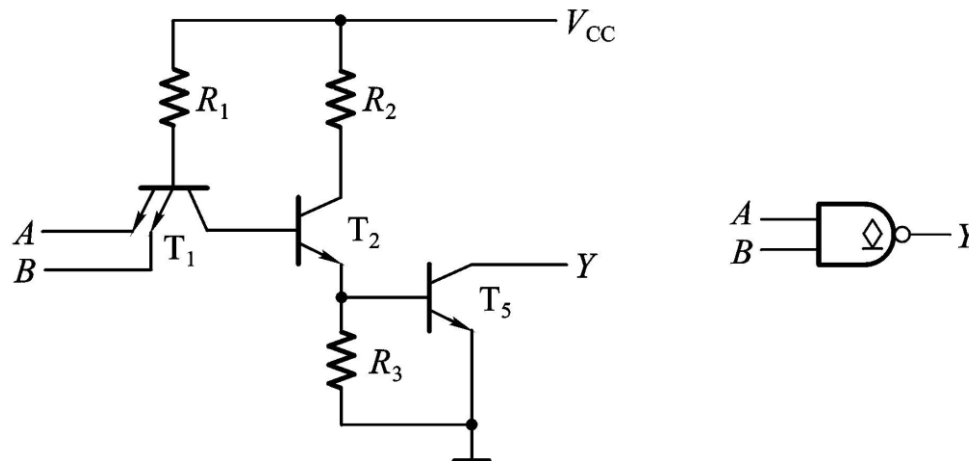


OC门



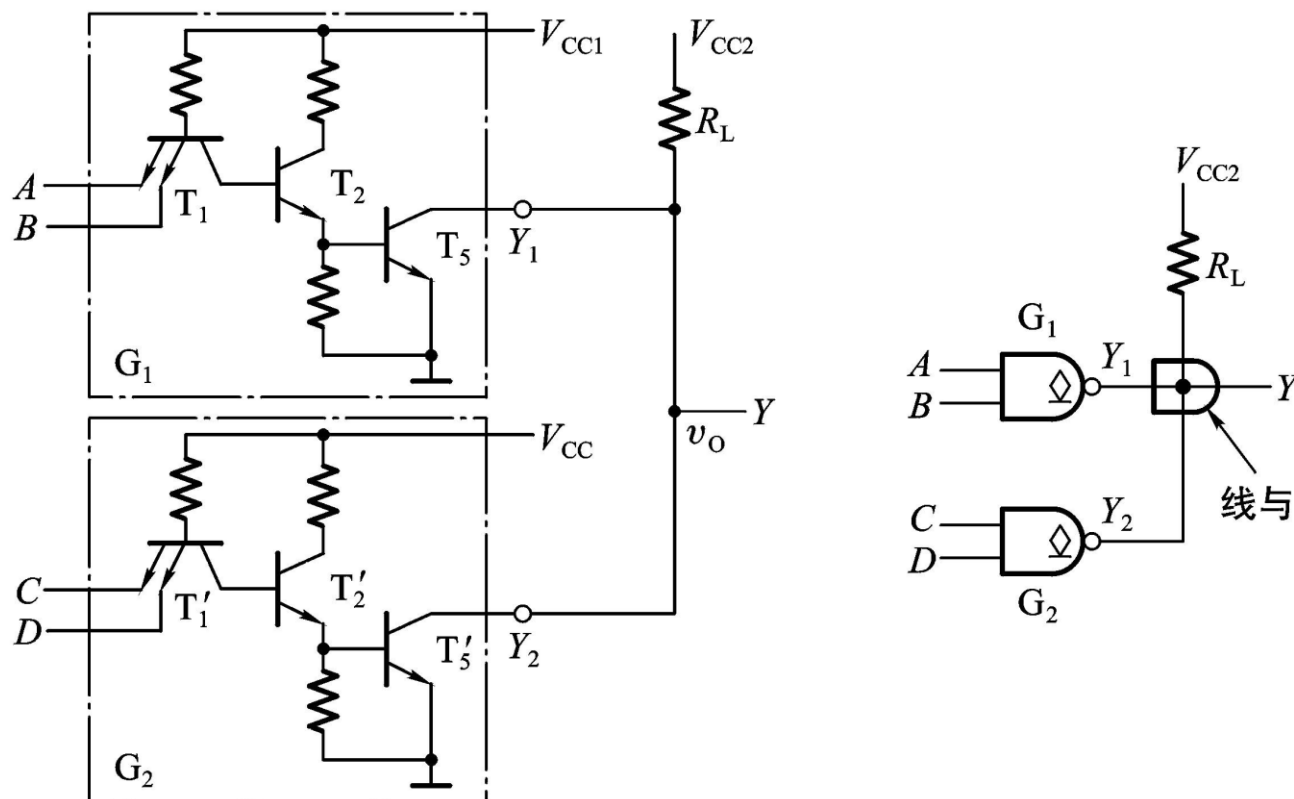


## 2、OC门的结构特点



- \* 输出端为**OC**三极管 $T_5$ ， $T_5$ 可承受较大电压、电流，如SN7407： $40mA/30V$
- \* 工作时需要外接 $R_L, V_{CC}'$ ；只要 $R_L, V_{CC}'$ 取值合适，定可使 $A, B$ 同为高时， $T_5$ 饱和 $V_{OL} \approx 0$   
 $A$ 或 $B$ 为0时， $T_5$ 截止 $V_O \approx V_{CC}'$  ( $V_{CC}'$ 可以不等于 $V_{CC}$ )
- \* 输出端并联可实现“线与”

## OC门实现的线与

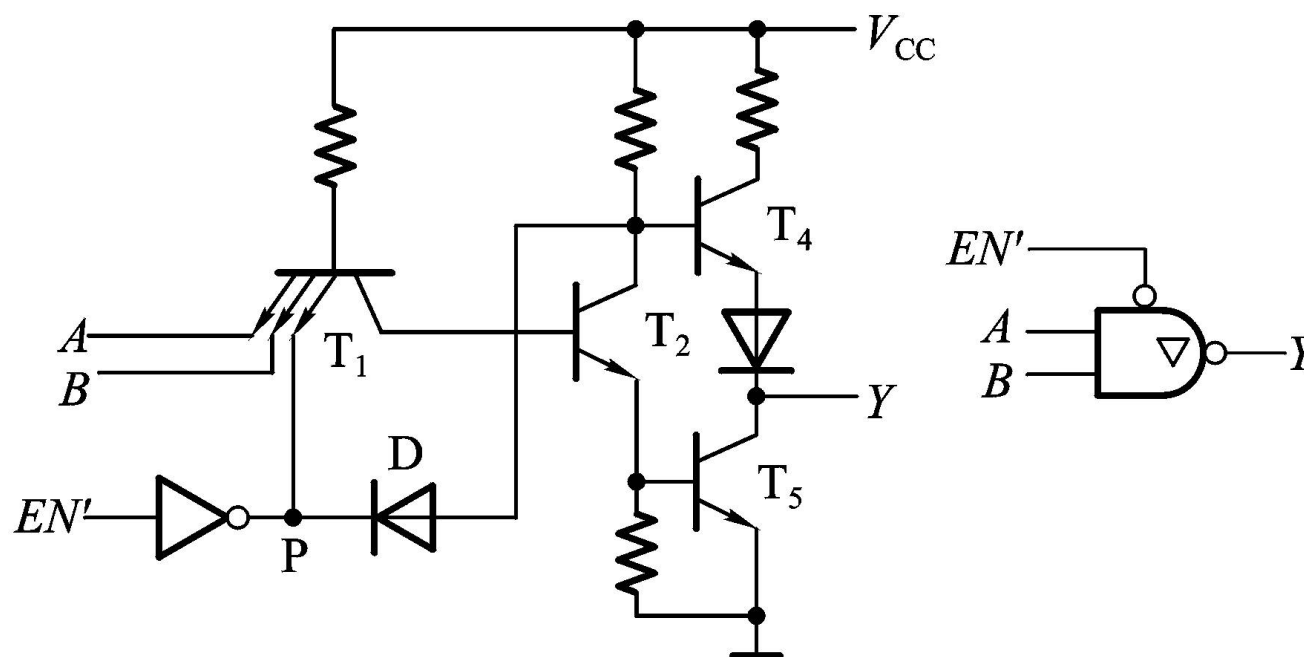


因为 $Y_1$ 、 $Y_2$ 有一个低， $Y$ 即为低，只有两者同高， $Y$ 才为高，  
所以 $Y = Y_1 Y_2 = (AB)' \cdot (CD)' = (AB + CD)'$



## 三态输出门 (Three state Output Gate ,TS)

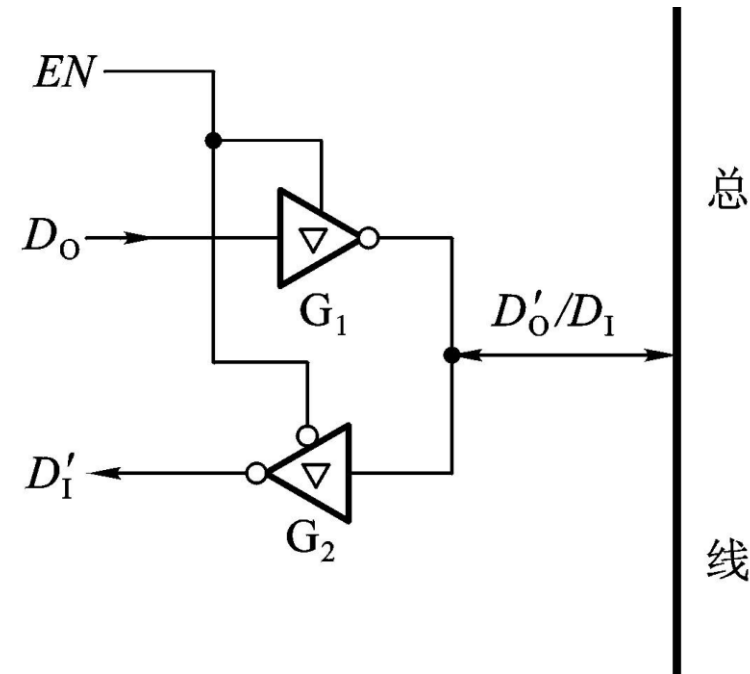
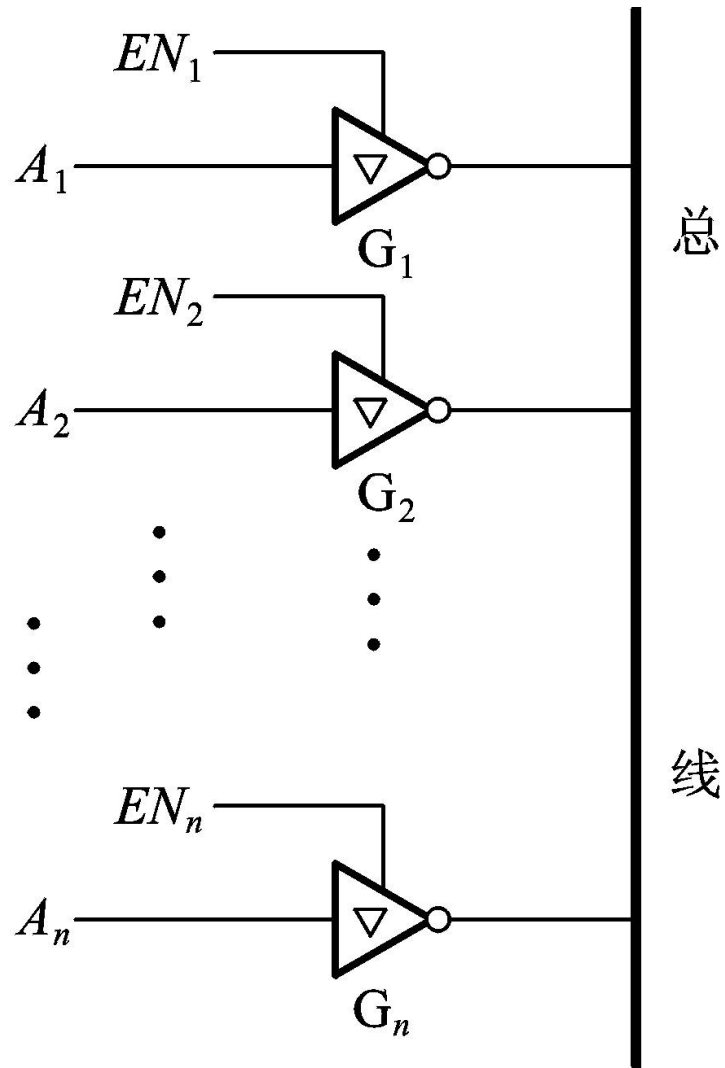
输出有三个状态:  $V_{OL}, V_{OH}$ , 高阻( $Z$ )



(1)  $EN = 0, P = 1, D$ 截止, 为“工作状态” $\Rightarrow Y = (AB)'$

(2)  $EN = 1, P = 0, D$ 导通, 为“高阻状态” $\Rightarrow Y = Z$

## 三态门的用途





知识要点： 门电路的结构和工作原理、  
三态门等的使用方法

知识难点： 模拟电路与数字电路的关系和联系