



Siemens
Industry
Online
Support

ANWENDUNGSBEISPIEL

S7-1500 TM FAST – Getting Started

S7-1500 TM FAST / TIA Portal V17

SIEMENS

Rechtliche Hinweise

Nutzung der Anwendungsbeispiele

In den Anwendungsbeispielen wird die Lösung von Automatisierungsaufgaben im Zusammenspiel mehrerer Komponenten in Form von Text, Grafiken und/oder Software-Bausteinen beispielhaft dargestellt. Die Anwendungsbeispiele sind ein kostenloser Service der Siemens AG und/oder einer Tochtergesellschaft der Siemens AG („Siemens“). Sie sind unverbindlich und erheben keinen Anspruch auf Vollständigkeit und Funktionsfähigkeit hinsichtlich Konfiguration und Ausstattung. Die Anwendungsbeispiele stellen keine kundenspezifischen Lösungen dar, sondern bieten lediglich Hilfestellung bei typischen Aufgabenstellungen. Sie sind selbst für den sachgemäßen und sicheren Betrieb der Produkte innerhalb der geltenden Vorschriften verantwortlich und müssen dazu die Funktion des jeweiligen Anwendungsbeispiels überprüfen und auf Ihre Anlage individuell anpassen.

Sie erhalten von Siemens das nicht ausschließliche, nicht unterlizenzierbare und nicht übertragbare Recht, die Anwendungsbeispiele durch fachlich geschultes Personal zu nutzen. Jede Änderung an den Anwendungsbeispielen erfolgt auf Ihre Verantwortung. Die Weitergabe an Dritte oder Vervielfältigung der Anwendungsbeispiele oder von Auszügen daraus ist nur in Kombination mit Ihren eigenen Produkten gestattet. Die Anwendungsbeispiele unterliegen nicht zwingend den üblichen Tests und Qualitätsprüfungen eines kostenpflichtigen Produkts, können Funktions- und Leistungsmängel enthalten und mit Fehlern behaftet sein. Sie sind verpflichtet, die Nutzung so zu gestalten, dass eventuelle Fehlfunktionen nicht zu Sachschäden oder der Verletzung von Personen führen.

Haftungsausschluss

Siemens schließt seine Haftung, gleich aus welchem Rechtsgrund, insbesondere für die Verwendbarkeit, Verfügbarkeit, Vollständigkeit und Mangelfreiheit der Anwendungsbeispiele, sowie dazugehöriger Hinweise, Projektierungs- und Leistungsdaten und dadurch verursachte Schäden aus. Dies gilt nicht, soweit Siemens zwingend haftet, z. B. nach dem Produkthaftungsgesetz, in Fällen des Vorsatzes, der groben Fahrlässigkeit, wegen der schuldhaften Verletzung des Lebens, des Körpers oder der Gesundheit, bei Nichteinhaltung einer übernommenen Garantie, wegen des arglistigen Verschweigens eines Mangels oder wegen der schuldhaften Verletzung wesentlicher Vertragspflichten. Der Schadensersatzanspruch für die Verletzung wesentlicher Vertragspflichten ist jedoch auf den vertragstypischen, vorhersehbaren Schaden begrenzt, soweit nicht Vorsatz oder grobe Fahrlässigkeit vorliegen oder wegen der Verletzung des Lebens, des Körpers oder der Gesundheit gehaftet wird. Eine Änderung der Beweislast zu Ihrem Nachteil ist mit den vorstehenden Regelungen nicht verbunden. Von in diesem Zusammenhang bestehenden oder entstehenden Ansprüchen Dritter stellen Sie Siemens frei, soweit Siemens nicht gesetzlich zwingend haftet.

Durch Nutzung der Anwendungsbeispiele erkennen Sie an, dass Siemens über die beschriebene Haftungsregelung hinaus nicht für etwaige Schäden haftbar gemacht werden kann.

Weitere Hinweise

Siemens behält sich das Recht vor, Änderungen an den Anwendungsbeispielen jederzeit ohne Ankündigung durchzuführen. Bei Abweichungen zwischen den Vorschlägen in den Anwendungsbeispielen und anderen Siemens Publikationen, wie z. B. Katalogen, hat der Inhalt der anderen Dokumentation Vorrang.

Ergänzend gelten die Siemens Nutzungsbedingungen (<https://support.industry.siemens.com>).

Securityhinweise

Siemens bietet Produkte und Lösungen mit Industrial Security-Funktionen an, die den sicheren Betrieb von Anlagen, Systemen, Maschinen und Netzwerken unterstützen.

Um Anlagen, Systeme, Maschinen und Netzwerke gegen Cyber-Bedrohungen zu sichern, ist es erforderlich, ein ganzheitliches Industrial Security-Konzept zu implementieren (und kontinuierlich aufrechtzuerhalten), das dem aktuellen Stand der Technik entspricht. Die Produkte und Lösungen von Siemens formen einen Bestandteil eines solchen Konzepts.

Die Kunden sind dafür verantwortlich, unbefugten Zugriff auf ihre Anlagen, Systeme, Maschinen und Netzwerke zu verhindern. Diese Systeme, Maschinen und Komponenten sollten nur mit dem Unternehmensnetzwerk oder dem Internet verbunden werden, wenn und soweit dies notwendig ist und nur wenn entsprechende Schutzmaßnahmen (z. B. Firewalls und/oder Netzwerksegmentierung) ergriffen wurden.

Weiterführende Informationen zu möglichen Schutzmaßnahmen im Bereich Industrial Security finden Sie unter

<https://www.siemens.com/industrialsecurity>.

Die Produkte und Lösungen von Siemens werden ständig weiterentwickelt, um sie noch sicherer zu machen. Siemens empfiehlt ausdrücklich, Produkt-Updates anzuwenden, sobald sie zur Verfügung stehen und immer nur die aktuellen Produktversionen zu verwenden. Die Verwendung veralteter oder nicht mehr unterstützter Versionen kann das Risiko von Cyber-Bedrohungen erhöhen.

Um stets über Produkt-Updates informiert zu sein, abonnieren Sie den Siemens Industrial Security RSS Feed unter

<https://www.siemens.com/cert>.

Inhaltsverzeichnis

1.	Einführung	4
1.1.	Funktionsweise	5
1.1.1.	Übersicht	5
1.1.2.	User Logik Quartus®-Projekt	7
1.1.2.1.	Deklarationen	7
1.1.2.2.	IF_PROC-Prozess	7
1.1.2.3.	FUNC_PWM-Prozess	8
1.1.2.4.	FUNC_INC_CH0-Prozess	8
1.1.2.5.	FUNC_CAM_2-Prozess	9
1.1.2.6.	FUNC_CAM_1-Prozess	9
1.1.3.	STEP 7-Programm	10
1.2.	Verwendete Komponenten	12
2.	Engineering	13
2.1.	Hardwareaufbau	13
2.2.	Projektierung / Konfiguration	15
2.3.	Bedienung	22
3.	Wissenswertes	24
4.	Anhang	26
4.1.	Service und Support	26
4.2.	Links und Literatur	27
4.3.	Änderungsdokumentation	27

1. Einführung

Überblick

Das anwenderprogrammierbare Technologiemodul TM FAST bietet Ihnen in der S7-1500 / ET 200MP die Möglichkeit, besonders schnelle Prozesse zu steuern. Dabei sind Reaktionszeiten im Mikro- und Nanosekundenbereich möglich.

Die Funktion der Baugruppe wird dabei anwendungsspezifisch programmiert. Dazu wird mithilfe der Engineering Toolkette Intel® Quartus® Prime von Intel eine Applikation erstellt, die in das TM FAST geladen wird und dort von einem FPGA (Field Programmable Gate Array) abgearbeitet.

Anwendungen

Das Einsatzgebiet der TM FAST-Baugruppe ist überall dort, wo es auf hochpräzise und extrem schnelle Reaktionszeiten ankommt, die von einer Standard-SPS nicht mehr verarbeitbar sind. Lösungen mit der TM FAST sind in puncto Genauigkeit, Auflösung und Reaktionszeit bis zum Faktor 1000 schneller als eine Standard-SPS.

Beispiele hierzu sind:

- Kurze, einstellbare und reproduzierbare Reaktionen, z. B. für
 - Fehlteilausschleusung
 - Sortieranlagen
 - Schnellabschaltung zum Schutz der Maschine
- Positionserfassung mit
 - Inkrementalgebern
 - Absolutwertgebern
- Ausgabe von präzisen Impulsen und Impulsmustern, z. B. für
 - Ausgaben von Puls- oder Pixelmustern über mehrere parallele Digitalausgänge
 - Ausgabe von Pulsmustern mit frei definierten Pulsen und Pausen
 - Ausgabe von pulsweitenmodulierten Signalen
 - Ausgabe von Pulsen mit genau definierter Länge
- Erfassen von schnellen Signalen, z. B. für
 - Zählen von Ereignissen
 - Vermessen einer Frequenz
 - Vermessen einer Pulsdauer
 - Verzögerungsfreies Starten einer Ausgabesequenz

Was liefert Ihnen dieses Beispiel?

Das Beispiel-Projekt

- ermöglicht es Ihnen sich mit den grundlegenden Konzepten des TM FAST-Moduls vertraut zu machen.
- stellt alle Schritte im Detail vor, von der Kompilierung der Logik mit der Quartus®-Software bis zur Steuerung des Moduls über eine Beobachtungs Tabelle im TIA Portal-Projekt.
- stellt den Beispiel-Code in der SIMATIC CPU und dem TM FAST mit Erläuterungen bereit.

Voraussetzungen

Wir empfehlen Ihnen, mit unserem einführenden Beispiel "Hello World" im Programmierhandbuch [\[4\]](#) zu beginnen, wenn Sie nicht bereits mit den grundlegenden Werkzeugen Intel® Quartus® Prime, MultiFieldbus Configuration Tool (MFCT) und TIA Portal vertraut sind.

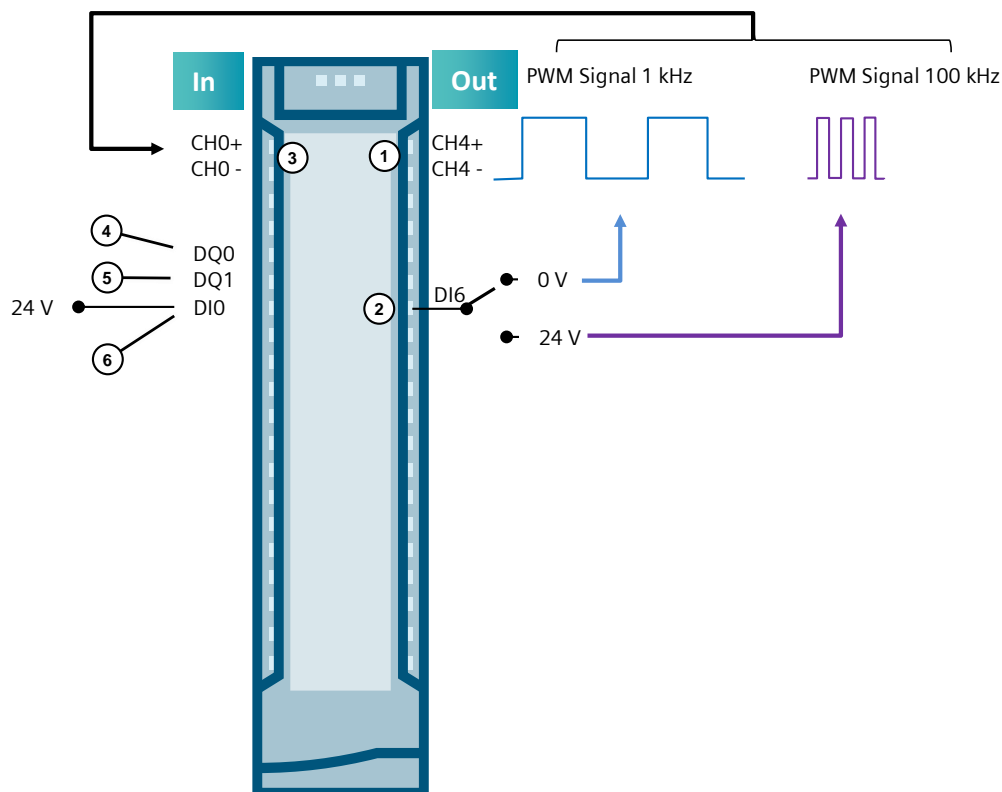
In diesem Beispiel werden diese Grundlagen vorausgesetzt.

1.1. Funktionsweise

1.1.1. Übersicht

Realisierte Funktionen

Die folgende Grafik zeigt die prinzipiellen Funktionen, die in diesem Beispiel realisiert sind.



1. Die Baugruppe gibt an den Klemmen CH4+/CH4- ein PWM-Signal mit 50% Einschaltdauer aus.
2. Die Ausgangsfrequenz wird über den Eingang "DI6" ausgewählt.
Ist der Eingang „0“, so ist die Ausgangsfrequenz 1 kHz, bei „1“ (24V) beträgt die Ausgangsfrequenz 100 kHz.
3. Die Klemmen CH0+/CH0- dienen als Zähl Eingang. Die Logik zählt die Anzahl der Impulse mit einer Zählbreite von 16 Bit, d.h. es wird von 0x0000 bis 0xFFFF gezählt, danach startet der Zählwert (CntVal) wieder bei 0x0000.
4. Der Ausgang DQ0 ist „1“, wenn der aktuelle Zählwert (CntVal) sich zwischen 0x2000 und 0x4000 befindet, sonst „0“.
5. Der Ausgang DQ1 ist „1“, wenn der aktuelle Zählwert kleiner ist als der über die Steuerschnittstelle von der CPU vorgegebene Wert "Cam1OffVal".
6. Der Eingang DIO dient als „Alive-Bit“ für die CPU zur Erkennung, ob die Applikation auf der Baugruppe aktiv ist. Der Eingang ist im Beispiel fest mit 24 V verdrahtet. Der Zustand der digitalen Eingänge wird durch die Anwender-Logik im Beispiel in die Rückmeldeschnittstelle eingeblendet. Sobald die Logik aktiv ist, wird in der Rückmeldeschnittstelle am Byte 3 / Bit 0 eine „1“ angezeigt.

Zur Darstellung der verschiedenen Möglichkeiten zur Kommunikation mit der CPU wird der anwenderdefinierte Schreibdatensatz TFASTUserWriteRec (eingestellt auf 4 Byte Länge) wieder in die Rückmeldeschnittstelle (FB_IF(3)) gespiegelt.

Beschreibung der Steuerschnittstelle (Control Interface) – CPU -> TM FAST

Im Beispiel werden von den maximal möglichen 32 Bytes Ausgangsadressen der Steuerschnittstelle die Bytes 0 bis 3 verwendet

Register	ByteNr	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CTRL_IF(0)	0 .. 1	nicht benutzt (0x0000)							
	2 - 3	Cam1OffVal (0x0000 – 0xFFFF)							
	4..31	nicht benutzt (0x0000)							

Tabelle 1-1

Beschreibung der Rückmeldeschnittstelle (Feedback Interface) TM FAST -> CPU

Im Beispiel werden von den maximal möglichen 32 Byte Eingangsadressen der Rückmeldeschnittstelle die Bytes 0 bis 19 verwendet:

Register	ByteNr	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FB_IF(0)	0	"0"	"0"	"0"	"0"	Status DQ11	Status DQ10	Status DQ9	Status DQ8
	1	Status DQ7	Status DQ6	Status DQ5	Status DQ4	Status DQ3	Status DQ2	Status DQ1	Status DQ0
	2	"0"	"0"	"0"	"0"	Status DI11	Status DI10	Status DI9	Status DI8
	3	Status DI7	Status DI6	Status DI5	Status DI4	Status DI3	Status DI2	Status DI1	Status DI0
FB_IF(1)	4	"0"	"0"	"0"	"0"	Quality DQ QI11	Quality DQ QI10	Quality DQ QI9	Quality DQ QI8
	5	Quality DQ QI7	Quality DQ QI6	Quality DQ QI5	Quality DQ QI4	Quality DQ QI3	Quality DQ QI2	Quality DQ QI1	Quality DQ QI0
	6	"0"	"0"	"0"	"0"	Quality DQ QI11	Quality DQ QI10	Quality DQ QI9	Quality DQ QI8
	7	Quality DI QI7	Quality DI QI6	Quality DI QI5	Quality DI QI4	Quality DI QI3	Quality DI QI2	Quality DI QI1	Quality DI QI0
FB_IF(2)	8	OE CH7	OE CH6	OE CH5	OE CH4	OE CH3	OE CH2	OE CH1	OE CH0
	9	QI CH7	QI CH6	QI CH5	QI CH4	QI CH3	QI CH2	QI CH1	QI CH0
	10	Status CH7 Tx	Status CH6 Tx	Status CH5 Tx	Status CH4 Tx	Status CH3 Tx	Status CH2 Tx	Status CH1 Tx	Status CH0 Tx
	11	Status CH7 Rx	Status CH6 Rx	Status CH5 Rx	Status CH4 Rx	Status CH3 Rx	Status CH2 Rx	Status CH1 Rx	Status CH0 Rx
FB_IF(3)	12 – 15	UserWriteVal (letzter Wert, der über den Anwenderdaten auf den TM FAST geschrieben wurde)							
FB_IF(4)	16 – 17	nicht benutzt (0x0000)							
	18 – 19	CntVal (letzter Wert an gezählten Pulsen an CH0+/CH0- endloser Zähler 0x0000 – 0xFFFF)							
	20 – 31	nicht benutzt (0x0000)							

Tabelle 1-2

HINWEIS

Im Kapitel 3 finden Sie eine vollständige Auflistung der Steuer- und Rückmeldeschnittstelle im PLC - und TM FAST-Format.

1.1.2. User Logik Quartus®-Projekt

Die im Quartus® Projekt realisierte Logik gliedert sich in die Funktionalitäten aus Kap. [1.1.1](#) und wird in Auszügen in diesem Kapitel erläutert.

1.1.2.1. Deklarationen

Die Alias im Deklarations-Abschnitt des Programms ermöglichen eine bessere Lesbarkeit der Daten im Feedback-Interface.

Die Zustände der einzelnen digitalen Ein- und Ausgänge (STATUS_DI / STATUS_DQ) werden jeweils als Array mit einem einzigen Alias dargestellt.

QUALITY_DI und QUALITY_DQ beinhalten die Quality-Informationen zum jeweiligen Ein- oder Ausgang („1“ entspricht „bad“ und zeigt einen Fehler an).

Für die RS-485 Kanäle werden die Informationen als STATUS_RX (Empfangsrichtung) oder STATUS_TX (Senderichtung) bezeichnet. Über OE_TXRX (Output Enable für RS-485-Kanal) können Sie zwischen Sende- und Empfangsbetrieb umschalten.

```

17  -- Control Interface
18  alias    CamIOffVal:    std_logic_vector is CTRL_IF(0)( 15 downto 0);
19
20  -- Feedback Interface
21  alias    STATUS_DI:     std_logic_vector is FB_IF(0)( 11 downto 0);
22  alias    STATUS_DQ:     std_logic_vector is FB_IF(0)( 27 downto 16);
23
24  alias    QUALITY_DI:     std_logic_vector is FB_IF(1)( 11 downto 0);
25  alias    QUALITY_DQ:     std_logic_vector is FB_IF(1)( 27 downto 16);
26
27  alias    STATUS_RX:     std_logic_vector is FB_IF(2)( 7 downto 0);
28  alias    STATUS_TX:     std_logic_vector is FB_IF(2)( 15 downto 8);
29  alias    QI_TXRX:       std_logic_vector is FB_IF(2)( 23 downto 16);
30  alias    OE_TXRX:       std_logic_vector is FB_IF(2)( 31 downto 24);
31
32  alias    UserWriteVal:   std_logic_vector is FB_IF(3);
33
34  alias    CntVal:        std_logic_vector is FB_IF(4)( 15 downto 0);

```

1.1.2.2. IF_PROC-Prozess

Der IF_PROC-Prozess zeigt den Status aller I/Os in der Rückmelde-Schnittstelle (siehe [Tabelle 1-2](#)) in dem er die Zustände in die Rückmelde-Schnittstelle für die CPU schreibt.

```

53  IF_PROC: PROCESS(CLK,RST)
54  BEGIN
55      if RST = '1' then
56          FB_IF <= (others => (others => '0'));
57      elsif Rising_edge(clk) then
58          STATUS_DI <= DI;
59          STATUS_DQ <= DQ;
60          QUALITY_DI <= DI_QI_BAD;
61          QUALITY_DQ <= DQ_QI_BAD;
62          STATUS_TX <= RS485_TX;
63          STATUS_RX <= RS485_RX;
64          QI_TXRX <= RS485_QI_BAD;
65          OE_TXRX <= RS485_OE;
66          CntVal <= S_CntVal;
67          UserWriteVal <= WR_REC(0);
68      end if;
69  END PROCESS;

```

HINWEIS

Der Zustand des Digitaleingangs DIO (in der Logik FB_IF(0)(0)) wird aus Sicht der CPU in Byte 3 Bit 0 eingeblendet, da zwischen dem Modul und TIA Portal eine Konvertierung von Little Endian zu Big Endian erfolgt.

Sofern Sie den Eingang DIO mit 24 V verbunden haben, können Sie anhand des Wertes dieses "Alive-Bits" in der CPU erkennen, dass die Logik aktiv ist.

1.1.2.3. FUNC_PWM-Prozess

Der FUNC_PWM-Prozess gibt in Abhängigkeit vom Wert des Eingangs DI6 ein pulsweitenmoduliertes Signal am CH4–Ausgang aus. Das Impuls-/Pauseverhältnis ist 50/50.

- DI6 = „0“: Ausgabefrequenz = 1 kHz
- DI6 = „1“: Ausgabefrequenz = 100 kHz

```

91  FUNC_PWM: PROCESS(CLK, RST, CTRL_IF)
92  BEGIN
93      if RST = '1' then
94          RS485_OE(4) <= '0';
95          RS485_TX(4) <= '0';
96      elsif rising_edge(clk) then
97          RS485_OE(4) <= '1';
98          if DI(6) = '0' then
99              RS485_TX(4) <= '0';
100             PWM_CTRL_PERIOD_RS485 <= PWM_CTRL_PERIOD_1K; -- load PWM periode value
101             PULSE_LENGTH_RS485 <= PULSE_LENGTH_1K; -- load pulse width value
102         else
103             RS485_TX(4) <= '0';
104             PWM_CTRL_PERIOD_RS485 <= PWM_CTRL_PERIOD_100K; -- load PWM periode value
105             PULSE_LENGTH_RS485 <= PULSE_LENGTH_100K; -- load pulse width value
106         end if;
107         if (unsigned ( PWM_COUNTER ) <= 1 ) then
108             PWM_COUNTER <= PWM_CTRL_PERIOD_RS485;
109             RS485_TX(4) <= '0';
110         else
111             PWM_COUNTER <= std_logic_vector ( unsigned ( PWM_COUNTER ) - 1 );
112         end if;
113         -- pulse width comparator (Duty Cycle)
114         if unsigned ( PWM_COUNTER ) <= unsigned ( PULSE_LENGTH_RS485 ) then
115             RS485_TX(4) <= '1';
116         else
117             RS485_TX(4) <= '0';
118         end if;
119     end if;
120 END PROCESS;

```

1.1.2.4. FUNC_INC_CH0-Prozess

Der 16-Bit-Zähler an CH0 ist mit dem Ausgang CH4 (PWM-Signal) verdrahtet. Der Zähler inkrementiert seinen Wert CntVal bei jeder positiven Flanke an CH0 bis zum Wert 0xFFFF und springt dann wieder auf 0x0000 zurück. Der Zählwert ist in der Variablen <CntVal> als 16-Bit-Wert dargestellt und in der Rückmeldeschnittstelle in den Bytes 18 und 19 eingeblendet.

```

71  FUNC_INC_CH0: PROCESS(CLK, RST)
72  variable cnt_edge : integer := 0;
73  BEGIN
74      if RST = '1' then
75          S_CntVal <= (others => '0');
76      elsif rising_edge(clk) then
77          d_bit(0) <= RS485_RX(0); -- Positiv Edge Detection
78          d_bit(1) <= d_bit(0);
79          S_CntVal <= std_logic_vector ( to_unsigned(cnt_edge, S_CntVal'length));
80          if d_bit = "01" then
81              if cnt_edge = 65535 then
82                  cnt_edge := 0;
83              else
84                  cnt_edge := cnt_edge + 1; -- Increment
85              end if;
86          end if;
87      end if;
88  END PROCESS;

```


1.1.2.5. FUNC_CAM_2-Prozess

Die Funktion FUNC_CAM_2 vergleicht den Zählwert mit 2 festen Vergleichswerten und gibt das Ergebnis am Ausgang DQ0 aus.

Der Zählwert <CntVal> wird mit den 2 Variablen <hex_compare_a> (0x2000) und <hex_compare_b> (0x4000) verglichen. Nur wenn CntVal zwischen den beiden Werten liegt, wird DQ0 auf „1“ gesetzt.

```

122 FUNC_CAM_2: PROCESS(CLK, RST, CntVal)
123   variable hex_compare_a : std_logic_vector(15 downto 0) := x"2000";
124   variable hex_compare_b : std_logic_vector(15 downto 0) := x"4000";
125   BEGIN
126   if RST = '1' then
127     DQ(0) <= '0';
128   elsif Rising_edge(CLK) then
129     if hex_compare_a <= S_CntVal AND S_CntVal <= hex_compare_b then
130       DQ(0) <= '1';
131     else
132       DQ(0) <= '0';
133     end if;
134   end if;
135   END PROCESS;

```

1.1.2.6. FUNC_CAM_1-Prozess

Die Funktion FUNC_CAM_1 vergleicht den Zählwert CntVal mit einem Vergleichswert aus der Steuerschnittstelle und gibt das Ergebnis am Ausgang DQ1 aus

```

137 FUNC_CAM_1: PROCESS(CLK, RST, CntVal)
138   BEGIN
139   if RST = '1' then
140     DQ(1) <= '0';
141   elsif Rising_edge(CLK) then
142     if S_CntVal <= Cam1OffVal then
143       DQ(1) <= '1';
144     else
145       DQ(1) <= '0';
146     end if;
147   end if;
148   END PROCESS;

```

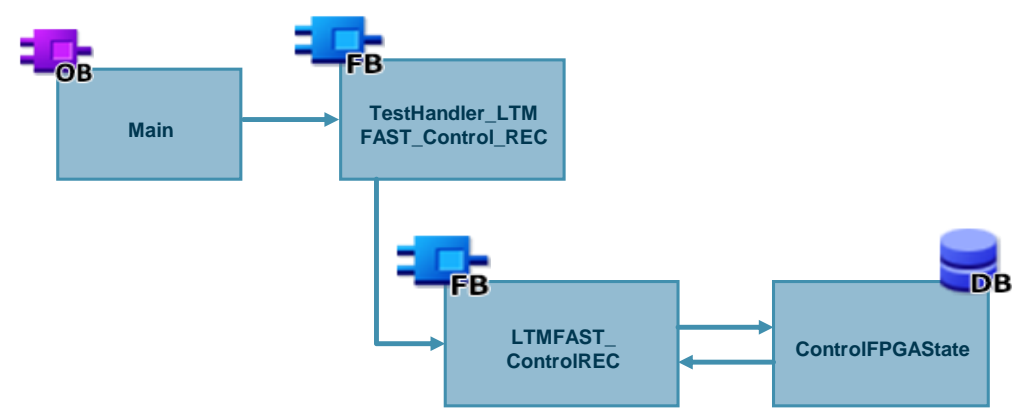
1.1.3. STEP 7-Programm

Das STEP 7 Programm hat in diesem Beispiel nur die Aufgabe die TM FAST-Anwendung zu verwalten und die Statusinformationen zu erhalten.

Die Steuer- und Rückmeldeschnittstelle ist über das projektierte Prozessabbild zugänglich. Zur leichten Bedienbarkeit in der Beobachtungstabelle (siehe Kap. 2.3) sind die beiden Bereiche auf individuelle Datentypen gemappt.

Schema

Die folgende Grafik zeigt die Programmstruktur in der S7-1500-CPU.



Programmbausteine

Das Anwenderprogramm der SIMATIC S7-1500-CPU besteht aus den folgenden Elementen:

Element	Beschreibung
Main	Im OB1 wird der Funktionsbaustein "TestHandler_LTMFAST_ControlREC " inklusive des dazugehörigen Instanz-Datenbausteins zyklisch aufgerufen.
FB "TestHandler_LTMFAST_ControlREC"	Der Baustein ruft intern den Baustein "LTMFAST_ControlREC" auf.
FB "LTMFAST_ControlREC"	Der Baustein aus der LTMFAST-Library verwaltet die TM FAST-Anwendung.
DB "ControlFPGASate"	Global-DB zur Aufnahme der Paramter des FB "LTMFAST_ControlREC"
PLC-Datentyp "TMFASTGS01Control"	Datentyp zur Abbildung der Steuerschnittstelle auf das projektierte Prozessabbild der Ausgänge des TM FAST (siehe Tabelle 1-1)
PLC-Datentyp "TMFASTGS01Feedback"	Datentyp zur Abbildung der Rückgabeschnittstelle auf das projektierte Prozessabbild der Eingänge des TM FAST (siehe Tabelle 1-2)

Tabelle 1-3

Variablen der Steuer- und Rückgabeschnittstelle

Die Variablen <FAST_FB> und <FAST_CTRL> bilden die projizierten I/O Prozessabbildbereiche mit den Variablentypen "TMFASTGS01Feedback" und "TMFASTGS01Control" auf die definierten Steuer- und Rückgabeschnittstellen aus [Tabelle 1-1](#) und [Tabelle 1-2](#) ab.

	Name	Data type	Address
▶	FAST_FB	"TMFASTGS01Feedback"	%I0.0
▶	Status DQ[11..8]	Byte	%IB0
▶	Status DQ[7..0]	Byte	%IB1
▶	Status DI[11..8]	Byte	%IB2
▶	Status DI[7..0]	Byte	%IB3
▶	Quality DQ[11..8]	Byte	%IB4
▶	Quality DQ[7..0]	Byte	%IB5
▶	Quality DI[11..8]	Byte	%IB6
▶	Quality DI[7..0]	Byte	%IB7
▶	Status OE	Byte	%IB8
▶	Quality CHx	Byte	%IB9
▶	Status TX	Byte	%IB10
▶	Status RX	Byte	%IB11
▶	UserWriteVal	UDInt	%ID12
▶	CntVal	UDInt	%ID16
▶	FAST_CTRL	"TMFASTGS01Control"	%Q0.0
▶	Reserved	Word	%QW0
▶	Cam1OffVal	Word	%QW2

1.2. Verwendete Komponenten

Dieses Anwendungsbeispiel wurde mit diesen Hard- und Softwarekomponenten erstellt:

Komponente	Anzahl	Artikelnummer	Hinweis
CPU 1516-3PN/DP	1	6ES7 516-3AN02-0AB0	Oder eine ähnliche S7-1500 CPU
TM FAST	1	6ES7 554-1AA00-0AB0	
TIA Portal V17		6ES7 7810...	Oder höher

Tabelle 1-4

Die aufgeführten Komponenten können Sie z. B. über die [Siemens Industry Mall](#) beziehen.

Folgende zusätzliche SW-Komponenten sind für die Durchführung dieses Beispiels notwendig. Laden Sie sich die Dateien von den angegebenen Links im SiePortal und den entsprechenden Herstellerseiten herunter und installieren Sie die Pakete auf Ihrem PC.

	Komponente	Datei	Download-Link
1.	Intel® Quartus® Prime V22.1		181
2.	Quartus® TM FAST-Grundprojekt mit der Siemens-Systemlogik	MP_FAST_1_V1.0.1.zip	151
3.	MultiFieldbus-Configuration Tool (MFCT) ab V1.5	MFCT_1_5_0_0.zip	161
4.	HSP368 (nur für TIA Portal V17)	TIA_Portal_V17_HSP.zip	171

Tabelle 1-5

Dieses Anwendungsbeispiel besteht aus den folgenden Komponenten:

Komponente	Dateiname	Hinweis
Diese Dokumentation	109823442_Getting_Started_TM-FAST_DOC_V1.0_de	
TIA Portal-Projekt (V17)	109823442_TM_FAST_Getting_Started_PROJ_V1.0.zip	Archiviertes TIA Portal Projekt (*.zap)
FPGA-Projekt	109823442_TFL_FASTGS01_PROJECT_a.zip	

Tabelle 1-6

2. Engineering

2.1. Hardwareaufbau

Aufbau

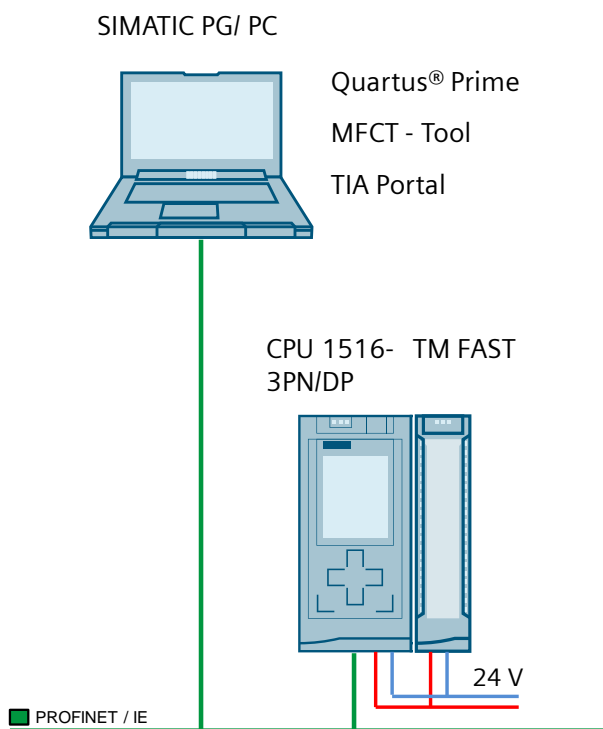
Die erforderlichen Hardware-Komponenten sind im Kapitel [1.2](#) aufgeführt.

ACHTUNG

Die Aufbaurichtlinien für SIMATIC S7-1500 sind zu beachten. Lesen Sie dazu die entsprechenden Gerätehandbücher.

Schalten Sie die Spannungsversorgung erst ein, nachdem Sie den Aufbau beendet und überprüft haben!

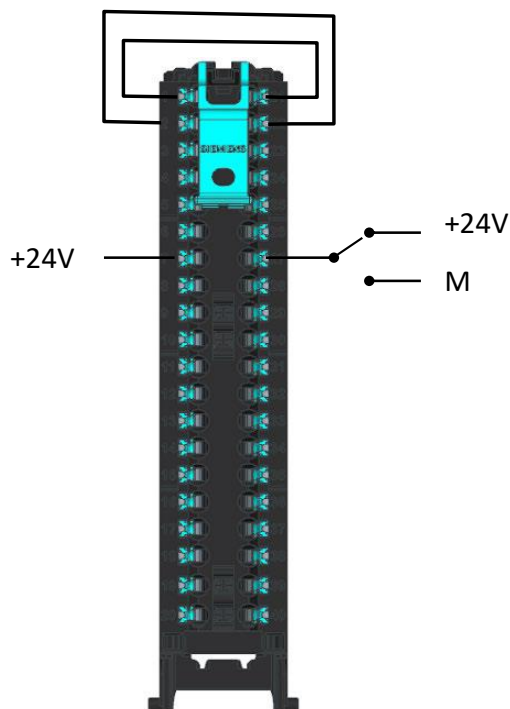
Die folgende Grafik zeigt Ihnen den Hardwareaufbau, mit dem dieses Beispiel realisiert wurde.



Verdrahtung der Anschlüsse der TM FAST-Baugruppe

Das Anwenderprogramm im TM FAST erzeugt verschiedene Signale (siehe Kap. [1.1.1](#)), die über Zählengänge wieder eingelesen werden.

Verdrahten Sie den 40-poligen Frontstecker der TM FAST wie in der Grafik und Tabelle gezeigt.

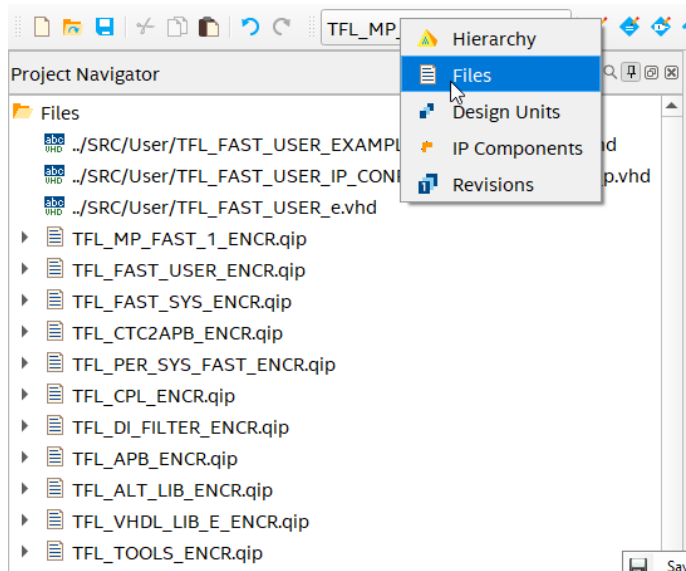


Klemme		Funktion		Funktion		Klemme
		Linke Anschlussseite		Rechte Anschlussseite		
1	CH0+	Pulse Input+	→ mit CH4+ verdrahtet	Pulse Output+	CH4+	21
2	CH0-	Pulse Input-	→ mit CH4- verdrahtet	Pulse Output-	CH4-	22
3	CH1+				CH5+	23
4	CH1-				CH5-	24
5	DQ0	TRUE, wenn $0x2000 < <CntVal> < 0x4000$			DQ6	25
6	DQ1	TRUE, wenn $<CntVal> < <Cam1OffVal>$			DQ7	26
7	DI0	→ fest mit 24 V verdrahtet		0V → 1 kHz an CH4 24V → 100 kHz an CH4	DI6	27
8	DI1				DI7	28
9	DIQ2				DIQ8	29
10	CH2+				CH6+	30
11	CH2-				CH6-	31
12	CH3+				CH7+	32
13	CH3-				CH7-	33
14	DQ3				DQ9	34
15	DQ4				DQ10	35
16	DI3				DI9	36
17	DI4				DI10	37
18	DIQ5				DIQ11	38
19	-				M	39
20	-				M	40

2.2. Projektierung / Konfiguration

Quartus® Prime-Projektierung

1. Laden Sie von der SiePortal-Seite "Ergänzende SW-Komponenten für TM FAST" [15](#) die Datei "MP_FAST_1_V1.0.1.zip" herunter und entpacken Sie diese. Die entpackte Datei wird als Intel® Quartus® Prime Archivdatei "MP_FAST_1.qar" zur Verfügung gestellt. Diese enthält das komplette TM FAST Grundprojekt mit der Siemens Systemlogik (TFL_MP_FAST_1.qpf) für den auf der TM FAST Baugruppe befindlichen Cyclone® 10 FPGA.
2. Starten Sie die Quartus® Prime Software und öffnen Sie das dearchivierte Quartus®-Projekt "TFL_MP_FAST_1.qpf".
3. Wählen Sie im Project Navigator die Option „Files“ aus.

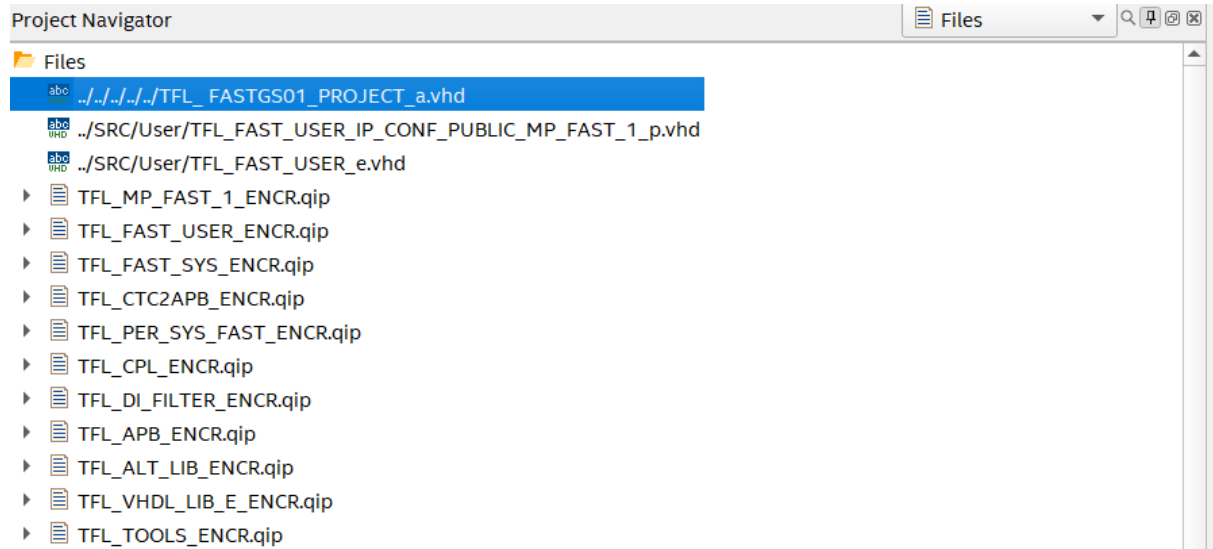


4. Bringen Sie im geöffneten Grundprojekt die Funktion des Getting Started-Beispiels ein. Tauschen Sie hierzu die Architekturdatei aus:
 - Klicken Sie dazu mit der rechten Maustaste im Project Navigator auf „Files“ und wählen Sie "Add/Remove Files in Project...".
 - Entfernen Sie die Datei TFL_USER_EXAMPLE_HELLO_WORLD_a.vhd aus dem Projekt.
 - Fügen Sie die Datei TFL_FASTGS01_PROJECT_a.vhd dem Projekt hinzu.

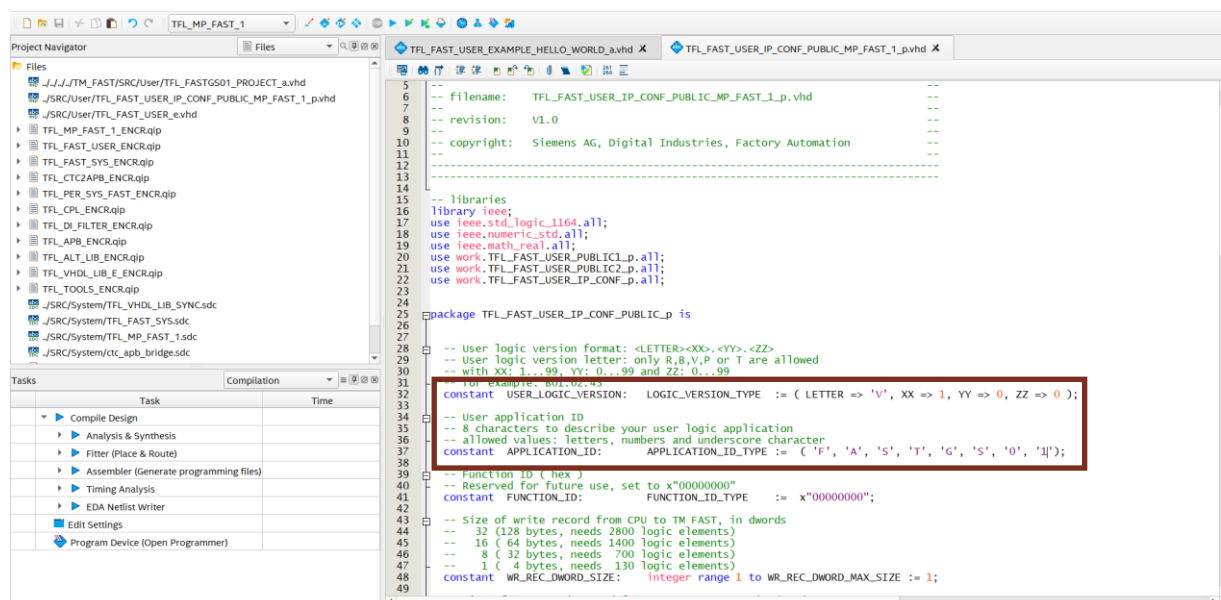


Ergebnis:

Sie haben nun das TFL_USER_EXAMPLE_HELLO_WORLD_a.vhd durch die neue Beispiel-Architektur-Datei TFL_FASTGS01_PROJECT_a.vhd ersetzt.



5. Passen Sie nun die User Logik Version (hier V1.0.0) und Application ID (hier: FASTGS01) in der Datei TFL_FAST_USER_IP_CONF_PUBLIC_p.vhd an.



6. Kompilieren Sie das Projekt.

Tasks		Compilation
	Task	Time
✓	Compile Design	00:03:46
✓	Analysis & Synthesis	00:01:33
✓	Fitter (Place & Route)	00:01:00
✓	Assembler (Generate programming files)	00:00:11
✓	Timing Analysis	00:00:07
	EDA Netlist Writer	
	Edit Settings	
	Program Device (Open Programmer)	

HINWEIS

Wir empfehlen, den Prozess „Analyse & Synthesis“ zuerst getrennt durchzuführen, bevor Sie den kompletten Compile Design-Prozess starten.

Ergebnis:

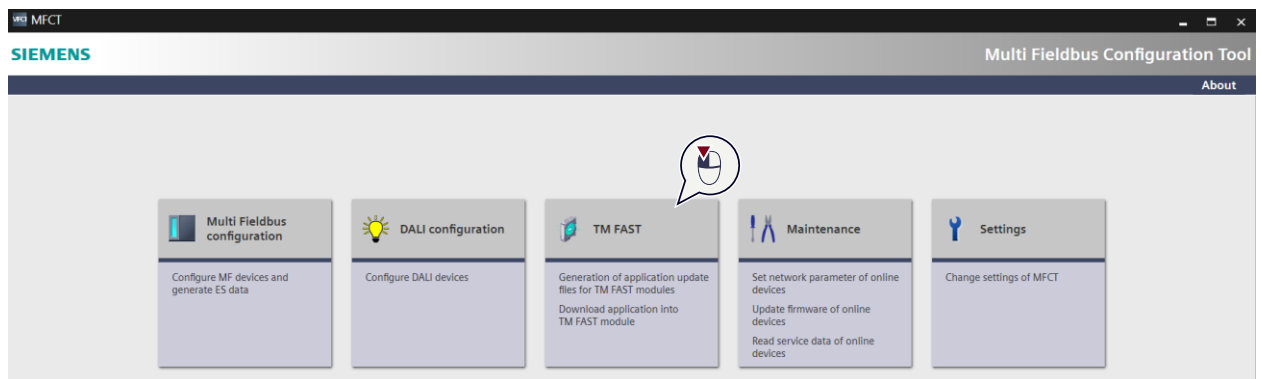
Als Ergebnis der Kompilierung erhalten Sie 2 Dateien im Projekt-Ordner:

- TFL_MP_FAST_1.rbf:
Raw Binary File. Diese Datei benötigen Sie, um mit dem MFCT-Tool die UPD-Datei zu generieren.
- TFL_MP_FAST_1.sof:
SRAM Object File. Mit dieser Datei können Sie die Logik mit dem Download Cable und dem TM FAST Debug Connector direkt in das FPGA laden.

Aktionen im MFCT-Tool

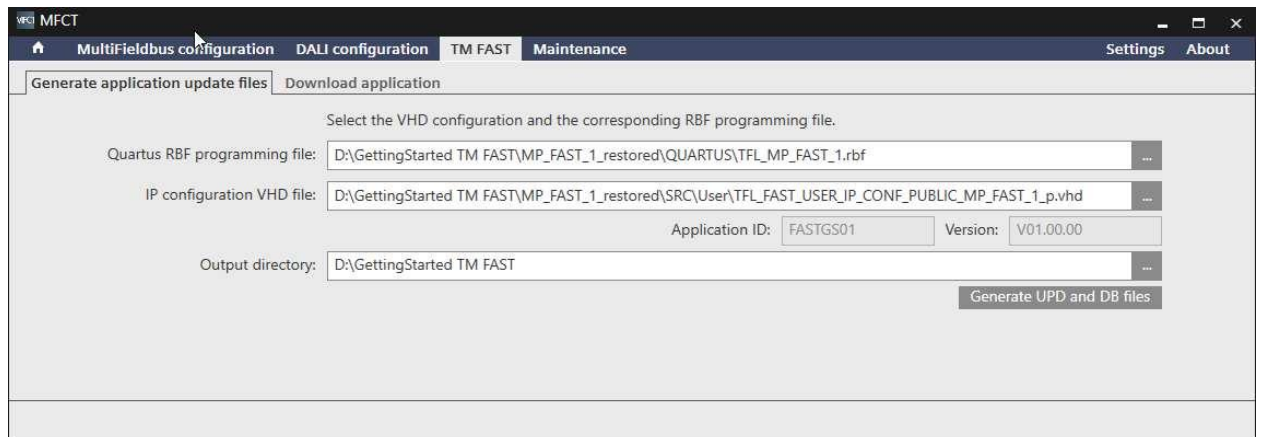
Um die kompilierte Logik in den nichtflüchtigen Flash-Speicher des TM FAST zu laden, müssen Sie nun mit dem MFCT-Tool eine UPD-Datei erzeugen.

1. Öffnen Sie das MFCT-Tool und klicken Sie auf die Kachel "TM FAST".



2. Tragen Sie die folgenden beiden Dateien in die entsprechenden Eingabefelder ein:

- das Raw Binary File "TFL_MP_FAST_1.rbf" (Ergebnis der Quartus® Kompilierung)
- die Datei "TFL_FAST_USER_IP_CONF_PUBLIC_MP_FAST_1_p.vhd" (für die Application ID und die Version)

**HINWEIS**

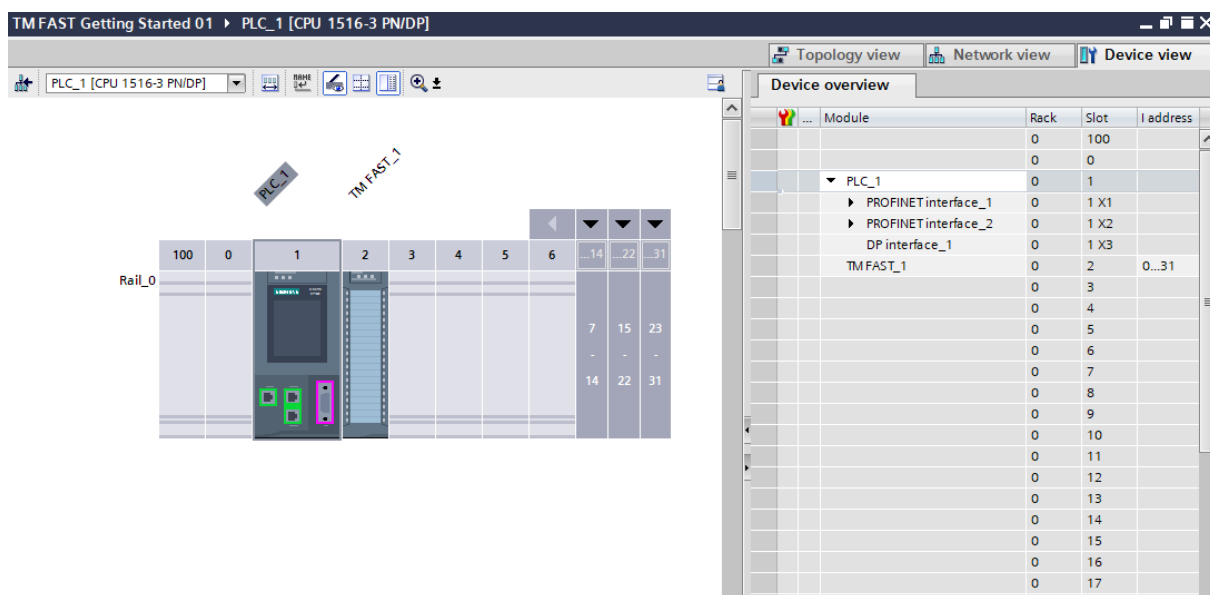
In einem dezentralen Aufbau können Sie die UPD-Datei mit dem MFCT-Tool in den Flash-Speicher des Moduls laden. Ab der Version 1.5.1 des MFCT-Tools wird der Download auch für den zentralen Aufbau unterstützt.

In unserem Beispiel ist das TM FAST-Modul im zentralen Aufbau projektiert. Sie können die UPD-Datei direkt aus dem TIA-Portal Projekt auf die Baugruppe laden.

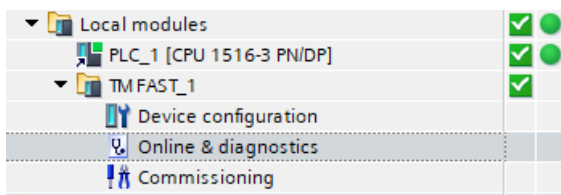
3. Starten Sie TIA Portal und entpacken Sie das Archiv "TM FAST Getting Started 01.zip17".

HINWEIS

Im TIA Portal V18 ist die TM FAST Baugruppe bereits integriert, für TIA Portal V17 benötigen zusätzlich das HSP368.



4. Gehen Sie online und selektieren Sie im Projektbaum bei "Lokale Module" ("Local modules") im Menü des TM FAST "Online & Diagnostics".



5. Wählen Sie die zuvor mit dem MFCT-Tool erstellte UPD-Datei unter "Functions > Firmware and application loader" aus und klicken Sie anschließend auf "Run update".

▼ Diagnostics

General

Diagnostic status

Channel diagnostics

▼ Functions

Firmware and ap...

Functions

Firmware and application update

Online data

Article number: 6ES7 554-1AA00-0AB0

Firmware: R 10.0.91

Name: TM FAST_1

Rack: 0

Slot: 3

Firmware and application loader


Firmware file: D:\temp\TM_FAST_R10.0.91\Logic_Library\Siemens_S7-1500_TM_FAST_logic_library_complete\TM_FAS Browse

Firmware version: B 1.0.0

Suitable for modules with:

Article number	Firmware version and higher
6ES7 554-1AA00-0AB0	No restriction

Status:

☒ Run firmware after update

Run update

Ergebnis:

Die Logik ist nun in den Flash-Speicher der TM FAST geladen, aber noch nicht aktiv. Dies liegt an der Einstellung in den TM FAST-Eigenschaften.

Project tree: TM FAST Getting Started 01 ▶ Ungrouped devices ▶ IO device_1 [IM 155-5 PN ST]

Devices | Plant objects

IO device_1 [IM 155-5 PN ST]

IO device_1

TM FAST_1

Rail_0

	0	1	2	3	4	5	6	7	...	15	...	23	...	31
		✓	✓											
										8		16		24
										-		-		-
										15		23		31

TM FAST_1 [TM FAST]

General | IO tags | System constants | Texts

General

Project information

Catalog information

Identification & Maintenance

Module parameters

General

TM FAST

General

Parameter assignment

Basic parameters

Inputs DIQ0-DIQ11

Channels CH0-CH7

I/O addresses

General

Name: TM FAST_1

Author: my_name

Comment:

Parameter assignment

Basic parameters

Diagnostics

☐ Enable diagnostic interrupt on wire break

☐ Digital output error

☐ No supply voltage L+

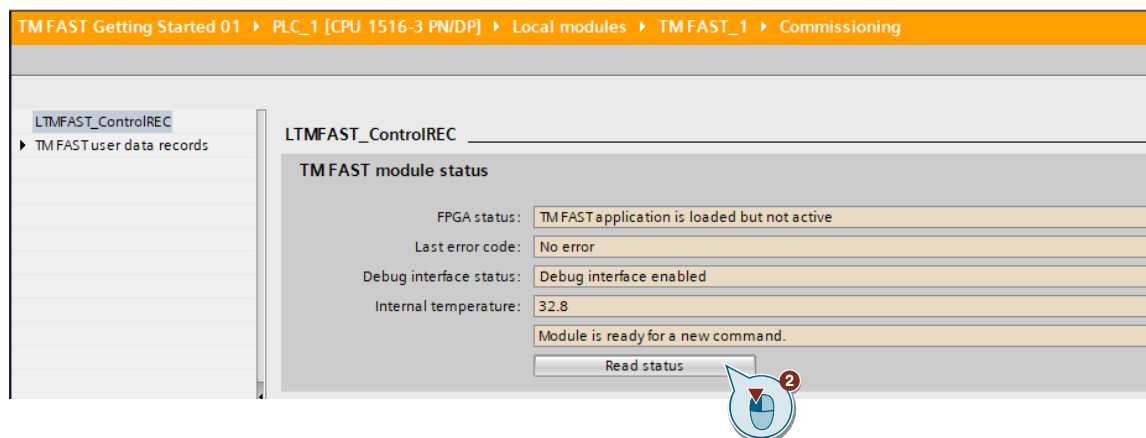
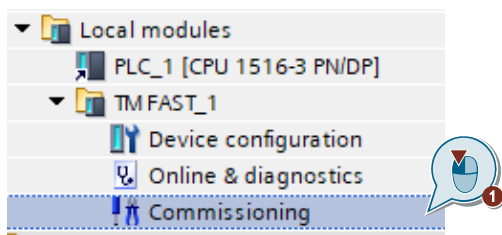
TM FAST application

☒ Load TM FAST application at startup

☐ Always activate TM FAST application

Überprüfung des FPGA-Status

Der FPGA-Status kann im Projektbaum über "Lokale Module > TM FAST1 > Inbetriebnahme" und das Fenster "Inbetriebnahme" oder über die Variablentabelle „Test_Handler“ überprüft werden.



2.3. Bedienung

Das Beispiel wird über die Variablen-Tabelle "Test_Handler" beobachtet und bedient. Darüber können Sie folgendes tun:

- Den Zustand des FPGAs steuern.
- Den Wert des Parameters "Cam1Offval" einstellen.
- Alle I/O-Zustandswerte (DI, DQ, RS485) auslesen.
- Den "CntVal"-Zähler auslesen.

Sie verwalten die TM FAST-Anwendung und lesen die Statusinformationen der TM FAST-Anwendung über den Aufruf der Anweisung "LTMFAST_ControlREC" im OB 1.

Ausgangszustand

Öffnen Sie über den Projektbaum die Variablentabelle "Test_Handler".

Name	Address	Display format	Monitor value	Modify value
// Command to set State of FPGA				
"ControlFPGAstate".Command		Hex	16#00	16#00
"ControlFPGAstate".req		Bool	TRUE	TRUE
// State of the FPGA				
"ControlFPGAstate".ActualState		Hex	16#01	
// Application ID				
"ControlFPGAstate".Application_ID[0]		Character	'F'	
"ControlFPGAstate".Application_ID[1]		Character	'A'	
"ControlFPGAstate".Application_ID[2]		Character	'S'	
"ControlFPGAstate".Application_ID[3]		Character	'T'	
"ControlFPGAstate".Application_ID[4]		Character	'G'	
"ControlFPGAstate".Application_ID[5]		Character	'S'	
"ControlFPGAstate".Application_ID[6]		Character	'O'	
"ControlFPGAstate".Application_ID[7]		Character	'1'	
// User Logic Version				
"ControlFPGAstate".User_Logic_Version.letter		Character	'V'	
"ControlFPGAstate".User_Logic_Version.major		Hex	16#01	
"ControlFPGAstate".User_Logic_Version.minor		Hex	16#00	
"ControlFPGAstate".User_Logic_Version.patch		Hex	16#00	
// Control Interface				
"FAST_CTRL".Cam1OffVal	%QW2	Hex	16#0000	16#FFFF
// FeedBack Interface				
"FAST_FB".Status DI[7..0]	%IB3	Bin	2#0000_0000	
"FAST_FB".Status DI[11..8]	%IB2	Hex	16#00	
"FAST_FB".Status DQ[7..0]	%IB1	Bin	2#0000_0000	
"FAST_FB".Status DQ[11..8]	%IB0	Hex	16#00	
"FAST_FB".Quality DQ[11..8]	%IB4	Hex	16#00	
"FAST_FB".Quality DQ[7..0]	%IB5	Hex	16#00	
"FAST_FB".Quality DI[11..8]	%IB6	Hex	16#00	
"FAST_FB".Quality DI[7..0]	%IB7	Hex	16#00	
"FAST_FB".Status OE	%IB8	Bin	2#0000_0000	
"FAST_FB".Quality CHx	%IB9	Bin	2#0000_0000	
"FAST_FB".Status TX	%IB10	Bin	2#0000_0000	
"FAST_FB".Status RX	%IB11	Bin	2#0000_0000	
"FAST_FB".UserWriteVal	%ID12	Hex	16#0000_0000	
"FAST_FB".CntVal	%ID16	Hex	16#0000_0000	
	%IW16	Hex	16#0000	
	%IW18	Hex	16#0000	
<Add new>				

Die Logik des TM FAST ist bis zu diesem Zeitpunkt noch nicht aktiviert. Die Werte im Bereich "Feedback Interface" ^① sind aus diesem Grund noch alle "0".

Aktivieren der Logik

Sie können den Status der Logik steuern, indem Sie über die Kommandoschnittstelle in der Variablentabelle die Variablen im Bereich "Command to set State of FPGA" ansteuern.

Im Bereich "State of the FPGA" können Sie in der Variablen <ActualState> das Ergebnis des Kommandos sehen.

Mögliche Kommandos sind:

- 0 : Modulstatus lesen
- 1 : TM FAST-Anwendung vom Flash-Speicher in das FPGA laden
- 2 : TM FAST-Anwendung in FPGA aktivieren
- 3 : TM FAST-Anwendung aus FPGA entfernen
- 4 : TM FAST-Anwendung aus Flash-Speicher löschen

Mögliche Rückmeldungen der Kommandoschnittstelle sind:

- 0 : TM FAST-Anwendung wurde gelöscht.
 - 1 : TM FAST-Anwendung ist geladen, aber nicht aktiv.
 - 2 : TM FAST-Anwendung ist geladen und aktiv.
1. Tragen Sie für die Variable <ControlFPGASate.Command> den Steuerwert ("Monitor value") "16#02" (TM FAST-Anwendung in FPGA aktivieren) und für die Variable <ControlFPGASate.req> den Steuerwert ("Monitor value") "TRUE" in die Spalte "Modify value" ein und aktivieren Sie den Steuervorgang.

TM FAST Getting started 01 ▶ PLC_1 [CPU 1516-3 PN/DP] ▶ Watch and force tables ▶ Test_Handler						
	Name	Address	Display fo...	Monitor value	Modify value	
1	// Command to set State of FPGA					
2	"ControlFPGASate".Command		Hex	16#02	16#02	1
3	"ControlFPGASate".req		Bool	TRUE	TRUE	2
4	// State of the FPGA					
5	"ControlFPGASate".ActualState		Hex	16#02		
6	// Application ID					
7	"ControlFPGASate".Application_ID[0]		Character	'F'		
8	"ControlFPGASate".Application_ID[1]		Character	'A'		
9	"ControlFPGASate".Application_ID[2]		Character	'S'		
10	"ControlFPGASate".Application_ID[3]		Character	'T'		
11	"ControlFPGASate".Application_ID[4]		Character	'G'		
12	"ControlFPGASate".Application_ID[5]		Character	'S'		
13	"ControlFPGASate".Application_ID[6]		Character	'O'		
14	"ControlFPGASate".Application_ID[7]		Character	'I'		
15	// User Logic Version					
16	"ControlFPGASate".User_Logic_Version.letter		Character	'V'		
17	"ControlFPGASate".User_Logic_Version.major		Hex	16#01		
18	"ControlFPGASate".User_Logic_Version.minor		Hex	16#00		
19	"ControlFPGASate".User_Logic_Version.patch		Hex	16#00		
20	// Control Interface					
21	"FAST_CTRL".Cam1OffVal	%QW2	Hex	16#0000	16#FFFF	
22	// FeedBack Interface					
23	"FAST_FB"."Status DI[7..0]"	%IB3	Bin	2#0000_0001		
24	"FAST_FB"."Status DI[11..8]"	%IB2	Hex	16#00		
25	"FAST_FB"."Status DQ[7..0]"	%IB1	Bin	2#0000_0000		
26	"FAST_FB"."Status DQ[11..8]"	%IB0	Hex	16#00		
27	"FAST_FB"."Quality DQ[11..8]"	%IB4	Hex	16#00		
28	"FAST_FB"."Quality DQ[7..0]"	%IB5	Hex	16#00		
29	"FAST_FB"."Quality DI[11..8]"	%IB6	Hex	16#00		
30	"FAST_FB"."Quality DI[7..0]"	%IB7	Hex	16#00		
31	"FAST_FB"."Status OE"	%IB8	Bin	2#0001_0000		
32	"FAST_FB"."Quality CHx"	%IB9	Bin	2#1110_1110		
33	"FAST_FB"."Status TX"	%IB10	Bin	2#0000_0000		
34	"FAST_FB"."Status RX"	%IB11	Bin	2#0000_0000		
35	"FAST_FB".UserWriteVal	%ID12	Hex	16#0000_0000		
36	"FAST_FB".CntVal	%ID16	Hex	16#0000_6F5B		
37		%IW16	Hex	16#0000		
38		%IW18	Hex	16#6F5B		3

2. Der Wert der Variablen <ControlFPGASate.ActualState> wechselt daraufhin in den Zustand 16#02 (TM FAST-Anwendung ist geladen und aktiv).
Ebenso ändern sich die Werte im Bereich "Feedback interface" (siehe [Tabelle 1-2](#)), was beweist, dass die Logik aktiviert ist.
3. 1: Alive-Bit = 1 (DI0)
2: Wahl der Ausgangsfrequenz DI6 (hier 0 = 1 kHz)
3: aktueller Zählwert (0x000 – 0xFFFF)

3. Wissenswertes

Die folgenden Tabellen demonstrieren Ihnen in der Übersicht die Zuordnung der vollständigen FPGA-Register zum Prozessabbild der PLC, das in diesem Fall jeweils ab der Adresse 0 in der HW-Konfiguration projiziert ist. Es verdeutlicht auch die Konvertierung der Bitreihenfolge zwischen TM FAST Modul und TIA Portal.

PLC (BYTE)	PLC(WORD)	PLC (DWORD)	VHDL ENTITY
QB0	QW0	QD0	CTRL_IF_0 [31..24]
QB1			CTRL_IF_0 [23..16]
QB2	QW2		CTRL_IF_0 [15..8]
QB3			CTRL_IF_0 [7..0]
QB4	QW4	QD4	CTRL_IF_1 [31..24]
QB5			CTRL_IF_1 [23..16]
QB6	QW6		CTRL_IF_1 [15..8]
QB7			CTRL_IF_1 [7..0]
QB8	QW8	QD8	CTRL_IF_2 [31..24]
QB9			CTRL_IF_2 [23..16]
QB10	QW10		CTRL_IF_2 [15..8]
QB11			CTRL_IF_2 [7..0]
QB12	QW12	QD12	CTRL_IF_3 [31..24]
QB13			CTRL_IF_3 [23..16]
QB14	QW14		CTRL_IF_3 [15..8]
QB15			CTRL_IF_3 [7..0]
QB16	QW16	QD16	CTRL_IF_4 [31..24]
QB17			CTRL_IF_4 [23..16]
QB18	QW18		CTRL_IF_4 [15..8]
QB19			CTRL_IF_4 [7..0]
QB20	QW20	QD20	CTRL_IF_5 [31..24]
QB21			CTRL_IF_5 [23..16]
QB22	QW22		CTRL_IF_5 [15..8]
QB23			CTRL_IF_5 [7..0]
QB24	QW24	QD24	CTRL_IF_6 [31..24]
QB25			CTRL_IF_6 [23..16]
QB26	QW26		CTRL_IF_6 [15..8]
QB27			CTRL_IF_6 [7..0]
QB28	QW28	QD28	CTRL_IF_7 [31..24]
QB29			CTRL_IF_7 [23..16]
QB30	QW30		CTRL_IF_7 [15..8]
QB31			CTRL_IF_7 [7..0]

PLC (BYTE)	PLC(WORD)	PLC (DWORD)	VHDL ENTITY
IB0	IW0	ID0	FB_IF_0 [31..24]
IB1			FB_IF_0 [23..16]
IB2	IW2		FB_IF_0 [15..8]
IB3			FB_IF_0 [7..0]
IB4	IW4	ID4	FB_IF_1 [31..24]
IB5			FB_IF_1 [23..16]
IB6	IW6		FB_IF_1 [15..8]
IB7			FB_IF_1 [7..0]
IB8	IW8	ID8	FB_IF_2 [31..24]
IB9			FB_IF_2 [23..16]
IB10	IW10		FB_IF_2 [15..8]
IB11			FB_IF_2 [7..0]
IB12	IW12	ID12	FB_IF_3 [31..24]
IB13			FB_IF_3 [23..16]
IB14	IW14		FB_IF_3 [15..8]
IB15			FB_IF_3 [7..0]
IB16	IW16	ID16	FB_IF_4 [31..24]
IB17			FB_IF_4 [23..16]
IB18	IW18		FB_IF_4 [15..8]
IB19			FB_IF_4 [7..0]
IB20	IW20	ID20	FB_IF_5 [31..24]
IB21			FB_IF_5 [23..16]
IB22	IW22		FB_IF_5 [15..8]
IB23			FB_IF_5 [7..0]
IB24	IW24	ID24	FB_IF_6 [31..24]
IB25			FB_IF_6 [23..16]
IB26	IW26		FB_IF_6 [15..8]
IB27			FB_IF_6 [7..0]
IB28	IW28	ID28	FB_IF_7 [31..24]
IB29			FB_IF_7 [23..16]
IB30	IW30		FB_IF_7 [15..8]
IB31			FB_IF_7 [7..0]

Tabelle 3-1 - Rückmeldeschnittstelle

4. Anhang

4.1. Service und Support

SiePortal

Die integrierte Plattform für Produktauswahl, Einkauf und Support – und Verbindung von Industry Mall und Online Support. Die neue Startseite, ersetzt die bisherigen Startseiten der Industry Mall sowie des Online Support Portals (SIOS) und fasst diese zusammen.

- **Produkte & Services**
Unter Produkte & Services finden Sie alle unsere Angebote, die bisher im Mall Katalog verfügbar waren.
- **Support**
Im Bereich Support finden Sie alle Informationen, die für die Lösung technischer Probleme mit unseren Produkten hilfreich sind.
- **mySieportal**
mySiePortal ist Ihr persönlicher Bereich, der Funktionen, wie z. B. die Warenkorbverwaltung oder die Bestellübersicht anzeigt. Den vollen Funktionsumfang sehen Sie hier erst nach erfolgreichem Login.

Das SiePortal rufen Sie über diese Adresse auf:

sieportal.siemens.com

Industry Online Support

Der Industry Online Support ist die bisherige Adresse für Informationen zu unseren Produkten, Lösungen und Services. Produktinformationen, Handbücher, Downloads, FAQs und Anwendungsbeispiele – alle Informationen sind mit wenigen Mausklicks erreichbar:

support.industry.siemens.com

Technical Support

Der Technical Support von Siemens Industry unterstützt Sie schnell und kompetent bei allen technischen Anfragen mit einer Vielzahl maßgeschneiderter Angebote – von der Basisunterstützung bis hin zu individuellen Supportverträgen.

Anfragen an den Technical Support stellen Sie per Web-Formular:

support.industry.siemens.com/cs/my/src

SITRAIN – Digital Industry Academy

Mit unseren weltweit verfügbaren Trainings für unsere Produkte und Lösungen unterstützen wir Sie praxisnah, mit innovativen Lernmethoden und mit einem kundenspezifisch abgestimmten Konzept.

Mehr zu den angebotenen Trainings und Kursen sowie deren Standorte und Termine erfahren Sie unter:

siemens.de/sitrain

Industry Online Support App

Mit der App "Industry Online Support" erhalten Sie auch unterwegs die optimale Unterstützung.

Die App ist für iOS und Android verfügbar:



4.2. Links und Literatur

Nr.	Thema
\1\	Siemens Industry Online Support https://support.industry.siemens.com
\2\	Link auf die Beitragsseite des Anwendungsbeispiels https://support.industry.siemens.com/cs/ww/de/view/109823442
\3\	Programmierhandbuch – Erstellen einer TM FAST-Anwendung https://support.industry.siemens.com/cs/ww/de/view/109816088
\4\	Gerätehandbuch – Technologiemodul TM FAST https://support.industry.siemens.com/cs/ww/de/view/109816087
\5\	Ergänzende SW-Komponenten https://support.industry.siemens.com/cs/ww/de/view/109817062
\6\	MultiFieldbus Configuration Tool (MFCT) https://support.industry.siemens.com/cs/ww/de/view/109773881
\7\	Support Package für den Hardware Katalog zur Integration der TM FAST in TIA Portal V17 https://support.industry.siemens.com/cs/ww/de/view/72341852
\8\	Intel® Quartus® Prime http://www.intel.com/quartus

Tabelle 4-1

4.3. Änderungsdokumentation

Version	Datum	Änderung
V1.0	09/2023	Erste Ausgabe

Tabelle 4-2