

1. 전원 부분 설계 Guide

전원 부분 설계에서 가장 중요한 부분은 전원을 받아서 새로운 전원으로 파생시켜주는 DC-DC 주변 회로의 배치일 것이다. 그 이후에 배선 작업이라 생각이 됩니다.

먼저 DC-DC 배치에 대해서는 앞 장에서 이미 설명을 하였지만 다시 한 번 더 살펴보겠습니다.

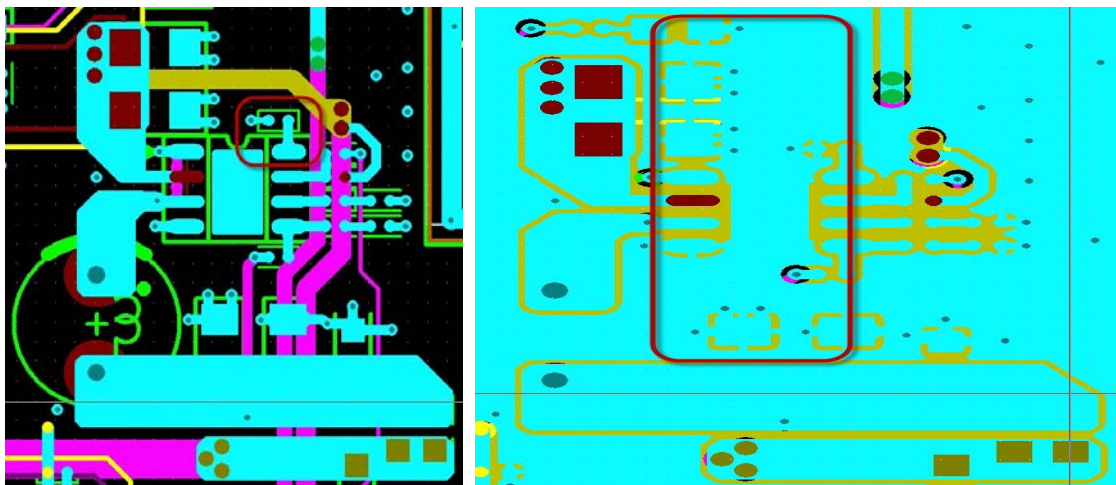
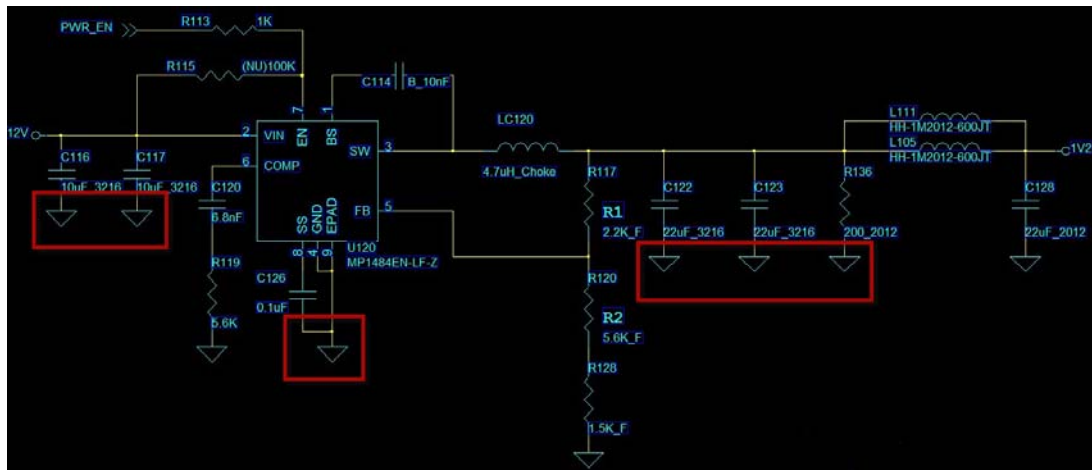


그림1-1

그림1-1은 앞에서 한번 다루었던 부분입니다.

기본적으로 DC-DC를 설계할 때는 상단의 회로에서 붉은 박스영역에 있는 그라운드 즉, 입출력 그라운드와 스위칭IC의 그라운드는 하단의 왼쪽 그림 붉은 박스 영역과 같이 넓고 짧게 하나의 루트로 만들어주는 것이 좋습니다. 위와 같이 되지 않을 경우 전원 noise등이 발생할 우려가 있습니다.

더불어서 하단 오른쪽 조그만 붉은 박스와 같이 전원용 capacitor는 IC에 가까이 배치하는 것이 좋습니다.

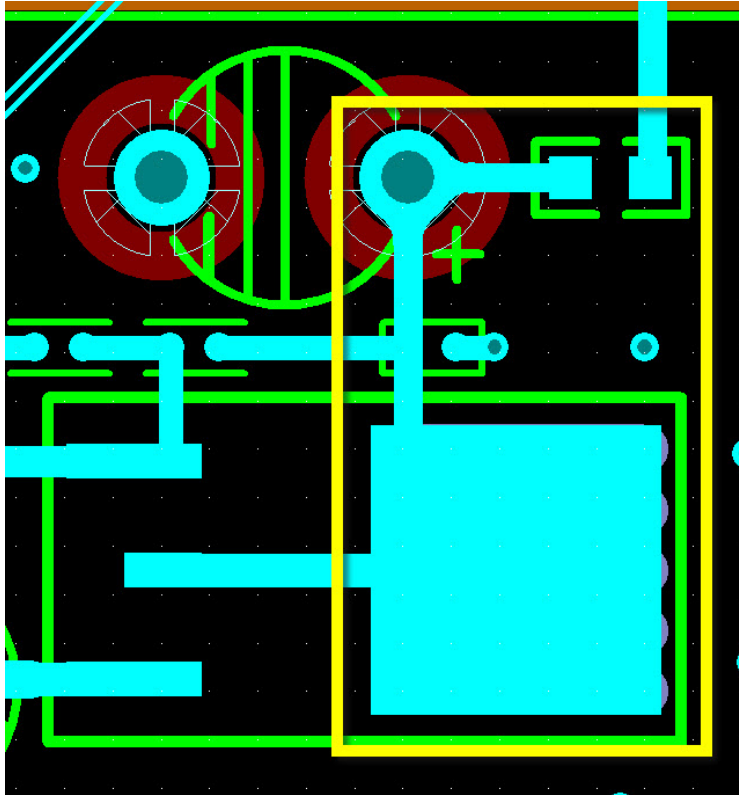


그림1-2

Capacitor의 배치에 있어서도 출력전원에 있어서는 그림1-2와 같이 MLCC를 거쳐서 E-cap를 지나 전원을 만들어 주는 것이 좋습니다. 위와 같이 해주는 이유는 앞장에 설명 드린 것 과 같이 MLCC를 통해서 고주파 noise를 제거하고 E-cap를 통해서 저주파 noise를 제거한 후에 전원 소스를 넣어주는 것이 좋기 때문입니다. 입력의 경우에는 capacitor를 가깝게 배치를 해주어야 하고 간혹 전원의 안정화를 위해서 입력 단에 E-cap를 붙여주는 경우가 있습니다.

전원에 있어서 배치 다음으로 중요한 부분은 배선 작업입니다. PCB를 구현할 때 어느 정도 두께로 어떻게 연결해 주는 것도 보드의 안정성에 있어 무시할 수 없습니다. PCB pattern의 두께는 앞장에 설명 드린 것과 전류에 비례를 하게 됩니다. 그러므로 전원을 설계 할 때는 가장 먼저 각 전원의 블록도를 받아서 작업을 하시는 것이 좋습니다. 그래야 안정적인 보드를 만들어 줄 수 있습니다. 아무 정보가 없다면 pattern이 얇아도 되는 라인이 두껍게 만들어 질 수도 있고 반대로 두껍게 구성되어야 하는 선이 얇게 형성이 될 수도 있기 때문입니다. 보드가 넓고 여유가 있다면 이러한 것들을 감안해서 하겠지만 보드 면적이 작다면 효율적인 설계를 위해서는 꼭 필요한 정보입니다. PCB pattern width에 대해서는 일반적으로 이야기 하는 부분도 있지만 앞 장에 설

명 드린 각 전류에 대한 pattern width 값에 공정상 오차 등을 감안해서 효율적으로 활용을 하면 좋을 듯합니다. 하지만 어디까지나 계산식에 의한 이론적인 값이기에 단순 참고하여 작업을 하시기를 말씀 드립니다.

추가로 전압에 대해서도 주위 할 부분이 있습니다. 일반적인 낮은 DC전원 설계에서는 크게 문제가 되지 않겠지만 전압의 차이가 크다면 생각하여 설계를 해야 합니다. 앞 장에서 제가 전류는 물의 양이고 전압은 물의 세기라고 이야기를 했습니다. 물의 세기가 빠르다는 것은 주변 환경 등에 따라 물이 출렁이며, 주변으로 튈 수도 있다는 이야기가 됩니다. 주변으로 튈다는 것은 다른 신호에 영향을 줄 수도 있다는 의미로 해석하시면 될 듯합니다. 쉽게 말해서 붉은색의 물과 바로 옆에 푸른색의 물이 흐른다고 가정을 할 때 두 하천 사이 거리가 가까워서 물이 튀어 조금이라도 섞이게 된다면 물은 조금씩 오염이 되겠죠. 이 오염을 noise로 본다면 물살의 차이가 있는 두 하천 사이에 거리가 있을수록 오염 될 확률은 줄어들겠죠. 반대로 가깝다면 오염될 확률은 높을 것이고요. 결론적으로 전원 회로에서 pattern width는 전류의 값에 따라 조절을 하면 되지만 pattern 간의 거리는 전압에 비례하여 조절을 해주면 됩니다.

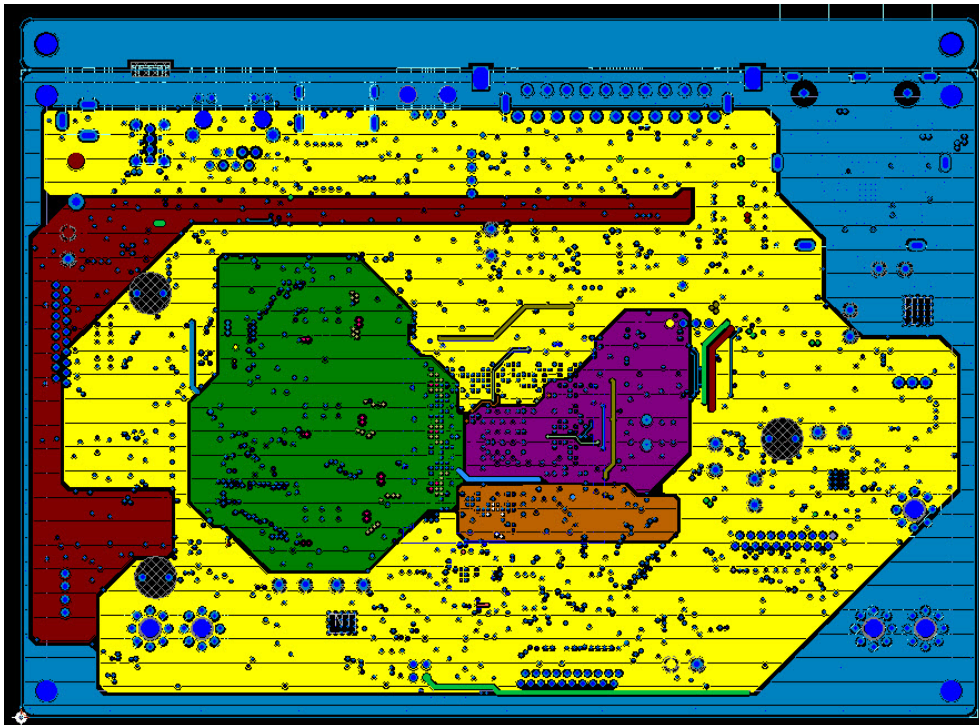


그림1-3

그림 1-3은 MLB 보드에서 전원 층의 plane 구조를 보여주고 있습니다. 양면이하의 보드에서는 전원의 연결을 pattern으로 구성이 되지만 MLB에서는 그림과 같이 plane으로 구성을 해주게 됩니다. 이 부분은 중요한 부분 중 하

나옵니다. 보드를 설계할 때 전원에 대한 로드맵이 있어야 한다고 했습니다. 해당 자료를 보게 되면 보드를 전체적으로 많이 활용하는 전원이 있을 것이고, 많은 전류를 소비하는 전원도 있을 것입니다. 이러한 종류의 중요한 전원들은 pattern으로 구성하기에는 보드를 활용하는데 많은 제약이 생길 것입니다. 그 때 해당 신호들은 내층에 전원 plane를 구성해 주어서 넓고 안정적으로 만들어 줌과 동시에 전원 소스를 via등을 통해서 연결을 시켜주는 것입니다. 그 외에 다른 전원들은 pattern으로 구성을 해주는 것이 효율적으로 사용하는 방법입니다.

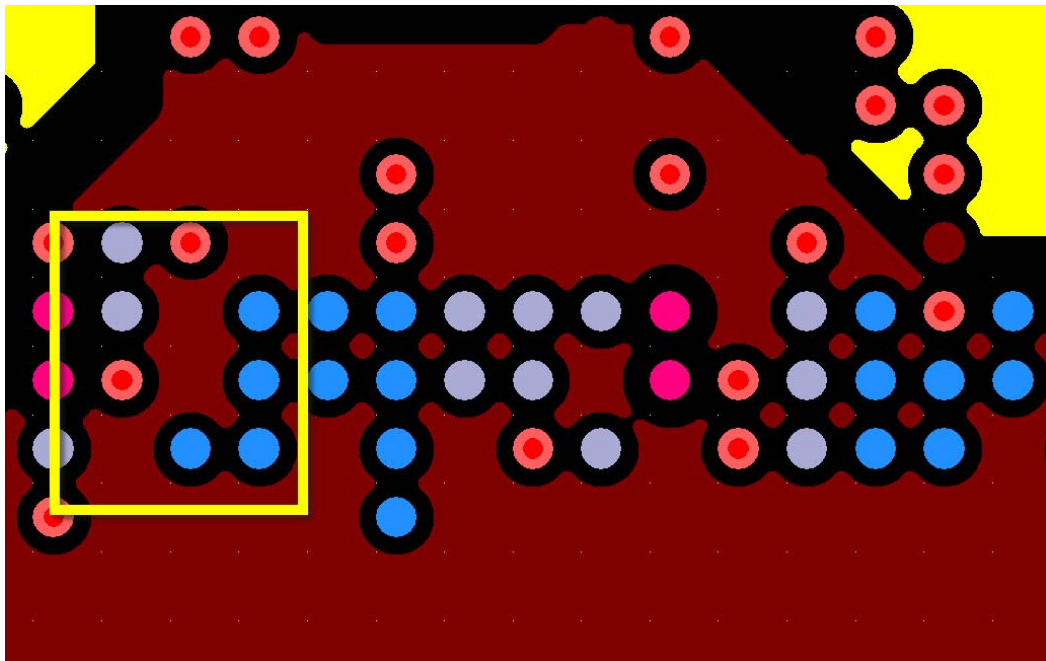


그림1-4

그림1-4는 전원 층 plane을 구성한 화면입니다. 위 그림에서는 문제가 있습니다. 갈색으로 된 전원은 상단에 via를 통해서 전원을 공급을 받게 되지만 자세히 보시면 노란색 박스뿐이 전원을 공급해줄 통로가 없습니다. 이럴 경우 전류가 한 곳에 밀집이 되게 됩니다. 쉽게 정리하면 그림상의 via들은 전류의 흐름을 막고 있는 것입니다. 그러다보니 노란색 박스 쪽으로 전류가 몰리게 되고 전류가 몰린다는 것은 저항 값이 크다는 것을 말합니다. 위 현상을 생긴 모양에 비유해서 swiss-cheese라고도 합니다. 이 현상으로 발생 될 우려는 좁은 구역에 많은 양의 전류가 지나야 함으로 열이 발생하게 될 것이고 이는 EMI방사가 생길 수도 있습니다.

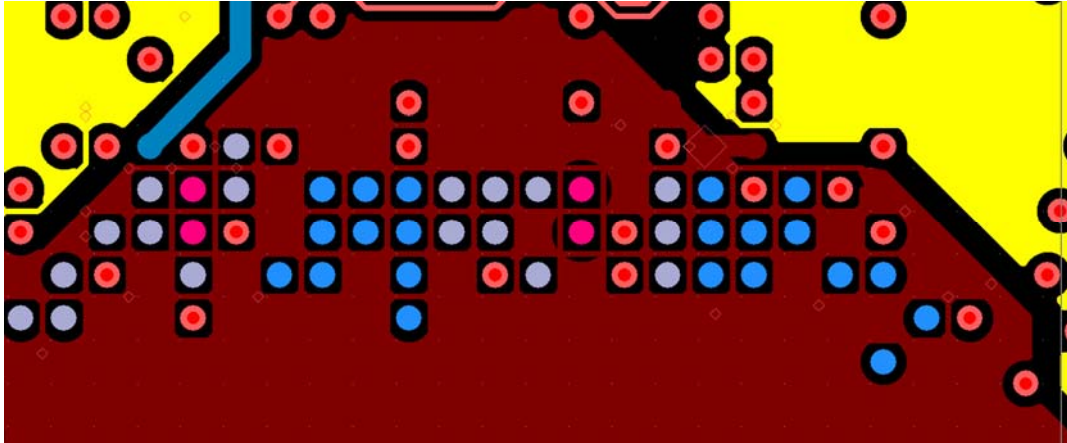


그림1-5

그림1-5는 그림1-4의 swiss-cheese현상을 막기 위한 방법입니다.

그림1-4에서는 통로가 한 곳에 밀집 되어 있는 현상으로 문제점이 있었지만 그림 1-5에서는 via 사이에 통로를 만들어서 갈색으로 된 plane의 상단의 전원에 연결 되는 소스를 여러 곳에서 전달을 하게 됨으로 안정적으로 전원을 공급 할 수 있도록 만들어 준 것입니다.

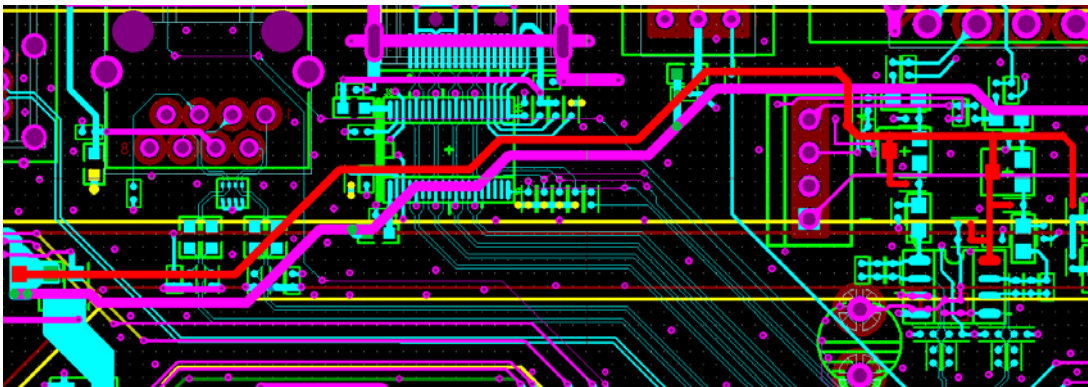


그림1-6

그림1-6은 전원 pattern 구성에 대해서 보여주고 있습니다.

앞 장에서도 언급이 되었듯이 전원의 pattern은 그림에서 붉은색으로 highlight 된 부분과 같이 전원 배선은 loop를 형성하면 안 되고 가지를 내어 연결해 주는 것이 좋습니다. 가지를 내어 가지 않고 여러 경로를 거쳐서 가게 되면 각 IC 등 사용 되는 전원 noise까지도 같이 실려서 다른 IC등에도 영향을 주기 때문입니다.

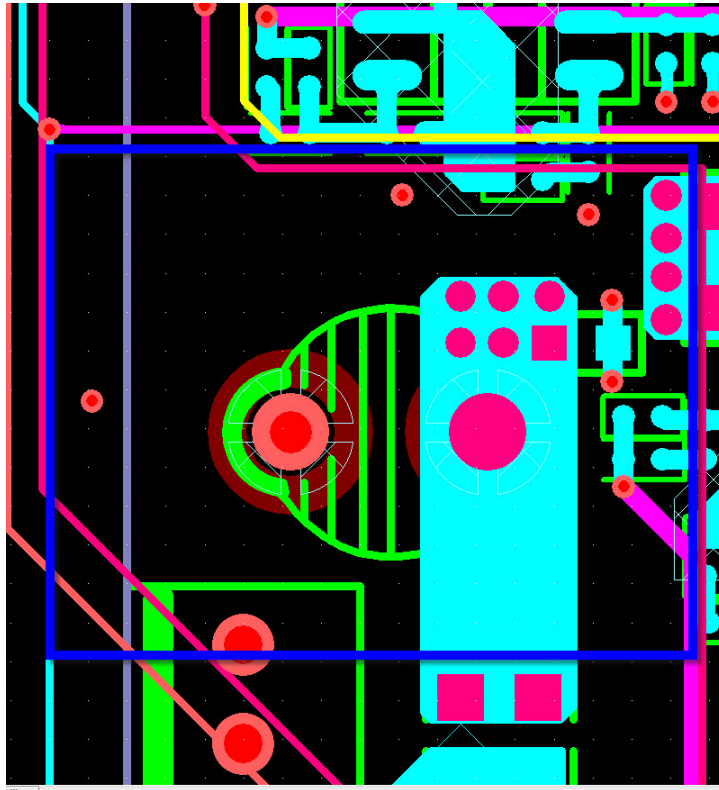


그림1-7

전원을 설계 할 때는 DC-Drop도 신경을 써야합니다.

말 그대로 여러 영향으로 전압이 떨어지는 현상을 말합니다. 이러한 현상은 동작에 영향을 줄 수도 있는 부분입니다.

그림1-7은 plane을 형성해 주는 부분을 보여주고 있습니다. 파란색 박스는 E-cap에서 plane을 형성해주는 영역을 보여주고 있습니다. 기본적으로 plane을 형성 할 때 소스가 되는 부분에서는 주변의 영향을 적게 해주는 것이 좋습니다. plane형성에 가장 큰 영향을 주는 것은 via입니다. 하천에 물줄기가 시작하는 곳이 넓고 장애물이 없다면 흘린 물줄기가 온전히 가겠지만 반대로 좁거나 장애물이 많다면 시작부터 많은 방해로 받기에 끝에 가서는 원하는 만큼의 물을 얻지 못할 수도 있습니다. 다시 말해서 소스 전원의 plane은 넓게 형성해주고 가능한 주변의 via가 없도록 해주는 것이 좋습니다.

pattern의 경우도 마찬가지입니다. 층을 바꿀 때 via를 사용하게 되는데 via를 복수개로 사용하기를 권장하는 이유도 DC-drop 때문입니다. 전류가 약하고 pattern이 짧다면 상관없겠지만 전류량이 있거나 pattern의 길이가 된다면 via를 보충해 주는 것이 좋습니다. pattern의 경우도 마찬가지로 전류량에 비례해서 pattern width를 정하지만 길이가 짧지 않다면 DC-drop도 감안해서 pattern의 폭을 결정해 주는 것이 좋습니다.

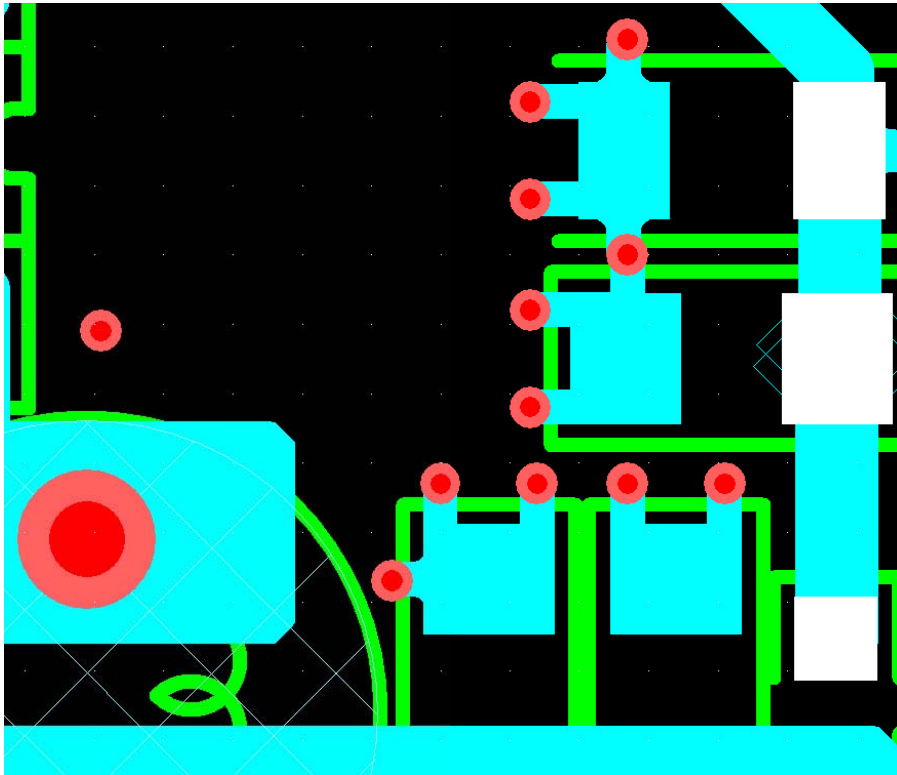


그림1-8

그림1-8은 전원에 대한 그라운드 via 처리하는 것에 대해서 나와 있습니다. 그라운드의 via는 pattern이 두껍고 많은 전류가 흐른다면 그 만큼 via를 사용해서 그라운드로 빠지게 해주는 것이 좋습니다.

특히 plane을 형성하게 될 경우 전원을 via를 통해서 받게 되는데 이 경우 via를 사용함에 있어서도 lead길이가 길지 않도록 가능한 짧게 복수 개의 via를 사용하는 것이 좋은데 이는 Current loop를 짧게 해주어서 L값을 줄여주기 위함입니다. 일반적으로 via를 사용하게 되면 Cap성분이 생기게 됩니다. 또 C는 L과 반비례 관계이죠. 그래서 L값을 줄여주기 위해서 lead를 짧게 해주고 복수개의 via를 통해서 C값을 올려서 반대로 L값을 줄여주는 역할을 하게 만들어 주는 것입니다.

※ 꼭 알아두셔야 할 용어

☞ MLB

PCB를 설계하면서 자주 접하게 되는 용어입니다. PCB의 층수를 나타낼 때 단면, 양면, MLB라고 하는데 MLB는 Multi Layer Board를 말합니다. 쉽게 다층 기판을 말한다고 보시면 됩니다.

☞ Plane

내층에 전원을 형성해 주는 동박면을 말합니다. MLB의 경우 전원 안정성과 효율적인 설계를 위해서 많이 사용합니다.

☞ swiss-cheese

swiss-cheese 말 그대로 치즈의 구멍이 나 있는 모습을 연상 시킨다 해서 그렇게 표현을 합니다. 이 현상은 EMI방사 및 전원의 불안정을 가져 올 수 있으므로 형성되지 않도록 해주는 것이 좋습니다.

☞ DC-Drop

전원이 여러 가지 영향에 의해서 전압이 떨어지는 현상을 말합니다. 떨어지는 원인을 보면 plane형성 시 소스단의 통로가 via등의 영향으로 좁을 경우 또는 plane 중간에 via등으로 인해 좁아질 경우 생기게 됩니다. pattern의 경우에도 길이가 길어짐에 따라 전압이 초기 전압보다 작게 나오게 되며, 잦은 via 사용에 따라서도 발생하게 됩니다. 그래서 via를 사용 시 복수개로 보강을 해주는 것이 좋습니다.