

Circuits et architecture

S1 2022–2023, M1 Informatique & EIDD 2A

<https://gaufre.informatique.univ-paris-diderot.fr/aguatto/architecture-m1-22-23>

Adrien Guatto

Bureau 4027, bâtiment Sophie Germain

guatto@irif.fr

Contenu Réalisation matérielle des systèmes informatiques. Représentation numérique des types de données. Circuits numériques combinatoires et séquentiels. Unités arithmétiques et logiques simples. Architecture des micro-processeurs. L'architecture LC-3 : langage d'assemblage, convention d'appel, interface système. Autres architectures. Introduction à la micro-architecture.

Objectifs Ce module offre une introduction à la réalisation matérielle des systèmes informatiques. Les concepts sont illustrés de façon concrète par des séances de travaux dirigés ainsi qu'un projet qui consiste en la réalisation guidée d'un processeur supportant l'architecture pédagogique LC-3.

À la fin du module, vous :

- connaîtrez l'organisation standard des ordinateurs dans ses grandes lignes,
- comprendrez la représentation à bas niveau des types de données primitifs (entiers, flottants et caractères), ainsi que des opérations arithmétiques élémentaires sous forme de circuits,
- comprendrez dans le détail une architecture simple, l'architecture LC-3, et serez capable de programmer en assembleur pour cette architecture,
- comprendrez les conventions qui assurent l'interopérabilité des programmes au niveau système,
- aurez découvert les rudiments des techniques micro-architecturales d'accélération de code.

Prérequis Le module suppose une familiarité avec la programmation en langage C. Vous devez en particulier être à l'aise avec la notion de pointeur et la gestion manuelle de la mémoire.

Matériel pédagogique Le contenu du module est résumé dans le journal disponible sur son dépôt git. Il s'appuie sur les notes rédigées par M. Carton (2019), professeur à l'UFR d'informatique, également disponibles sur la page du cours. Le processeur LC-3 est décrit en détail dans le livre de Patt et Patel (2020).

Organisation Chaque semaine comprend 2h de cours magistral et 2h de travaux dirigés.

Séance	Enseignant	Horaire	Lieu
Cours magistral	Adrien Guatto	vendredi 16h–18h	salle 278F, Halle aux Farines
Travaux dirigés – M1	Adrien Guatto	mardi 16h15–18h15	salle 1005, Sophie Germain
Travaux dirigés – EIDD 2A	Alexandre Brière	vendredi 16h15–18h15	salle 432C, Halle aux Farines

Les séances de travaux dirigés illustrent les concepts présentés en cours. Les étudiants seront priés d'apporter un ordinateur portable à partir de la deuxième moitié du semestre. Ces séances reposent sur le logiciel de simulation de circuit pédagogique Logisim (Burch, 2014), à installer préalablement.

Planning des séances de cours

1. Présentation du module. Histoire de l'architecture des ordinateurs. Fabrication. Logique booléenne, tables de vérité, tableaux de Karnaugh. Des transistors aux portes logiques.
2. Représentation des entiers naturels et relatifs par les signés et non-signés. Représentation des réels par les flottants. Représentation des caractères.
3. Additionneurs (1/2) : demi-additionneur, additionneur 1 bit, additionneur N bits naïf.

4. Additionneurs (2/2) : additionneurs N bits optimisés.
5. Mémoires : dynamique/statique, bascules, mémoires composites, mémoires associatives.
6. Circuits séquentiels et architecture des micro-processeurs.
7. L'architecture LC-3 : ressources mémoire, jeu d'instruction, chemin de données.
8. Programmer en LC-3 : premiers programmes.
9. Programmer en LC-3 : modularité (conventions d'appel, gestion de la pile).
10. Programmer en LC-3 : appels systèmes et interruptions.
11. Autres architectures : x86-64, IA-64.
12. Introduction à la micro-architecture : pipeline et caches.

Évaluation La note finale est formée pour 35% de la note du projet, évalué via une soutenance, et pour 65% de la note de l'examen terminal.

Les projets sont réalisés en binôme mais la note est individuelle. Chaque binôme doit livrer un travail autonome. Vous êtes autorisés à discuter des problèmes que vous rencontrez avec les autres binômes, mais chacun doit fournir sa propre solution. En particulier, *l'échange de code et de circuits est interdit* et entraînera l'attribution d'un 0 aux projets des n binômes concernés.

Informations pratiques

- Le projet suppose que vous étendiez un circuit écrit en utilisant le simulateur Logisim. Ce dernier requiert une installation en état de marche de la machine virtuelle Java sur votre ordinateur.
- Pour réaliser le projet, vous devrez avoir un compte sur le serveur GitLab de l'UFR, et forker le dépôt du module en suivant les instructions indiquées.
<https://gaufre.informatique.univ-paris-diderot.fr/aguatto/architecture-m1-22-23>
- Les *lc3tools* permettent d'exécuter les programmes en assembleur LC-3 proposés par l'enseignant en cours ou réalisés par les étudiants en travaux pratiques. Ils sont disponibles sur le dépôt du module.

Références

Carl BURCH : Logisim : a graphical tool for designing and simulating logic circuits, 2014. URL <http://www.cburch.com/logisim/>.

Olivier CARTON : Circuits et architecture des ordinateurs, 2019. URL <https://www.irif.fr/carton/Enseignement/Architecture/archi.pdf>.

Yale N. PATT et Sanjay J. PATEL : *Introduction to Computing Systems : From Bits and Gates to C and Beyond*. McGraw-Hill, New York City, 2020.