## 数字逻辑设计 22-23 秋冬 回忆卷

- 一、选择题(15题,每题2分,部分题目/题号/选项可能有偏差)
- 1.8bit 数字\*5bit 数字,得到的位数是
- A. 8bit B. 5bit C. 13bit D. 40bit
- 2. 七段码 a-g 依次为 1111110, 对应的数字是
- $3. F=AB+B+C(B+ \overline{AD})$ ,求 GN
- 5. 下列关于 22 位地址引脚的 2™×16 内存说法正确的是
- A. 一个 word 为 4byte
- B. 需要的线路为 2\*16
- C. 如行选择通过 12-4096 译码器进行,则列选择通过 1024-1 多路复用器
- D. 内存大小为 64Magabyte
- 6. 根据卡诺图,确定 essential prime implicants

			V	V	
	1		1	1	
			1		7
Y		1	1		Z
	1		1	1	-
		)	ζ.		•

- 7. 一个模 N 计数器在计数到哪个值后会加载归零?
- A. N+1 B. N C. N-1
- 8. 下列关于移位寄存器的说法错误的是
- A. 向右移 1 位, 相当于对寄存器的值/2 后取整
- B. 向左移一位时,最左一位应当复制原 MSD
- C. 全部正确
- D. 当移位时,应当判断是否会发生溢出
- 9. 根据原理图与给定延时,计算最大频率
- 10. 根据给定 PAL 原理图,确定 F₂表达式
  - $(F_1=A \overline{B} \overline{C} + \overline{A} \overline{B}C, F_2=ABC+ \overline{A}B \overline{C}+F_1)$
- 11. 根据输入 AB 与输出 C 波形,判断最可能对应的元件是

(A=0, B=0, C=0; A=0, B=1, C=1; A=1, B=0, C=1; A=1, B=1, C=0)

二、拖拽补全 对下列 Verilog 语句排序以实现模块, 使 AB 相等时输出 C 异或 D, 否则输出 C 与 D

```
1. module some_module{
2. input A, B, C, D,
3. output F
4. }
5. Begin (将给定语句排序后置于本行后)
用到的语句:

A. F = C ^ d;
B. endmodule
C. F = C & D;
D. if(A==B)
E. end
F. always @(A or B)
G. else
```

## 三、多选题 根据下列函数,完成23-25题

F (A, B, C, D) =  $\sum_{m}$  (5,7,8,9,11,14)+ $\sum_{d}$  (1,6,10,13,13,15)

23. 下列卡诺图中,符合上述函数的有:

Α.					В.					C <b>.</b>					D.								
			(	2					(	$\mathbb{C}$					A	A					A	4	
ı		X						X								1						1	
		1	1	X	В			1	1	X	D		X	1	X	1	D		X	1	X	1	_
۸		X	X	1	Ъ	Λ		X	1	1	В	C		1	1	1	D			1	X	1	D
A	1	1	1	1		Α	1	1	1	X				X	1	X		C		X	1	1	
		Ι	)					Ι	)		1			F	3					F	3		•

24. 以下是主蕴含项的有:

1>CD 2>BC 3>AD 4>  $\overline{\text{C}}\text{D}$  5>BD 6>AC 7>B  $\overline{\text{D}}$  8>A  $\overline{\text{B}}$ 

25. 下列简化形式正确的有:

A. A  $\overline{B}$  + CD + BC

B. A  $\overline{B}$  + BD +  $\overline{C}D$ 

C. A  $\overline{B}$  + AC + BD

D. A  $\overline{B}$  + BD + BC

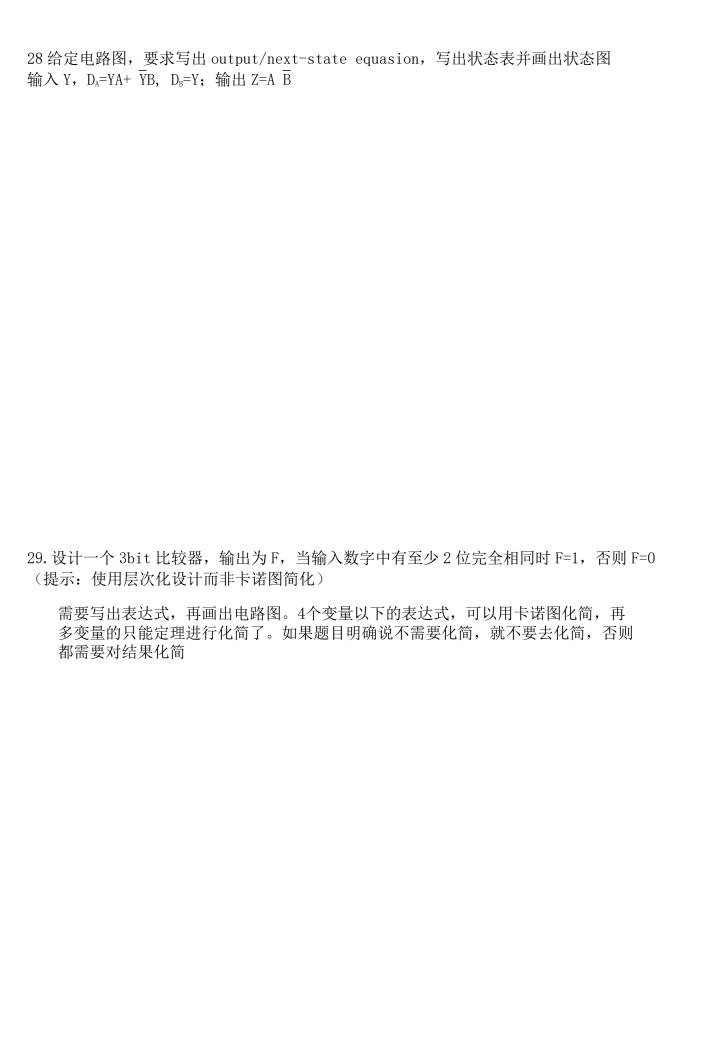
## 四、简答题

26. 简化布尔代数式 F= ĀB+ Ā C+ABC

27. (1) 使用两个 2-4 译码器,设计一个 3-8 译码器 (2) 利用实现的 3-8 译码器及与非门,实现函数 F=ABC+A  $\overline{C}$  提供的 2-4 译码器 输入: A,B,G;输出:  $Y_0-Y_3$ 

	输入		输出(低电平有效)								
G	В	A	$Y_0$	$Y_1$	$Y_2$	$Y_3$					
1	X	X	1	1	1	1					
0	0	0	0	1	1	1					
0	0	1	1	0	1	1					
0	1	0	1	1	0	1					
0	1	1	1	1	1	0					

ppt 05 p15



30. 设计一个 0-7 计数器,输入 X,当 X=1 时,计数器像普通计数器一样工作,每次+1;当 X=0 时则跳跃计数,每次+2,要求画出状态图,写出状态表、input function,next-state equation,并画出电路原理图

## Hint

- 10. 注意 F<sub>2</sub>的输入还有 F<sub>1</sub>的结果, 化简后得到实际上是 ABC 异或
- 23. 画出其中一个卡诺图后,旋转+镜像/转置/旋转从草稿纸背面观察都可以很快选出另一个
- 26. F= A C+BC (千万不要忽略最后使用 Consensus 的一步)
- 27. 注意低电平有效