

浙江大学本科生考试用纸

课程名称：数字电子技术基础

考试日期：2012 年 03 月

系 专业 班

学号 姓名

一、给出下列题的正确答案

1. 完成下列数制、码制转换

(1) $(100.1100.10)_2 = (76.5)_{10} = (4C.8)_{16}$

(2) $(546)_{10} = (0101000110)_{8421BCD}$

$(1000111100)_{8421BCD} = (546)_{10}$

(共3页)

2. $Z_1 = \overline{A+B} \cdot C + \overline{A}(B+C)$ 的对偶式为 $Z_1' = (\overline{A \cdot B} + C) \cdot (\overline{A} + BC)$

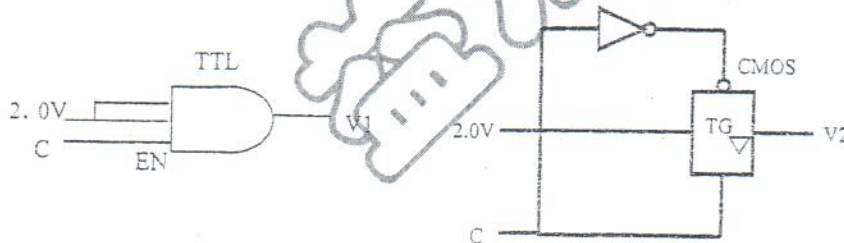
反函数为 $\overline{Z_1} = (A+B+C)(A+\overline{B}\overline{C})$

3. 若要对 372 个字符进行二进制编码，则至少需要 (488) 位二进制数。

4. N 个逻辑变量组成的逻辑函数共有 (2^N) 个最小项。

若 $Z(A,B,C,D) = AC + BD$ ，则有 (7) 个最小项使 Z 值为逻辑 1。

5. 如图 1 电路所示，设门电路的电源电压为 5 伏，当 C 为逻辑“1”时， $V_1 \approx (3.6)$ 伏， $V_2 \approx (2)$ 伏。



6. TTL 与非门拉电流负载发生在输出 高 电平情况下，负载电流越大，输出电平越 低。

7. 已知 $N_1 = +0101$ ，则 $[N_1]_{原} = 00101$ ， $[N_1]_{反} = 00101$ ，

$[N_1]_{补} = 00101$ ；

$N_2 = -0101$ ，则 $[N_2]_{原} = 10101$ ， $[N_2]_{反} = 11010$ ，

$[N_2]_{补} = 11011$ 。

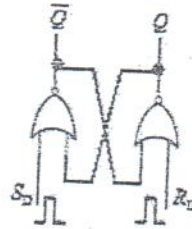
8. 某 8/3 优先编码器中 I_7 为优先级最高的，输入高电平有效，输出原码形式，当使能输入端 $EI = 1$ ，编码器工作， $I_7 I_6 \cdots I_1 I_0 = 00010110$ 时，其输出 $Y_2 Y_1 Y_0 = 100$ 。

9. 基本 RS 触发器电路结构如右图所示。

当 $S_D = R_D = 1$ 时, $Q = (0), \bar{Q} = (0)$;

当 S_D, R_D 同时由逻辑“1”变成逻辑“0”后:

Q, \bar{Q} 的逻辑值 不能 (能, 不能) 确定, Q, \bar{Q} 能 (能, 不能) 满足互补关系。



二、按要求简答:

1. 写出 $Z_1(A, B, C) = A + A \oplus B \oplus C$ 的最简“与或”表达式和最简“或与”表达式:

$$\begin{aligned} Z_1 &= A + (A \oplus B) \bar{C} + (A \oplus B) \cdot C \\ &= A + B \bar{C} + \bar{B} C \\ &= (A + B + C)(A + \bar{B} + \bar{C}) \end{aligned}$$

2. 化简 $Z_2(A, B, C, D) = \sum m(0, 2, 7, 8, 11, 14) + \sum d(3, 6, 9, 10, 13, 15)$ 为最简“与一或”和“与一或非”表达式

AB \ CD	00	01	11	10
00	1	0	X	1
01	0	0	1	X
11	0	X	X	1
10	1	X	1	X

$$\begin{aligned} Z_2 &= \bar{B} \bar{D} + C \\ &= \bar{C} D + B \bar{C} \end{aligned}$$

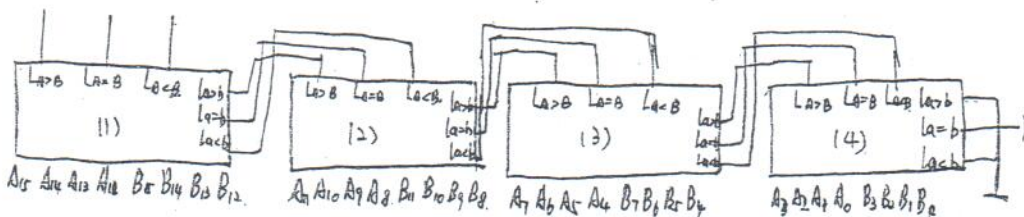
3. 由四个四位数值比较器组成的 16 位数值比较器对下列两数进行比较:

$A = 101011011011110110$

$B = 1010111011010110$

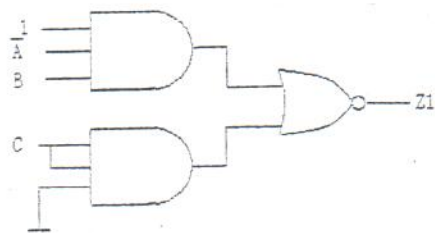
试说明四个比较器的输出情况。

$A \neq B$ 时不用看低位输入

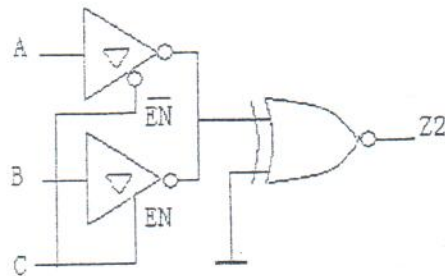


(1) 输出 $L_1 = a$ (2) 输出 $L_2 > a$ (3) 输出 $L_3 < a$ (4) 输出 $L_4 < a$

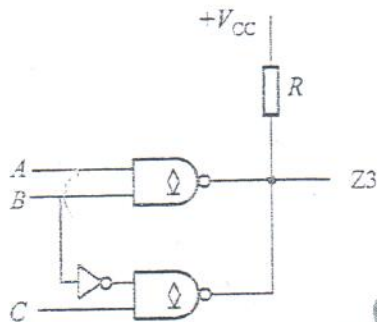
三、求出下列逻辑电路输出函数的表达式



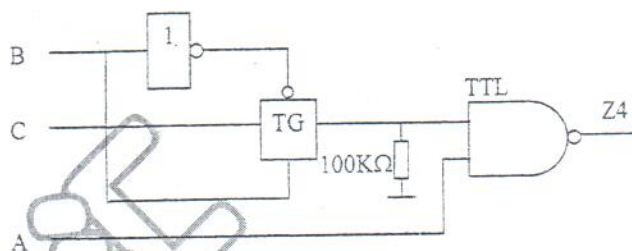
$$Z1 = \overline{AB} + \overline{CB} = A + \overline{B}$$



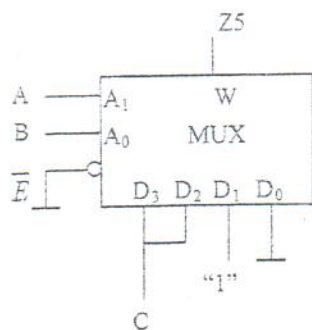
$$Z2 = AC + BC$$



$$Z3 = \overline{AB} + \overline{BC} = \overline{A}B + \overline{B}C$$



$$Z4 = B\overline{AC} + \overline{A}\overline{B} = \overline{A} + \overline{BC}$$



$$Z5 = ABC + \overline{A}\overline{B}C + \overline{A}B = AC + \overline{A}B$$

其中 4 选 1 数据选择器真值表如下表:

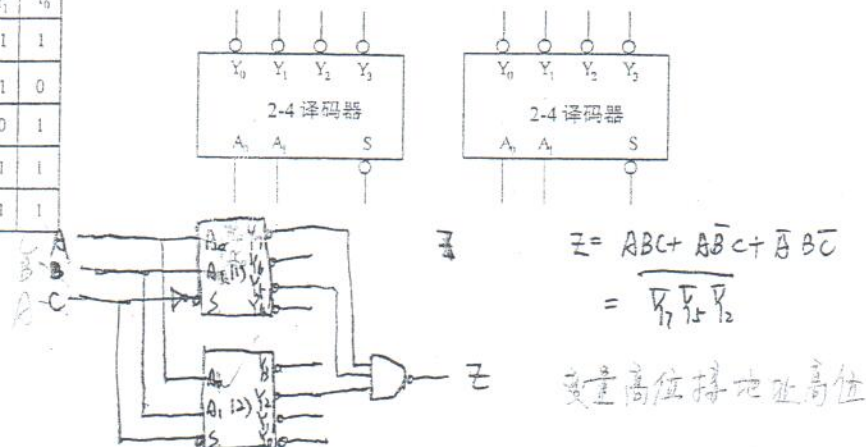
使能	选择地址		输出
\overline{E}	A_1	A_0	Z
1	×	×	0
0	0	0	D_0
0	0	1	D_1
0	1	0	D_2
0	1	1	D_3

四、先用图示双 2—4 译码器扩展成 3—8 译码器，再和少量与非门实现逻辑函数

$Z(A, B, C) = AC + \bar{A}B\bar{C}$ 。(2—4 译码器的功能表如下表所示)

2-4 译码器功能表

\bar{S}	A_1	A_0	\bar{Y}_3	\bar{Y}_2	\bar{Y}_1	\bar{Y}_0
1	x	x	1	1	1	1
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1



五、试设计一个代码转换器。当 $K=0$ 时将 3 位二进制码转换成 3 位二进制码，当 $K=1$ 时将 3 位二进制码转换成 3 位二进制码。3 位二进制码与 3 位二进制码的关系如下表所示。注：只需求出最简与或表达式，不必画出电路图。

表

3 位二进制码	3 位二进制码
000	000
001	100
010	110
011	111
100	011
101	001

K	S_2	S_1	S_0	W_2	W_1	W_0
1	0	0	0	0	0	0
1	0	0	1	1	0	0
1	0	1	0	1	1	0
1	0	1	1	1	1	1
1	1	0	0	0	1	1
1	1	0	1	0	0	1
0	0	0	0	0	0	0
0	1	0	0	0	0	1
0	1	1	0	0	1	0
0	1	1	1	0	1	1
0	0	1	1	1	0	0
0	0	0	1	1	0	1

W_2	S_2	S_1	S_0	00	01	11	10
$K S_2$	0	0	0	0	1	1	X
0	0	0	1	0	X	0	0
0	1	0	0	0	0	X	X
1	1	0	1	1	1	1	1
1	0	1	0	1	1	1	1

$$W_2 = \bar{S}_2 S_0 + K S_1$$

W_1	S_2	S_1	S_0	00	01	11	10
$K S_2$	0	0	0	0	0	0	X
0	0	0	1	0	0	1	1
0	1	0	0	0	X	1	1
1	1	0	1	1	1	X	X
1	0	1	0	1	1	1	1

$$W_1 = S_2 S_1 + K S_1 + K S_2 \bar{S}_0$$

W_0	S_2	S_1	S_0	00	01	11	10
$K S_2$	0	0	0	0	1	0	X
0	0	0	1	0	X	1	0
0	1	0	0	0	0	X	X
1	1	0	1	1	1	1	0
1	0	1	0	1	1	1	0

$$W_0 = S_2 \bar{S}_1 + S_2 S_0 + K \bar{S}_1 S_0 + K S_1 S_0$$

六、用 8 选 1 数据选择器设计两位二进制数的数值比较电路。当两个输入的二进制数 $A_1A_0 \geq B_1B_0$ 时，输出为 1；而当 $A_1A_0 < B_1B_0$ 时，输出为 0。

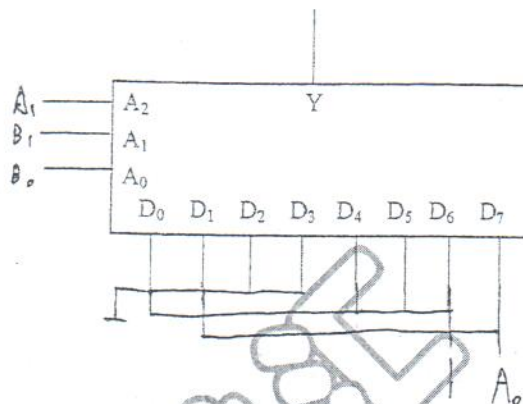
8 选 1 数据选择器的输出逻辑式为：

$$Y = (\overline{A_2}\overline{A_1}\overline{A_0})D_0 + (\overline{A_2}\overline{A_1}A_0)D_1 + (\overline{A_2}A_1\overline{A_0})D_2 + (\overline{A_2}A_1A_0)D_3 + (A_2\overline{A_1}\overline{A_0})D_4 + (A_2\overline{A_1}A_0)D_5 + (A_2A_1\overline{A_0})D_6 + (A_2A_1A_0)D_7$$

A_1A_0	B_1B_0	$A_1A_0 \geq B_1B_0$	A_1
00	00	1	0
01	00	1	0
01	01	1	0
10	00	1	1
10	01	1	1
10	10	1	1
11	00	1	1
11	01	1	1
11	10	1	1
11	11	1	1

不用卡诺图

A_1A_0	B_1B_0	00	01	11	10
00		1	0	0	0
01		1	1	0	0
11		1	1	1	1
10		1	1	0	1



$$Y = \overline{A_1}\overline{A_0}\overline{B_1}\overline{B_0} + \overline{A_1}\overline{A_0}\overline{B_1}B_0 + \overline{A_1}\overline{A_0}B_1\overline{B_0} + \overline{A_1}\overline{A_0}B_1B_0 + \overline{A_1}A_0\overline{B_1}\overline{B_0} + \overline{A_1}A_0\overline{B_1}B_0 + \overline{A_1}A_0B_1\overline{B_0} + \overline{A_1}A_0B_1B_0$$

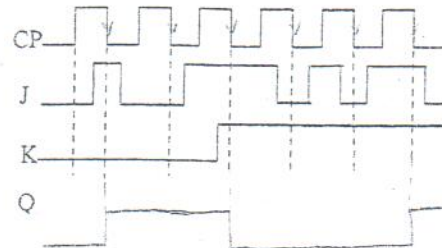
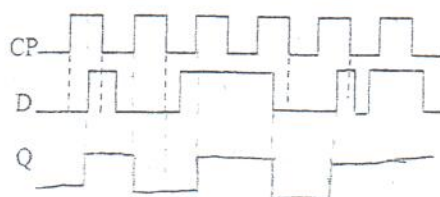
$$D_0 = D_1 = \overline{B_0}$$

$$D_2 = D_4 = D_6 = D_7 = 1 \quad D_3 = D_5 = 0$$

$$Y = \overline{B_1}\overline{B_0} + A_0\overline{B_1} + A_1\overline{B_1} + A_1\overline{B_0} + A_1A_0\overline{B_1}$$

$$= A_1\overline{B_1}\overline{B_0} + \overline{A_1}\overline{B_1}\overline{B_0} + A_0\overline{A_1}\overline{B_1} + A_1\overline{A_1}\overline{B_1} + A_1\overline{B_1}\overline{B_0} + A_1\overline{B_1}B_0 + A_1A_0\overline{B_1}$$

七、高电平触发的 D 触发器和负边沿触发的 JK 触发器的初态为“0”，试画出图示 CP 和输入信号作用下触发器 Q 端的波形。



八. 画出电路中的四相输出脉冲波形。其中 2/4 译码器的功能表如表所示。

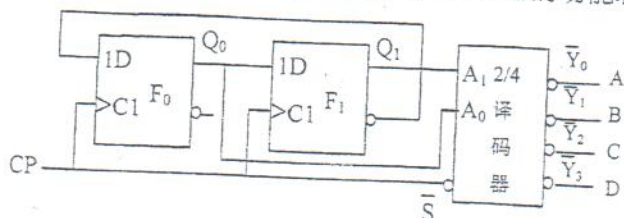
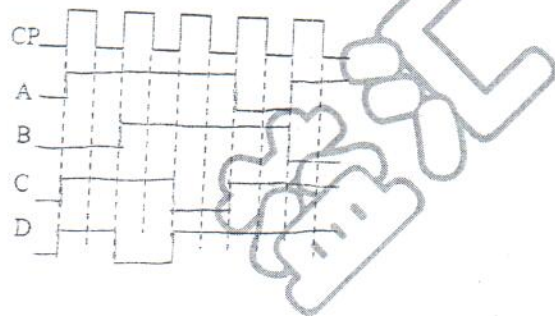


表. 2/4 译码器的功能表

\bar{S}	$A_1 A_0$	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3
1	× ×	1	1	1	1
0	0 0	0	1	1	1
0	0 1	1	0	1	1
0	1 0	1	1	0	1
0	1 1	1	1	1	0

Q_1, Q_0	D, C	Q_1, Q_0
0 0	0 1	0 1
0 1	1 1	1 1
1 1	1 0	1 0
1 0	0 0	0 0



CP 高电平
低电平译码

