









| Entity:Instance   | Logic Cells | Dedicated Logic Registers | I/O Registers | Pins | LUT-Only LCs | Register-Only LCs | LUT/Register LCs | Full Hierarchy Name                                   |
|---|-------------|---------------------------|---------------|------|--------------|-------------------|------------------|---|
|  Cyclone IV E: EP4CE...  |             |                           |               |      |              |                   |                  |   |
| ▼  atv05  | 315 (0)     | 0 (0)                     | 0 (0)         | 45   | 315 (0)      | 0 (0)             | 0 (0)            | atv05   |
| ▼  arquitetura:i...   | 315 (0)     | 0 (0)                     | 0 (0)         | 0    | 315 (0)      | 0 (0)             | 0 (0)            | atv05 arquitetura:inst                                |
| >  display:d...  | 239 (58)    | 0 (0)                     | 0 (0)         | 0    | 239 (58)     | 0 (0)             | 0 (0)            | atv05 arquitetura:inst display:display0               |
|  enable:e...   | 8 (8)       | 0 (0)                     | 0 (0)         | 0    | 8 (8)        | 0 (0)             | 0 (0)            | atv05 arquitetura:inst enable:enable0                 |
|  inib:inib0  | 32 (32)     | 0 (0)                     | 0 (0)         | 0    | 32 (32)      | 0 (0)             | 0 (0)            | atv05 arquitetura:inst inib:inib0                     |
|  stateCon...   | 36 (36)     | 0 (0)                     | 0 (0)         | 0    | 36 (36)      | 0 (0)             | 0 (0)            | atv05 arquitetura:inst stateConverter:stateConverter0 |