

# 项目一 流水灯设计

## 实验目的

通过实验，充分理解和掌握模块化设计、分频电路的设计方法，学会利用 FPGA 设计简单的应用。

## 实验内容

- 1、以开发板上的晶振产生的 100MHZ 的脉冲作为时钟信号，先进行分频，然后驱动 16 个 led 灯从左向右或从右向左循环依次每隔 1 秒点亮。
- 2、改变流水灯点亮模式（包括点亮速度、点亮顺序及个数等），增加点亮模式控制模块，设计实现可以控制的节日彩灯，并下载到开发板进行验证。

## 实验原理

流水灯，即是让 LED 灯依次点亮。初始状态时，所有灯都不亮，每来一个时钟脉冲 CLK，计数器就加 1，由于开发板上晶振产生的时钟脉冲频率为 100M 赫兹，所以计数器要累加到  $10^8$ ，即是 1 秒，然后第一个灯才开始亮，接着又过 1s，通过移位操作使得第二个灯亮，这样依次点亮所有的灯，就形成了流水灯。而当所有灯都依次点亮时，需要一个操作使得所有的灯恢复为初始状态。然后，再一次流水即可。如果是右移位，就出现向右流水的现象；反之，向左流水。复位键 RESET 可以使流水灯恢复初始状态。

## 实验步骤（具体步骤请同学自己完成）

代码提示（供参考）：

```
module flash_led_top(
    input clk,    //时钟脉冲
    input rst_n,  //复位
    input sw0,
    output [15:0]led
);
    wire clk_bps;
    //计数器
    counter counter(
        .clk( clk ),
        .rst( rst_n ),
        .clk_bps( clk_bps )//输出分频后的时钟信号
    );
    //移位操作，使得流水灯每隔 1s 依次向左或向右移动，sw0 控制左右
    flash_led_ctl flash_led_ctl(
        .clk( clk ),
        .rst( rst_n ),
        .dir( sw0 ),
```

```
        .clk_bps( clk_bps ),  
        .led( led )  
    );  
endmodule
```