**《数字逻辑》实验报告**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **姓名** | | **文红兵** | | **年级** | | **2021级** |
| **学号** | | **20214590** | | **专业、班级** | | **21计卓2班** |
| **实验名称** | 实验十三 流水线加法器 | | | | | |
| **实验时间** | **2022/11/06** | | **实验地点** | | **竹四** | |
| **实验成绩** |  | | **实验性质** | | **□验证性 ☑设计性 □综合性** | |
| 教师评价：  □算法/实验过程正确； □源程序/实验内容提交 □程序结构/实验步骤合理；  □实验结果正确； □语法、语义正确； □报告规范；  评语：  评价教师签名（电子签名）： | | | | | | |
| 一、实验目的  完成流水线加法器的设计与实现，编写仿真文件观察当输入的值每个周期都在变化并要求每个周期产生其和值的情况，与实验六中的加法器进行比较。 | | | | | | |
| 二、实验项目内容  **完成32位流水线加法器的设计与实现，实现将32位加数与被加数按照时序来输入，设计一个2级流水线来实现加数与被加数不同位置的值的相加。** | | | | | | |
| 三、实验设计  1.实验分析与设计：32位2级流水线加法器的设计主要是将加数和被加数分成两个部分，前16位和后16位进行相加，这样就需要考虑来自低位的进位。  2.实验为了让32位加数和被加数可以输入到实验电路板之中，**通过手动的时钟信号cntrl来控制输入，通过8次8位的输入来达成输入32位的A和B。**然后就是实验电路板的结果显示问题，为了将32位结果全部显示在电路板上面，我们将7段数码显示管来显示低16位的16进制结果，剩下的高16位就用LED灯来代表2进制结果。 | | | | | | |
| 四、实验过程或算法  1.分析如何将32位数据输入到电路板上面，相关代码如下：  QQ截图20221106225104  QQ截图20221106225142  **2.仿真文件代码**  32位流水线2级加法器代码：  QQ截图20221106225213 QQ截图20221106225222  7段数码显示管相关代码：  QQ截图20221106225351  QQ截图20221106225359  QQ截图20221106225409  QQ截图20221106225417  QQ截图20221106225425  QQ截图20221106225435  QQ截图20221106225443   1. **仿真结果**   **QQ截图20221106230527**   1. **RTL电路图**   QQ截图20221106224209   1. **下载到实验电路板**   **初始状态：**  **07CD4247F8A6027DF096DABCE65EB46B**  **显示状态：**  **645101204950B35791C8788A653A471A**  **0+1显示：**  **49235A3A6DD7CB48D60AEC82D3663A7D**  **两个32个全部为1相加：**  **A9D1BD9E5A8CD134C80EB2ED6D5E8BA9** | | | | | | |
| 五、实验过程中遇到的问题及解决情况  **主要问题：**   1. **开发板IO端口不足，如何将32位的A和B输入问题。** 2. **开发板IO端口不足，如何输出32位结果的问题。** 3. **异步时序电路存在多个时钟信号，在vivado中分配管脚只有一个W5时钟信号，手动的时钟信号并不被允许。** 4. **Vivado中分配管脚必须将所有的输出端口分配管脚，不允许存在不分配管脚的输出端口。**   **解决情况：**   1. **通过手动的时钟信号cntrl来控制输入，通过8次8位的输入来达成输入32位的A和B。** 2. **输出32位结果，高16位输出在LED灯之上，低16输出在七段数码管之上，解决了32位输出结果问题。** 3. **手动的时钟信号需要在XDC文件添加相关命令。** 4. **删除多余的输出端口，保留必要的输出端口。如删去Sum低16位，保留高16位输出在LED灯之上。** | | | | | | | |
| 六、实验结果及分析和（或）源程序调试过程  实验结果及其分析：  通过将程序烧制到实验电路板上之后，初始控制位sw3置为1后显示器显示为0000，然后将reset控制的端口sw0置为1表示开始计算，然后将cnt控制的端口sw1置为1，然后输入32位低8位数据，然后将sw1置为0，又置为1，输入32数据中8位数据，往复4次，将加数A的32位数据全部输入，然后重复cnt置1置0操作，将被加数B32位输入，然后将sw2置于1表示低16位的相加，重复一次操作后，表示高16位相加，然后由7段数码显示管和16个LED灯显示结果。  实验结果与预期结果一致。  源程序调试过程：  QQ截图20221106232810  七、小组分工情况说明  *小组成员共同完成实验过程，并且在实验过程中遇到的问题都互相讨论和询问同学。* | | | | | | |