**《数字逻辑》实验报告**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **姓名** | | **文红兵** | | **年级** | | **2021级** |
| **学号** | | **20214590** | | **专业、班级** | | **计算机科学与技术专业卓越2班** |
| **实验名称** | 实验三 4选1多路选择器 | | | | | |
| **实验时间** | **2022/10/7** | | **实验地点** | | **竹四** | |
| **实验成绩** |  | | **实验性质** | | **□验证性 ☑设计性 □综合性** | |
| 教师评价：  □算法/实验过程正确； □源程序/实验内容提交 □程序结构/实验步骤合理；  □实验结果正确； □语法、语义正确； □报告规范；  评语：  评价教师签名（电子签名）： | | | | | | |
| 一、实验目的  通过实验，学会多路选择器的功能，以及使用 Block Design 和 verilog HDL 语言设计多路选择器。 | | | | | | |
| 二、实验项目内容  设计一个三位4选1多路选择器电路，分别用Block Design和verilog HDL语言编写代码两种方式实现，通过仿真、看RTL电路图、下载到板子验证其正确性，并比较不同方法实现的异同（逻辑资源、RTL电路图、仿真波形等方面）。 | | | | | | |
| 三、实验设计  原理图：  屏幕截图 2022-10-08 145119  真值表：   |  |  |  | | --- | --- | --- | | Cntrl1 | Cntrl2 | Ou1 | | 0 | 0 | In1 | | 0 | 1 | In2 | | 1 | 0 | In3 | | 1 | 1 | In4 | | | | | | | |
| 四、实验过程或算法  （1）列出4选1选择器的真值表，画出电路原理图。如实验设计。  （2）新建项目，用 Block Design 设计方法实现4选1选择器。  1**.设计bd文件**屏幕截图 2022-10-08 001249  其中muxAnd，muxOr，notgate为封装的IP核，源代码如下  屏幕截图 2022-10-08 153232屏幕截图 2022-10-08 153311屏幕截图 2022-10-08 153555  **2.仿真文件代码**  屏幕截图 2022-10-08 152321   1. **仿真结果**   屏幕截图 2022-10-08 152344   1. **RTL电路图**   屏幕截图 2022-10-08 152442   1. **下载到板子**   3 位输出 out 分别接 LD2~LD0，四个 3 位的数据输入 in1, in2, in3, in4 分别接 SW2~SW0,SW5~SW3,SW8~SW6,SW11~SW9,两位选择位分别接 SW15，SW14。  **IMG_5306(1)**  **IMG_5307**  **IMG_5308**  **IMG_5309**   1. 新建项目，用 Verilog HDL 语言的行为描述方法设计一个4选1多路选择器。 2. **设计文件代码：**   屏幕截图 2022-10-08 150455   1. **仿真文件代码**屏幕截图 2022-10-08 150606 2. **仿真结果**屏幕截图 2022-10-08 150636 3. **RTL电路图**屏幕截图 2022-10-08 151836 4. **下载到板子**   **结果与第二步结果一致** | | | | | | |
| 五、实验过程中遇到的问题及解决情况  **主要问题：**   1. 过程不熟悉。 2. 写Verilog HDL 代码时不熟悉，语法掌握不熟导致无从下手。 3. Block Design设计时不了解内部自带的元器件。 4. Block Design 设计时输入与输出端口未设置域宽导致仿真失败。 5. Block Design 设计时未将仿真文件设置为顶层模块导致仿真失败。   **解决情况：**   1. 过程反复实验，已经熟悉。 2. Verilog HDL 语言通过自我学习与网络学习，已经基本熟练掌握。 3. 通过网络检索，已经基本了解内部自带器件。 4. 通过网络检索，输入端口与输出端口域宽问题已经解决，并且高度注意。 5. 询问室友及队友得知。 | | | | | | | |
| 六、实验结果及分析和（或）源程序调试过程  实验结果及其分析：  通过将程序烧制到实验电路板上之后，初始控制位sw15和sw16都置与0，此时拨动in0对应的三个管脚中的两个置1，对应的两个led灯开始亮起，将in0三个管脚置于0之后，两个led灯熄灭，并且打开其他管脚对应的开关，三个led灯都不会亮起，但是当sw15，sw16置于01的时候，in1对应的管脚置于101，对应的两个led灯亮起，其余管脚置于1都不会让led灯亮起，sw15，sw16置于10，11产生一样的实验结果。  七、小组分工情况说明  小组成员共同完成实验过程，并且在实验过程中遇到的问题都互相讨论和询问同学。 | | | | | | |