Universidade de São Paulo

Instituto de Ciências Matemáticas e Computação de São Carlos

SSC-0118 – Sistemas Digitais

Relatório de desenvolvimento do trabalho I

16/10/2014

Docente: Alexandre C.B. Delbem

Discentes: Tiago Leite 7595289 Frederico O. Sampaio 8922100 Wesley Tiozzo 8077925

1. Identificação

Título: Registrador

Nomes dos alunos: Tiago Leite

Frederico O. Sampaio Wesley Tiozzo

2. Introdução

Foi implementado um registrador de 4 bits, contendo operações: Load(carga paralela), Deslocamentos(direita e esquerda), Rotações(direita e esquerda), Decremento/Incremento e Contador.

3. Modelagem do problema

O registrador contem entradas do tipo: Enable(1bit), Controle(3bits), Dado serie(1bit) e Dado paralelo/Load(4bits)

- -Enable: Foi usado na implementação da Rotação, Incremento e Decremento, como uma flag, que trava ou destrava as funções.
- -Controle: Serve para selecionar as operações/funções implementadas no registrador.
- -Dado serie: É o dado a ser usado nas operações de Deslocamento e Rotação.
- -Dado paralelo: É o número(em binário) usado para dar o Load, a carga paralela.

<u>Operações:</u>

- -Carga Paralela: Ou load, inicializa o dado binário a ser usado nas operações desejadas, escolhidas através do controle.
- -Deslocamento para esquerda: Ou left shift, desloca um dado para esquerda, até o final.
- -Deslocamento para direita: Ou right shift, desloca um dado para direita, até o final.
- -Rotação para esquerda: Ou left rotate, rotacional um dado para esquerda.
- -Rotação para direita: Ou right rotate, rotacional um dado para direita.
- -Incremento: Recebe um dado, e este é incrementado.
- -Decremento: Recebe um dado, e este é decrementado.
- -Contador: A partir de um dado, conta para cima.

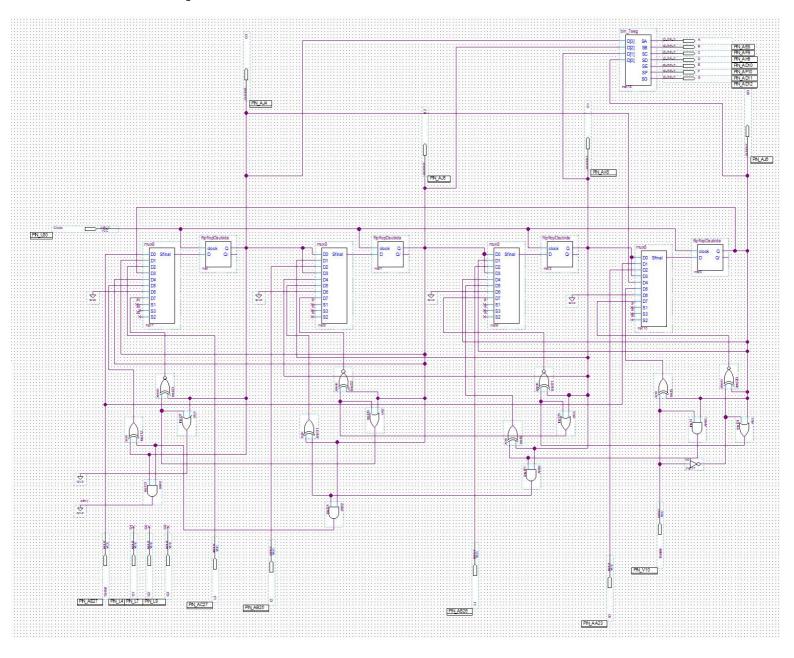
Saídas:

As saídas das operações estão linkadas aos leds da FPGA, e ao Visor de sete segmentos.

OBS: Os bits seguem a ordem do mais significativos para menos significativo.

Entrada: Lk ... Lo Saída: Qk ... Qo

4. Experimentos e resultados



5. Conclusões

Em implementando-se o registrador, foi possível entender os conceitos básicos das operações nele inseridas e toda lógica envolvida em cada função. E pôde comprovar os resultados esperados através da implementação deste registrador na placa FPGA Cyclone II, utilizando saídas leds e display de sete segmentos para visualização.

As dificuldades encontradas e superadas foram as montagens dos circuitos usados em cada função e o entendimento da lógica destas.