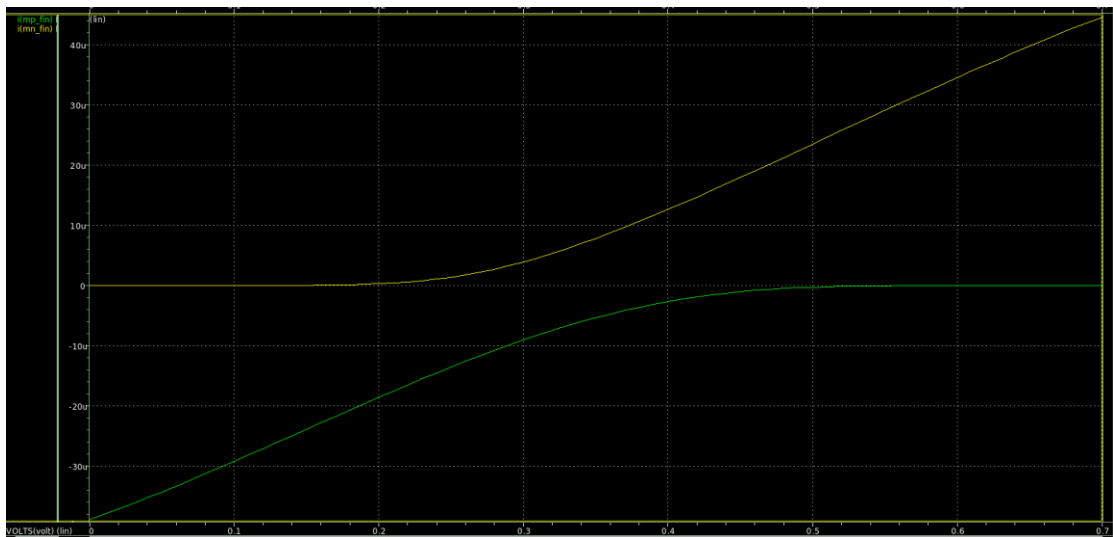


DIC HW1

312510190 張家瑋

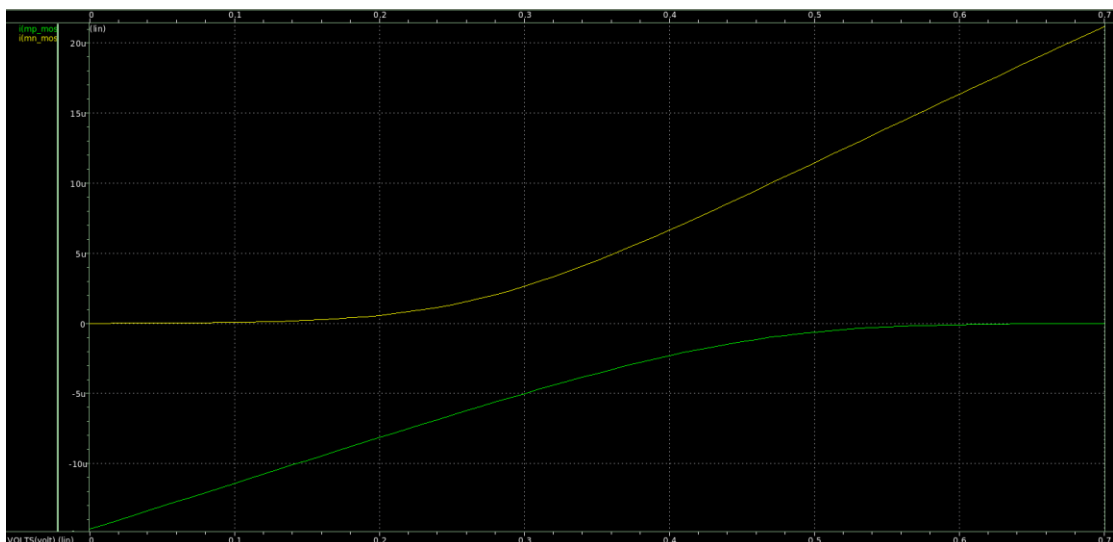
Exercise 1-1: DC characteristics

1. V_{gs} -IDS of FinFET (N-FinFET & P-FinFET)



由上圖可發現，N-FinFET 的電流隨著 V_G 的增加而漸增，P-FinFET 的電流隨著 V_G 的增加而漸減

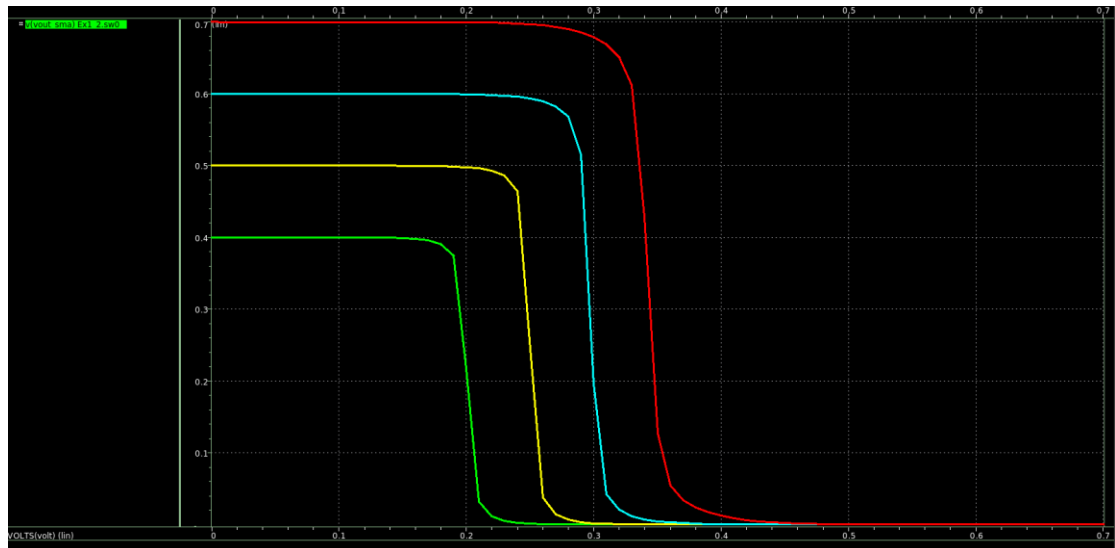
2. V_{gs} -IDS of CMOS (NMOS & P-MOS)



由上圖可發現，NMOS 的電流隨著 V_G 的增加而漸增，PMOS 的電流隨著 V_G 的增加而漸減；此外 CMOS 的電流較 FinFET 小

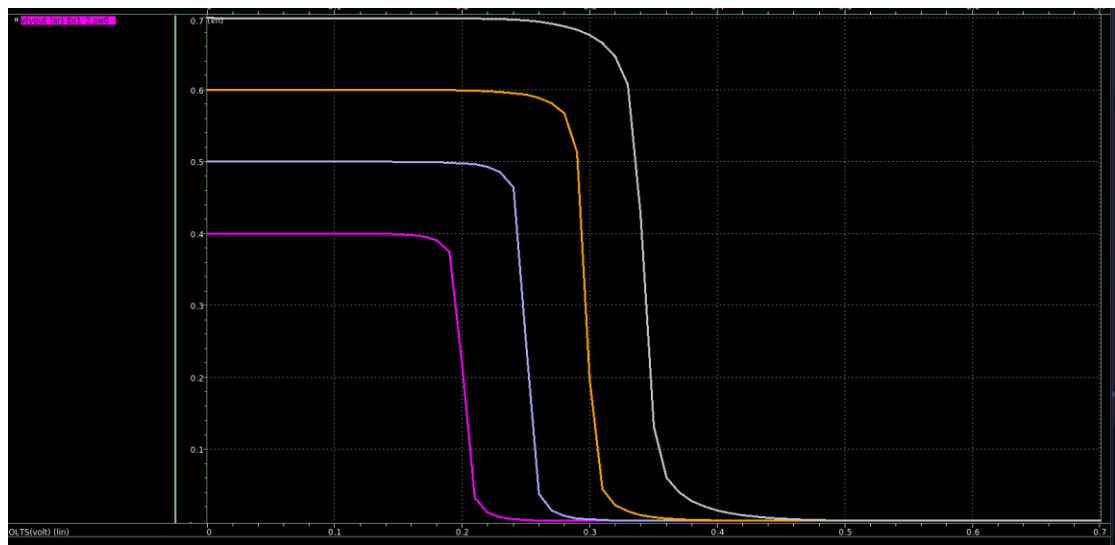
Exercise 1-2: Voltage Transfer Curve

1-1. INVx1_ASAP7_75t_R (smallest inverter)



當 V_{dd} 由 0.4V 增加至 0.7V， V_{out} 在 V_{in} 為低電位時的電位會變大 (VTC 往外擴張)

1-2. INVx13_ASAP7_75t_R (largest inverter)



由上圖得知，當 V_{dd} 由 0.4V 增加至 0.7V， V_{out} 在 V_{in} 為低電位時的電位會變大 (VTC 往外擴張)，比較兩圖得 Inverter 大小改變 VTC 變化不大

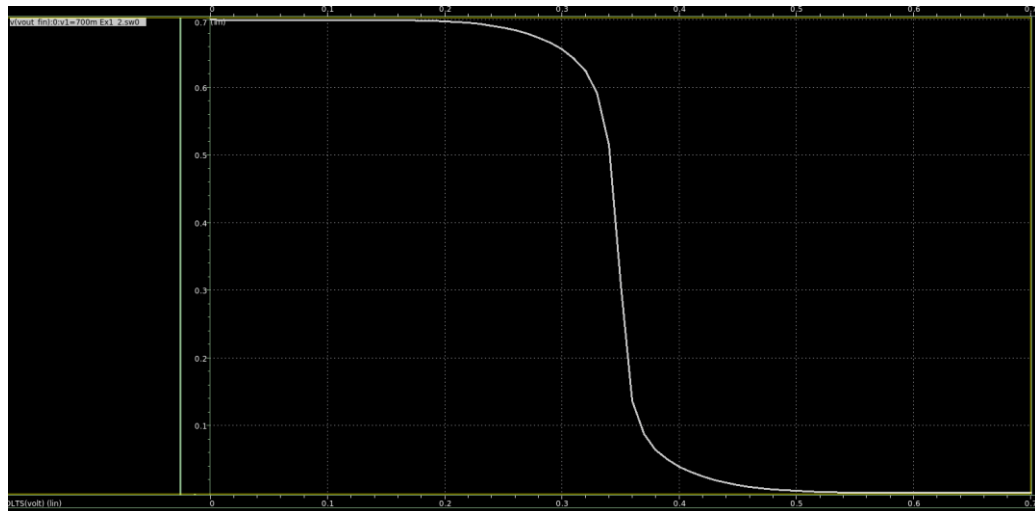
```

***      MOS Inverter      ***
Mp_INV_MOS Vout_MOS Vin VDD VDD pmos w=32n l=16n
Mn_INV_MOS Vout_MOS Vin GND GND nmos w=16n l=16n

***      FIN Inverter      ***
Mp_INV_FIN Vout_FIN Vin VDD VDD pmos_lvt nfin=3
Mn_INV_FIN Vout_FIN Vin GND GND nmos_lvt nfin=2

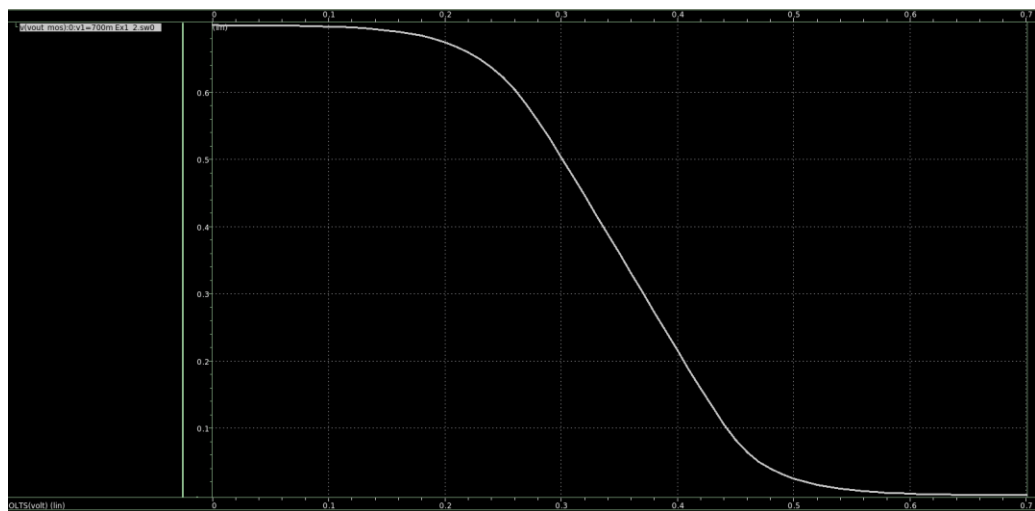
```

2-1. FinFET Inverter



設定 PMOS 的寬度設為 NMOS 的兩倍，使成為 unit-sized inverter, 並 threshold voltage 為 0.35V，VTC 在 $V=0.35$ 時迅速下降

2-2. CMOS Inverter



設定 FinFET 的部分，P-FinFET 的 n_{fin} 設為 N-FinFET 的 1.5 倍，使成為 unit-sized inverter, 並 threshold voltage 為 0.35V，VTC 會經過 (0.35,0.35)

Exercise 1-3: Power consumption

1. Measure the power consumption of the inverters, designed in 1-2

```
** Transient Analysis **
*****

.tran 0.01ns 30ns
*pulse ( v1 v2 TD TR TF PW PER )
Vvin1 vin1 gnd pulse(0V 0.7V 0 0 0.5ns 1ns)
Vvin2 vin2 gnd pulse(0V 0.7V 0 0 0.25ns 0.5ns)
Vvin4 vin4 gnd pulse(0V 0.7V 0 0 0.125ns 0.25ns)
*****
```

設定方波，頻率分別為 1GHz、2GHz 及 4GHz。

```
.subckt inv_fin in out
    Mp out in VDD x pmos_rvt m=5
    Mn out in GND x nmos_rvt m=4
.ends

.subckt inv_mos in out
    Mp out in VDD x pmos W=32nm L=16nm
    Mn out in GND x nmos W=16nm L=16nm
.ends

.subckt fo4_fin in
    cload_ff in gnd 10f
    xinv_fin1 in fo_ff1 inv_fin
    xinv_fin2 in fo_ff2 inv_fin
    xinv_ff3 in fo_ff3 inv_fin
    xinv_fin4 in fo_ff4 inv_fin
.ends

.subckt fo4_mos in
    cload_mos in gnd 10f
    xinv_mos1 in fo_mos1 inv_mos
    xinv_mos2 in fo_mos2 inv_mos
    xinv_mos3 in fo_mos3 inv_mos
    xinv_mos4 in fo_mos4 inv_mos
.ends
```

利用 subcir 將 out loading 設為 FO4(4 inverter) + 10fF 的形式，再將 finfet/mos 串進來，計算 power 可得到下圖結果。

```
.title dc power

***** transient analysis tnom= 25.000 temp= 25.000 *****
average_power_mos_1g= 4.3006u from= 0. to= 30.0000n
average_power_ff_1g= 6.1282u from= 0. to= 30.0000n
average_power_mos_2g= 5.4691u from= 0. to= 30.0000n
average_power_ff_2g= 12.2456u from= 0. to= 30.0000n
average_power_mos_4g= 5.8140u from= 0. to= 30.0000n
average_power_ff_4g= 24.1586u from= 0. to= 30.0000n

***** job concluded
*****
```

| | |
|-------------|------------|
| Mos (1G) | 4.3006 uW |
| Finfet (1G) | 6.1282 uW |
| Mos (2G) | 5.4691 uW |
| Finfet (2G) | 12.2456 uW |
| Mos (4G) | 5.8140 uW |
| Finfet (4G) | 24.1586 uW |

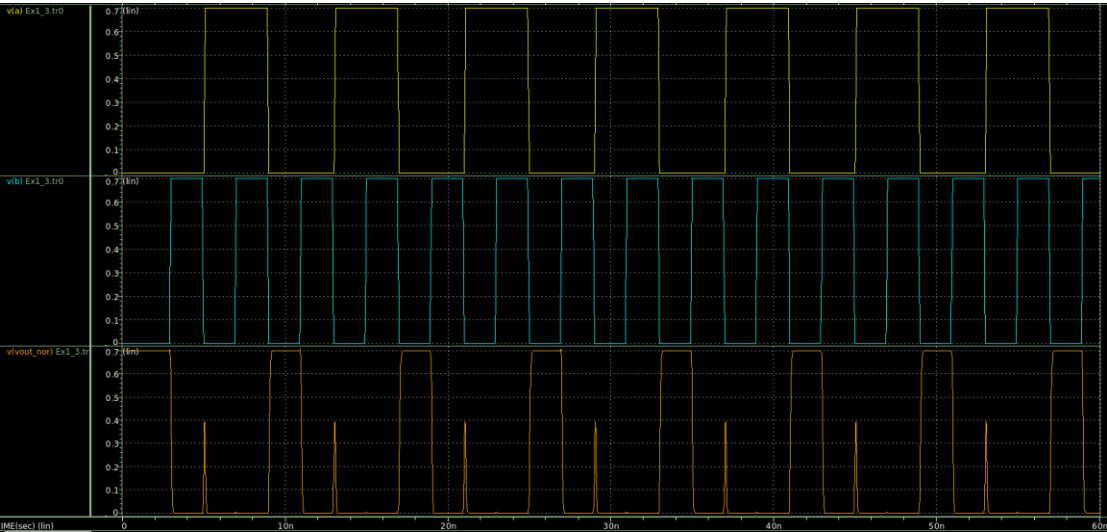
Exercise 1-4: Characteristics of NOR2/NAND2

1. NOR2x1_ASAP7_75t_R (smallest NOR)

| | | |
|--|---------------|--|
| tf_nor= 96.5772p targ= 3.0684n trig= 2.9718n | | |
| tr_nor= 4.1259n targ= 9.1004n trig= 4.9745n | | |
| tphl_nor= 63.8618p targ= 3.0139n trig= 2.9500n | | |
| tplh_nor= 75.6182p targ= 5.0256n trig= 4.9500n | | |
| Tf | 96.5772 ps | |
| Tr | 4125.9 ps | |
| Tphl | 63.8618 ps | |
| Tplh | 75.6182 ps | |

量測方式:

| | |
|------|---|
| Tf | Output 第一次降至 0.7V * 0.1 的時間 - Output 第一次降至 0.7V * 0.9 的時間 |
| Tr | Output 第一次升至 0.7V * 0.9 的時間 - Output 第一次升至 0.7V * 0.1 的時間 |
| Tphl | Output 第一次降至 0.7V * 0.5 的時間 - Input 第一次升至 0.7V * 0.5 的時間 |
| Tplh | Output 第一次升至 0.7V * 0.5 的時間 - Input 第一次降至 0.7V * 0.5 的時間 |



2. NAND2x1_ASAP7_75t_R (smallest NAND)

```
tf_nand= 90.4043p  targ= 7.0597n  trig= 6.9693n
tr_nand= 67.9271p  targ= 9.0388n  trig= 8.9708n
tphl_nand= 58.6100p  targ= 7.0086n  trig= 6.9500n
tplh_nand= 51.5387p  targ= 9.0015n  trig= 8.9500n
```

| | |
|------|------------|
| Tf | 90.4043 ps |
| Tr | 67.9271 ps |
| Tphl | 58.6100 ps |
| Tplh | 51.5387 ps |

量測方式:

| | |
|------|---|
| Tf | Output 第一次降至 $0.7V * 0.1$ 的時間 - Output 第一次降至 $0.7V * 0.9$ 的時間 |
| Tr | Output 第一次升至 $0.7V * 0.9$ 的時間 - Output 第一次升至 $0.7V * 0.1$ 的時間 |
| Tphl | Output 第一次降至 $0.7V * 0.5$ 的時間 - Input 第一次升至 $0.7V * 0.5$ 的時間 |
| Tplh | Output 第一次升至 $0.7V * 0.5$ 的時間 - Input 第一次降至 $0.7V * 0.5$ 的時間 |

