Nama : Yohanes Dimas Pratama

NIM : A11.2021.13254

Kelompok : 4207

# **UAS RLD Semester 2**

1. Rancanglah sebuah rangkaian logika yang dapat memetakan fungsi matematik f(x) = x - 7; dengan batasan  $x = \{7, 8, ..., 15\}$ 

A. Mengimplementasikan ide kedalam tabel kebenaran

Χ	Α	В	С	D	F(x)	F1	F2	F3	F4
7	0	1	1	1	0	0	0	0	0
8	1	0	0	0	1	0	0	0	1
9	1	0	0	1	2	0	0	1	0
10	1	0	1	0	3	0	0	1	1
11	1	0	1	1	4	0	1	0	0
12	1	1	0	0	5	0	1	0	1
13	1	1	0	1	6	0	1	1	0
14	1	1	1	0	7	0	1	1	1
15	1	1	1	1	8	1	0	0	0

B. Sajikan dalam bentuk sum of product (SOP)

No	Α	В	С	D	F1	F2	F3	F4
0	0	0	0	0	d	d	d	d
1	0	0	0	1	d	d	d	d
2	0	0	1	0	d	d	d	d
3	0	0	1	1	d	d	d	d
4	0	1	0	0	d	d	d	d
5	0	1	0	1	d	d	d	d
6	0	1	1	0	d	d	d	d
7	0	1	1	1	0	0	0	0
8	1	0	0	0	0	0	0	1
9	1	0	0	1	0	0	1	0
10	1	0	1	0	0	0	1	1
11	1	0	1	1	0	1	0	0
12	1	1	0	0	0	1	0	1
13	1	1	0	1	0	1	1	0
14	1	1	1	0	0	1	1	1
15	1	1	1	1	1	0	0	0

C. Sederhanakan dengan menggunakan peta K-Map \*F1 = ABCD

	A` B`	A` B	АВ	A B`
C, D,	d°	d <sup>4</sup>	12	8
C, D	d¹	d⁵	13	9
C D	d²		1 <sup>15</sup>	11
C D`	d³	d <sup>6</sup>	14	10

\*F2 = BC` + BCD` + AB`CD

	A`B`	A`B	АВ	A B`
C, D,	ď°	d <sup>4</sup>	12	8
C, D	$d^1$	d <sup>5</sup>	13	9
C D	d³	7	15	1 <sup>11</sup>
C D,	d²	d <sup>6</sup>	14	10

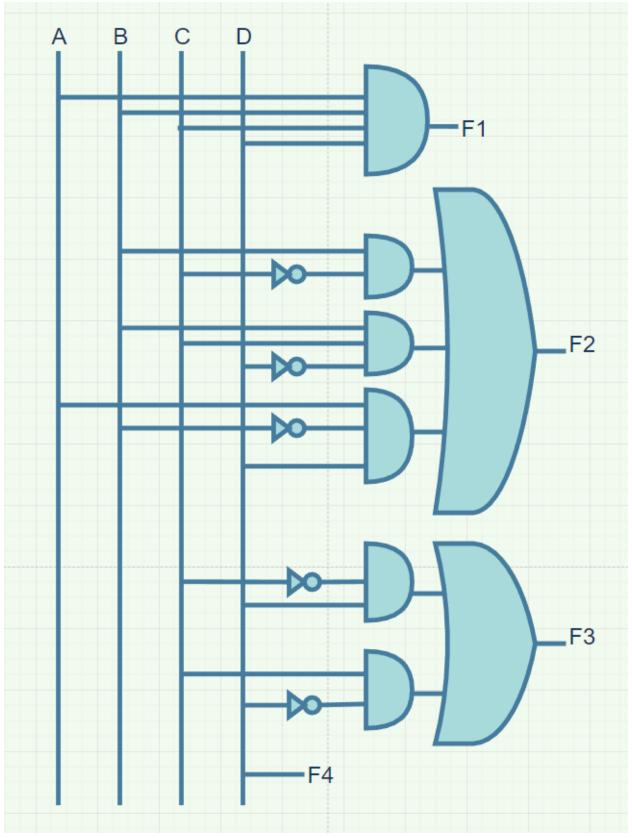
*	F2	_	С,	n	+	$\sim$	ח
	-	_	ι.	.,	-	ι.	.,

	A` B`	A`B	АВ	A B`	
C, D,	d <sup>o</sup>	d <sup>4</sup>	1 <sup>12</sup>	18	
C, D	d¹	d <sup>5</sup>	13	9	
C D	d²	7	15	11	
C D,	d <sup>3</sup>	d <sup>6</sup>	1 <sup>14</sup>	1 <sup>10</sup>	

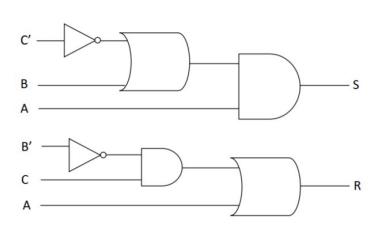
*F4	1 =	D,
-----	-----	----

	A` B`	A`B	АВ	A B`	
C, D,	d <sup>o</sup>	d <sup>4</sup>	12	8	
C, D	d¹	d⁵	1 <sup>13</sup>	1 <sup>9</sup>	
C D	d³	7	15	11	
C D,	d <sup>2</sup>	d <sup>6</sup>	1 <sup>14</sup>	1 <sup>10</sup>	

## D. Implementasi kedalam rangkaian logika



## 2. Perhatikan rangkaian logika dengan 3 input berikut!



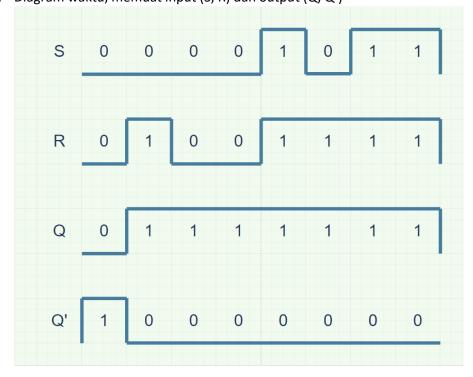
В	С
0	0
0	1
1	0
1	1
0	0
0	1
1	0
1	1
	0 0 1 1 0 0

Apabila output S dan R digunakan sebagai input untuk SR flip-flop mode NAND, tentukan:

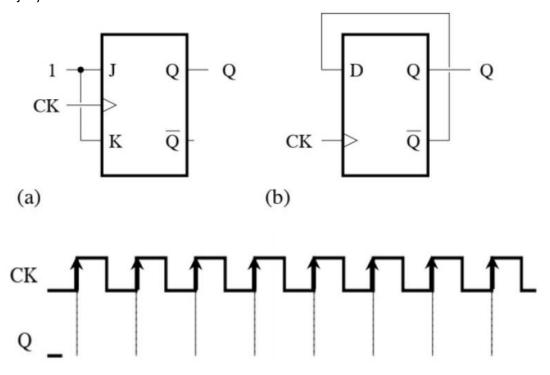
A. Tabel kebenarannya, memuat input (S, R), output (Q, Q'), dan mode operasi dari tiap-tiap pulsa

	, ,		, , , ,	•	•	<u> </u>
Α	В	С	S	R	Q	Q'
0	0	0	0	0	0	1
0	0	1	0	1	1	0
0	1	0	0	0	1	0
0	1	1	0	0	1	0
1	0	0	1	1	1	0
1	0	1	0	1	1	0
1	1	0	1	1	1	0
1	1	1	1	1	1	0

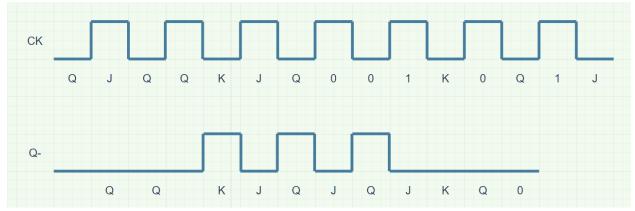
B. Diagram waktu, memuat input (S, R) dan output (Q, Q')



3. Lengkapi gelombang output untuk gambar a dan gambar b disertai dengan penjelasan cara kerjanya!



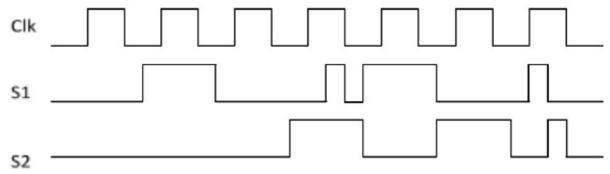
#### \*Jawaban



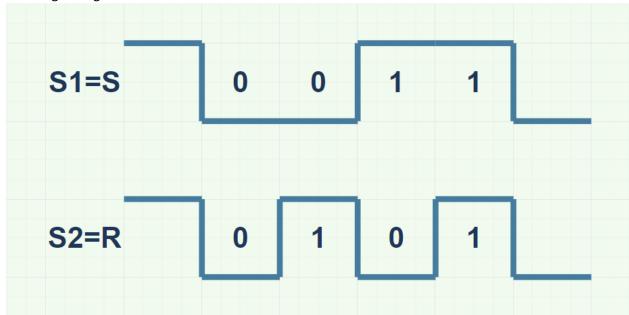
### \*Penjelasan:

Gerbang AND memerlukan 2 atau lebih Masukan (Input) untuk menghasilkan hanya 1 Keluaran (Output). Gerbang AND akan menghasilkan Keluaran (Output) Logika 1 jika semua masukan (Input) bernilai Logika 1 dan akan menghasilkan Keluaran (Output) Logika 0 jika salah satu dari masukan (Input) bernilai Logika 0. Simbol yang menandakan Operasi Gerbang Logika AND adalah tanda titik (".") atau tidak memakai tanda sama sekali. Contohnya: Z = X.Y atau Z = XY.

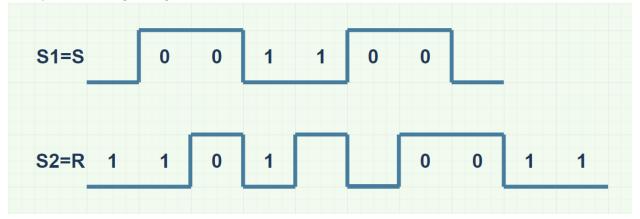
4. Carilah Q dan Q' untuk 2 sinyal berikut!



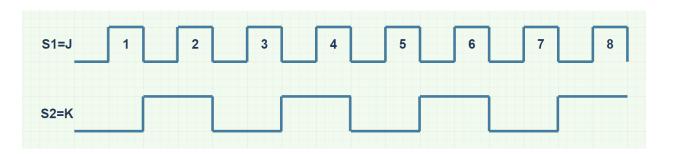
A. S1=S dan S2=R lalu gambarkan sinyal pewaktuan tepi naik dan tepi turun dan pulsa + serta pulsa - untuk gerbang NOR dan NAND!



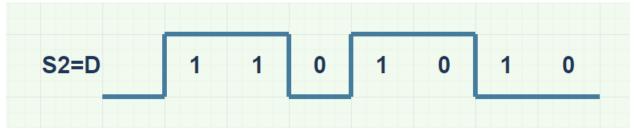
B. S1=S dan S2=R berdetak lalu gambarkan sinyal pewaktuan tepi naik dan tepi turun dan pulsa + serta pulsa - untuk gerbang NOR dan NAND!



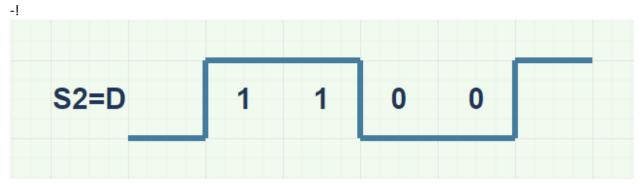
C. S1=J dan S2K lalu gambarkan sinyal pewaktuan tepi naik dan tepi turun dan pulsa + serta pulsa -!



D. S2=D lalu gambarkan sinyal pewaktuan tepi naik dan tepi turun dan pulsa + serta pulsa -!



E. S2=D berdetak lalu gambarkan sinyal pewaktuan tepi naik dan tepi turun dan pulsa + serta pulsa



F. S2=T lalu gambarkan sinyal pewaktuan tepi naik dan tepi turun dan pulsa + serta pulsa -!

