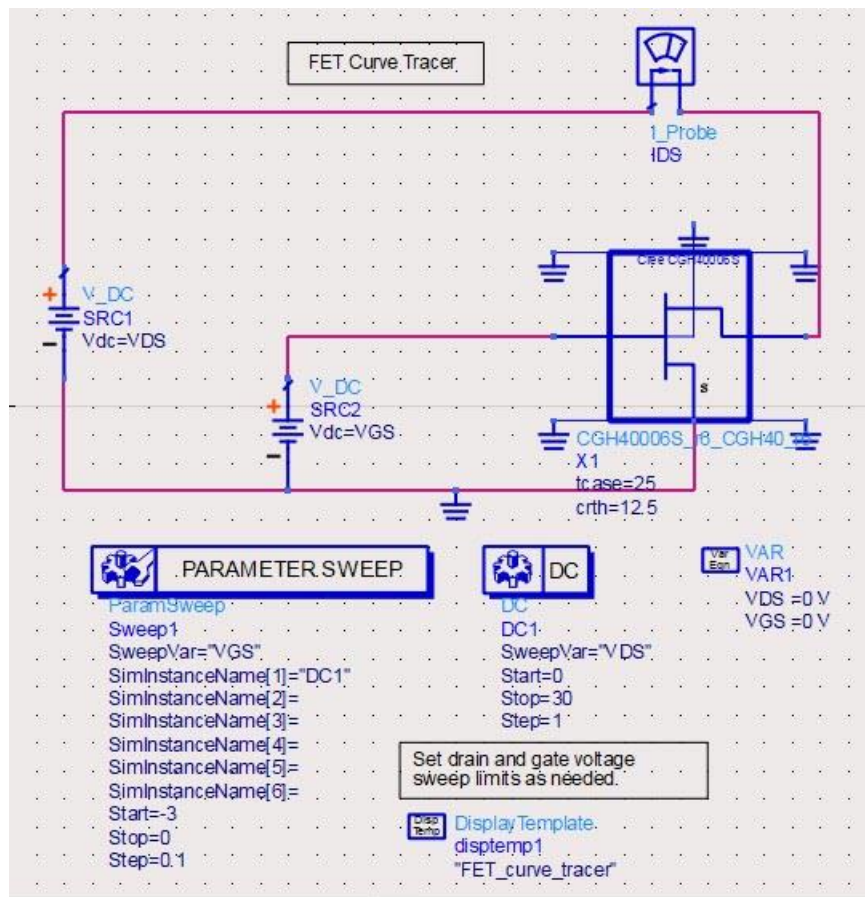


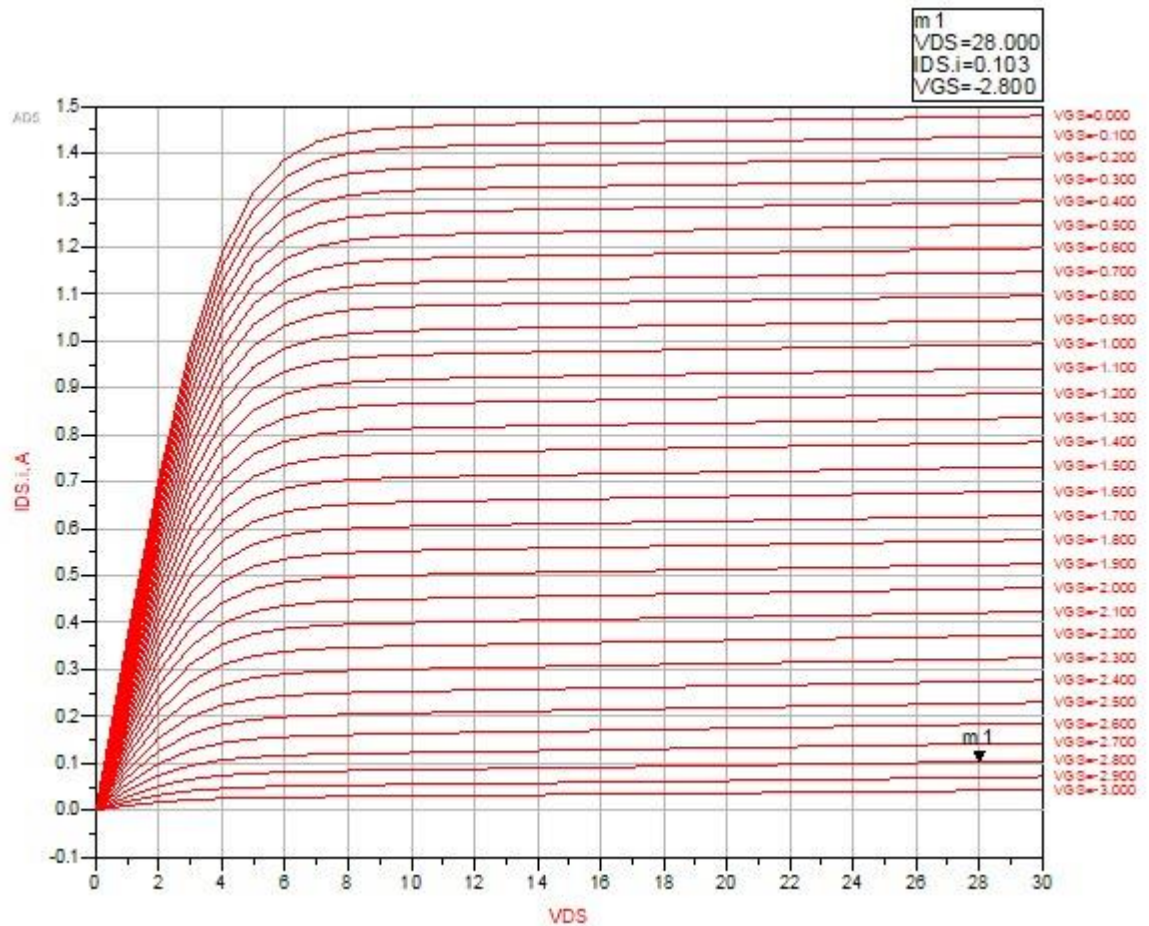
III.2 Simulasi

III.2.1 Rangkaian Bias

Pertama dilakukan pengecekan karakteristik DC nya dengan data yang terdapat dari *datasheet* menggunakan software ADS (*Advance Design System*) seperti yang terlihat pada Gambar III.5 di bawah ini. Sesuai dengan *datasheet* diberikan tegangan bias sebesar 28 volt untuk terminal *drain* dan arus sebesar 100 mA untuk I_{DS} . Kemudian pada *gate* transistor dilakukan simulasi dengan diberikan tegangan variasi dari -3 volt hingga 0 volt dengan resolusi perubahannya 0.1 volt. Pada *drain* transistor diberikan tegangan variasi dari 0 volt hingga 30 volt dengan resolusi perubahannya 0.1 volt. Sedangkan *source* dihubungkan ke *ground* dan *probe* arus ditenpatkan pada terminal *drain* untuk mengukur besar arus I_{DS} yang mengalir. Pada Gambar III.6 di bawah ini menunjukkan grafik perubahan kuat arus I_{DS} terhadap perubahan besar tegangan *drain* V_{DS} dan terhadap perubahan besar tegangan *gate* V_{GS} .

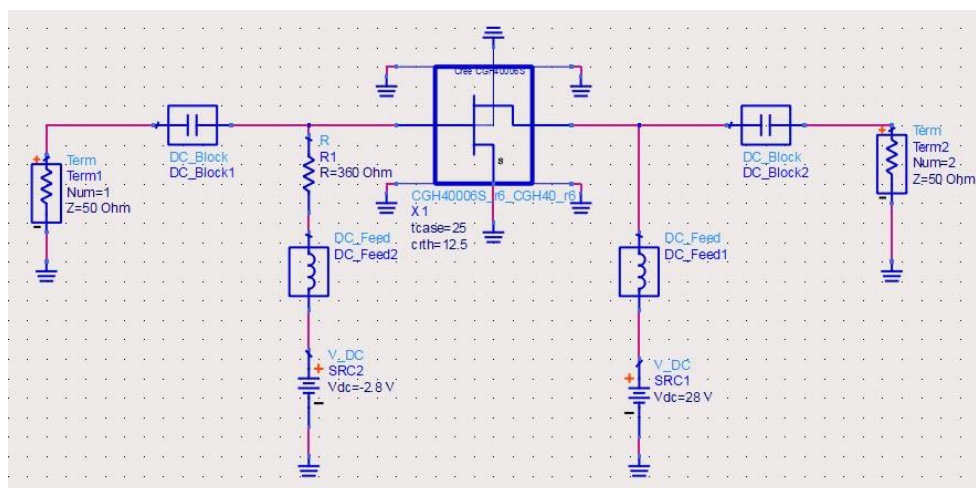


Gambar III.5 FET Curve Tracer Simulation Circuit



Gambar III.6 Kurva I-V Transistor CGH40006S

Kurva di atas menunjukkan besar V_{DS} 28 volt dan besar I_D 0.1 A yang ditunjukkan oleh titik m1, maka V_{GS} sebesar -2.8 volt tidak jauh berbeda dengan hasil perhitungan yaitu sebesar -2.74 volt. Sehingga konsumsi daya penguat RF ini adalah perkalian dari V_{DS} dengan I_{DS} sebesar 2.8 watt.

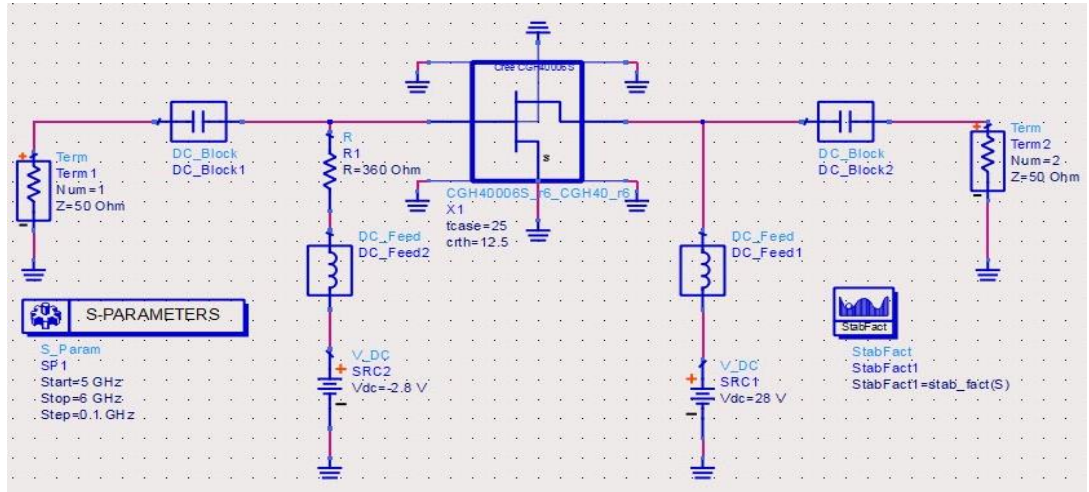


Gambar III.7 Rangkaian dengan Bias DC

III.2.2 Penguat Tingkat Pertama

a. Kestabilan Penguat Tingkat Pertama

Untuk mengetahui nilai parameter-S dari rangkaian dilakukan dengan port masukan dan keluaran transistor dihubungkan dengan terminasi sebesar 50Ω seperti yang terlihat pada Gambar III.8 di bawah ini.



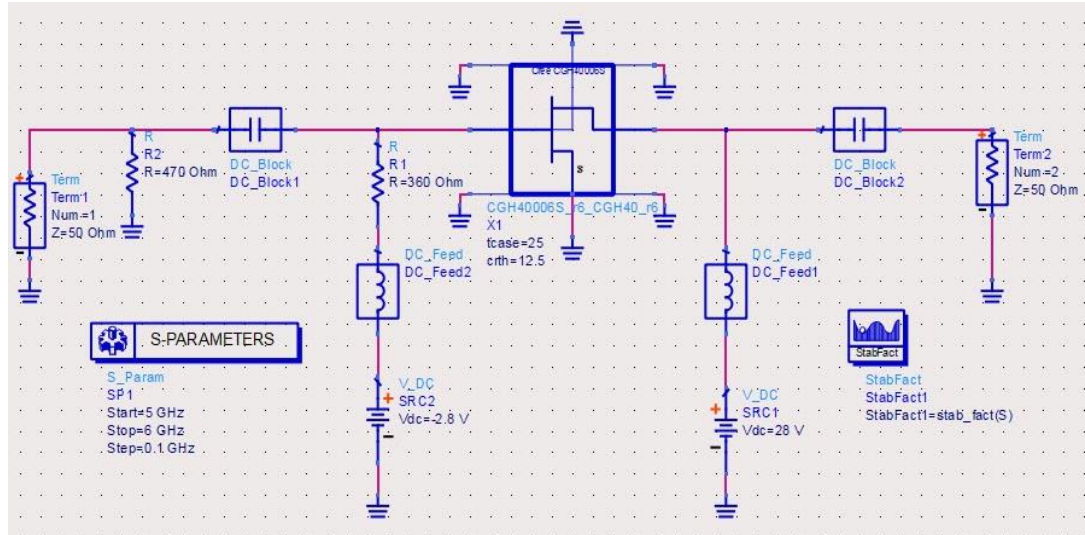
Gambar III.8 Rangkaian dengan Bias DC Penguat Tingkat Pertama

Simulasi dilakukan dengan diberikan rentang frekuensi dari 5 GHz sampai 6 GHz dengan *step size* frekuensi sebesar 100 MHz, sehingga didapatkan hasil yang terlihat pada Gambar III.9 di bawah ini.

freq	S(1,1)	S(1,2)	S(2,1)	S(2,2)	StabFact1
5.000 GHz	0.907 / 144.647	0.028 / -64.953	2.456 / 15.099	0.470 / -158.019	0.680
5.100 GHz	0.908 / 143.462	0.028 / -66.401	2.399 / 13.445	0.475 / -159.578	0.695
5.200 GHz	0.908 / 142.285	0.028 / -67.842	2.344 / 11.798	0.481 / -161.129	0.711
5.300 GHz	0.909 / 141.115	0.028 / -69.275	2.291 / 10.158	0.487 / -162.673	0.726
5.400 GHz	0.909 / 139.951	0.028 / -70.701	2.240 / 8.525	0.492 / -164.210	0.741
5.500 GHz	0.909 / 138.794	0.027 / -72.121	2.190 / 6.898	0.498 / -165.741	0.757
5.600 GHz	0.910 / 137.643	0.027 / -73.533	2.143 / 5.277	0.503 / -167.265	0.773
5.700 GHz	0.910 / 136.497	0.027 / -74.939	2.096 / 3.663	0.509 / -168.782	0.789
5.800 GHz	0.910 / 135.356	0.027 / -76.339	2.052 / 2.054	0.514 / -170.293	0.804
5.900 GHz	0.911 / 134.220	0.027 / -77.732	2.009 / 0.451	0.520 / -171.799	0.821
6.000 GHz	0.911 / 133.088	0.027 / -79.119	1.967 / -1.146	0.525 / -173.298	0.837

Gambar III.9 Hasil Simulasi Parameter-S dan Kestabilan Penguat Tingkat Pertama

Dari hasil simulasi di atas menunjukkan bahwa transistor dalam keadaan stabil bersyarat pada frekuensi 5.6 GHz karena menghasilkan kestabilan sebesar $0.773 < 1$, maka untuk meningkatkan nilai kestabilan lebih dari satu, diperlukan penambahan komponen resistif yang dipasang secara paralel pada bagian input transistor sebesar 470Ω .



Gambar III.10 Simulasi Parameter-S dan Kestabilan Setelah Ditambahkan Rangkain Penystabil Penguat Tingkat Pertama

Simulasi dilakukan dengan diberikan rentang frekuensi dari 5 Ghz sampai 6 Ghz dengan step size frekuensi sebesar 100 MHz, sehingga didapatkan hasil yang terlihat pada Gambar III.10 di bawah ini.

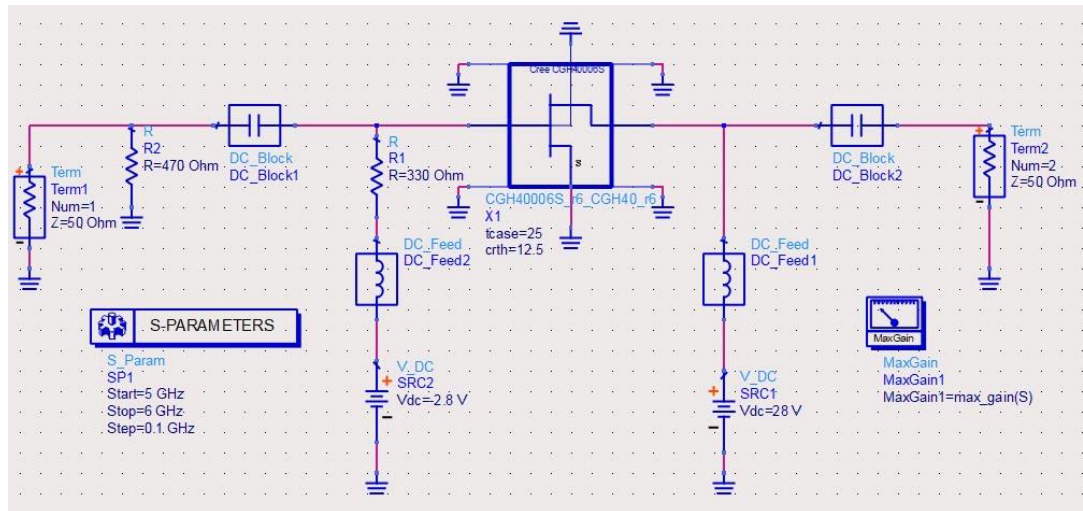
freq	S(1,1)	S(1,2)	S(2,1)	S(2,2)	StabFact1
5.000 GHz	0.890 / 145.023	0.028 / -66.532	2.421 / 13.520	0.471 / -158.442	0.902
5.100 GHz	0.890 / 143.850	0.028 / -68.026	2.364 / 11.821	0.476 / -159.987	0.936
5.200 GHz	0.889 / 142.684	0.028 / -69.511	2.308 / 10.130	0.482 / -161.524	0.972
5.300 GHz	0.888 / 141.525	0.027 / -70.987	2.255 / 8.447	0.487 / -163.054	1.009
5.400 GHz	0.887 / 140.373	0.027 / -72.456	2.203 / 6.771	0.493 / -164.578	1.047
5.500 GHz	0.886 / 139.227	0.027 / -73.917	2.153 / 5.103	0.498 / -166.096	1.087
5.600 GHz	0.885 / 138.087	0.027 / -75.370	2.105 / 3.441	0.504 / -167.607	1.127
5.700 GHz	0.884 / 136.952	0.027 / -76.815	2.058 / 1.787	0.509 / -169.112	1.169
5.800 GHz	0.884 / 135.822	0.026 / -78.253	2.013 / 0.140	0.514 / -170.611	1.212
5.900 GHz	0.883 / 134.697	0.026 / -79.684	1.969 / -1.500	0.520 / -172.105	1.256
6.000 GHz	0.882 / 133.576	0.026 / -81.108	1.927 / -3.134	0.525 / -173.593	1.302

Gambar III.11 Hasil Simulasi Parameter-S dan Kestabilan Setelah Ditambahkan Rangkain Penystabil Penguat Tingkat Pertama

Dari hasil simulasi di atas menunjukan bahwa dengan ditamhkannya komponen resistif yang tepat menghasilkan nilai kestabilan penguat tingkat pertama sebesar $1.127 > 1$, maka transistor dalam keadaan stabil mutlak pada frekuensi 5.6 GHz. Kestabilan hasil perhitungan dengan kestabilan hasil simulasi sama.

b. Maximum Available Gain Penguat Tingkat Pertama

Kemudian dilakukan simulasi untuk menentukan hasil *maximum available gain* penguat tingkat pertama seperti yang terlihat pada Gambar III.12 di bawah ini.



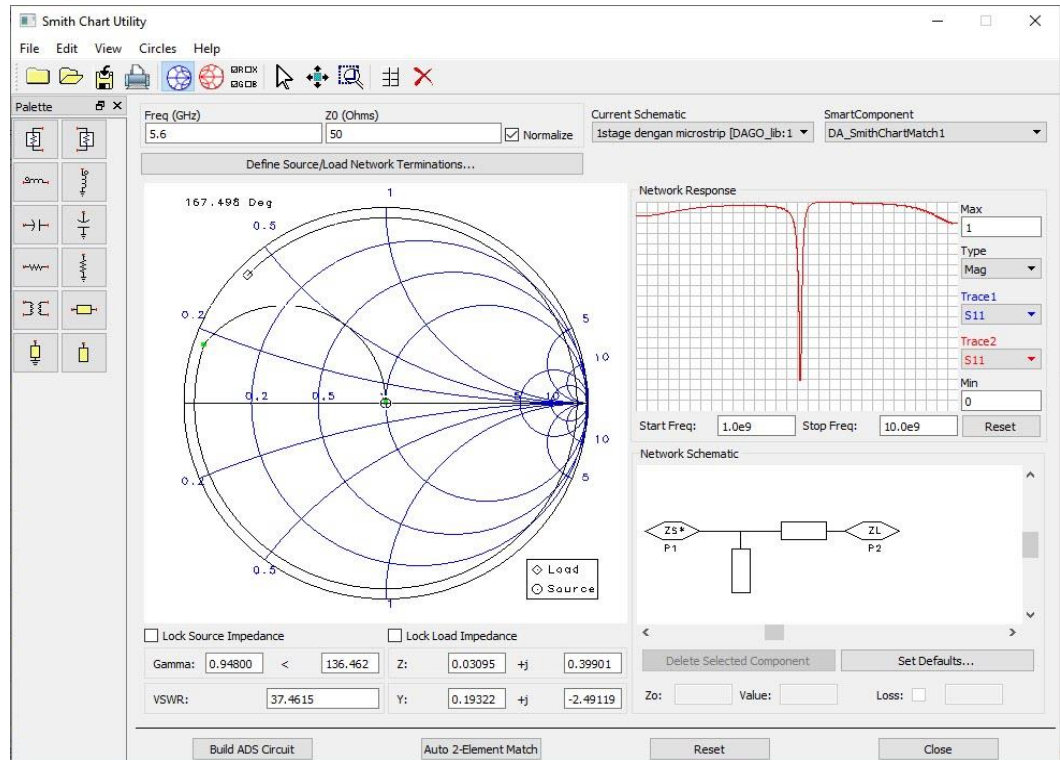
Gambar III.12 Simulasi *Maximum Available Gain* Penguat Tingkat Pertama

freq	MaxGain1
5.000 GHz	19.375
5.100 GHz	19.299
5.200 GHz	19.225
5.300 GHz	18.562
5.400 GHz	17.750
5.500 GHz	17.218
5.600 GHz	16.779
5.700 GHz	16.392
5.800 GHz	16.039
5.900 GHz	15.711
6.000 GHz	15.402

Gambar III.13 Hasil Simulasi *Maximum Available Gain* Penguat Tingkat Pertama

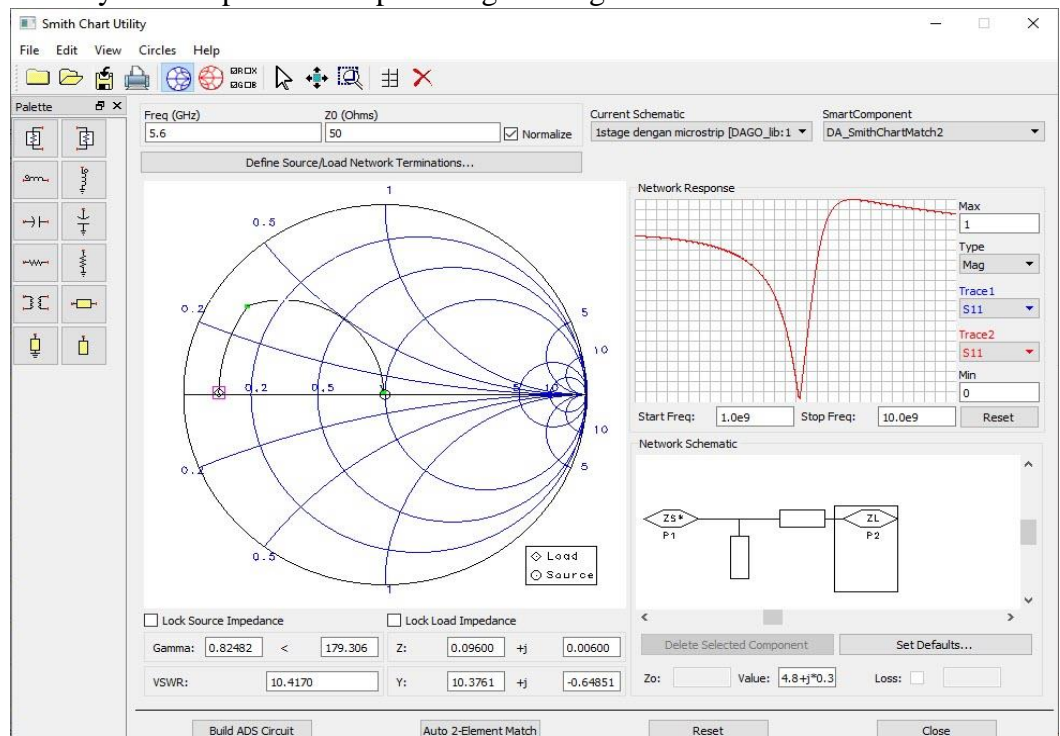
Terlihat pada Gambar III.13 di atas bahwa hasil nilai *maximum available gain* penguat tingkat pertama sebesar 16.7 dB. Maka dari itu hasil *maximum available gain* penguat tingkat pertama yang dilakukan dengan cara perhitungan dan simulasi menghasilkan nilai yang sama yaitu 16 dB, sehingga nilai ini sudah memenuhi spesifikasi.

c. Penyesuai Impedansi Input Penguat Tingkat Pertama

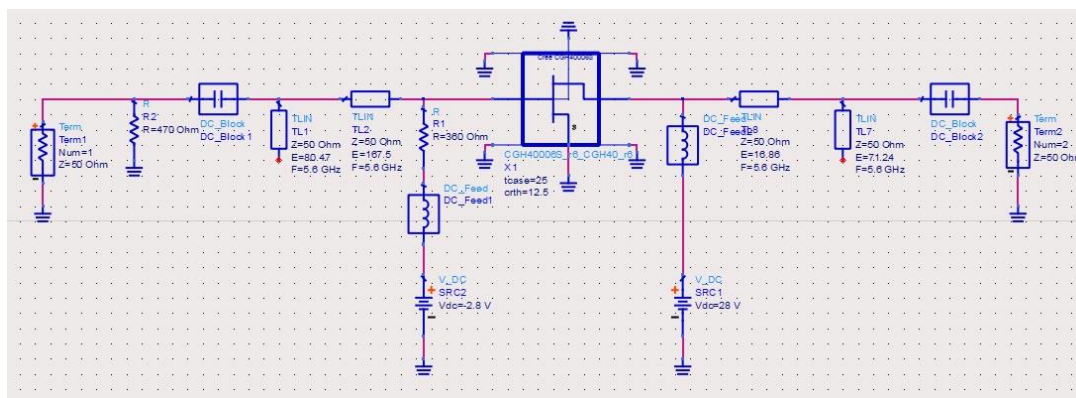


Gambar III.14 Plot Sisi Sumber dengan Software ADS Penguat Tingkat Pertama

d. Penyesuai Impedansi Output Penguat Tingkat Pertama



Gambar III.15 Plot Sisi Beban dengan Software ADS Penguat Tingkat Pertama

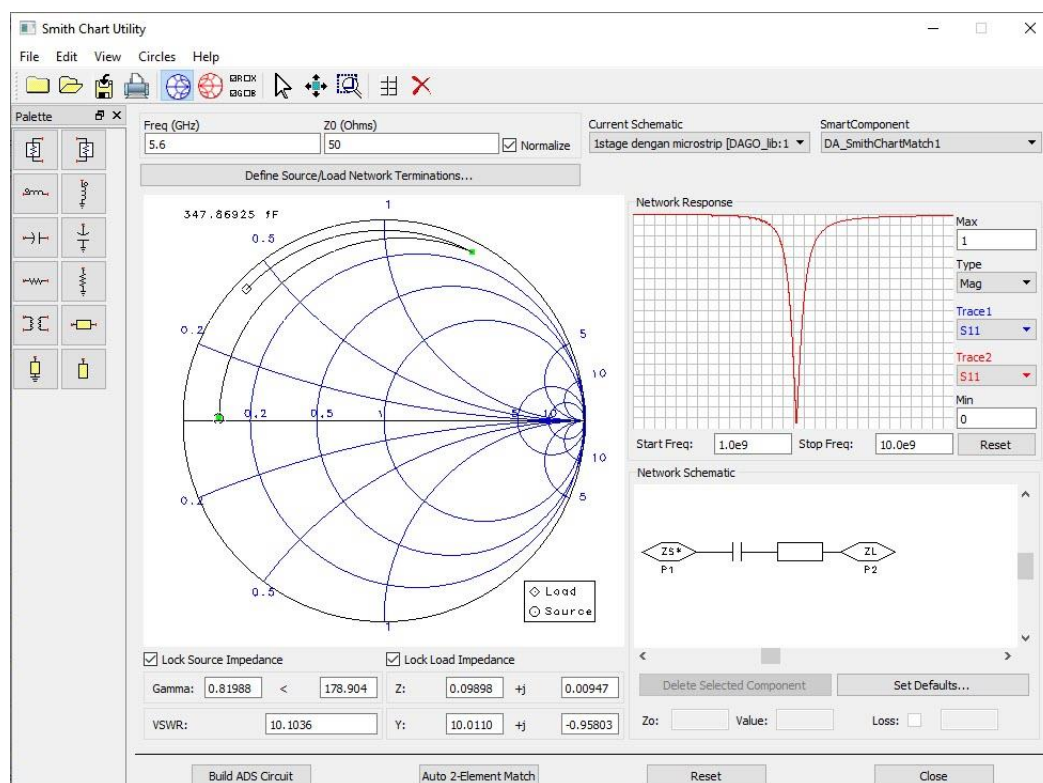


Gambar III.16 Rangkaian Penguat Tingkat Pertama

III.2.3 Penguat Tingkat Kedua

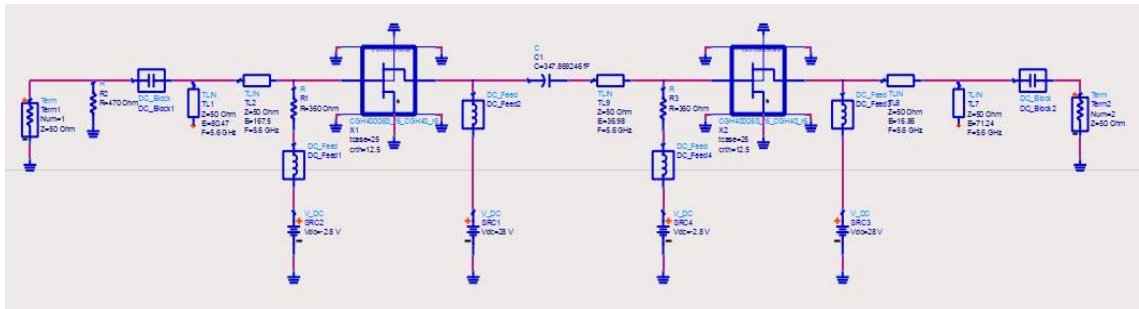
a. Penyesuaian Impedansi Interstage Penguat Tingkat Kedua

Penyesuaian Impedansi Interstage disini merupakan impedansi output pada penguat tingkat pertama harus disesuaikan dengan impedansi input pada penguat tingkat kedua, sehingga dapat mempermudah perhitungan dengan menggunakan transformator $\lambda/4$ dengan menggunakan software ADS seperti yang terlihat pada Gambar III.17 di bawah ini.



Gambar III.17 Plot Impedansi Interstage

Gambar III.18 di bawah ini merupakan rangkaian penguat tingkat kedua yang telah *match*.

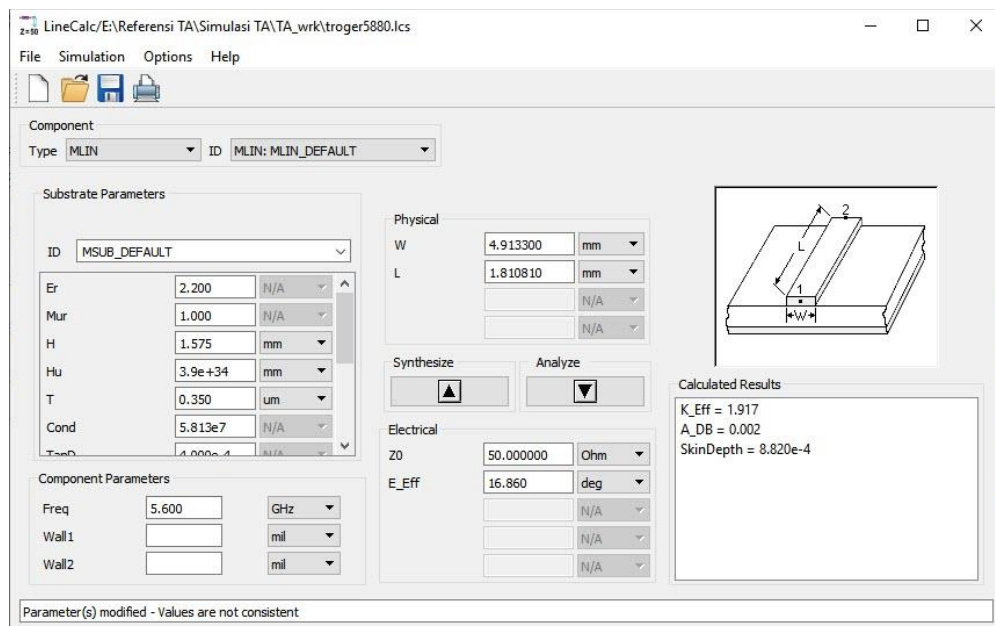


Gambar III.18 Rangkaian Penguat Tingkat Kedua

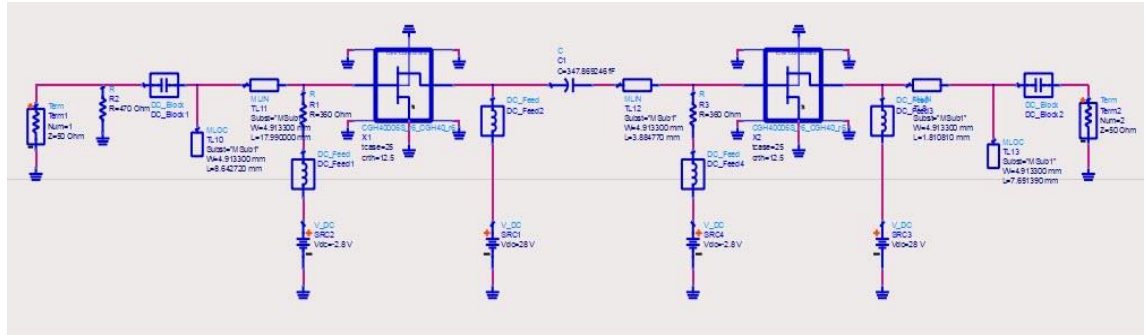
III.2.4 Mikrostrip Line

Kemudian $Z_0 = 50\Omega$ dengan men-synthesize besar sudut perputaran yang telah didapatkan sebelumnya direalisasikan menggunakan mikrostrip line dengan menggunakan *tools linecalc* yang ada pada software ADS. Yang perlu diperhatikan juga sebelum mengetahui ukuran mikrostrip line tersebut, perlu memasukan spesifikasi dari PCB jenis Rogers Duroid yang akan digunakan seperti $\epsilon_r = 2.2$, $h = 1.575\text{ mm}$, dan $T = 0.350\mu\text{m}$.

Gambar III.19 di bawah ini merupakan Jendela *Tools line calc*, yang dimana berfungsi untuk menghitung dimensi mikrostrip line pada jenis PCB.



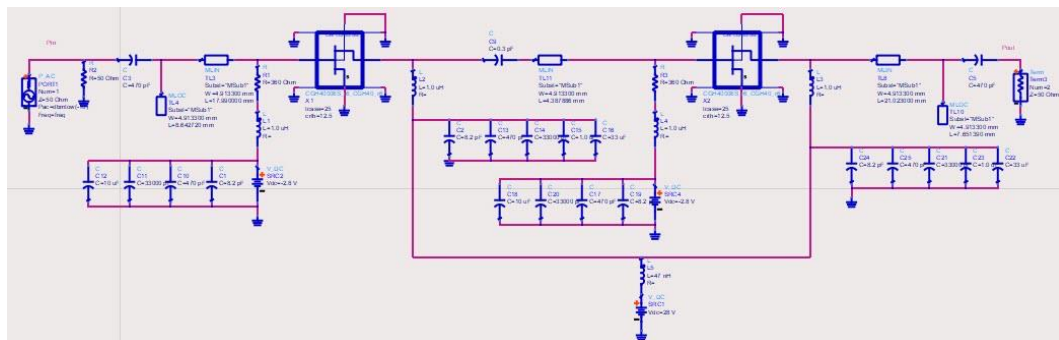
Gambar III.19 Jendela *LineCalc*



Gambar III.20 Rangkaian Penguat Dengan Mikrostrip

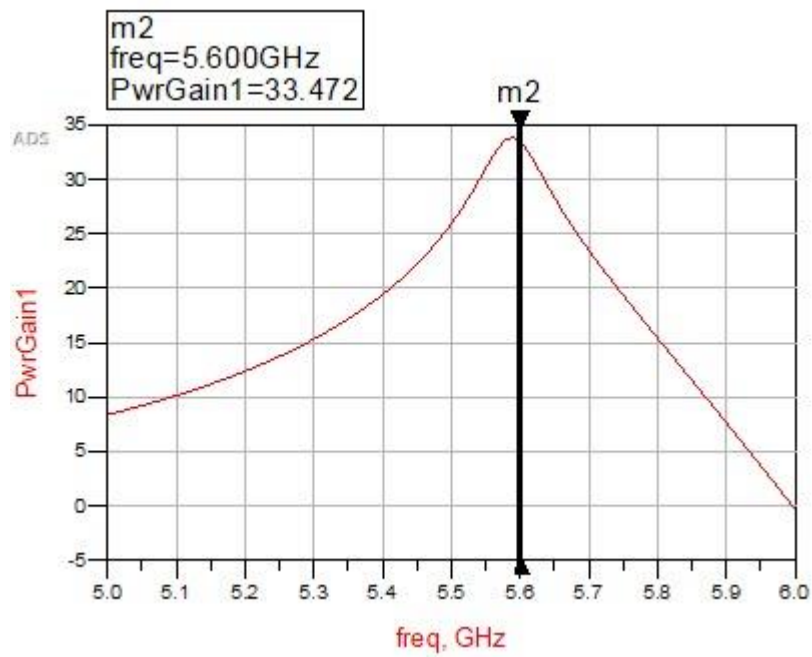
Pada Gambar III.20 dapat diketahui dimensi mikrostrip yaitu lebar (W) sebesar 4.9 mm dan panjang (L) dari masing-masing setiap bagian. Pada sisi sumber, TL1 adalah L_{shunt} dengan panjang (L) sebesar 8.64272 mm dan TL2 L_{series} dengan panjang (L) sebesar 17.99 mm. Kemudian pada sisi antartage, TL3 L_{series} dengan panjang (L) sebesar 3.88477 mm. Yang terakhir pada sisi beban, TL4 L_{series} dengan panjang (L) sebesar 1.81081 mm dan TL5 L_{shunt} dengan panjang (L) sebesar 7.65139 mm.

III.2.5 Rangkaian Final Penguat RF

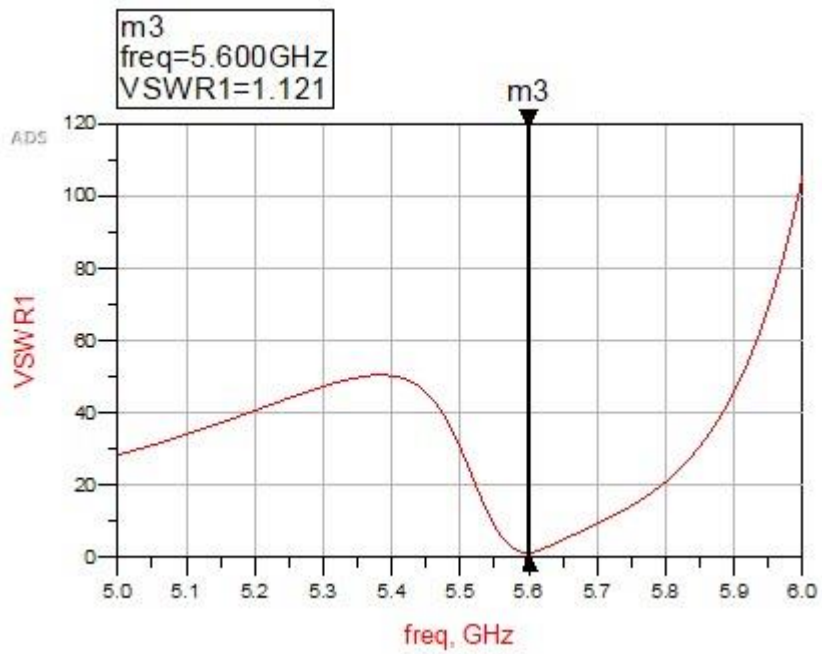


Gambar III.21 Layout Penguat Daya RF

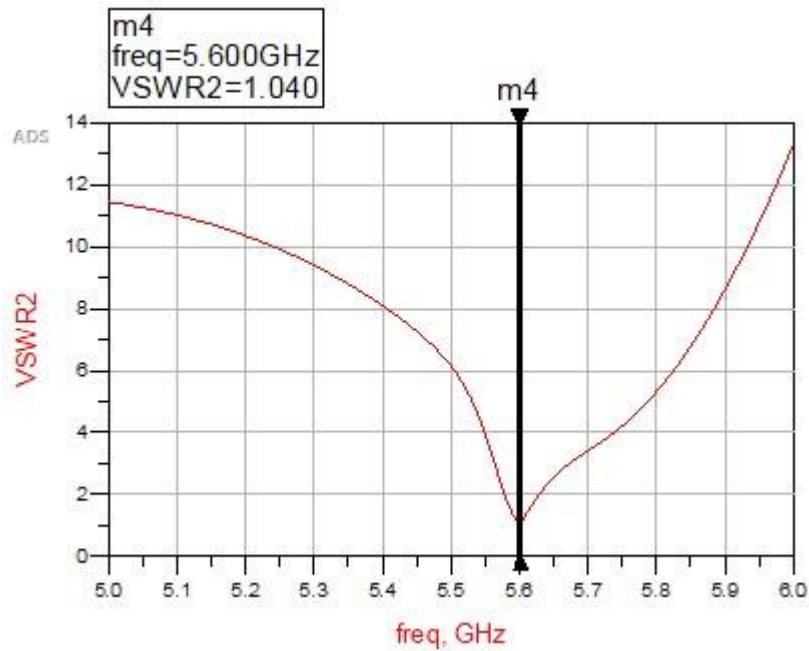
Gambar III.21 di atas merupakan rangkaian final penguat daya RF yang telah dirancang dan kemudian dilakukan simulasi dengan hasil gain, VSWR, faktor kestabilan di bawah ini.



Gambar III.22 Gain Hasil Simulasi Penguat Daya RF



Gambar III.23 VSWR Input Hasil Simulasi Penguat Daya RF



Gambar III.24 VSWR Output Hasil Simulasi Penguat Daya RF

Hasil simulasi yang terlihat pada Gambar III.22 menunjukkan bahwa gain penguat daya RF pada frekuensi 5.6 GHz sebesar 33.472 dB. Kemudian hasil simulasi yang terlihat pada Gambar III.23 dan Gambar III.24 menunjukkan bahwa VSWR input sebesar 1.121 dan VSWR output sebesar 1.040. Jadi hasil perhitungan dengan hasil simulasi tidak jauh berbeda, maka dari itu dibuatlah realisasinya.