ARM® Cortex-M4 32b MCU+FPU， 125 DMIPS， 512KB 闪存，®

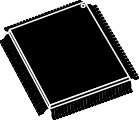
128KB 内存，USB OTG FS， 11 个 TIM，1 个 ADC，13 个通信。 接口

**数据表** - **生产 数据**

## 特征

* 带 BAM 的动态效率线 （批量采集 模式）
* 核心：ARM® 32 位 Cortex-M4® CPU，带

FPU，自适应实时加速器（ART 加速器™），允许 0 等待状态执行

WLCSP49 （3.034 x 3.220 毫米）

科龙珠浦49

长QFP100 （14 × 14 毫米）

长效稳定系数64 （10 × 10 毫米）



)%\*$

新能源48 UFBGA100

（7 × 7毫米）

（7 × 7 毫米）

从 闪存 ， 频率 高达 100 MHz，存储器保护 单元，



125 DMIPS/1.25 DMIPS/MHz （Dhrystone 2.1），

和 DSP 指令

* 记忆
  + 高达 512 KB 的 闪存
  + 128 KB 内存
* 时钟、复位和电源 管理
  + 1.7 V至3.6 V应用电源和 I/O
  + 聚三氟乙烯、多态硅、PVD 和 BOR
  + 4 至 26 MHz 晶体 振荡器
  + 内部 16 MHz 工厂修整 RC
  + 32 kHz 振荡器，用于带校准功能的 RTC
  + 带校准的内部 32 kHz RC
* 耗电量
  + 运行：100 μA/MHz（外设 关闭）
  + 停止 （ 停止 模式下闪光，快速唤醒时间）：42 μA 典型值 @ 25C;65 μA 最大值 @ 25 °C
  + 停止（深度省电模式下闪光，快速唤醒时间）：在 25 °C 时低至 10 μA;在 25 °C 时最大值为 30 μA
  + 待机：25 °C / 1.7 V 时为 2.4 μA;12 μA @85 °C @ 1.7 V
  + 用于 RTC 的 VBAT 电源：25 °C 时为 1 μA
* 1×12位、2.4 MSPS模数转换器：多达 16个通道
* 通用 DMA：16 流 DMA 控制器，具有 FIFO 和突发 支持
* 多达 11 个定时器：多达 6 个 16 位定时器，2 个 32 位定时器，频率高达 100 MHz，每个定时器具有多达 4 个 IC/OC/PWM 或脉冲计数器和 四方（增量）编码器输入，两个 看门狗

计时器（独立和窗口）和 SysTick 计时器

* 调试 模式
  + 串行线调试 （SWD） 和 JTAG 接口
  + Cortex-M4 嵌入式迹线 宏单元™
* 多达 81 个具有中断功能的 I/O 端口
  + 多达 78 个快速 I/O，最高可达 100 MHz
  + 多达 77 个 5 V 容限 I/O
* 多达 13 个通信 接口
  + 多达 3 个 I2C 接口（SM 总线/PM 总线）
  + 多达 3 个 USART （2 x 12.5 Mbit/s，

1 x 6.25 Mbit/s），ISO 7816 接口，LIN，IrDA，调制解调器控制）

* + 多达 5 个 SPI/I2S（高达 50 Mbit/s，SPI 或 I2S 音频协议），SPI2 和 SPI3，带多路复用全双工 I2S，通过内部音频 PLL 或

外部时钟

* + SDIO 接口 （SD/MMC/eMMC）
  + 高级连接：USB 2.0 全速设备/主机/OTG 控制器，带片上 PHY
* CRC 计算 单元
* 96 位唯一 ID
* RTC：亚秒级精度，硬件 日历
* 所有封装（WLCSP49、LQFP64/100、UFQFPN48、UFBGA100）均采用 ECOPACK2®

**表 1.设备摘要**

|  |  |
| --- | --- |
| **参考** | **部件号** |
| STM32F411xC | STM32F411CC， STM32F411RC， STM32F411VC |
| STM32F411xE | STM32F411CE， STM32F411RE， STM32F411VE |

**内容**

1. [导言 10](#_bookmark2)
2. [描述 11](#_bookmark3) 
   1. [与 STM32F4系列的](#_bookmark6) 兼容性[13](#_bookmark6)
3. [功能 概述 16](#_bookmark10) 
   1. [ARM](#_bookmark11)® Cortex-M4®，配备 FPU 内核，内置闪存和 SRAM16
   2. [自适应实时内存加速器 （ART 加速器™） 16](#_bookmark12)
   3. [批量采集 模式 （BAM） 16](#_bookmark13)
   4. [内存 保护 单元 17](#_bookmark15)
   5. [嵌入式 闪存 17](#_bookmark16)
   6. [CRC（循环冗余校验） 计算单元 17](#_bookmark18)
   7. [嵌入式 SRAM17](#_bookmark19)
   8. [多AHB 总线矩阵 17](#_bookmark20)
   9. [DMA 控制器 （DMA） 18](#_bookmark22)
   10. [嵌套矢量中断 控制器 （NVIC） 19](#_bookmark23)
   11. [外部中断/事件 控制器 （EXTI ） 19](#_bookmark24)
   12. [时钟 和启动 19](#_bookmark25)
   13. [启动 模式 20](#_bookmark26)
   14. [电源方案 20](#_bookmark27)
   15. [电源监控器 21](#_bookmark29) 
       1. [内部 复位](#_bookmark31)  [ON21](#_bookmark31)
       2. [内部 复位关闭 21](#_bookmark33)
   16. [稳压器 22](#_bookmark36) 
       1. [稳压器 ON22](#_bookmark37)
       2. [稳压阀 关闭 22](#_bookmark38)
       3. [稳压器开/关和内部电源 监控器 可用性 25](#_bookmark42)
   17. [实时时钟 （RTC） 和 备份寄存器 25](#_bookmark44)
   18. [杠杆功率 模式 26](#_bookmark45)
   19. VBAT 操作 26
   20. [定时器 和看门狗 27](#_bookmark48) 
       1. [高级控制 定时器 （TIM1） 27](#_bookmark50)
       2. [通用 定时器 （TIMx） 28](#_bookmark51)
       3. [独立 看门狗 28](#_bookmark53)
       4. [窗口 看门狗 28](#_bookmark54)
       5. [系统定 时器 29](#_bookmark55)
   21. [内部集成电路 接口 （I2C） 29](#_bookmark56)
   22. [通用同步/异步接收器 发射器 （USART） 29](#_bookmark58)
   23. [串行外设 接口 （SPI） 30](#_bookmark60)
   24. [内部集成 音响 （](#_bookmark61)I2S） 30
   25. [音频 锁相环 （PLLI2S） 30](#_bookmark62)
   26. [安全数字输入/输出 接口 （SDIO） 31](#_bookmark63)
   27. [通用串行总线全 速行驶 （OTG\_FS） 31](#_bookmark64)
   28. [通用 输入/输出 （GPIO） 31](#_bookmark65)
   29. [模数 转换器 （ADC） 32](#_bookmark66)
   30. [温度 传感器 32](#_bookmark67)
   31. [串行线 JTAG 调试 端口 （SWJ-DP） 32](#_bookmark69)
   32. [嵌入式 跟踪宏单元™ 32](#_bookmark70)
4. [引脚排列和 引脚说明 33](#_bookmark71)
5. [内存 映射 54](#_bookmark82)
6. [电气 特性 57](#_bookmark86) 
   1. [参数 条件 57](#_bookmark87) 
      1. [最小值和 最大 值 57](#_bookmark88)
      2. [典型 值 57](#_bookmark89)
      3. [典型 曲线 57](#_bookmark90)
      4. [负载 电容器 57](#_bookmark91)
      5. [引脚 输入电压 58](#_bookmark93)
      6. [电源 方案 59](#_bookmark95)
      7. [电流 消耗 测量 60](#_bookmark98)
   2. [绝对 最大额定值 60](#_bookmark100)
   3. [操作 条件 62](#_bookmark107) 
      1. [一般 操作条件 62](#_bookmark108)
      2. [VCAP1/VCAP2 外部 电容器 64](#_bookmark112)
      3. [上电/断电时的工作条件 （稳压器 打开） 64](#_bookmark115)
      4. [上电/断电时的工作条件 （稳压器 关闭） 65](#_bookmark117)
      5. [嵌入式复位和电源控制 模块 特性 65](#_bookmark119)
      6. [电源 电流 特性 66](#_bookmark121)
      7. [低功耗 模式](#_bookmark166) 唤醒时间[79](#_bookmark166)
      8. [外部时钟 源 特性 81](#_bookmark171)
      9. [内部时钟 源 特性 85](#_bookmark180)
      10. [锁相环 特性 87](#_bookmark185)
      11. [PLL 扩频时钟生成 （SSCG） 特性 89](#_bookmark190)
      12. [内存 特性 90](#_bookmark194)
      13. [电磁 兼容特性 92](#_bookmark200)
      14. [绝对最大额定值 （电 灵敏度） 94](#_bookmark203)
      15. [I/O 电流 注入特性 95](#_bookmark207)
      16. [I/O 端口特性 96](#_bookmark209)
      17. [NRST 引脚 特性 100](#_bookmark223)
      18. [TIM 定时器特性 101](#_bookmark227)
      19. [通信 接口 102](#_bookmark229)
      20. [12 位 ADC 特性 110](#_bookmark247)
      21. [温度 传感器特性 116](#_bookmark261)
      22. VBAT 监控特性 116
      23. [嵌入式 基准 电压 116](#_bookmark267)
      24. [SD/SDIO MMC/eMMC 卡主机接口 （SDIO） 特性 117](#_bookmark270)
      25. [RTC 特性 119](#_bookmark275)
7. [封装 特性 120](#_bookmark277) 
   1. [包装 机械数据 120](#_bookmark278) 
      1. [WLCSP49， 3.034 x 3.22 mm， 0.4 mm 间距晶圆级 芯片](#_bookmark279)

[规模 包 121](#_bookmark279)

* + 1. [UFQFPN48， 7 x 7 mm， 0.5 mm 间距 封装 124](#_bookmark289)
    2. [LQFP64，10 x 10 mm、64 引脚薄型四 方扁平封装 127](#_bookmark295)
    3. [LQFP100、14 x 14 mm、100 引脚薄型四 扁平 封装 130](#_bookmark301)
    4. [UFBGA100， 7 x 7 mm， 0.5 mm 间距封装 133](#_bookmark307)
  1. [热 特性 136](#_bookmark314) 
     1. [参考 文档 136](#_bookmark315)

1. [部件 号 137](#_bookmark316)

[附录 A 使用内部 复位 OFF139](#_bookmark319)  时的建议

[A.1工作 条件 139](#_bookmark321)

[附录 B 应用 框 图 140](#_bookmark323)

* 1. [USB OTG 全 速 （FS） 接口解决方案 140](#_bookmark325)
  2. [传感器集线器 应用 示例。 140](#_bookmark329)
  3. [批量获取模式 （BAM） 示例 143](#_bookmark331)

1. [修订 历史 144](#_bookmark333)

**表格列表**

[表 1. 设备 摘要 1](#_bookmark1)

[表 2. STM32F411xC/xE特性和 外设 数量 12](#_bookmark5)

[表 3. 稳压器开/关和内部电源 监控器 可用性 25](#_bookmark43)

[表 4. 定时器 功能 比较 27](#_bookmark49)

[表 5. I2C 模拟和 数字 滤光片 的](#_bookmark57) 比较[29](#_bookmark57)

[表 6. USART 功能 比较 30](#_bookmark59)

[表 7. 引脚排列 表 中使用的图例/缩写 38](#_bookmark77)

[表 8. STM32F411xC/xE 引脚 定义 38](#_bookmark78)

[表 9. 备用 函数 映射 47](#_bookmark80)

[表 10. STM32F411xC/xE寄存器 边界 地址 54](#_bookmark84)

[表 11. 电压 特性 60](#_bookmark101)

[表 12. 电流 特性 61](#_bookmark103)

[表 13. 热 特性 61](#_bookmark106)

[表 14. 一般 操作 条件 62](#_bookmark109)

[表 15. 取决于 工作电源范围的 特性 63](#_bookmark111)

[表 16. VCAP1/VCAP2 工作 条件 64](#_bookmark114)

[表 17. 上电/断电时的工作条件 （稳压器 亮起） 64](#_bookmark116)

[表 18. 上电/断电时的工作条件 （稳压器 关闭）。 66](#_bookmark118)

[表 19. 嵌入式复位和电源控制 模块 特性 65](#_bookmark120)

[表 20. 典型和最大电流消耗，带数据处理的代码 （ART](#_bookmark122)

[加速器已禁用）从 SRAM 运行 -](#_bookmark122) VDD = 1.7 V67

[表 21. 典型和最大电流消耗，带 data](#_bookmark127)  [处理 的代码（ART](#_bookmark127)

[加速器已禁用）从 SRAM 运行 -](#_bookmark127) VDD = 3.6 V68

[表 22. 运行模式下的典型和最大电流消耗，带数据处理的代码](#_bookmark132)

[（ART 加速器已启用，预取除外）从闪存运行 -](#_bookmark132) VDD = 1.7 V69

[表 23.](#_bookmark135) 运行模式下[的典型和最大 电流消耗，带数据处理的代码](#_bookmark135)

[从闪存运行（除预取外，ART 加速器已启用） -](#_bookmark135) VDD = 3.6 V70

[表 24. 运行模式下的典型和最大电流消耗，带数据处理的代码](#_bookmark138)

[（ART 加速器已禁用）从闪存运行 -](#_bookmark138) VDD = 3.6 V71

[表 25.](#_bookmark141) 运行模式下[的典型和最大电流消耗 ，带数据处理的代码](#_bookmark141)

[（ART 加速器启用预取）从闪存运行 -](#_bookmark141) VDD = 3.6 V72

[表 26. 休眠模式下的典型和最大电流消耗 -](#_bookmark145)  VDD = 3.6 V73

[表 27. 停止模式下的典型和最大电流消耗 -](#_bookmark149)  VDD = 1.7 V73

[表 28. 停止模式下的典型和最大电流消耗 -](#_bookmark152) VDD=3.6 V74

[表 29. 待机模式下的典型和最大电流消耗 -](#_bookmark154)  VDD= 1.7 V74

[表 30. 待机模式下的典型和最大电流消耗 -](#_bookmark156)  VDD= 3.6 V74

[表 31. VBAT](#_bookmark157)  模式下[的典型和最大电流消耗](#_bookmark157)  75

[表 32. 开关量输出 I/O 电流 消耗 77](#_bookmark160)

[表 33. 外设 电流 消耗 78](#_bookmark162)

[表 34. 低功耗模式 唤醒 时序](#_bookmark169) （1） 80

[表 35. 高速外部用户 时钟 特性 81](#_bookmark172)

[表 36. 低速外部用户 时钟 特性 82](#_bookmark173)

[表 37. HSE 4-26 MHz 振荡器 特性 83](#_bookmark176)

[表 38. LSE 振荡器特性 （](#_bookmark178) fLSE = 32.768 kHz） 84

[表 39. 恒生 指数振荡器 特性 85](#_bookmark181)

[表 40. LSI 振荡器 特性 86](#_bookmark183)

[表 41. 主要 锁相环 特性 87](#_bookmark186)

[表 42. PLLI2S（音频 锁相环） 特性 88](#_bookmark188)

[表 43. SSCG 参数 约束 89](#_bookmark191)

[表 44. 闪存 特性 90](#_bookmark195)

[表 45. 闪存 编程 91](#_bookmark196)

[表 46.](#_bookmark198) 采用  [VPP](#_bookmark198)  电压[的闪存编程](#_bookmark198)  91

[表 47. 闪存耐用性和 数据 保留率 92](#_bookmark199)

[表 48. LQFP100 封装的 EMS 特性 93](#_bookmark201)

[表 49. LQFP10094 的 电磁干扰特性](#_bookmark202)

[表 50. 静电放电绝对 最大额定值 94](#_bookmark204)

[表 51. 电灵敏度 95](#_bookmark206)

[表 52. I/O 电流 注入 敏感性 95](#_bookmark208)

[表 53. I/O 静态 特性 96](#_bookmark210)

[表 54. 输出 电压 特性 98](#_bookmark217)

[表 55. I/O 交流特性 99](#_bookmark220)

[表 56. NRST 引脚 特性 100](#_bookmark224)

[表 57. TIMx 特性 101](#_bookmark228)

[表 58.](#_bookmark230) I2C 特性 102

[表 59. 串联频率（](#_bookmark235) fPCLK1= 50 MHz，VDD = V DD\_I2C = 3.3 V） 103

[表 60. SPI 动态 特性 104](#_bookmark236)

[表 61.](#_bookmark240)  I2S 动态特性 107

[表 62. USB OTG FS 启动时间 109](#_bookmark243)

[表 63. USB OTG FS DC 电气 特性 109](#_bookmark244)

[表 64. USB OTG FS 电气特性 110](#_bookmark246)

[表 65. ADC 特性 110](#_bookmark248)

[表 66.](#_bookmark250) fADC = 18 MHz112 [时的 ADC 精度](#_bookmark250)

[表 67.](#_bookmark251) FADC = 30 MHz112 [时的 ADC 精度](#_bookmark251)

[表 68.](#_bookmark252) FADC = 36 MHz112 [时的 ADC 精度](#_bookmark252)

[表 69.](#_bookmark253) fADC = 18 MHz [时的 ADC 动态精度](#_bookmark253)  - 有限的测试条件 113

[表 70.](#_bookmark255) fADC = 36 MHz [时的 ADC 动态精度](#_bookmark255)  - 有限的测试条件 113

[表 71. 温度传感器 特性 116](#_bookmark262)

[表 72. 温度传感器 校准值 116](#_bookmark264)

[表 73. VBAT](#_bookmark266)  监控特性 116

[表 74. 嵌入式内部 基准 电压 116](#_bookmark268)

[表 75. 内部基准电压 校准值 117](#_bookmark269)

[表 76. 动态特性：SD / MMC 特性 118](#_bookmark273)

[表 77. 动态特性：eMMC 特性](#_bookmark274)  VDD = 1.7 V 至 1.9 V119

[表 78. RTC 特性 119](#_bookmark276)

[表 79. STM32F411xC/xE WLCSP49 晶圆级芯片 规模](#_bookmark282)

[包装 机械数据 122](#_bookmark282)

[表 80. WLCSP49 推荐的印刷电路板设计规则（0.4 mm 间距） 123](#_bookmark285)

[表 81. UFQFPN48， 7 x 7 mm， 0.5 mm 间距， 封装 机械 数据 124](#_bookmark291)

[表 82. LQFP64、10 x 10](#_bookmark297)  [mm、64 引脚薄型四扁平封装 机械 数据 128](#_bookmark297)

[表 83. LQPF100，14 x 14 mm、100 引脚薄型四方扁平封装 机械 数据 131](#_bookmark303)

[表 84. UFBGA100， 7 x 7 mm， 0.50 mm 斑点 ， 超细间距球栅阵列 封装](#_bookmark310)

[机械 数据 133](#_bookmark310)

[表 85. 订购 信息 方案 137](#_bookmark317)

[表 86. 设备 订购 号 138](#_bookmark318)

[表 87. 取决于工作电源 范围](#_bookmark322) 的限制[139](#_bookmark322)

[表 88. 文档 修订 历史记录 144](#_bookmark334)

**图表列表**

[图 1.](#_bookmark7) 针对  [LQFP100 封装 的兼容电路板设计 13](#_bookmark7)

[图 2. LQFP64 封装 的兼容电路板设计 14](#_bookmark8)

[图 3. STM32F411xC/xE 原理 框图 15](#_bookmark9)

[图 4. 多重抗辐射硼 矩阵 18](#_bookmark21)

[图 5. 电源监控器与内部 复位 OFF21](#_bookmark35)  互连

[图 6. 调节器 关闭 23](#_bookmark39)

[图 7. 在稳压器 OFF 中启动：慢速](#_bookmark40)  VDD 斜率 -

V CAP\_1/V CAP\_2 稳定后，掉电复位上升 24

[图 8. 在稳压器关闭模式下启动：快速](#_bookmark41)  VDD 斜率 -

在 V CAP\_1/V CAP\_2 稳定之前，断电复位上升 24

[图 9. STM32F411xC/xE WLCSP49 引脚排列 33](#_bookmark72)

[图 10. STM32F411xC/xE UFQFPN48 引脚排列 34](#_bookmark73)

[图 11. STM32F411xC/xE LQFP64 引脚排列 35](#_bookmark74)

[图 12. STM32F411xC/xE LQFP100 引脚排列 36](#_bookmark75)

[图 13. STM32F411xC/xE UFBGA100 引脚排列 37](#_bookmark76)

[图 14. 内存 映射 54](#_bookmark83)

[图 15. 引脚 加载 条件 57](#_bookmark92)

[图 16. 输入 电压 测量 58](#_bookmark94)

[图 17. 电源 方案 59](#_bookmark96)

[图 18. 电流消耗 测量 方案 60](#_bookmark99)

[图 19. 外部 电容器](#_bookmark113) CEXT64

[图 20. 典型 VBAT](#_bookmark159)  电流消耗（低驱动模式下的 LSE 和 RTC ON） 75

[图 21. 低功耗 模式 唤醒 80](#_bookmark167)

[图 22. 高速外部时钟源交流 时序 图 82](#_bookmark174)

[图 23. 低速外部时钟源交流 时序 图 83](#_bookmark175)

[图 24. 采用 8 MHz 晶体](#_bookmark177) 的典型应用[84](#_bookmark177)

[图 25. 32.768 kHz 晶体](#_bookmark179) 的典型应用[85](#_bookmark179)

[图 26. 温度](#_bookmark182) 系数 与 温度 的关系86

[图 27. 温度](#_bookmark184) 系数与温度 的关系87

[图 28.](#_bookmark192) 中心[展开 模式下 的PLL输出时钟波形 90](#_bookmark192)

[图 29.](#_bookmark193) 下[行扩展 模式下 的PLL输出时钟波形 90](#_bookmark193)

[图 30. FT/TC I/O 输入 特性 97](#_bookmark215)

[图 31. I/O 交流 特性 定义 100](#_bookmark222)

[图 32. 恢复 NRST 引脚 保护 101](#_bookmark226)

[图 33.](#_bookmark233)  I2C总线交流波形及测量电路 103

[图 34. SPI 时序图 - 从模式和 CPHA = 0105](#_bookmark237)

[图 35. SPI 时序图 - 从模式和 CPHA = 1](#_bookmark238) （1） 106

[图 36. SPI时序图 - 主 模式](#_bookmark239) （1） 106

[图 37.](#_bookmark241) I2S 从时序图（飞利浦协议）（1） 108

[图 38.](#_bookmark242) I2S 主时序图（飞利浦协议）（1） 108

[图 39. USB OTG FS 时序：定义数据信号的上升和 下降 时间 110](#_bookmark245)

[图 40. ADC 精度 特性 114](#_bookmark257)

[图 41. 使用 ADC114 的典型接线图](#_bookmark258)

[图 42. 电源和基准电压源去耦（](#_bookmark259) VREF+未连接到VDDA） 115

[图 43. 电源和基准电压源去耦（VREF](#_bookmark260) + 连接到 VDDA） 115

[图 44. SDIO 高速 模式 117](#_bookmark271)

[图 45. 标清 默认 模式 118](#_bookmark272)

[图 46. WLCSP49晶圆级芯片级 封装 概述 121](#_bookmark280)

[图 47. WLCSP49 0.4 mm间距晶圆级芯片级 推荐 封装 122](#_bookmark283)

[图 48. WLCSP49 标记示例 （顶 视图） 123](#_bookmark287)

[图 49. UFQFPN48，7 x 7 mm，0.5 mm 间距， 封装 轮廓。 123](#_bookmark290)

[图 50. UFQFPN48 推荐 封装 125](#_bookmark292)

[图 51. UFQFPN48 标记示例（顶视图） 126](#_bookmark293)

[图 52. LQFP64、10 x 10 mm、64 引脚薄型四扁平 封装 轮廓 127](#_bookmark296)

[图 53. LQFP64 推荐基底面 128](#_bookmark298)

[图 54. LQFP64 标记示例 （顶视图） 129](#_bookmark299)

[图 55. LQFP100、14 x 14 mm、100 引脚薄型四扁平 封装 轮廓 130](#_bookmark302)

[图 56. LQFP100 推荐 封装 132](#_bookmark304)

[图 57. LQPF100 标记示例 （顶视图） 132](#_bookmark305)

[图 58. UFBGA100， 7 x 7 mm， 0.50 mm 间距， 超细间距球栅 阵列](#_bookmark308)

[软件包 大纲 133](#_bookmark308)

[图 59. 推荐的焊盘 PCB 设计规则（0.5 mm 间距 BGA） 134](#_bookmark312)

[图 60. UFBGA100 标记示例（顶 视图） 135](#_bookmark313)

[图 61. USB 控制器配置为仅外设，在 全喷嘴 模式下](#_bookmark326) 使用[140](#_bookmark326)

[图 62. USB 控制器配置为仅限主机，并在 全速 模式下使用。 139](#_bookmark327)

[图 63. USB 控制器配置为双模式，以 全速 模式](#_bookmark328) 使用[141](#_bookmark328)

[图 64. 传感器集线器应用示例 141](#_bookmark330)

[图 65. 批量获取模式 （BAM） 示例 143](#_bookmark332)

# 1简介

本数据表介绍了STM32F411xC/xE系列微控制器。

STM32F411xC/xE数据手册应与 WWW.ST.COM 在意法*[半导体网站提供的](http://www.st.com/)*RM0383参考手册一起阅读*[。](http://www.st.com/)* 它包括有关闪存编程的所有信息。

有关 Cortex-M4 内核的信息，请参阅 www.st.com 提供的 Cortex-M4 编程手册 （PM0214[*）。*](http://www.st.com/)



STM32F411XC/XE器件基于高性能ARM® Cortex-M4® 32位RISC内核，工作频率高达100 MHz。其Cortex-M4®核心具有一个

浮点单元 （FPU） 单精度，支持所有 ARM 单精度数据处理指令和数据类型。它还实现了一套完整的 of DSP 指令和一个内存保护单元 （MPU），可增强应用安全性。

STM32F411xC/xE属于STM32动态效率™ 产品线（产品兼具能效、性能和集成度），同时增加了一项名为批量采集模式（BAM）的全新功能，可在数据批处理期间节省更多功耗。

STM32F411xC/xE集成了高速嵌入式存储器（高达512 KB的闪存、128 KB的SRAM），以及大量增强型I/O和外设，这些外设连接到两条APB总线、两条AHB总线和一条32位多AHB总线矩阵。

所有器件均提供一个12位ADC、一个低功耗RTC、6个通用16位定时器（包括一个用于电机控制的PWM定时器）、两个通用32位定时器。它们还具有标准和高级通信接口。

* 多达 3 个 I2C
* 五 个弹性体
* 五个 I2S，其中两个是全双工。 为了实现 音频类精度，I2S外设可通过专用的内部音频PLL或外部 时钟进行时钟，以实现 同步。
* 三 个美国贸易协定
* SDIO 接口
* USB 2.0 OTG 全速接口

请参阅 [*表2：STM32F411xC/xE功能和外设计数*](#_bookmark5) ，了解每个部件号可用的外设。

STM32F411xC/xE的工作温度范围为–40至+105 °C，采用1.7 V（PDR OFF）至3.6 V电源供电。一套全面的节能功能允许设计低功耗应用。

这些特性使STM32F411xC/xE微控制器适用于广泛的应用：

* 电机驱动和应用 控制
* 医疗仪器
* 工业应用：PLC、逆变器、断路 器
* 打印机和扫描仪
* 报警系统、可视对讲机和 暖通空调
* 家 用音响电器
* 手机传感器 集线器

[*图3*](#_bookmark9) 所示为器件的一般框图。

##### 表 2.STM32F411xC/xE特性 和外设数量

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **外设** | | **STM32F411xC** | | | **STM32F411xE** | | |
| 闪存（以 KB 为单位） | | 256 | | | 512 | | |
| 以千字节为单位的 SRAM | 系统 | 128 | | | | | |
| 定时器 | 通用 | 7 | | | | | |
| 高级控制 | 1 | | | | | |
| 通信接口 | SPI/ I2S | 5/5（2 个全双工） | | | | | |
| 断续器 | 3 | | | | | |
| 美国艺术 | 3 | | | | | |
| 斯迪奥 | 1 | | | | | |
| USB OTG FS | 1 | | | | | |
| 全球采购官 | | 36 | 50 | 81 | 36 | 50 | 81 |
| 12 位模转换器  通道数 | | 1 | | | | | |
| 10 | 16 | | 10 | 16 | |
| 最大处理器频率 | | 100兆赫 | | | | | |
| 工作电压 | | 1.7 至 3.6 V | | | | | |
| 工作温度 | | 环境温度：–40 至 +85 °C/–40 至 +105 °C | | | | | |
| 结温：–40 至 + 125 °C | | | | | |
| 包 | | WLCSP49 UFQFPN48 | LQFP64 | UFBGA100 LQFP100 | WLCSP49 UFQFPN48 | LQFP64 | UFBGA100 LQFP100 |

3(10

3(11

3(12

3(13

3(14

3(15

3%10

3%11

9&$31

9''

41

42

43

44

45

46

47

48

49

50

3(10

3(11

3(12

3(13

3(14

3(15

3%10

9&$31

966

9''

41

42

43

44

45

46

47

48

49

50

STM32F411xC/xE完全兼容软件，功能与STM32F4系列（STM32F42x、STM32F401、STM32F43x、STM32F41x、STM32F405和STM32F407）兼容

STM32F411xC/xE可以作为其他STM32F4产品的直接替代品，但必须在PCB板上进行一些轻微的检查。

##### 图 1.LQFP100 封装的兼容电路板设计

67032）405/67032）415断续器

67032）407/67032）417断续器

67032）427/67032）437断续器

67032）429/67032）439断续器

67032)4[1

583'11

57

3'10

583'11

563'9

573'10

553'8

543%15

53

3%14

3%11 二维二维二酚 DQ\PRUH

5HSODFHGE\9&$31

563'9

553'8

543%15

52

3%13

533%14

513%12

523%13

513%12

9669英寸

9669英寸

063146792

3%2

3%10

3%11

9&$31

9''

3%2

3%10

9&$31

966

9''

**图 2.LQFP64 封装的兼容电路板设计**

67032）405/67032）415断续器

67032)4[1

53 52 51 50 49

48

47

46

45

44

43

42

41

40

39

38

37

36

35

34

9''

9&$32

3$13

3$12

3$11

3$10

9''

966

53 52 51 50 49

48

47

46

45

44

43

42

41

40

39

38

37

9''

3$9

3美元80

3&9

3&8

3&7

3&6

3%15

3%14

3%13

3%12

9''

966

3$13

3$12

3$11

3$10

3$9

3美元80

3&9

3&8

3&7

3&6

3%15

3%14

3%13

3%12

966

3%11 二维二维二酚 DQ\PRUH

5HSODFHGE\ 9&$31

33

28 29 30 31 3

2

36

35

34

33

28 29 30 31 32

9&$3LQFUHDVHG水利4.7 我（651 鲁·埃霍兹1

9669英寸

9669英寸

063146892

3&12

3&11

3&10

3$15

3$14

3&12

3&11

3&10

3$15

3$14

1-7567, -7',,



9张

3.3水利1.29

UHJXODWRU

86美元 5断续器

72卢元

|  |  |
| --- | --- |
| -7美元\*和6： | 038 |
| (70 | 19,& |
| $399[-04]'-%86  1000+] ，-%86  )38  6-%86 | |

-7&./6:&/.

-7'2/6：'， -7'2

75$&（&/.

75$&（'>3：0@

512 .%

）ODVK

128 .% 65$0

3$>15：0@

3%>15：0@

3&>15：0@

3'>15：0@

3（>15：0@

\*3，2 3257 $

\*3，2 3257 %

\*3，2 3257 &

\*3，2 3257 '

$+%2 1000+]

$+% EXV-PDWUL[7640

$+%11000+]

#9''$

|  |  |
| --- | --- |
| '0$2 | 86武汉光伏  ),)2 |
| '0$1 | 86武汉光伏  ),)2 |

5& +6

5& /6

3//1&2

5HVHW &福芬

0$1$\*7

\*3，2 3257（

+&/.

$3%2&/。

$3%1&/。

$+%23&/.

$+%13&/.

9''

325

特高压

，QW

3瑞珠 PDQDJPW

|  |  |  |
| --- | --- | --- |
| 3+< | 86%  27\* )6 | ),)2 |

#9''

6XSSO\VXSHUYLVLRQ

325/3'5

%25

39'

#9''$ #9''

;7$/ 26& 4- 160+]

'3

'0

，'， 9%86， 62）

9英寸 1.7 WR 3.6 9

（3'5 2））

1.8 WR 3.6 9

(3'5 21)

966

9&$3

9''$， 966$

1567

26&B，1

26&B287

：'\* 32.

3+>1：0@

XS WR 81 $）

'>7：0@ &0'， &. DV $）

4 FRPSO.FKDQQHOV 7，01B&+1>1：4@1，

4 FKDQQHOV 7，01B&+1>1：4@（75，

%.，1 DV $）

2 FKDQQHOV DV $）

\*3,2 3257 +

（;7，7.：.83

6',2 / 00&

7，01 /3：0916E

7， 0916E

'0$2

),)2

|  |  |
| --- | --- |
| $+%/ | $+%/ |
| $3%2 | $3%1 |

弗尔库罗

&5&

'0$1

3:5

LQWHUIDFH

#9%$7

$：8

%DFNXS UHJLVWHU

57&

/6

/6

;7美元/ 32 N+]

9%$7 1.65 WR 3.6 9

26&32B，1

26&32B287

$/$50B287 67$031

|  |  |  |
| --- | --- | --- |
| 7,02 | 32E | 4FKDQQHOV，（75断续器$） |
| 7,03 | 16E | 4FKDQQHOV，（75断续器$） |
|  |  |  |
| 7,04 | 16E | 4FKDQQHOV，（75断续器$） |
|  |  |  |
| 7,05 | 32E | 4 FKDQQHOV |

5;, 7; DV $） &76， 576 DV $）

026，/6'， 0，62/6'BH[W，

+] 0

30

$3%1

::'\*

632/,262

$29%2 1000+]

$3%1 500+]（PD[）

1 FKDQQHO DV $）

1 FKDQQHO DV $）

5;， 7;， &.， &76， 576 DV $）

5;， 7;， &. DV $）

026，/6'， 0，62， 6&./&.，

166/：6 DV $）

026，/6'， 0，62， 6&./&.，

166/：6 DV $）

026，/6'， 0，62， 6&./&.，

166/：6 DV $）

9''5（）B$'&

16 DQDORJ LQSXWV

7，010 16E

|  |
| --- |
| 7，011 16E |
| 断续器  LU'$ 86$571 |
| 断续器  LU'$ 86$576 |

63,1/,261

7HPSHUDWXUH

VHQVRU

$'&1

,)

#9''$

86美元 5720%SV

63,5/,265

63,4/,264

6&./&., 166/:6,

0&. DV $）

026，/6'， 0，62/6'BH[W，

633/,263

6&./&., 166/:6,

0&.断续器$)

,2&1/60%86

6&/， 6'$， 60%$ DV $）

6&/, 6'$， 60%$ 断续器 $)

,2&2/60%86

6&/, 6'$， 60%$ 断续器 $)

,2&3/60%86

063492091

]

0

0

2

3

$%6 +

1. 连接到APB2的定时器从TIMxCLK时钟频率高达100 MHz，而连接到APB1的定时器从TIMxCLK时钟频率高达100 MHz。

# 功能 概述

## ARM® Cortex-M4®，带 FPU 内核，带嵌入式闪存和 SRAM

配备 FPU 处理器的 ARM Cortex-M4 是 用于嵌入式系统的最新一代 ARM 处理器。 它的 开发旨在提供一个低成本平台，满足 MCU实施的需求，减少引脚数和低功耗，同时提供出色的计算性能和对中断的高级响应 。

配备 FPU 32 位 RISC 处理器的 ARM Cortex-M4 具有出色的代码效率，在通常与 8 位和 16 位设备相关的内存大小中，可提供 ARM 内核所期望的高性能。该处理器支持一组DSP指令，可实现高效的信号处理和复杂的算法执行。其精准FPU（浮点单元）通过使用元语言开发工具加快软件开发速度，同时避免饱和。

STM32F411xC/xE器件与所有ARM工具和软件兼容。

[*图3*](#_bookmark9) 所示为STM32F411xC/xE的一般框图。

*注意：带有 FPU 的 Cortex**-M4 与 Cortex**-M3* 二进制兼容。

## 自适应实时内存加速器（ART 加速器™）

ART加速器™是一款内存加速器，针对STM32行业标准ARM® Cortex-M4进行了优化，配备FPU处理器。 它平衡了 ARM Cortex-M4 与闪存技术相比 FPU 的卓越性能优势，后者

通常需要处理器以更高的频率等待闪存。

为了在此频率下释放处理器105 DMIPS的全部性能，加速器实现了指令预取队列和分支缓存，从而提高了-bit闪存的程序执行速度。基于 CoreMark 基准测试，借助 ART 加速器实现的性能相当于 在 CPU 频率高达 100 MHz 时从闪存执行 0 等待状态程序。

## 批量获取模式 （BAM）

批量采集模式可在数据批处理期间提高电源效率。它允许使用DMA通过任何通信外设直接向存储器采集数据，从而降低功耗，并在系统其余部分处于低功耗模式（包括闪存和ART）时进行数据处理。例如，在音频系统中， PDM音频采样采集和 处理从I2S直接到RAM（闪存和ART™停止）的智能组合， DMA使用BAM，然后是 一些 从闪存进行快速的短处理可以大大降低应用的功耗。专门的应用笔记 （AN4515） 描述了如何实现

STM32F411xC/xE BAM可实现最佳的电源效率。

## 内存保护 单元

内存保护单元 （MPU） 用于管理 CPU 对内存的访问，以防止一个任务意外损坏任何其他活动任务使用的内存或资源。该内存区域被组织成最多8个受保护的区域，这些区域又可以分为8个子区域。保护区域大小介于 32 字节和整个 4 GB 的可寻址内存之间。

MPU 对于必须保护 某些关键或认证代码免受其他任务不当行为影响的应用程序特别有用。它通常由RTOS（实时操作系统）管理。如果程序访问 MPU 禁止的内存位置，则 RTOS 可以检测到该位置并采取措施。在RTOS环境中，内核可以根据要执行的进程动态更新MPU区域设置。

MPU 是可选的，对于不需要它的应用程序，可以绕过它。

## 嵌入式 闪存

这些器件嵌入了多达 512 KB 的闪存，可用于 存储程序和数据。

为了优化 功耗， 还可以在运行或睡眠模式下关闭 闪存 （请参见[*第3.18节：低功耗模式*](#_bookmark45)）。 有两种模式可供选择：停止模式或深度睡眠模式下的闪光灯（在省电和启动时间之间进行权衡，请参阅

[*表 34： 低功耗模式唤醒时序（1）*](#_bookmark170)）。在禁用闪存之前，必须从内部 RAM 执行代码。

## CRC（循环冗余检查）计算 单元

CRC（循环冗余校验）计算单元 用于 从 32 位数据字和固定生成器多项式获取 CRC 代码。

在其他应用中，基于CRC的技术用于验证数据传输或存储完整性。在EN/IEC 60335-1标准的范围内，它们提供了一种验证闪存完整性的方法。CRC 计算单元有助于在运行时计算软件签名，以便与链接时生成并存储在给定内存位置的引用签名进行比较。

## 嵌入式 静态内存

所有设备都嵌入：

* + - 128 KB 系统 SRAM，可以 CPU 时钟速度访问（读/写），等待状态为 0

## 多AHB总线 矩阵

32 位多 AHB 总线矩阵可互连所有主器件（CPU、DMA）和从器件（闪存、RAM、AHB 和 APB 外设），即使多个高速外设同时工作，也能确保无缝、高效的运行。

**图 4.多AHB矩阵**

$399[-04]

\*3'0$1

\*3'0$2

60616200

63646500

00，&2'（

01'&2'（

02

03

04

）ODVK512 N%

65$01

128.E\WHV

舒尔斯克1

$+%

$3%1

舒尔斯克2

$+%

$3%2

%XV PDWUL[-6

063492191

，-EXV

'-EXV

6-EXV

'0$B3，

'0$B0（01

'0$B0（02

'0$B32

$&&(/

## DMA 控制器 （DMA）

这些器件具有两个通用双端口 DMA（DMA1 和 DMA2），每个 DMA 有 8 个数据流。它们能够管理内存到内存、外设到内存和内存到外设的传输。它们具有用于APB/AHB外设的专用FIFO，支持Burst传输，旨在提供最大的外设带宽（AHB/APB）。

两个 DMA 控制器支持循环缓冲区管理，因此当控制器到达缓冲区的末尾时，不需要特定的代码。两个 DMA 控制器还具有双重缓冲功能，可自动使用和切换两个内存缓冲器，无需任何特殊代码。

每个流都连接到专用的硬件 DMA 请求，并支持每个流上的软件触发器。配置 由软件进行，源和目标之间的传输大小是独立的。

DMA 可与主要外设配合使用：

* + - SPI 和 I2S
    - 断续器
    - 美国艺术
    - 通用、基本和高级控制定时器 TIMx
    - SD/SDIO/MMC/eMMC 主机 接口
    - 模数转换器

## 嵌套矢量中断控制器 （NVIC）

这些器件嵌入了一个嵌套的矢量中断控制器，能够管理 16 个优先级，并处理多达 62 个可屏蔽的中断通道以及

皮质-M4与FPU。

* + - 紧密耦合的 NVIC 提供低延迟中断 处理
    - 中断输入向量表地址直接传递到 内核
    - 允许早期处理中断
    - 处理延迟到达、优先级较高的中断
    - 支持尾 链
    - 自动保存处理器状态
    - 中断恢复时中断条目，无指令 开销

此硬件模块提供灵活的中断管理功能，同时将中断延迟降至最低。

## 外部中断/事件控制器 （EXTI）

外部中断/事件控制器由 21 条边缘检测器线组成，用于生成中断/事件请求。每条线路都可以独立配置以选择触发事件（上升沿、下降沿，两者兼而有之），并且可以独立 屏蔽。 挂起的寄存器维护中断请求的状态。EXTI 可以检测脉冲宽度短于内部 APB2 时钟周期的外部线路。多达 81 个 GPIO 可以连接到 16 条外部中断线。

## 叮当声和 启动

复位时，选择 16 MHz 内部 RC 振荡器作为默认 CPU 时钟。 16 MHz 内部 RC 振荡器经过工厂调整，在 25 °C 时可提供 1% 的精度。 这

然后，应用程序可以选择RC振荡器或外部4-26 MHz时钟源作为系统时钟。可以监视此时钟的故障。如果检测到故障，系统会自动切换回内部RC振荡器，并生成软件中断（如果启用）。该时钟源输入到PLL，因此允许将频率提高到100 MHz。同样，PLL时钟输入的完全中断管理也在必要时可用（例如，如果间接使用的外部振荡器发生故障）。

几个预分频器允许配置 两个AHB总线，高速APB（APB2）和低速APB（APB1）域。两个 AHB总线的最大频率为100 MHz，而高速APB域的最大频率 为

100兆赫。低速 APB 域允许的最大频率为 50 MHz。

这些器件嵌入了专用的PLL（PLLI2S），可实现音频级性能。在这种情况下，I2S主时钟可以生成 8 kHz至192 kHz的所有标准采样频率。

## 启动 模式

启动时，启动引脚用于从三个启动选项中选择一个：

* + - 从用户闪存启动
    - 从系统内存引导
    - 从嵌入式 SRAM 引导

引导加载程序位于系统内存中。它用于通过使用USART1（PA9/10），USART2（PD5/6），通过DFU（设备固件升级）在设备模式下的USB OTG FS（PA11/12），I2C1（PB6 / 7），I2C2（PB10 / 3），I2C3（PA8 / PB4），SPI1（PA4 / 5 / 6 / 7），SPI2（PB12 / 13 / 14 / 15）或SPI3（PA15，PC10 / 11 / 12）重新编程闪存。

有关引导加载程序的更多详细信息，请参阅应用笔记：AN2606，

*STM32™微控制器系统内存启动模式*。

## 供电 方案

* + - VDD = 1.7 至 3.6 V： 禁用内部监控器 （POR/PDR） 时，通过 VDD 引脚在外部 提供 I/O 外部电源。 需要 使用 连接到 VDD 和 NRST 引脚的外部电源监控器。
    - VSSA、VDDA = 1.7 至 3.6 V：用于 ADC、复位块、 RC 和 PLL 的外部模拟电源。VDDA 和 VSSA 必须使用去耦技术分别连接到 VDD 和 VSS。
    - VBAT = 1.65 至 3.6 V：用于 RTC 的电源、外部时钟 32 kHz 振荡器和未预置 VDD 时的备用寄存器（通过电源开关 ）。

有关更多详细信息，请参阅[*图 17：电源方案*](#_bookmark97)。

## 电源 监控器

### 内部复位 开启

此功能适用于 1.8 V 至 3.6 V 的 VDD 工作电压范围。内部电源监控器通过保持PDR\_ON高电平来启用。

该器件具有一个集成的上电复位 （POR） / 关断复位 （PDR） 电路以及一个掉电复位 （BOR） 电路。上电时， POR 始终处于活动状态，并确保从 1.8 V 开始正常工作。达到 1.8 V POR 阈值水平后，将启动选项字节加载过程，以确认或修改默认阈值，或永久禁用 BOR。三个 BOR 脱粒图可通过选项字节获得。

当 VDD 低于指定阈值 VPOR/PDR 或 VBOR 时，器件将保持复位模式，无需外部复位电路。

该器件还具有嵌入式 可编程电压检测器 （PVD），可监控 VDD/VDDA 电源，并将其与 VPVD 阈值进行比较。当 VDD/VDDA 降至 VPVD 阈值以下和/或当 VDD/VDDA 高于 VPVD 阈值时，可能会生成中断。然后，中断服务例程可以生成警告消息和/或将MCU置于安全状态。PVD 由软件启用。

### 内部复 位关闭

此功能仅适用于 具有PDR\_ON引脚的 封装。 通过将PDR\_ON引脚设置为低电平，禁用内部上电复位 （POR） / 断电复位 （PDR） 电路。

外部电源监控器应监视 VDD，并在 VDD 低于 1.7 V 时将设备设置为复位模式。NRST 应连接到此外部电源监控器。请参阅[*图 5：内部复位关闭的电源监控器互连*](#_bookmark35)。

##### 图 5.电源监控器互连，内部复位关闭(1)

9英寸

**（[WHUQDO9''斯尔朱VXSSO\VXSHUYLVRU**

（[W. UHVHW FRQWUROOHU DFWLYH ZKHQ9''< 1.79

1567

3'5B21

9英寸

06Y3497591

* + - 1. PRD\_ON引脚仅采用WLCSP49和UFBGA100 封装。

一套全面的省电模式允许设计低功耗 应用。

当内部复位为 OFF 时，不再支持以下集成功能：

* 集成的上电复位 （POR） / 断电复位 （PDR） 电路被 禁用。
* 必须禁用掉电复位（BOR）电路 。
* 嵌入式可编程电压检测器 （PVD） 被 禁用。
* VBAT 功能不再可用，VBAT 引脚应连接到 VDD。

## 稳压器

该稳压器有四种工作 模式：

* + - 调节器 打开
      * 主调节器模式 （MR）
      * 低功耗稳压器
      * 省电模式
    - 调节器关闭

### 调节器 打开

在嵌入BYPASS\_REG引脚的封装上，稳压器通过保持BYPASS\_REG低电平来使能。在所有其他封装上，稳压器始终处于使能状态。

当稳压器打开时，软件配置了三种功率模式：

* + - * MR用于标称调节模式（在运行中具有不同的电压调节 ）

在主稳压器模式（MR模式）下，提供不同的电压调节，以达到最大频率和动态功耗之间的最佳平衡。

* + - * LPR 用于 停止 模式

LP 调节器模式由软件在进入停止模式时配置。

* + - * 省电模式在待机 模式下使用。

关机模式仅在进入 待机模式时激活。 稳压器输出处于高阻抗状态，内核电路断电，从而产生零功耗。寄存器和 SRAM 的内容丢失。

根据封装的不同，V CAP\_1 和 V CAP\_2 引脚上应连接一个或两个外部陶瓷电容器。V CAP\_2 引脚仅适用于 LQFP100 和 UFBGA100 封装。

所有封装均具有稳压器 ON 功能。

### 调节器 关闭

稳压器 OFF 仅在 UFBGA100 上可用，该 UFBGA100 具有BYPASS\_REG引脚。稳压器通过保持BYPASS\_REG高来禁用。稳压器 OFF 模式允许通过 V CAP\_1 和 V CAP\_2 引脚向外部提供 V12 电压源。

由于内部电压调节不在内部管理，因此外部电压值必须与目标最大频率保持一致。请参阅 *表 14：一般操作条件*。

两个2.2 μF VCAP陶瓷电容应由两个100 nF去耦电容代替。请参阅*图 18：电源方案*。

当稳压器关闭时，V12 上不再有内部监控。应使用外部电源监控器来监视逻辑电源域的V12。PA0 引脚应用于此目的，并用作 V12 电源域上的上电复位。

在稳压器关闭模式下，不再支持以下功能：

* + - * PA0 不能 用作 GPIO 引脚，因为它允许复位 V12 逻辑电源域的一部分，而该部分未被 NRST 引脚复位。
      * 只要 PA0 保持低电平，在上电复位下就无法 使用调试模式。 因此，如果需要在复位或预复位下进行调试连接，则必须单独管理PA0和NRST引脚。

##### 图 6.调节器关闭

912

（[WHUQDO 9&$300/1/2SRZHU VXSSO\ VXSHUYLVRU

（[W.特高压弗尔库鲁胡德夫利ZKHQ 9&$300/1/2< 0LQ 912

$SSOLFDWLRQ特高压VLJQDO （RSWLRQDO）

9英寸

3$0

9英寸

1567

%<3$66B5（\*

912

9&30亿美元1

9&30亿美元2

DL1849893

必须遵守以下条件：

* + - * VDD应始终高于V CAP\_1和V CAP\_2以避免电源域之间的电流注入。
      * 如果 V CAP\_1 和 V CAP\_2 达到 V12 最小值的时间快于 VDD 达到 1.7 V 的时间，则 PA0 应保持在低电平以覆盖这两个条件：直到 V CAP\_1 和 V CAP\_2 达到 V12 最小值，直到 VDD 达到 1.7 V（参见*[图](#_bookmark40)* [*7*](#_bookmark40)）。
      * 否则，如果V CAP\_1和V CAP\_2达到V12最小值的时间慢于VDD达到1.7 V的时间，则PA0可以在外部置位低（见*[图](#_bookmark41)*[*8*](#_bookmark41)）。
      * 如果V CAP\_1和V CAP\_2 低于V12最小值 ，而VDD高于 1.7 V，则必须在PA0引脚上置位复位。

*注意：V12 的最小值取决于应用中针对的最大频率*

##### 图 7.稳压器 OFF 中的启动：缓慢的 VDD 斜率 - 在 V CAP\_1/V CAP\_2 稳定后，掉电复位上升

9英寸

3'5 1.79

911

0液基 912

9&30亿美元1/9&30亿美元2

断续器

1567

断续器

06Y3117991

1. 无论内部复位模式（开或关），此数字均有效。

##### 图 8.在稳压器 OFF 模式下启动：快速 VDD 斜率 - 在 V CAP\_1/V CAP\_2稳定之前，掉电复位上升

9英寸

3'5 1.79

911

0液基 912

9&30亿美元1/9&30亿美元2

1567

3$0DVVHUWHGH[WHUQDOO\

断续器

断续器

06Y3118091

1. 无论内部复位模式（开或关），此数字均有效。

### 稳压器开/关和内部电源监控器 可用性

##### 表 3.稳压器开/关和内部电源监控器可用性

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **包** | **调节器打开** | **调节器关闭** | **电源监控器打开** | **电源监控器关闭** |
| 新能源48 | 是的 | 不 | 是的 | 不 |
| 科龙珠浦49 | 是的 | 不 | 是 PDR\_ON设置为 VDD | 是PDR\_ON外部  控制（1） |
| LQFP64 | 是的 | 不 | 是的 | 不 |
| LQFP100 | 是的 | 不 | 是的 | 不 |
| UFBGA100 | 是 BYPASS\_REG设置为  断续器 | 是 BYPASS\_REG设置为  断续器 | 是 PDR\_ON设置为 VDD | 是PDR\_ON外部  控制 （1） |

1. 请参阅 [*第 3.15 节：电源监控器*](#_bookmark29)

## 实时时钟 （RTC） 和备份 寄存器

备份域包括：

* + - 实时 时钟
    - 20 个备份 寄存器

实时时钟（RTC）是一个独立的 BCD定时器/计数器。 专用寄存器包含 BCD（二进制编码十进制）格式的第二、分钟、小时（12/24 小时）、星期、日期、月份、年。自动执行月份 28、29（闰年）、30 和 31 天的校正。RTC具有参考时钟检测功能，更精确的第二源时钟（50或60 Hz） 可用于提高日历精度。 RTC 提供可编程报警和可编程周期性中断，可从停止和待机模式唤醒。亚秒值也以二进制格式提供。

它由32.768 kHz外部晶体、谐振器或振荡器、内部低功耗RC振荡器或高速外部时钟除以128来计时。内部低速RC的典型频率为32 kHz。RTC可以使用永恒的512 Hz输出进行校准，以补偿任何自然石英偏差。

两个报警寄存器用于在 特定时间生成报警，日历字段可以独立屏蔽以进行报警比较。 为了产生周期性中断，可以使用具有可编程分辨率的16位可预碎二进制自动重新加载下行器，并允许从每120 μs到每36小时自动唤醒和定期报警。

20位预分频器用于时基时钟。默认情况下，它配置为从 32.768 kHz 的时钟生成 1 秒的时基。

备份寄存器是 32 位寄存器，用于在 VDD 电源不可用时存储 80 字节的用户应用程序数据。备用寄存器不会被系统复位、电源复位或器件从待机模式唤醒时复位（请参见*[第 3.18 节： 低功耗](#_bookmark45)*[*模式*](#_bookmark45)）。

附加的 32 位寄存器包含可编程报警子秒、秒、分钟、小时、星期和日期。

RTC 和备份寄存器 通过一个开关供电，该开关在存在时 由 VDD 电源供电，或由 VBAT 引脚供电。

## 低功耗 模式

这些器件支持三种低功耗模式，可在低功耗、短启动时间和可用唤醒源之间实现最佳折衷：

##### 休眠 模式

在睡眠模式下，仅停止 CPU。所有外围设备继续运行，并在发生中断/事件时唤醒 CPU。

为了进一步降低功耗，可以在进入睡眠模式之前关闭闪存。请注意， 这需要从 RAM 执行代码。

##### 停止 模式

停止模式实现了最低的功耗，同时保留了SRAM和寄存器的内容。1.2 V域中的所有时钟都停止，PLL、HSI RC和HSE晶体振荡器被禁用。稳压器也可以置于正常或低功耗模式。

该器件可通过任何一条 EXTI 线路从停止模式唤醒（EXTI 线路源可以是 16 条外部线路之一、PVD 输出、RTC 报警/唤醒/捣碎器/时间戳事件）。

##### 待机 模式

待机模式用于实现最低的功耗。关闭内部稳压器，关闭整个1.2 V域电源。PLL、HSI RC 和 HSE 晶体振荡器均已关闭。进入待机模式后，SRAM 和寄存器内容将丢失，但选择备份域中的寄存器除外。

当发生 外部复位（NRST引脚）、 IWDG复位、WKUP引脚上的上升沿或RTC报警/唤醒/篡改/时间戳事件时，器件退出 待机模式。

当绕过嵌入式稳压器并且1.2 V域由外部电源控制时，不支持待机模式。

* 1. **VBAT 操作**

VBAT 引脚 允许在没有外部电池和外部超级电容器的情况下，从外部电池、外部超级电容器或从 VDD 为器件 VBAT 域供电。

VDD 不存在时，将激活 VBAT 操作。

VBAT 引脚可补助 RTC 和备份寄存器。

*注意： 当微控制器由VBAT*供电时，*外部中断和RTC报警/事件不会使其退出VBAT操作。当PDR\_ON引脚未连接到* *VDD（内部复位关闭）时，VBAT 功能不再可用，VBAT 引脚应连接到 VDD。*

## 定时器和 看门狗

这些器件嵌入了一个高级控制定时器、七个通用定时器和两个看门狗定时器。

所有计时器 计数器都可以在调试模式下冻结。

[*表4*](#_bookmark49) 比较了高级控制定时器和通用定时器的功能。

**表 4.定时器功能比较**

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **定时器类型** | **定时器** | **计数器分辨率** | **计数器类型** | **预标度因子** | **断续器**  **请求生成** | **捕获/比较通道** | **互补输出** | **最大接口时钟（兆赫）** | **最大定时器时钟（兆赫）** |
| 高级控制 | 蒂姆1 | 16 位 | 向上、向下、向上/向下 | 介于 1 和 65536 之间的任何整数 | 是的 | 4 | 是的 | 100 | 100 |
| 一般用途 | TIM2， TIM5 | 32 位 | 向上、向下、向上/向下 | 介于 1 和 65536 之间的任何整数 | 是的 | 4 | 不 | 50 | 100 |
| TIM3， TIM4 | 16 位 | 向上、向下、向上/向下 | 介于 1 和 65536 之间的任何整数 | 是的 | 4 | 不 | 50 | 100 |
| 蒂姆9 | 16 位 | 向上 | 介于 1 和 65536 之间的任何整数 | 不 | 2 | 不 | 100 | 100 |
| TIM1 0， TIM11 | 16 位 | 向上 | 介于 1 和 65536 之间的任何整数 | 不 | 1 | 不 | 100 | 100 |

### 高级控制定时器 （TIM1）

高级控制定时器（TIM1）可以看作是在4个独立通道上多路复用的三相PWM发生器。它具有互补的 PWM 输出和可编程的插入死区时间。它也可以被视为一个完整的通用定时器。其 4 个独立通道可用于：

* + - * 输入 捕获
      * 输出 比较
      * PWM 生成（边缘对齐或中心对齐 模式）
      * 单脉冲模式 输出

如果配置为标准16位定时器，则具有与通用TIMx定时器相同的功能。如果配置为16位PWM发生器，则具有完全调制能力（0-100%）。

高级控制定时器可以与TIMx定时器协同工作，同时具有定时器链路功能，用于同步或事件链接。

TIM1 支持独立的 DMA 请求生成。

### 通用定时器 （TIMx）

STM32F411xC/xE中嵌入了7个可同步的通用定时器（差异见 [*表4*](#_bookmark49) ）。

##### TIM2， TIM3， TIM4， TIM5

STM32F411xC/xE器件是4款全功能通用定时器：TIM2、TIM5、TIM3和TIM4。TIM2 和 TIM5 定时器基于 32 位自动重新加载上/下计数器和 16 位预分频器。 TIM3 和 TIM4 定时器 基于 16 位自动重新加载上/下计数器和 16 位预分频器。它们均具有四个独立的通道，用于输入捕获/输出比较、PWM 或单脉冲模式输出。这可提供多达 15 个输入捕获/输出比较/PWM。

TIM2、TIM3、TIM4、TIM5 通用定时器可以协同工作，也可以与其他通用定时器和高级控制定时器 TIM1 通过定时器链路功能协同工作，以实现同步或事件链接。

这些通用定时器中的任何一个都可用于生成PWM输出。

TIM2、TIM3、TIM4、TIM5 都具有独立的 DMA 请求生成。它们能够处理正交（增量）编码器信号和来自 1 到 4 个霍尔效应传感器的数字输出。

##### TIM9、TIM10 和 TIM11

这些定时器基于 16 位自动重新加载上载计数器和 16 位预分频器。TIM10 和 TIM11 具有一个独立通道，而 TIM9 具有两个独立的通道，用于输入捕获/输出比较、PWM 或单脉冲 模式输出。它们可以与 TIM2、TIM3、TIM4、TIM5 全功能通用定时器同步。它们也可以用作简单的时基。

### 独立看门狗

独立看门狗基于12位下行器和8位预分频器。它由 独立的 32 kHz内部RC提供 时钟，并且由于它独立于主时钟工作，因此它可以在停止和待机模式下工作。它可以用作在出现问题时 重置 设备的监视器，或用作 应用程序超时管理的空闲运行计时器 。它可通过选项字节进行硬件或软件配置。

### 窗口 看门狗

窗口看门狗基于 7 位下行计数器，可设置为自由运行。它可以用作看门狗，以便在出现问题时重置设备。它是从主时钟开始的。它具有早期预警中断功能，计数器 可以在调试模式下冻结。

### 系统定 时器

该 计时器 专用于 实时操作系统，但 也可以用作 标准下行器。它具有以下特点：

* + - * 24 位 下行程序
      * 自动加载 功能
      * 计数器达到 0 时可屏蔽系统中断生成
      * 可编程时钟 源。

## 内部集成电路接口 （I2C）

多达三个 I2C 总线接口可在多主机和从模式下工作。它们可以支持标准（高达 100 kHz）和快速（高达 400 kHz）模式。I2C 总线频率可提高至 1 MHz。有关完整解决方案的更多详细信息，请联系您当地的意法半导体销售代表。它们还支持7/10位寻址模式和7位双寻址模式（作为从机）。嵌入了硬件 CRC 生成/验证。

它们可以由 DMA 提供服务，并支持 SMBus 2.0/PMBus。

这些器件还包括可编程模拟和数字噪声滤波器（见 [*表5*](#_bookmark57)）。

**表 5.I2C模拟和数字滤波器的比较**

|  |  |  |
| --- | --- | --- |
|  | **模拟滤波器** | **数字滤波器** |
| 抑制尖峰的脉冲宽度 |  50 ns | 可编程长度为 1 至 15 个 I2C 外设时钟 |

## 通用同步/异步接收器 发射器 （USART）

这些器件嵌入了三个通用同步/异步接收器发射器（USART1、USART2 和 USART6）。

这三个接口支持异步通信，IrDA SIR ENDEC支持，多处理器通信模式，单线半双工通信模式，并具有LIN主/从功能。USART1 和 USART6 接口能够以高达 12.5 Mbit/s 的速度进行通信。USART2 接口最多可进行通信

6.25 位/秒。

USART1 和 USART2 还提供 CTS 和 RTS 信号的硬件管理、智能卡模式（符合 ISO 7816 标准）和类似 SPI 的通信功能。所有接口均可由 DMA 控制器提供服务。

**表 6.USART 功能比较**

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **美国艺术**  **名字** | **标准功能** | **调制解调器 （RTS/CTS）** | **林** | **SPI**  **主人** | **irDA** | **智能卡 （ISO 7816）** | **最特率（以 Mbit / s 为单位 ）（过采样 16 ）** | **最特率（以 Mbit / s 为单位 ）（过采样 8 ）** | **断续器**  **映射** |
| 美国艺术1 | X | X | X | X | X | X | 6.25 | 12.5 | APB2  （最大 100 兆赫） |
| USART2 | X | X | X | X | X | X | 3.12 | 6.25 | APB1  （最大 50 兆赫） |
| 美国艺术6 | X | 不适用 | X | X | X | X | 6.25 | 12.5 | APB2  （最大 100 兆赫） |

## 串行 外设接口 （SPI）

这些器件在全双工和单工通信模式下具有多达五个从机和主模式的 SPI。 SPI1、SPI4 和 SPI5 能够以 高达 50 Mbit/s 的速度进行通信，SPI2 和 SPI3 能够以高达 25 Mbit/s 的速度进行通信。3 位预分频器提供 8 个主模式频率，帧可配置为 8 位或 16 位。硬件 CRC 生成/验证支持基本的 SD 卡/MMC 模式。 所有 SPI 都可以由 DMA 控制器提供服务。

SPI 接口可配置为在 TI 模式下工作，以便在主模式和从模式下进行通信。

## 内部集成音效 （I2S）

提供 5 个标准 I2S 接口（通过 SPI1 至 SPI5 进行多路复用）。它们可在 主模式或从模式、 单工通信模式下以及 I2S2 和 I2S3 的全双工模式下运行，并 可配置为以 16 位/32 位分辨率作为输入工作 或输出通道。支持从 8 kHz 到 192 kHz 的所有 I2Sx 音频采样频率。当一个或两个 I2S接口配置为主控模式时，主时钟可以以采样频率的256倍输出到外部DAC/编解码器。

所有 I2Sx 均可由 DMA 控制器提供服务。

## 音频锁相环 （PLLI2S）

这些器件具有用于音频 I2S 应用的附加专用 PLL。它允许在不影响 CPU 性能的情况下实现无差错的 I2S 采样时钟精度。

可以修改PLLI2S配置以管理I2S采样速率变化，而无需禁用用于CPU的主PLL（PLL）。

音频PLL可以以非常低的误差进行编程，以获得8 kHz至192 kHz的采样率。

除音频PLL外，主时钟输入引脚还可用于将I2S流与外部PLL（或编解码器输出）同步。

## 安全数字输入/输出接口 （SDIO）

SD/SDIO/MMC/eMMC 主机接口支持多媒体卡系统规范版本 4.2，支持三种不同的数据总线模式：1 位（默认）、4 位和 8 位。

该接口允许以高达50 MHz的频率传输数据，并符合 SD存储卡规范版本2.0。

SDIO 卡规范版本 2.0 还支持两种不同的数据总线模式：1 位（默认）和 4 位。

当前版本一次只支持一个 SD/SDIO/MMC4.2 卡和一堆 MMC4。1 或更早版本。

除了 SD/SDIO/MMC/eMMC 之外，该接口还完全符合 CE-ATA 数字协议 Rev1.1。

## 通用串行总线全速行驶 （OTG\_FS）

这些器件嵌入了带有集成收发器的 USB OTG 全速器件/主机/OTG 外设。USB OTG FS 外设符合 USB 2.0 规范和 OTG 1.0 规范。它具有软件可配置的端点设置，并支持挂起/恢复。USB OTG 全速控制器需要一个专用的 48 MHz 时钟，该时钟由连接到 HSE 振荡器的 PLL 生成。主要特点是：

* + - Rx 和 Tx FIFO 组合大小为 320 × 35 位，具有动态 FIFO 大小调整
    - 支持会话请求协议 （SRP） 和主机协商协议 （HNP）
    - 4 个双向 端点
    - 8 个主机通道，具有定期 OUT 支持
    - 内部HNP/SNP/IP（无需任何外部 电阻器）
    - 对于 OTG/主机模式，如果连接了总线供电的设备，则需要电源开关

## 通用输入/输出

每个 GPIO 引脚均可通过软件配置为输出（推挽式或开漏式，带或不带上拉或下拉）、输入（浮动、带或不带上拉或 下拉）或外设备用功能。大多数 GPIO 引脚与数字或模拟替代功能共享。所有 GPIO 都具有高电流功能，并具有速度选择功能，可更好地管理内部噪声、功耗和电磁辐射。

如果需要，可以通过遵循特定顺序来锁定 I/O 配置，以避免错误地写入 I/O 寄存器。

快速 I/O 处理，允许最大 I/O 切换频率高达 100 MHz。

## 模数转换器 （ADC）

一个12位模数转换器是嵌入式的，共享多达16个外部通道，在单次或扫描模式下执行转换。在扫描模式下，对选定的一组模拟输入执行自动转换。

ADC可由DMA控制器进行隔离。模拟看门狗功能允许非常精确地监控一个、部分或所有选定通道的转换电压。当转换后的电压超出编程阈值时，将产生中断。

为了同步模数转换和定时器，ADC可由TIM1、TIM2、TIM3、TIM4或TIM5定时器中的任何一个触发。

## 温度 传感器

温度传感器必须 产生随温度线性 变化的电压。 转换范围介于 1.7 V 和 3.6 V 之间。 温度传感器在内部连接到ADC\_IN18输入通道，该通道用于将传感器输出电压转换为数字值。有关其他信息，请参阅参考手册。

由于 温度传感器的偏移因工艺变化 而因 芯片 而异，因此内部温度传感器主要适用于检测温度变化而不是绝对温度的应用。如果需要准确的温度读数，则应使用一个外部温度传感器部件。

## 串行线 JTAG 调试端口 （SWJ-DP）

ARM SWJ-DP 接口是嵌入式的，是 JTAG 和串行导线调试端口的组合，可将串行导线调试或 JTAG 探头连接到 目标。

调试仅使用2个引脚执行，而不是JTAG所需的5个引脚（JTAG引脚可以作为具有替代功能的GPIO重复使用）：JTAG TMS和TCK引脚分别与SWDIO和SWCLK共享，TMS引脚上的特定序列 用于在JTAG-DP和SW-DP之间切换。

## 嵌入式 跟踪 宏单元™

ARM嵌入式跟踪宏单元通过少量ETM引脚以非常高的速率将压缩数据从STM32F411xC/xE流式传输到外部硬件跟踪端口分析仪（TPA） 设备，从而 提供CPU内核内部指令和数据流的更大可见性。TPA 使用任何可用的高速通道连接到主机。可以记录实时指令和数据流活动，然后对其进行格式化以在运行调试器软件的主计算机上显示。TPA 硬件可从常见的开发工具供应商处获得。

嵌入式跟踪宏单元使用第三方调试器软件工具运行。

# 引脚排列和引脚 说明

##### 图 9.STM32F411xC/xE WLCSP49 引脚排列

7

6

$

9''

966

%

9%$7

3'5

维生素

&

3&14-

3&15-

26&32B，126&32B287

'

3+0-

3+1-

26&B，1 26&B287

(

1567

966$

95()-

)

9''$

95()+

3$0

\*

3$1

3$4

063497691

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 5 | 4 | 3 | 2 | 1 |
| %2270 | 3%4 | 3%3 | 3$15 | 3$14 |
| 3%8 | 3%5 | 3$13 | 9'' | 966 |
| 3%9 | 3%6 | 3$12 | 3$10 | 3$11 |
| 3&13 | 3%7 | 966 | 3$9 | 3$80 |
| 3$2 | 3元3元 | 3%10 | 3%12 | 3%15 |
| 3$5 | 3$6 | 3$7 | 9'' | 3%14 |
| 3%0 | 3%1 | 3%2 | 9&$31 | 3%13 |

1. 上图显示了包装凸起侧。

##### 图 10.STM32F411xC/xE UFQFPN48 引脚排列

48

1

47

46454443 4241403938

6"!4

37

36

6美元

0#13

2

35

633

0#14-/3#32?).

3

0!13

0#15-/3#32?/54

4

34

33

0!12

0(0-/3#?).

5

32

0!11

0(1-/3#?/54

6

31

0!10

5&1&0.48

.234

7

30

0!9

633!/62%&-

8

29

0!8

6$$！/62%&+

9

28

0"15

0!0

10

27

0"14

0!1

11

26

0"13

0!2

12

13

151617 18192021 2223

25

24

0"12

14

-33115062

6美元

633

0"9

0"8

"//40

0"7

0"6

0"5

0"4

0"3

0!15

0!14



1. 上图显示了软件包顶部视图。

0!3

0!4

0!5

0!6

0!7

0"0

0"1

0"2

0"10

6#!01

633

6美元

##### 图 11.STM32F411xC/xE LQFP64 引脚排列

6"!4

0#13

0#14-/3#32?).

0#15-/3#32?/54

0(0-/3#?).

0(1-/3#?/54

.234

0#0

0#1

0#2

0#3

633!/62%&-

6$$！/62%&+

0!0

0!1

0!2

1

2

3

4

5

6

7

8

9

64 63 62 61 60 59 58 57 56 55 54 53 52 51 50 49

48

47

46

45

44

43

42

41

,1&064

10

11

12

13

14

15

40

39

38

37

36

35

34

1633年

6美元

633

0!13

0!12

0!11

0!10

0!9

0!8

0#9

0#8

0#7

0#6

0"15

0"14

0"13

0"12

17 18 19 20 21 22 23 24 25 26 27 28 29 30 31 32

-33114962

6美元

633

0"9

0"8

"//400"7

0"6

0"5

0"4

0"3

0$2

0#12

0#11

0#10

0!15

0!14

1. 上图显示了软件包顶部视图。

0!3

633

6美元

0!4

0!5

0!6

0!7

0#4

0#5

0"0

0"1

0"2

0"10

6#!01

633

6美元

##### 图 12.STM32F411xC/xE LQFP100 引脚排列

0%2

0%3

0%4

0%5

0%6

6"!4

0#13

0#14-/3#32?).

0#15-/3#32?/54

633

6美元

0(0-/3#?).

0(1-/3#?/54

.234

0#0

0#1

0#2

0#3

6美元

633!/62%&-

62%&+

6$$！

0!0

0!1

0!2

1

2

3

4

5

6

7

8

9

10

11

12

13

14

15

16

17

18

19

20

21

22

23

24

25

,1&0100

756$$

74634

736#！02

720！12

710！11

700！11

690！10.0

680！10

670！8

660#9

650#8

640#7

630#6

620$15

610$14

600$13

590$12

580$11

570$10

560$500

550$8

540"15

530"14

520"13

510"12

-33115162

100

99

98

97

96

95

94

93

92

91

90

89

88

87

86

85

84

83

82

81

80

79

78

77

76

6美元

633

0%1

0%0

0"9

0"8

"//400"7

0"6

0"5

0"4

0"3

0$7

0$6

0$5

0$4

0$3

0$2

0$1

0$0

0#12

0#11

0#10

0！14

0！13

1. 上图显示了软件包顶部视图。

0!3

633

6美元

0!4

0!5

0!6

0!7

0#4

0#5

0"0

0"1

0"2

0%7

0%8

0%9

0%10

0%11

0%12

0%13

0%14

0%15

0"10

6#!01

633

6美元

26

27

28

29

30

31

32

33

34

35

36

37

38

39

40

41

42

43

44

45

46

47

48

49

50

##### 图 13.STM32F411xC/xE UFBGA100 引脚排列

1

2

3

4

5

6

7

8

9

10

11

12

$

%

&

'

(

)

\*

+

-

.

/

0

063315291

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | | | | |  | | | | | | |
|  | 3（ 33（1）  3（ 43）（2  3& 133（5  $17，B7$03  3& 143（6  26&32B，1  3& 159%$7  26&32B287  3+ 0966  26&B，1 | 3%8 %2270  3% 93%7  3（ 09''  966  %<3$66B5（\* | 3'7  3%6  3%5 | 3'5  3'6 | 3%4 | 3%3 | 3$15 | 3$14 | 3$13 | 3$12 |  |
| 3'4 | 3'3 | 3'1 | 3&12 | 3&10 | 3$11 |
|  | 3'2 | 3'0 | 3&11 | 9&$32 | 3$10 |
|  |  |  | 3$9 | 3$80 | 3&9 |
|  |  |  | 3&8 | 3&7 | 3&6 |
|  |  |  |  | 966 | 966 |
|  | 3+ 19''  26&B287 |  |  |  |  |  |  |  | 9'' | 9'' |  |
| 3& 01567 | 3'5B21 |  |  |  |  |  | 3'15 | 3'14 | 3'13 |
| 966$ 3&1 | 3&2 |  |  |  |  |  | 3'12 | 3'11 | 3'10 |
| 95（）- 3&3 | 3$ 23$5 | 3&4 |  |  | 3'9 | 3%11 | 3%15 | 3%14 | 3%13 |
| 95（）+ 3$0  :.83 | 3$ 33$6 | 3&5 | 3%2 | 3(8 | 3(10 | 3(12 | 3%10 | 9&$31 | 3%12 |
| 9''$ 3$1 | 3$ 43$7 | 3%0 | 3%1 | 3(7 | 3(9 | 3(11 | 3(13 | 3(14 | 3(15 |
|  | | | | |  | | | | | | |

1. 此图显示了包顶视图

##### 表 7.引脚排列表中使用的图例/缩写

|  |  |  |
| --- | --- | --- |
| **名字** | **缩写** | **定义** |
| 引脚名称 | 除非在引脚名称下方的括号中另有说明，否则复位期间和之后的引脚功能与实际引脚名称相同 | |
| 引脚类型 | S | 电源引脚 |
| 我 | 仅输入引脚 |
| 输入/输出 | 输入/输出引脚 |
| I/O 结构 | 英尺 | 5 V 容限 I/O |
| 断续器 | 标准 3.3 V I/O |
| B | 专用 BOOT0 引脚 |
| 断续器 | 双向复位引脚，带嵌入式弱上拉电阻 |
| 笔记 | 除非注释另有说明，否则所有 I/O 在复位期间和之后都设置为浮动输入 | |
| 替代功能 | 通过GPIOx\_AFR寄存器选择的功能 | |
| 附加功能 | 通过外设寄存器直接选择/启用功能 | |

**塔****布尔 8.STM32F411xC/xE 引脚定义**

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **引脚数** | | | | | **引脚名称（ 复位后的功能）（1）** | **引脚类型** | **I/O 结构** | **笔记** | **替代功能** | **附加功能** |
| **断续器48** | **LQFP64** | **科龙珠浦49** | **LQFP100** | **UFBGA100L** |
| - | - | - | 1 | B2 | 聚乙烯2 | 输入/输出 | 英尺 | - | TRACECLK， SPI4\_SCK/I2S4\_CK， SPI5\_SCK/I2S5\_CK， EVENTOUT | - |
| - | - | - | 2 | 答1 | 聚乙烯3 | 输入/输出 | 英尺 | - | TRACED0， 事件输出 | - |
| - | - | - | 3 | B1 | 聚乙烯4 | 输入/输出 | 英尺 | - | TRACED1，SPI4\_NSS/I2S4\_WS，SPI5\_NSS/I2S5\_WS，事件输出 | - |
| - | - | - | 4 | 二、低温 | 聚乙烯5 | 输入/输出 | 英尺 | - | TRACED2、TIM9\_CH1、SPI4\_MISO、SPI5\_MISO、事件输出 | - |

##### 表 8.STM32F411xC/xE 引脚定义（续）

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **引脚数** | | | | | **引脚名称（ 复位后的功能）（1）** | **引脚类型** | **I/O 结构** | **笔记** | **替代功能** | **附加功能** |
| **断续器48** | **LQFP64** | **科龙珠浦49** | **LQFP100** | **UFBGA100L** |
| - | - | - | 5 | D2 | 聚乙烯6 | 输入/输出 | 英尺 | - | TRACED3， TIM9\_CH2， SPI4\_MOSI/I2S4\_SD， SPI5\_MOSI/I2S5\_SD， 事件输出 | - |
| - | - | - | - | D3 | 断续器 | S | - | - | - | - |
| - | - | - | - | C4型 | 断续器 | S | - | - | - | - |
| 1 | 1 | B7 | 6 | E2 | 断续器 | S | - | - | - | - |
| 2 | 2 | D5型 | 7 | C1 | PC13- ANTI\_TAMP | 输入/输出 | 英尺 | (2)(3) | - | RTC\_TS RTC\_OUT RTC\_AMP1 |
| 3 | 3 | C7型 | 8 | D1 | PC14- OSC32\_IN | 输入/输出 | 英尺 | (2)(3)  (4) | - | OSC32\_IN |
| 4 | 4 | C6型 | 9 | E1 | PC15- OSC32\_OUT | 输入/输出 | 英尺 | - | - | OSC32\_OUT |
| - | - | - | 10 | F2 型 | 断续器 | S | - | - | - | - |
| - | - | - | 11 | G2 | 断续器 | S | - | - | - | - |
| 5 | 5 | D7型 | 12 | F1 | PH0 - OSC\_IN | 输入/输出 | 英尺 | - | - | OSC\_IN |
| 6 | 6 | D6航站楼 | 13 | G1 | PH1 - OSC\_OUT | 输入/输出 | 英尺 | - | - | OSC\_OUT |
| 7 | 7 | E7型 | 14 | H2 | 断续器 | 输入/输出 | 英尺 | - | 事件输出 | - |
| - | 8 | - | 15 | H1 | 电脑0 | 输入/输出 | 英尺 | - | 事件输出 | ADC1\_10 |
| - | 9 | - | 16 | J2 | 电脑1 | 输入/输出 | 英尺 | - | 事件输出 | ADC1\_11 |
| - | 10 | - | 17 | J3 | 电脑2 | 输入/输出 | 英尺 | - | SPI2\_MISO，  I2S2ext\_SD， 事件输出 | ADC1\_12 |
| - | 11 | - | 18 | K2 | 电脑3 | 输入/输出 | 英尺 | - | SPI2\_MOSI/I2S2\_SD， 事件输出 | ADC1\_13 |
| - | - | - | 19 | - | 断续器 | S | - | - | - | - |
| 8 | 12 | E6 | 20 | J1 | 断续器 | S | - | - | - | - |
| - | - | - | - | K1 | VREF- | S | - | - | - | - |
| 9 | 13 | F7型 | 21 | L1 | VREF+ | S | - | - | - | - |
| - | - | - | 22 | M1型 | 断续器 | S | - | - | - | - |

**表 8.STM32F411xC/xE 引脚定义（续）**

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **引脚数** | | | | | **引脚名称（ 复位后的功能）（1）** | **引脚类型** | **I/O 结构** | **笔记** | **替代功能** | **附加功能** |
| **断续器48** | **LQFP64** | **科龙珠浦49** | **LQFP100** | **UFBGA100L** |
| 10 | 14 | F6型 | 23 | 二层 | PA0-WKUP | 输入/输出 | 断续器 | (5) | TIM2\_CH1/TIM2\_ET， TIM5\_CH1， USART2\_CTS， EVENTOUT | ADC1\_0， WKUP1 |
| 11 | 15 | 七国集团 | 24 | M2 型 | PA1 | 输入/输出 | 英尺 | - | TIM2\_CH2、TIM5\_CH2、SPI4\_MOSI/I2S4\_SD、USART2\_RTS、事件输出 | ADC1\_1 |
| 12 | 16 | E5型 | 25 | K3型 | PA2 | 输入/输出 | 英尺 | - | TIM2\_CH3、TIM5\_CH3、TIM9\_CH1、I2S2\_CKIN、USART2\_TX、EVENTOUT | ADC1\_2 |
| 13 | 17 | E4 | 26 | L3 型 | PA3 | 输入/输出 | 英尺 | - | TIM2\_CH4、TIM5\_CH4、TIM9\_CH2、I2S2\_MCK、USART2\_RX、EVENTOUT | ADC1\_3 |
| - | 18 | - | 27 | - | 断续器 | S | - | - | - | - |
| - | - | - | - | E3 | BYPASS\_REG | S | - | - | - | - |
| - | 19 | - | 28 | - | 断续器 | 我 | 英尺 | - | 事件输出 | - |
| 14 | 20 | 七国集团 | 29 | M3型 | 聚四乙酸乙酯 | 输入/输出 | 断续器 | - | USART2\_CK SPI3\_NSS/I2S3\_WS SPI1\_NSS/I2S1\_WS， EVENTOUT | ADC1\_4 |
| 15 | 21 | F5型 | 30 | K4客机 | PA5 | 输入/输出 | 断续器 | - | TIM2\_CH1/TIM2\_ET， SPI1\_SCK/I2S1\_CK， EVENTOUT | ADC1\_5 |
| 16 | 22 | F4型 | 31 | L4 型 | PA6 | 输入/输出 | 英尺 | - | TIM1\_BKIN、TIM3\_CH1、SPI1\_MISO、I2S2\_MCK、SDIO\_CMD、EVENTOUT | ADC1\_6 |
| 17 | 23 | F3型 | 32 | M4型 | PA7 | 输入/输出 | 英尺 | - | TIM1\_CH1N、TIM3\_CH2、SPI1\_MOSI/I2S1\_SD、事件输出 | ADC1\_7 |

##### 表 8.STM32F411xC/xE 引脚定义（续）

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **引脚数** | | | | | **引脚名称（ 复位后的功能）（1）** | **引脚类型** | **I/O 结构** | **笔记** | **替代功能** | **附加功能** |
| **断续器48** | **LQFP64** | **科龙珠浦49** | **LQFP100** | **UFBGA100L** |
| - | 24 | - | 33 | K5型 | 电脑4 | 输入/输出 | 英尺 | - | 事件输出 | ADC1\_14 |
| - | 25 | - | 34 | L5 型 | 电脑5 | 输入/输出 | 英尺 | - | 事件输出 | ADC1\_15 |
| 18 | 26 | 七月组 | 35 | M5型 | PB0 | 输入/输出 | 英尺 | - | TIM1\_CH2N、TIM3\_CH3、SPI5\_SCK/I2S5\_CK、事件输出 | ADC1\_8 |
| 19 | 27 | G4 | 36 | M6型 | PB1 | 输入/输出 | 英尺 | - | TIM1\_CH3N、TIM3\_CH4、SPI5\_NSS/I2S5\_WS、事件输出 | ADC1\_9 |
| 20 | 28 | G3 | 37 | L6 型 | PB2 | 输入/输出 | 英尺 | - | 事件输出 | 启动1 |
| - | - | - | 38 | M7型 | 聚乙烯7 | 输入/输出 | 英尺 | - | TIM1\_ETR， 事件输出 | - |
| - | - | - | 39 | L7 型 | 聚乙烯8 | 输入/输出 | 英尺 | - | TIM1\_CH1N， 事件输出 | - |
| - | - | - | 40 | M8型 | 聚氯乙烯9 | 输入/输出 | 英尺 | - | TIM1\_CH1， 事件输出 | - |
| - | - | - | 41 | L8 | 聚乙烯10 | 输入/输出 | 英尺 | - | TIM1\_CH2N， 事件输出 | - |
| - | - | - | 42 | M9型 | 聚醚醚醚醚 | 输入/输出 | 英尺 | - | TIM1\_CH2、SPI4\_NSS/I2S4\_WS、SPI5\_NSS/I2S5\_WS、事件输出 | - |
| - | - | - | 43 | L9 型 | 聚乙烯12 | 输入/输出 | 英尺 | - | TIM1\_CH3N、 SPI4\_SCK/I2S4\_CK、 SPI5\_SCK/I2S5\_CK、 事件输出 | - |
| - | - | - | 44 | M10型 | 聚乙烯13 | 输入/输出 | 英尺 | - | TIM1\_CH3、SPI4\_MISO、SPI5\_MISO、EVENTOUT | - |
| - | - | - | 45 | M11型 | 聚乙烯14 | 输入/输出 | 英尺 | - | TIM1\_CH4， SPI4\_MOSI/I2S4\_SD， SPI5\_MOSI/I2S5\_SD， EVENTOUT | - |
| - | - | - | 46 | M12型 | 聚乙烯15 | 输入/输出 | 英尺 | - | TIM1\_BKIN，事件输出 | - |

**表 8.STM32F411xC/xE 引脚定义（续）**

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **引脚数** | | | | | **引脚名称（ 复位后的功能）（1）** | **引脚类型** | **I/O 结构** | **笔记** | **替代功能** | **附加功能** |
| **断续器48** | **LQFP64** | **科龙珠浦49** | **LQFP100** | **UFBGA100L** |
| 21 | 29 | E3 | 47 | L10型 | PB10 | 输入/输出 | 英尺 | - | TIM2\_CH3、I2C2\_SCL、SPI2\_SCK/I2S2\_CK、I2S3\_MCK、SDIO\_D7、EVENTOUT | - |
| - | - | - | - | K9型 | PB11 | 输入/输出 | 英尺 | - | TIM2\_CH4、I2C2\_SDA、I2S2\_CKIN、 事件输出 | - |
| 22 | 30 | G2 | 48 | L11型 | 断续器1 | S | - | - | - | - |
| 23 | 31 | D3 | 49 | F12型 | 断续器 | S | - | - | - | - |
| 24 | 32 | F2 型 | 50 | G12 | 断续器 | S | - | - | - | - |
| 25 | 33 | E2 | 51 | L12型 | PB12 | 输入/输出 | 英尺 | - | TIM1\_BKIN、 I2C2\_SMBA、 SPI2\_NSS/I2S2\_WS、 SPI4\_NSS/I2S4\_WS、 SPI3\_SCK/I2S3\_CK、 EVENTOUT | - |
| 26 | 34 | G1 | 52 | K12型 | PB13 | 输入/输出 | 英尺 | - | TIM1\_CH1N， SPI2\_SCK/I2S2\_CK， SPI4\_SCK/I2S4\_CK， EVENTOUT | - |
| 27 | 35 | F1 | 53 | K11 | PB14 | 输入/输出 | 英尺 | - | TIM1\_CH2N， SPI2\_MISO，  I2S2ext\_SD、 SDIO\_D6、事件输出 | - |
| 28 | 36 | E1 | 54 | K10型 | PB15 | 输入/输出 | 英尺 | - | RTC\_50Hz、TIM1\_CH3N、SPI2\_MOSI/I2S2\_SD、SDIO\_CK、事件输出 | RTC\_REFIN |
| - | - | - | 55 | - | PD8 | 输入/输出 | 英尺 | - | - | - |
| - | - | - | 56 | K8型 | 断续器 | 输入/输出 | 英尺 | - | - | - |
| - | - | - | 57 | J12型 | PD10 | 输入/输出 | 英尺 | - | - | - |
| - | - | - | 58 | J11 | PD11 | 输入/输出 | 英尺 | - | - | - |
| - | - | - | 59 | J10型 | PD12 | 输入/输出 | 英尺 | - | TIM4\_CH1， 事件输出 | - |

##### 表 8.STM32F411xC/xE 引脚定义（续）

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **引脚数** | | | | | **引脚名称（ 复位后的功能）（1）** | **引脚类型** | **I/O 结构** | **笔记** | **替代功能** | **附加功能** |
| **断续器48** | **LQFP64** | **科龙珠浦49** | **LQFP100** | **UFBGA100L** |
| - | - | - | 60 | H12型 | PD13 | 输入/输出 | 英尺 | - | TIM4\_CH2， 事件输出 | - |
| - | - | - | 61 | H11 | PD14 | 输入/输出 | 英尺 | - | TIM4\_CH3， 事件输出 | - |
| - | - | - | 62 | H10型 | PD15 | 输入/输出 | 英尺 | - | TIM4\_CH4， 事件输出 | - |
| - | 37 | - | 63 | E12型 | 电脑6 | 输入/输出 | 英尺 | - | TIM3\_CH1、I2S2\_MCK、USART6\_TX、SDIO\_D6、事件输出 | - |
| - | 38 | - | 64 | E11 | 电脑7 | 输入/输出 | 英尺 | - | TIM3\_CH2、SPI2\_SCK/I2S2\_CK、I2S3\_MCK、USART6\_RX、SDIO\_D7、事件输出 | - |
| - | 39 | - | 65 | E10型 | 电脑8 | 输入/输出 | 英尺 | - | TIM3\_CH3、USART6\_CK、SDIO\_D0、事件输出 | - |
| - | 40 | - | 66 | D12型 | 电脑9 | 输入/输出 | 英尺 | - | MCO\_2、TIM3\_CH4、I2C3\_SDA、I2S2\_CKIN、SDIO\_D1、EVENTOUT | - |
| 29 | 41 | D1 | 67 | D11型 | PA8 | 输入/输出 | 英尺 | - | MCO\_1、TIM1\_CH1、I2C3\_SCL、USART1\_CK、USB\_FS\_SOF、SDIO\_D1、EVENTOUT | - |
| 30 | 42 | D2 | 68 | D10型 | PA9 | 输入/输出 | 英尺 | - | TIM1\_CH2、I2C3\_SMBA、USART1\_TX、USB\_FS\_VBUS、SDIO\_D2、EVENTOUT | OTG\_FS\_VBUS |

**表 8.STM32F411xC/xE 引脚定义（续）**

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **引脚数** | | | | | **引脚名称（ 复位后的功能）（1）** | **引脚类型** | **I/O 结构** | **笔记** | **替代功能** | **附加功能** |
| **断续器48** | **LQFP64** | **科龙珠浦49** | **LQFP100** | **UFBGA100L** |
| 31 | 43 | 二、低温 | 69 | C12型 | PA10 | 输入/输出 | 英尺 | - | TIM1\_CH3、SPI5\_MOSI/I2S5\_SD、USART1\_RX、USB\_FS\_ID、事件输出 | - |
| 32 | 44 | C1 | 70 | 维生素 B12 | PA11 | 输入/输出 | 英尺 | - | TIM1\_CH4、SPI4\_MISO、USART1\_CTS、USART6\_TX、USB\_FS\_DM、事件输出 | - |
| 33 | 45 | C3型 | 71 | 答12 | PA12型 | 输入/输出 | 英尺 | - | TIM1\_ETR、SPI5\_MISO、USART1\_RTS、USART6\_RX、USB\_FS\_DP、EVENTOUT | - |
| 34 | 46 | B3 | 72 | 答案 11 | PA13 | 输入/输出 | 英尺 | - | JTMS-SWDIO， EVENTOUT | - |
| - | - | - | 73 | C11型 | 断续器2 | S | - | - | - | - |
| 35 | 47 | B1 | 74 | F11系列 | 断续器 | S | - | - | - | - |
| 36 | 48 | B2 | 75 | G11 | 断续器 | S | - | - | - | - |
| 37 | 49 | 答1 | 76 | 答10 | PA14型 | 输入/输出 | 英尺 | - | JTCK-SWCLK， EVENTOUT | - |
| 38 | 50 | 答2 | 77 | 答9 | PA15型 | 输入/输出 | 英尺 | - | JTDI， TIM2\_CH1/TIM2\_ETR  ， SPI1\_NSS/I2S1\_WS， SPI3\_NSS/I2S3\_WS， USART1\_TX， EVENTOUT | - |
| - | 51 | - | 78 | 维生素 B11 | 电脑10 | 输入/输出 | 英尺 | - | SPI3\_SCK/I2S3\_CK，SDIO\_D2，事件输出 | - |
| - | 52 | - | 79 | C10型 | 电脑11 | 输入/输出 | 英尺 | - | I2S3ext\_SD、SPI3\_MISO、SDIO\_D3、事件输出 | - |
| - | 53 | - | 80 | 维生素 B10 | 电脑12 | 输入/输出 | 英尺 | - | SPI3\_MOSI/I2S3\_SD，SDIO\_CK，事件输出 | - |

##### 表 8.STM32F411xC/xE 引脚定义（续）

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **引脚数** | | | | | **引脚名称（ 复位后的功能）（1）** | **引脚类型** | **I/O 结构** | **笔记** | **替代功能** | **附加功能** |
| **断续器48** | **LQFP64** | **科龙珠浦49** | **LQFP100** | **UFBGA100L** |
| - | - | - | 81 | C9型 | PD0 | 输入/输出 | 英尺 | - | 事件输出 | - |
| - | - | - | 82 | 维生素 B9 | 断续器 | 输入/输出 | 英尺 | - | 事件输出 | - |
| - | 54 | - | 83 | C8型 | 断续器 | 输入/输出 | 英尺 | - | TIM3\_ETR，SDIO\_CMD，事件输出 | - |
| - | - | - | 84 | 维生素 B8 | PD3 | 输入/输出 | 英尺 | - | SPI2\_SCK/I2S2\_CK， USART2\_CTS， EVENTOUT | - |
| - | - | - | 85 | B7 | 断续器4 | 输入/输出 | 英尺 | - | USART2\_RTS，事件输出 | - |
| - | - | - | 86 | 解答6 | PD5 | 输入/输出 | 英尺 | - | USART2\_TX，事件输出 | - |
| - | - | - | 87 | B6 | PD6 | 输入/输出 | 英尺 | - | SPI3\_MOSI/I2S3\_SD，USART2\_RX，事件输出 | - |
| - | - | - | 88 | 解答5 | 断续器7 | 输入/输出 | 英尺 | - | USART2\_CK， 事件输出 | - |
| 39 | 55 | 解答3 | 89 | 答8 | PB3 | 输入/输出 | 英尺 | - | JTDO-SWO， TIM2\_CH2， SPI1\_SCK/I2S1\_CK， SPI3\_SCK/I2S3\_CK， USART1\_RX， I2C2\_SDA， EVENTOUT | - |
| 40 | 56 | 答4 | 90 | 解答7 | PB4 | 输入/输出 | 英尺 | - | JTRST， TIM3\_CH1， SPI1\_MISO， SPI3\_MISO，  I2S3ext\_SD、I2C3\_SDA、 SDIO\_D0、事件输出 | - |
| 41 | 57 | B4 | 91 | C5型 | PB5 | 输入/输出 | 断续器 | - | TIM3\_CH2、I2C1\_SMBA、SPI1\_MOSI/I2S1\_SD、SPI3\_MOSI/I2S3\_SD、SDIO\_D3、EVENTOUT | - |
| 42 | 58 | C4型 | 92 | B5 | PB6 | 输入/输出 | 英尺 | - | TIM4\_CH1、I2C1\_SCL、USART1\_TX、EVENTOUT | - |

**表 8.STM32F411xC/xE 引脚定义（续）**

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **引脚数** | | | | | **引脚名称（ 复位后的功能）（1）** | **引脚类型** | **I/O 结构** | **笔记** | **替代功能** | **附加功能** |
| **断续器48** | **LQFP64** | **科龙珠浦49** | **LQFP100** | **UFBGA100L** |
| 43 | 59 | D4 | 93 | B4 | PB7 | 输入/输出 | 英尺 | - | TIM4\_CH2、I2C1\_SDA、USART1\_RX、SDIO\_D0、事件输出 | - |
| 44 | 60 | 解答5 | 94 | 答4 | 启动0 | 我 | B | - | - | 断续器 |
| 45 | 61 | B5 | 95 | 解答3 | PB8 | 输入/输出 | 英尺 | - | TIM4\_CH3、TIM10\_CH1、I2C1\_SCL、SPI5\_MOSI/I2S5\_SD、I2C3\_SDA、SDIO\_D4、事件输出 | - |
| 46 | 62 | C5型 | 96 | B3 | PB9 | 输入/输出 | 英尺 | - | TIM4\_CH4、TIM11\_CH1、I2C1\_SDA、SPI2\_NSS/I2S2\_WS、I2C2\_SDA、SDIO\_D5、EVENTOUT | - |
| - | - | - | 97 | C3型 | 聚乙烯0 | 输入/输出 | 英尺 | - | TIM4\_ETR， 事件输出 | - |
| - | - | - | 98 | 答2 | 聚乙烯1 | 输入/输出 | 英尺 | - | 事件输出 | - |
| 47 | 63 | 解答6 | 99 | - | 断续器 | S | - | - | - | - |
| - | - | B6 | - | H3 | PDR\_ON | 我 | 英尺 | - | - | - |
| 48 | 64 | 解答7 | 100 | - | 断续器 | S | - | - | - | - |

1. 功能可用性取决于所选 设备。
2. PC13、PC14 和 PC15 通过电源开关供电。由于交换机仅吸收有限的电流 （3 mA），因此 GPIO PC13 至 PC15 在输出模式下的使用 受到限制：
   * 速度不应超过2 MHz，最大负载为30 pF。
   * 这些I/O不得用作电流源（例如，驱动 LED）。
3. 主功能在第一个备份域上电后。稍后，它取决于RTC寄存器的内容，即使在复位后也是如此（因为这些寄存器不会被主复位复位）。 有关如何 管理这些I/O的详细信息 ，请参阅STM32F411xx参考手册中的RTC寄存器描述部分。
4. FT = 5 V 容限，模拟模式或振荡器模式（PC14、PC15、PH0 和 PH1）除外。
5. 如果 器件以 UFBGA100 交付，并且BYPASS\_REG引脚设置为 VDD（稳压器关断/内部复位导通模式），则 PA0 将用作内部复位（活动低电平）



**STM32F411xC STM32F411xE**

**引脚排列和引脚说明**

文档 ID026289 修订版 4

47/146

##### 表 9. 备用函数映射

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **港口** | | **AF00** | **AF01** | **AF02** | **AF03** | **AF04** | **AF05** | **AF06** | **AF07** | **AF08** | **AF09** | **AF10** | **AF11** | **AF12** | **AF13** | **AF14** | **AF15** |
| **SYS\_AF** | **TIM1/TIM2** | **TIM3/ TIM4/ TIM5** | **TIM9/ TIM10/ TIM11** | **I2C1/I2C2/ I2C3** | **SPI1/I2S1S PI2/ I2S2/SPI3/ I2S3** | **SPI2/I2S2/ SPI3/ I2S3/SPI4/ I2S4/SPI5/ I2S5** | **SPI3/I2S3/ USART1/ USART2** | **美国艺术6** | **I2C2/ I2C3** | **OTG1\_FS** |  | **斯迪奥** |  |  |  |
| 端口 A | PA0 | - | TIM2\_CH1/ TIM2\_ETR | TIM5\_CH1 | - | - | - | - | USART2\_ 断续器 | - | - | - | - | - | - | - | 事件输出 |
| PA1 | - | TIM2\_CH2 | TIM5\_CH2 | - | - | SPI4\_MOSI  /I2S4\_SD | - | USART2\_ 即时战略 | - | - | - | - | - | - | - | 事件输出 |
| PA2 | - | TIM2\_CH3 | TIM5\_CH3 | TIM9\_CH1 | - | I2S2\_CKIN | - | USART2\_ 德克萨斯州 | - | - | - | - | - | - | - | 事件输出 |
| PA3 | - | TIM2\_CH4 | TIM5\_CH4 | TIM9\_CH2 | - | I2S2\_MCK | - | USART2\_ 接收 | - | - | - | - | - | - | - | 事件输出 |
| 聚四乙酸乙酯 | - | - | - | - | - | SPI1\_NSS/I 2S1\_WS | SPI3\_NSS/I2 S3\_WS | USART2\_ CK | - | - | - | - | - | - | - | 事件输出 |
| PA5 | - | TIM2\_CH1/ TIM2\_ETR | - | - | - | SPI1\_SCK/I 2S1\_CK | - | - | - | - | - | - | - | - | - | 事件输出 |
| PA6 | - | TIM1\_BKIN | TIM3\_CH1 | - | - | SPI1\_MISO | I2S2\_MCK | - | - | - | - | - | SDIO\_ CMD | - | - | 事件输出 |
| PA7 | - | TIM1\_CH1N | TIM3\_CH2 | - | - | SPI1\_MOSI  /I2S1\_SD | - | - | - | - | - | - | - | - | - | 事件输出 |
| PA8 | MCO\_1 | TIM1\_CH1 | - | - | I2C3\_SCL | - | - | USART1\_ CK | - | - | USB\_FS\_ 特种作战部队 | - | SDIO\_ D1 | - | - | 事件输出 |
| PA9 | - | TIM1\_CH2 | - | - | I2C3\_SMB A | - | - | USART1\_ 德克萨斯州 | - | - | USB\_FS\_ VBUS | - | SDIO\_ D2 | - | - | 事件输出 |
| PA10 | - | TIM1\_CH3 | - | - | - | - | SPI5\_MOSI/I 2S5\_SD | USART1\_ 接收 | - | - | USB\_FS\_I D | - | - | - | - | 事件输出 |
| PA11 | - | TIM1\_CH4 | - | - | - | - | SPI4\_MISO | USART1\_ 断续器 | USART6\_ 德克萨斯州 | - | USB\_FS\_ DM | - | - | - | - | 事件输出 |
| PA12型 | - | TIM1\_ETR | - | - | - | - | SPI5\_MISO | USART1\_ 即时战略 | USART6\_ 接收 | - | USB\_FS\_ DP | - | - | - | - | 事件输出 |

**表 9.备用函数映射（续）**



**引脚排列和引脚说明**

**STM32F411xC STM32F411xE**

48/146

文档 ID026289 修订版 4

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **港口** | | **AF00** | **AF01** | **AF02** | **AF03** | **AF04** | **AF05** | **AF06** | **AF07** | **AF08** | **AF09** | **AF10** | **AF11** | **AF12** | **AF13** | **AF14** | **AF15** |
| **SYS\_AF** | **TIM1/TIM2** | **TIM3/ TIM4/ TIM5** | **TIM9/ TIM10/ TIM11** | **I2C1/I2C2/ I2C3** | **SPI1/I2S1S PI2/ I2S2/SPI3/ I2S3** | **SPI2/I2S2/ SPI3/ I2S3/SPI4/ I2S4/SPI5/ I2S5** | **SPI3/I2S3/ USART1/ USART2** | **美国艺术6** | **I2C2/ I2C3** | **OTG1\_FS** |  | **斯迪奥** |  |  |  |
| 端口 A | PA13 | JTMS- SWDIO | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| PA14型 | JTCK- SWCLK | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| PA15型 | 捷迪 | TIM2\_CH1/ TIM2\_ETR | - | - | - | SPI1\_NSS/I 2S1\_WS | SPI3\_NSS/I2 S3\_WS | USART1\_ 德克萨斯州 | - | - | - | - | - | - | - | 事件输出 |
| 端口 B | PB0 | - | TIM1\_CH2N | TIM3\_CH3 | - | - | - | SPI5\_SCK/I2 S5\_CK |  | - | - | - | - | - | - | - | 事件输出 |
| PB1 | - | TIM1\_CH3N | TIM3\_CH4 | - | - | - | SPI5\_NSS/I2 S5\_WS |  | - | - | - | - | - | - | - | 事件输出 |
| PB2 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| PB3 | JTDO- SWO | TIM2\_CH2 | - | - | - | SPI1\_SCK/I 2S1\_CK | SPI3\_SCK/I2 S3\_CK | USART1\_ 接收 | - | I2C2\_SDA | - | - | - | - | - | 事件输出 |
| PB4 | 捷运科技有限公司 |  | TIM3\_CH1 | - | - | SPI1\_MISO | SPI3\_MISO | I2S3ext\_S D | - | I2C3\_SDA |  |  | SDIO\_ D0 | - | - | 事件输出 |
| PB5 | - | - | TIM3\_CH2 | - | I2C1\_SMB A | SPI1\_MOSI  /I2S1\_SD | SPI3\_MOSI/I 2S3\_SD |  | - | - | - | - | SDIO\_ D3 | - | - | 事件输出 |
| PB6 | - | - | TIM4\_CH1 | - | I2C1\_SCL | - | - | USART1\_ 德克萨斯州 | - | - | - | - |  | - | - | 事件输出 |
| PB7 | - | - | TIM4\_CH2 | - | I2C1\_SDA | - | - | USART1\_ 接收 | - | - | - | - | SDIO\_ D0 | - | - | 事件输出 |
| PB8 | - | - | TIM4\_CH3 | TIM10\_CH1 | I2C1\_SCL | - | SPI5\_MOSI/I 2S5\_SD | - | - | I2C3\_SDA | - | - | SDIO\_ D4 | - | - | 事件输出 |
| PB9 | - | - | TIM4\_CH4 | TIM11\_CH1 | I2C1\_SDA | SPI2\_NSS/I 2S2\_WS | - | - | - | I2C2\_SDA | - | - | SDIO\_ D5 | - | - | 事件输出 |

##### 表 9.备用函数映射（续）



**STM32F411xC STM32F411xE**

**引脚排列和引脚说明**

文档 ID026289 修订版 4

49/146

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **港口** | | **AF00** | **AF01** | **AF02** | **AF03** | **AF04** | **AF05** | **AF06** | **AF07** | **AF08** | **AF09** | **AF10** | **AF11** | **AF12** | **AF13** | **AF14** | **AF15** |
| **SYS\_AF** | **TIM1/TIM2** | **TIM3/ TIM4/ TIM5** | **TIM9/ TIM10/ TIM11** | **I2C1/I2C2/ I2C3** | **SPI1/I2S1S PI2/ I2S2/SPI3/ I2S3** | **SPI2/I2S2/ SPI3/ I2S3/SPI4/ I2S4/SPI5/ I2S5** | **SPI3/I2S3/ USART1/ USART2** | **美国艺术6** | **I2C2/ I2C3** | **OTG1\_FS** |  | **斯迪奥** |  |  |  |
| 端口 B | PB10 | - | TIM2\_CH3 | - | - | I2C2\_SCL | SPI2\_SCK/I 2S2\_CK | I2S3\_MCK | - | - | - | - | - | SDIO\_ D7 | - | - | 事件输出 |
| PB11 | - | TIM2\_CH4 | - | - | I2C2\_SDA | I2S2\_CKIN | - | - | - | - | - | - | - | - | - | 事件输出 |
| PB12 | - | TIM1\_BKIN | - | - | I2C2\_SMB A | SPI2\_NSS/I 2S2\_WS | SPI4\_NSS/I2 S4\_WS | SPI3\_SCK  /I2S3\_CK | - | - | - | - | - | - | - | 事件输出 |
| PB13 | - | TIM1\_CH1N | - | - | - | SPI2\_SCK/I 2S2\_CK | SPI4\_SCK/I2 S4\_CK | - | - | - | - | - | - | - | - | 事件输出 |
| PB14 | - | TIM1\_CH2N | - | - | - | SPI2\_MISO | I2S2ext\_SD | - | - | - | - | - | SDIO\_ D6 | - | - | 事件输出 |
| PB15 | RTC\_50H  z | TIM1\_CH3N | - | - | - | SPI2\_MOSI  /I2S2\_SD | - | - | - | - | - | - | SDIO\_ CK | - | - | 事件输出 |

**表 9.备用函数映射（续）**



**引脚排列和引脚说明**

**STM32F411xC STM32F411xE**

50/146

文档 ID026289 修订版 4

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **港口** | | **AF00** | **AF01** | **AF02** | **AF03** | **AF04** | **AF05** | **AF06** | **AF07** | **AF08** | **AF09** | **AF10** | **AF11** | **AF12** | **AF13** | **AF14** | **AF15** |
| **SYS\_AF** | **TIM1/TIM2** | **TIM3/ TIM4/ TIM5** | **TIM9/ TIM10/ TIM11** | **I2C1/I2C2/ I2C3** | **SPI1/I2S1S PI2/ I2S2/SPI3/ I2S3** | **SPI2/I2S2/ SPI3/ I2S3/SPI4/ I2S4/SPI5/ I2S5** | **SPI3/I2S3/ USART1/ USART2** | **美国艺术6** | **I2C2/ I2C3** | **OTG1\_FS** |  | **斯迪奥** |  |  |  |
| 端口 C | 电脑0 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 电脑1 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 电脑2 | - | - | - | - | - | SPI2\_MISO | I2S2ext\_SD | - | - | - | - | - | - | - | - | 事件输出 |
| 电脑3 | - | - | - | - | - | SPI2\_MOSI  /I2S2\_SD | - | - | - | - | - | - | - | - | - | 事件输出 |
| 电脑4 | - | - | - | - | - |  | - | - | - | - | - | - | - | - | - | 事件输出 |
| 电脑5 | - | - | - | - | - |  | - | - | - | - | - | - | - | - | - | 事件输出 |
| 电脑6 | - | - | TIM3\_CH1 | - | - | I2S2\_MCK | - | - | USART6\_ 德克萨斯州 | - | - | - | SDIO\_ D6 | - | - | 事件输出 |
| 电脑7 | - | - | TIM3\_CH2 | - | - | SPI2\_SCK/I 2S2\_CK | I2S3\_MCK | - | USART6\_ 接收 | - | - | - | SDIO\_ D7 | - | - | 事件输出 |
| 电脑8 | - | - | TIM3\_CH3 | - | - | - | - | - | USART6\_ CK | - | - | - | SDIO\_ D0 | - | - | 事件输出 |
| 电脑9 | MCO\_2 | - | TIM3\_CH4 | - | I2C3\_SDA | I2S2\_CKIN | - | - |  | - | - | - | SDIO\_ D1 | - | - | 事件输出 |
| 端口 C | 电脑10 | - | - | - | - | - | - | SPI3\_SCK/I2 S3\_CK | - | - | - | - | - | SDIO\_ D2 | - | - | 事件输出 |
| 电脑11 | - | - | - | - | - | I2S3ext\_SD | SPI3\_MISO | - | - | - | - | - | SDIO\_ D3 | - | - | 事件输出 |
| 电脑12 | - | - | - | - | - | - | SPI3\_MOSI/I 2S3\_SD | - | - | - | - | - | SDIO\_ CK | - | - | 事件输出 |
| 电脑13 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| 电脑14 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - |

##### 表 9.备用函数映射（续）



**STM32F411xC STM32F411xE**

**引脚排列和引脚说明**

文档 ID026289 修订版 4

51/146

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **港口** | | **AF00** | **AF01** | **AF02** | **AF03** | **AF04** | **AF05** | **AF06** | **AF07** | **AF08** | **AF09** | **AF10** | **AF11** | **AF12** | **AF13** | **AF14** | **AF15** |
| **SYS\_AF** | **TIM1/TIM2** | **TIM3/ TIM4/ TIM5** | **TIM9/ TIM10/ TIM11** | **I2C1/I2C2/ I2C3** | **SPI1/I2S1S PI2/ I2S2/SPI3/ I2S3** | **SPI2/I2S2/ SPI3/ I2S3/SPI4/ I2S4/SPI5/ I2S5** | **SPI3/I2S3/ USART1/ USART2** | **美国艺术6** | **I2C2/ I2C3** | **OTG1\_FS** |  | **斯迪奥** |  |  |  |
| 端口 D | 电脑15 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| PD0 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 断续器 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 断续器 | - | - | TIM3\_ETR | - | - | - | - | - | - | - | - | - | SDIO\_ CMD |  |  | 事件输出 |
| PD3 | - | - | - | - | - | SPI2\_SCK/I 2S2\_CK |  | USART2\_ 断续器 | - | - | - | - | - | - | - | 事件输出 |
| 断续器4 | - | - | - | - | - | - | - | USART2\_ 即时战略 | - | - | - | - | - | - | - | 事件输出 |
| PD5 | - | - | - | - | - | - | - | USART2\_ 德克萨斯州 | - | - | - | - | - | - | - | 事件输出 |
| PD6 | - | - | - | - | - | SPI3\_MOSI  /I2S3\_SD | - | USART2\_ 接收 | - | - | - | - | - | - | - | 事件输出 |
| 断续器7 | - | - | - | - | - | - | - | USART2\_ CK | - | - | - | - | - | - | - | 事件输出 |
| PD8 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 断续器 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| PD10 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| PD11 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |

**表 9.备用函数映射（续）**



**引脚排列和引脚说明**

**STM32F411xC STM32F411xE**

52/146

文档 ID026289 修订版 4

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **港口** | | **AF00** | **AF01** | **AF02** | **AF03** | **AF04** | **AF05** | **AF06** | **AF07** | **AF08** | **AF09** | **AF10** | **AF11** | **AF12** | **AF13** | **AF14** | **AF15** |
| **SYS\_AF** | **TIM1/TIM2** | **TIM3/ TIM4/ TIM5** | **TIM9/ TIM10/ TIM11** | **I2C1/I2C2/ I2C3** | **SPI1/I2S1S PI2/ I2S2/SPI3/ I2S3** | **SPI2/I2S2/ SPI3/ I2S3/SPI4/ I2S4/SPI5/ I2S5** | **SPI3/I2S3/ USART1/ USART2** | **美国艺术6** | **I2C2/ I2C3** | **OTG1\_FS** |  | **斯迪奥** |  |  |  |
| 端口 D | PD12 | - | - | TIM4\_CH1 | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| PD13 | - | - | TIM4\_CH2 | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| PD14 | - | - | TIM4\_CH3 | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| PD15 | - | - | TIM4\_CH4 | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 端口 E | 聚乙烯0 | - | - | TIM4\_ETR | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯1 | - | - |  | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯2 | TRACECL K | - | - | - | - | SPI4\_SCK/I 2S4\_CK | SPI5\_SCK/I2 S5\_CK | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯3 | 跟踪0 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯4 | 跟踪1 | - | - | - | - | SPI4\_NSS/I 2S4\_WS | SPI5\_NSS/I2 S5\_WS | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯5 | 跟踪D2 | - | - | TIM9\_CH1 | - | SPI4\_MISO | SPI5\_MISO | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯6 | 跟踪D3 | - | - | TIM9\_CH2 | - | SPI4\_MOSI  /I2S4\_SD | SPI5\_MOSI/I 2S5\_SD | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯7 | - | TIM1\_ETR | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯8 | - | TIM1\_CH1N | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 聚氯乙烯9 | - | TIM1\_CH1 | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯10 | - | TIM1\_CH2N | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |

**表 9.备用函数映射（续）**



**STM32F411xC STM32F411xE**

**引脚排列和引脚说明**

文档 ID026289 修订版 4

53/146

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **港口** | | **AF00** | **AF01** | **AF02** | **AF03** | **AF04** | **AF05** | **AF06** | **AF07** | **AF08** | **AF09** | **AF10** | **AF11** | **AF12** | **AF13** | **AF14** | **AF15** |
| **SYS\_AF** | **TIM1/TIM2** | **TIM3/ TIM4/ TIM5** | **TIM9/ TIM10/ TIM11** | **I2C1/I2C2/ I2C3** | **SPI1/I2S1S PI2/ I2S2/SPI3/ I2S3** | **SPI2/I2S2/ SPI3/ I2S3/SPI4/ I2S4/SPI5/ I2S5** | **SPI3/I2S3/ USART1/ USART2** | **美国艺术6** | **I2C2/ I2C3** | **OTG1\_FS** |  | **斯迪奥** |  |  |  |
| 端口 E | 聚醚醚醚醚 | - | TIM1\_CH2 | - | - | - | SPI4\_NSS/I 2S4\_WS | SPI5\_NSS/I2 S5\_WS | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯12 | - | TIM1\_CH3N | - | - | - | SPI4\_SCK/I 2S4\_CK | SPI5\_SCK/I2 S5\_CK | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯13 | - | TIM1\_CH3 | - | - | - | SPI4\_MISO | SPI5\_MISO | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯14 | - | TIM1\_CH4 | - | - | - | SPI4\_MOSI  /I2S4\_SD | SPI5\_MOSI/I 2S5\_SD | - | - | - | - | - | - | - | - | 事件输出 |
| 聚乙烯15 | - | TIM1\_BKIN | - | - | - | - | - | - | - | - | - | - | - | - | - | 事件输出 |
| 端口 H | PH0 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| 断续器 | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - | - |

# 内存 映射

内存映射如图 [*14 所示*](#_bookmark83)。

##### 图 14.内存映射

0[2002 0001 -0[3））））））

0[2000 0000 - 0[2002 0000

0[1）））&008 -0[1）））））

0[1）））&000 -0[1）））&007

0[1））） 7 $10 - 0[1））） %）））

0[1）））0000 -0[1）））7$0）

0[08080000-0[1））（））））

0[08000000-0[0807）））

0[00080000-0[07）））））

0[00000000-0[0007））））

0[（0100000-0[）））

0[（000 0000 - 0[（00） ）））

0['))) ))))

0[50040000

0[5003））））

0[50000000

40026800-0[4））））））

0[4002 67))

0[））））））））

0[(000 0000

0['）））））））

0[&0000000

0[%）））））））

0[4002 0000

0014&00-0[4001））））

0[4001 4%))

0[6000 0000

0[5））））））

0[4000 0000

0[3）））

0[20000000

0[1））））））

0[4001 0000

0[40007400-0[4000）））

0[4000 73))

0[0000 0000

0[4000 0000

06Y3470691

|  |
| --- |
| 512-0E\WH EORFN 7 &RUWH[-04'VLQWHUQDO舒尔什库多夫 |
| 512-0E\WH EORFN 61RW XVHG |
| 5小时胡伊赫格 |
| 512-0E\WH EORFN 23胡尔斯库多夫 |
| 512-0E\WH EORFN 165$0 |
| 512-0E\WH欧丰银行 0&RGH |

|  |
| --- |
| 5小时胡伊赫格 |
| 65$0（128.%多尔德文  E\ ELW-EDQGLQJ） |
| 5小时胡伊赫格 |
| 2SWLRQ E\WHV |
| 5小时胡伊赫格 |
| 6\VWHP PHPRU\ |
| 5小时胡伊赫格 |
| ）ODVK PHPRU\ |
| 5小时胡伊赫格 |
| $OLDVHG水利）ODVK，V\VWHP， PHPRU\ RU65$0GHSHQGLQJ，断续器断续器%227断续器 |

|  |
| --- |
| 5小时胡伊赫格 |
| [-04]LQWHUQDO  舒尔什库多夫 |
| 5小时胡伊赫格 |
| $+%2 |
| 5小时胡伊赫格0[ |
| $+%1 |
| 5小时胡伊赫格0[4 |
| $3%2 |
| 5小时胡伊赫格 |
| $3%1 |

**表 10.** **STM32F411xC/xE 寄存器边界地址**

|  |  |  |
| --- | --- | --- |
| **总线** | **边界地址** | **外设** |
|  | 0xE010 0000 - 0xFFFF FFFF | 保留 |
| 皮质-M4 | 0xE000 0000 - 0xE00F FFFF | 皮质-M4 内部外设 |
|  | 0x5004 0000 - 0xDFFF FFFF | 保留 |
| 断续器 | 0x5000 0000 - 0x5003 FFFF | USB OTG FS |

##### 表 10.STM32F411xC/xE 寄存器边界地址（续）

|  |  |  |
| --- | --- | --- |
| **总线** | **边界地址** | **外设** |
| 断续器 | 0x4002 6800 - 0x4FFF FFFF | 保留 |
| 0x4002 6400 - 0x4002 67FF | DMA2 |
| 0x4002 6000 - 0x4002 63FF | DMA1 |
| 0x4002 5000 - 0x4002 4FFF | 保留 |
| 0x4002 3C00 - 0x4002 3FFF | 闪存接口寄存器 |
| 0x4002 3800 - 0x4002 3BFF | 碾 压 混凝土 |
| 0x4002 3400 - 0x4002 37FF | 保留 |
| 0x4002 3000 - 0x4002 33FF | 断续器 |
| 0x4002 2000 - 0x4002 2FFF | 保留 |
| 0x4002 1C00 - 0x4002 1FFF | GPIOH |
| 0x4002 1400 - 0x4002 1BFF | 保留 |
| 0x4002 1000 - 0x4002 13FF | GPIOE |
| 0x4002 0C00 - 0x4002 0FFF | GPIOD |
| 0x4002 0800 - 0x4002 0BFF | 断续器 |
| 0x4002 0400 - 0x4002 07FF | GPIOB |
| 0x4002 0000 - 0x4002 03FF | GPIOA |
| APB2 | 0x4001 5400- 0x4001 FFFF | 保留 |
| 0x4001 5000 - 0x4001 53FFF | SPI5/I2S5 |
| 0x4001 4800 - 0x4001 4BFF | 蒂姆11 |
| 0x4001 4400 - 0x4001 47FF | 蒂姆10 |
| 0x4001 4000 - 0x4001 43FF | 蒂姆9 |
| 0x4001 3C00 - 0x4001 3FFF | 断续器 |
| 0x4001 3800 - 0x4001 3BFF | 系统 |
| 0x4001 3400 - 0x4001 37FF | SPI4/I2S4 |
| 0x4001 3000 - 0x4001 33FF | SPI1/I2S1 |
| 0x4001 2C00 - 0x4001 2FFF | 斯迪奥 |
| 0x4001 2400 - 0x4001 2BFF | 保留 |
| 0x4001 2000 - 0x4001 23FF | 模数转换器1 |
| 0x4001 1800 - 0x4001 1FFF | 保留 |
| 0x4001 1400 - 0x4001 17FF | 美国艺术6 |
| 0x4001 1000 - 0x4001 13FF | 美国艺术1 |
| 0x4001 0400 - 0x4001 0FFF | 保留 |
| 0x4001 0000 - 0x4001 03FF | 蒂姆1 |
| 0x4000 7400 - 0x4000 FFFF | 保留 |

**表 10.STM32F411xC/xE 寄存器边界地址（续）**

|  |  |  |
| --- | --- | --- |
| **总线** | **边界地址** | **外设** |
| APB1 | 0x4000 7000 - 0x4000 73FF | 压水堆 |
| 0x4000 6000 - 0x4000 6FFF | 保留 |
| 0x4000 5C00 - 0x4000 5FFF | I2C3系列 |
| 0x4000 5800 - 0x4000 5BFF | I2C2 系列 |
| 0x4000 5400 - 0x4000 57FF | I2C1系列 |
| 0x4000 4800 - 0x4000 53FF | 保留 |
| 0x4000 4400 - 0x4000 47FF | USART2 |
| 0x4000 4000 - 0x4000 43FF | I2S3ext |
| 0x4000 3C00 - 0x4000 3FFF | SPI3 / I2S3 |
| 0x4000 3800 - 0x4000 3BFF | SPI2 / I2S2 |
| 0x4000 3400 - 0x4000 37FF | I2S2ext |
| 0x4000 3000 - 0x4000 33FF | 国际WDG |
| 0x4000 2C00 - 0x4000 2FFF | 断续器 |
| 0x4000 2800 - 0x4000 2BFF | RTC & BKP 寄存器 |
| 0x4000 1000 - 0x4000 27FF | 保留 |
| 0x4000 0C00 - 0x4000 0FFF | 蒂姆5 |
| 0x4000 0800 - 0x4000 0BFF | 蒂姆4 |
| 0x4000 0400 - 0x4000 07FF | 蒂姆3 |
| 0x4000 0000 - 0x4000 03FF | 蒂姆2 |

## 参数 条件

除非另有说明，否则所有电压均以 VSS 为基准。

### 最小值和最大 值

除非另有说明，否则在 环境温度、电源电压和频率的最恶劣条件下，通过 对环境温度为 TA = 25 °C 且 TA = TAmax 的 100% 设备进行测试，可以保证最小值和最大值（由所选温度给出 范围）。

基于表征结果、设计仿真和/或技术特性的数据在表格脚注中标明，未在生产中进行测试。基于表征，最小值和最大值是指样品测试，并表示平均值正负标准偏差的三倍（平均值±3 σ）。

### 典型 值

除非另有说明，否则典型数据基于 TA = 25 °C，VDD = 3.3 V（对于

1.7 V  VDD  3.6 V 电压范围）。它们仅作为设计指南提供，未经测试。

典型ADC精度值 是通过在整个温度范围内对来自标准扩散批次的样品进行表征来确定的，其中95%的器件的误差小于或等于指示的值（平均±2 σ）。

### 典型 曲线

除非另有说明，否则所有典型曲线仅作为设计指南给出，不进行测试。

### 负载 电容器

用于引脚参数测量的负载条件如图*[15](#_bookmark92)*所示。

**图 15.引脚加载条件**

-#5密码

# = 50 P&

-31901162

### 引脚输入 电压

该器件引脚上的输入电压测量 [*如图16所示*](#_bookmark94)。

**图 16.输入电压测量**



-#5密码

6）.

-31901062

### 供电 方案

##### 图 17.供电方案



$QDORJ：

5&V，

3//,..

5HVHW弗尔库鲁胡

%DFNXS FLUFXLWU\（26&32.，57&，

：断续器奥杰夫

%DFNXS UHJLVWHUV）

9%$7

9%$7

1.65水利3.69

3瑞珠VZLWFK

287

\*3.2V

,1

,2

/RJLF

2î2.2 ）如1î4.7 ）

9''

6î100 Q）

+ 1î4.7 ）

9&$3B1

9&$3B2

9''

1/2/...4/5

966

1/2/...4/5

.胡克霍·奥瑞夫（&38，GLJLWDO

& 5$0）

9张UHJXODWRU

）ODVKPHPRU\

9''

%<3$66B5（\*

3'5B21

9''$

95()

100Q）

+ 1 ）

100Q）

+ 1 ）

95()+

95()-

$'&

966$

063148891

/HYHO VKLIWHU

1. 要连接PDR\_ON引脚，请参见 [*第 3.15 节：电源 监控器*](#_bookmark30)。
2. 4.7 μF陶瓷电容必须连接到其中一个VDD 引脚。
3. VCAP\_2焊盘仅适用于 LQFP100 和 UFBGA100 封装。
4. VDDA=VDD 和 VSSA=VSS。

**注意：** 每个 电源对（例如 VDD/VSS、VDDA/VSSA）必须 与滤波陶瓷电容器去耦，如上所示。 这些电容器 必须尽可能靠近 PCB 底部的适当引脚或下方的 close，以确保器件的良好运行。 不建议 去除滤波电容器以减小PCB尺寸或成本。这可能会导致设备操作不正确。

### 电流消耗 测量

**图 18.电流消耗测量方案**

)$$?6“！4 个

6"！4

)$$

6美元

6$$！

AI14126



## 绝对最大 额定值

高于*[表 11：电压特性](#_bookmark101)*、[*表 12：电流*](#_bookmark103)特性和[*表 13：热特性*](#_bookmark106)中列出的绝对最大额定值的应力可能会对器件造成永久性损坏。这些只是应力额定值，并且不暗示设备在这些条件下的功能操作。长时间暴露在最大额定值条件下可能会影响设备的可靠性。

##### 表 11. 电压特性

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **象征** | **评级** | **最小值** | **麦克斯** | **单位** |
| VDD–VSS | 外部主电源电压（包括 VDDA、VDD 和 VBAT）（1） | –0.3 | 4.0 | V |
| 静脉注射 | FT 和 TC 引脚上的输入电压（2） | VSS–0.3 | VDD+4.0 |
| 任何其他引脚上的输入电压 | VSS–0.3 | 4.0 |
| BOOT0 的输入电压 | 断续器 | 9.0 |
| | ΔVDDx| | 不同 VDD 电源引脚之间的差异 | - | 50 | 毫伏 |
| |VSSX VSS| | 所有不同接地引脚之间的差异 | - | 50 |
| 断续器 | 静电放电电压（人体模型） | 请参见 [*第 6.3.14 节： 绝对最大额定值（电 灵敏度）*](#_bookmark203) | |  |

1. 所有主电源（VDD、VDDA）和接地（VSS、VSSA）引脚必须始终在允许的范围内连接到外部电源 。
2. 必须始终遵守 VIN 最大值。有关最大允许注入电流的值，请参见[*表12*](#_bookmark103)  。

##### 表 12. 电流特性

|  |  |  |  |
| --- | --- | --- | --- |
| **象征** | **评级** | **麦克斯。** | **单位** |
| 断续器 | 所有 V DD\_x 电源线的总和（源）（1） | 160 | 马 |
|  断续器 | 所有 V SS\_x 接地线之和的总电流（灌电流）（1） | -160 |
| 断续器 | 进入每条 V DD\_x 电源线的最大电流（源）（1） | 100 |
| 断续器 | 每 V SS\_x 接地线（灌电流）的最大电流（1） | -100 |
| 国际工控器 | 输出电流由任何 I/O 和控制引脚吸收 | 25 |
| 输出电流由任何 I/O 和控制引脚提供 | -25 |
| IIO | 按所有 I/O 和控制引脚之和计算的总输出电流 （2） | 120 |
| 总输出电流由所有I/O和控制引脚的总和提供[（2）](#_bookmark105) | -120 |
| 印地安那 （ 3） | FT 和 TC 引脚上的注入电流 （4） | –5/+0 |
| NRST 和 B 引脚上的注入电流 （4） |
| IINJ（PIN） | 总注入电流（所有 I/O 和控制引脚的总和）（5） | ±26 |

1. 所有主电源（VDD、VDDA）和接地（VSS、VSSA）引脚必须始终在允许的范围内连接到外部电源。
2. 该电流消耗必须正确分布在所有I/O和控制 引脚上。
3. 负注入会干扰器件的模拟性能。请参见*[第 6.3.20 节：12 位 ADC](#_bookmark247)* [*特性*](#_bookmark247)中的注释。
4. 这些 I/O 上无法进行正注入，并且当输入电压低于指定的最大值时，不会发生正注入。
5. 当多个输入提交到电流注入时，最大ΣIINJ（PIN）是正负注入电流的绝对和（瞬时值）。

##### 表 13.热特性

|  |  |  |  |
| --- | --- | --- | --- |
| **象征** | **评级** | **价值** | **单位** |
| 断续器 | 存储温度范围 | –65 至 +150 | °摄氏度 |
| 断续器 | 最高结温 | 125 |
| 莱德 | 焊接过程中的最高引线温度（WLCSP49、LQFP64/100、UFQFPN48、UFBGA100） | 请参阅 注释 （1） |

* 1. 符合 JEDEC 标准 J-STD-020D（适用于小型主体、Sn-Pb 或 Pb 组件）、ST ECOPACK® 7191395规范 和欧洲有害物质限制指令 （ROHS 指令 2011/65/EU，2011 年 7 月）。

## 操作 条件

### 一般操作 条件

##### 表 14. 一般操作条件

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器 | 内部 AHB 时钟频率 | 功率刻度3：稳压器亮起，  寄存器中的 VOS[1：0] PWR\_CR位 = 0x01 | 0 | - | 64 | 兆赫 |
| 功率刻度2：稳压器亮起，  寄存器中的 VOS[1：0] 位PWR\_CR = 0x10 | 0 | - | 84 |
| 功率刻度1：稳压器打开，  寄存器中的 VOS[1：0] PWR\_CR位 = 0x11 | 0 | - | 100 |
| fPCLK1 | 内部 APB1 时钟频率 |  | 0 | - | 50 | 兆赫 |
| fPCLK2 | 内部 APB2 时钟频率 |  | 0 | - | 100 | 兆赫 |
| 断续器 | 标准工作电压 |  | 1.7（1） | - | 3.6 | V |
| 断续器（2）（3） | 模拟工作电压（ADC限制为120万个样本） | 必须与 V（4） 具有相同的电位  断续器 | 1.7（1） | - | 2.4 | V |
| 模拟工作电压（ADC限制为240万个样本） | 2.4 | - | 3.6 |
| 断续器 | 备用工作电压 |  | 1.65 | - | 3.6 | V |
| V12 型 | 稳压器导通：VCAP1/VCAP2 引脚上的 1.2 V 内部电压 | PWR\_CR寄存器中的 VOS[1：0] 位 = 0x01 最大频率 64 MHz | 1.08  (5) | 1.14 | 1.20（5） | V |
| PWR\_CR寄存器中的 VOS[1：0] 位 = 0x10 最大频率 84 MHz | 1.20  (5) | 1.26 | 1.32（5） |
| 寄存器中的 VOS[1：0] 位PWR\_CR = 0x11 最大频率 100 MHz | 1.26 | 1.32 | 1.38 |
| V12 型 | 稳压器关闭：VCAP1/VCAP2 引脚上必须提供 1.2 V 外部电压 | 最大频率 64 MHz | 1.10 | 1.14 | 1.20 | V |
| 最大频率 84 MHz | 1.20 | 1.26 | 1.32 |
| 最大频率 100 MHz | 1.26 | 1.32 | 1.38 |
| 静脉注射 | RST、FT 和 TC 引脚上的输入电压（6） | 2 V  VDD  3.6 V | –0.3 | - | 5.5 | V |
| VDD  2 V | –0.3 | - | 5.2 |
| BOOT0 引脚上的输入电压 | - | 0 | - | 9 |
| 断续器 | 后缀 7（7） 允许的最大封装功耗 | 新能源48 | - | - | 625 | 毫瓦 |
| 科龙珠浦49 | - | - | 392 |
| LQFP64 | - | - | 313 |
| LQFP100 | - | - | 465 |
| UFBGA100 | - | - | 323 |

**表 14.一般操作条件（续）**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器 | 6 后缀版本的环境温度 | 最大功耗 | –40 | - | 85 | °摄氏度 |
| 低功耗（8） | –40 | - | 105 |
| 7 后缀版本的环境温度 | 最大功耗 | –40 | - | 105 |
| 低功耗（8） | –40 | - | 125 |
| 断续器 | 结温范围 | 6 后缀版本 | –40 | - | 105 |
| 7 后缀版本 | –40 | - | 125 |

1. 使用外部电源监控器时，VDD/VDDA 的最小值为 1.7 V（请参见*[第 3.15.2 节：内部](#_bookmark34)*[*复位关闭*](#_bookmark34)）。
2. 使用ADC时，请参考 [*表 65： ADC 特性*](#_bookmark248)。
3. 如果存在 VREF+ 引脚，则必须遵循以下条件：VDDA-VREF+ < 1.2 V。
4. 建议从同一来源为 VDD 和 VDDA 供电。在上电和断电操作期间，VDD和VDDA之间的最大差值为300 mV。
5. 通过生产中的测试保证
6. 为了 维持高于VDD+0.3的电压，必须禁用内部上拉和下拉电阻
7. 如果 TA 较低，则只要 TJ 不超过 TJmax，就允许较高的 PD 值。
8. 在低功耗状态下，只要 TJ 不超过 TJmax，TA 就可以扩展到此范围。

##### 表 15.特性取决于工作电源范围

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **工作电源范围** | **模数转换器**  **操作** | **无等待状态的最大闪存访问频率 （fFlashmax）** | **最大闪存 访问频率**  **等待状态 （1）（2）** | **I/O 操作** | **I/O 引脚上的**时钟输出频率**（3）** | **可能的闪存操作** |
| VDD =1.7 至  2.1 V（4） | 转换 时间 长达  1.2 毫秒 | 16兆赫（5） | 100 MHz，具有 6 种等待状态 | – 无 I/O 补偿 | 高达 30 兆赫 | 仅 8 位擦除和程序操作 |
| VDD = 2.1 至  2.4 V | 转换 时间 长达  1.2 毫秒 | 18兆赫 | 100 MHz，具有 5 种等待状态 | – 无 I/O 补偿 | 高达 30 兆赫 | 16 位擦除和程序操作 |
| VDD = 2.4 至  2.7 V | 转换 时间 长达  2.4 毫秒 | 24兆赫 | 100 MHz，具有 4 种等待状态 | – I/O  补偿工程 | 高达 50 兆赫 | 16 位擦除和程序操作 |
| VDD = 2.7 至 3.6 V（6） | 转换 时间 长达  2.4 毫秒 | 30兆赫 | 100 MHz，具有 3 种等待状态 | – I/O  补偿工程 | – 高达 100 兆赫  当 VDD =  3.0 至 3.6 V  – 高达 50 兆赫  当 VDD =  2.7 至 3.0 V | 32 位擦除和程序操作 |

1. 仅当从闪存 执行 代码时才适用。 从 RAM 执行 代码时，不需要等待状态。
2. 得益于 ART 加速器和 128 位闪存，此处给出的等待状态数不会影响 闪存 的执行速度，因为 ART 加速器 允许实现相当于 0 等待状态程序执行的性能。
3. 表 55 的 Refer ：频率与外部负载的 [*I/O AC 特性*](#_bookmark220)。
4. VDD/VDDA 最小值为 1.7 V，使用外部电源监控器（请参见*[第 3.15.2 节：内部](#_bookmark34)*[*复位关闭*](#_bookmark34)）。
5. 预取不可用。有关如何调整性能和功耗的详细信息，请参阅AN3430应用说明 。
6. USB 全速嵌入式 PHY 的 电压范围可降至 2.7 V。 然而， D和D+引脚的电气特性将在2.7 V和3 V之间降低。

### VCAP1/VCAP2 外部 电容器

通过将外部电容器CEXT连接到VCAP1和VCAP2引脚，可以稳定主稳压器。对于仅支持 1 个 VCAP 引脚的封装，2 个 CEXT 电容器由单个电容器取代。

CEXT 在[*表 16*](#_bookmark114) 中指定。

##### 图 19.外部电容器 CEXT

&

(65

5/硬盘

061904492

* + - 1. 图例：ESR是等效串联 电阻。

##### 表 16.VCAP1/VCAP2 工作条件（1）

|  |  |  |
| --- | --- | --- |
| **象征** | **参数** | **条件** |
| 中欧经济Xt | 外部电容器的电容，提供单个 VCAP 引脚 | 4.7 微远 |
| 环境、环境与否 | 外部电容器的 ESR，提供单个 VCAP 引脚 | < 1 Ω |

1. 旁路稳压器时，不需要两个2.2 μF VCAP 电容，应由两个100 nF去耦电容代替。

### 上电/断电时的工作条件（稳压器 亮起）

受 TA 的一般操作条件约束。

**表 17.上电/断电时的工作条件（稳压器打开）**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **象征** | **参数** | **最小值** | **麦克斯** | **单位** |
| 断续器 | VDD 上升时间速率 | 20 |  | μs/V |
| VDD 下降时间率 | 20 |  |

### 上电/断电时的工作条件（稳压器 关闭）

受 TA 的一般操作条件约束。

##### 表 18.上电/断电时的工作条件（稳压器关闭）（1）

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **麦克斯** | **单位** |
| 断续器 | VDD 上升时间速率 | 通电 | 20 |  | μs/V |
| VDD 下降时间率 | 省电模式 | 20 |  |
| 断续器 | V CAP\_1和V CAP\_2上升时间率 | 通电 | 20 |  |
| V CAP\_1 和 V CAP\_2 下降时间率 | 省电模式 | 20 |  |

* + - 1. 要在断电时复位内部逻辑，当 VDD 达到以下值时，必须在引脚 PA0 上施加复位

1.08 V.

*注意： 此功能仅适用于 UFBGA100 封装。*

### 嵌入式复位和电源控制模块 特性

[*表19*](#_bookmark120)中给出的参数来自在环境温度和VDD电源电压@ 3.3V下进行的测试。

##### 表 19.嵌入式复位和电源控制模块特性

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器 | 可编程电压检测器电平选择 | PLS[2：0]=000 （上升沿） | 2.09 | 2.14 | 2.19 | V |
| PLS[2：0]=000（下降沿） | 1.98 | 2.04 | 2.08 |
| PLS[2：0]=001 （上升沿） | 2.23 | 2.30 | 2.37 |
| PLS[2：0]=001（下降沿） | 2.13 | 2.19 | 2.25 |
| PLS[2：0]=010 （上升沿） | 2.39 | 2.45 | 2.51 |
| PLS[2：0]=010（下降沿） | 2.29 | 2.35 | 2.39 |
| PLS[2：0]=011 （上升沿） | 2.54 | 2.60 | 2.65 |
| PLS[2：0]=011（下降沿） | 2.44 | 2.51 | 2.56 |
| PLS[2：0]=100 （上升沿） | 2.70 | 2.76 | 2.82 |
| PLS[2：0]=100（下降沿） | 2.59 | 2.66 | 2.71 |
| PLS[2：0]=101 （上升沿） | 2.86 | 2.93 | 2.99 |
| PLS[2：0]=101（下降沿） | 2.65 | 2.84 | 3.02 |
| PLS[2：0]=110 （上升沿） | 2.96 | 3.03 | 3.10 |
| PLS[2：0]=110（下降沿） | 2.85 | 2.93 | 2.99 |
| PLS[2：0]=111 （上升沿） | 3.07 | 3.14 | 3.21 |
| PLS[2：0]=111（下降沿） | 2.95 | 3.03 | 3.09 |
| VPVDHYST（2） | PVD 迟滞 |  | - | 100 | - | 毫伏 |
| VPOR/PDR | 上电/断电复位门限 | 下降沿 | 1.60（1） | 1.68 | 1.76 | V |
| 上升沿 | 1.64 | 1.72 | 1.80 |

**表 19.嵌入式复位和电源控制模块特性（续）**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| (2)  断续器 | PDR 迟滞 |  | - | 40 | - | 毫伏 |
| 断续器1 | 掉电级别 1 阈值 | 下降沿 | 2.13 | 2.19 | 2.24 | V |
| 上升沿 | 2.23 | 2.29 | 2.33 |
| 断续器2 | 2 级掉电阈值 | 下降沿 | 2.44 | 2.50 | 2.56 |
| 上升沿 | 2.53 | 2.59 | 2.63 |
| 断续器3 | 掉电级别 3 阈值 | 下降沿 | 2.75 | 2.83 | 2.88 |
| 上升沿 | 2.85 | 2.92 | 2.97 |
| VBORhyst（2） | 硼滞后 |  | - | 100 | - | 毫伏 |
| 曲速 （2）（3） | POR 复位时序 |  | 0.5 | 1.5 | 3.0 | 女士 |
| 伊鲁什（2） | 稳压器通电时的浪涌电流（POR 或从待机状态唤醒） |  | - | 160 | 200 | 马 |
| 埃鲁什（2） | 稳压器通电时的浪涌能量（POR 或从待机状态唤醒） | VDD = 1.7 V，TA = 105 °C，  IRUSH = 171 mA，持续 31 μs | - | - | 5.4 | 微秒 |

* + - 1. 产品性能通过设计保证低至最小的 VPOR/PDR 值。
      2. 由设计保证，未在生产中进行测试 。
      3. 复位时序 是从 上电（POR复位或 从VBAT唤醒）到用户应用代码获取第一条指令的那一刻测量的。

### 电源电流 特性

电流消耗由多个参数和因素组成，例如工作电压、环境温度、I/O 引脚负载、器件软件配置、工作频率、I/O 引脚切换速率、存储器中的程序位置和执行的二进制代码。

电流消耗的测量[*如图18：电流消耗测量方案*](#_bookmark99)中所述。

本节中给出的所有运行模式电流消耗测量都是 使用简化的代码执行的，该代码的消耗量相当于 CoreMark 代码。

#### 典型和最大电流消耗

MCU放置在以下条件下：

* 所有I/O引脚均处于输入模式，在VDD或VSS（无负载）处具有静态值。
* 除非明确提及，否则所有外围设备都将被禁用 。
* 闪存访问时间可根据 fHCLK 频率和 VDD 范围进行调整（请参阅*[表](#_bookmark111)* [*15：取决于工作功耗范围*](#_bookmark111)的功能）。
* 电压调节调整为fHCLK 频率 ，如下所示：
  + 刻度 3，用于 fHCLK  64 MHz
  + 刻度 2，用于 64 MHz < fHCLK  84 MHz
  + 刻度 1 表示 84 MHz < fHCLK  100 MHz
* 系统时钟为 HCLK，fPCLK1 = fHCLK/2，fPCLK2 = fHCLK。
* 外部时钟为4 MHz，PLL为ON，除非明确 提及。
* 除非另有说明，否则 VDD = 3.6 V 和最高环境温度 （TA） 将获得最大值，TA = 25 °C 和 VDD = 3.3 V 的典型值 。

##### 表 20.典型和最大电流消耗，数据处理（ART加速器禁用）的代码从SRAM运行 - VDD = 1.7 V

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **fHCLK （兆赫）** | **典型值** | **最大（1）** | | | **单位** |
| **TA= 25 °C** | **TA= 25 °C** | **TA=85 °C** | **TA=105 °C** |
|  |  |  | 100 | 21.4 | 23.0 | 23.6 | 24.0 |  |
|  |  | 外部时钟， | 84 | 17.2 | 18.9（5） | 19.1 | 19.2 |  |
|  |  | 锁相环 ON（2）， 全部 |  |
| 64 | 11.9 | 12.9 | 13.2 | 13.7 |
|  |  | 外设 |  |
| 50 | 9.4 | 10.1 | 10.4 | 11.0 |
|  |  | 启用（3）（4） |  |
|  |  |  | 20 | 4.3 | 4.8 | 5.0 | 5.6 |  |
|  |  | 恒生指数，锁相环关闭，全部关闭 | 16 | 3.0 | 3.3 | 3.6 | 4.3 |  |
|  |  | 外设 |  |
| 1 | 0.5 | 0.7 | 1.0 | 1.7 |
| 内页码 | **运行模式下**的电源电流 | 已启用[（4）](#_bookmark125) | 马 |
|  | 100 | 12.7 | 14.0 | 14.4 | 14.8 |
|  |  | 外部时钟，锁相环 | 84 | 10.2 | 11.6[（5）](#_bookmark126) | 11.8 | 12.0 |  |
| 64 | 7.1 | 7.9 | 8.2 | 8.7 |
|  |  | [在 （2））](#_bookmark124)所有外围设备上 |  |
|  |  | 已禁用**（3）** |  |
| 50 | 5.6 | 6.3 | 6.5 | 7.1 |
|  |  |  | 20 | 2.5 | 3.0 | 3.3 | 3.9 |  |
|  |  | 恒生指数，锁相环关闭，全部关闭 | 16 | 1.9 | 2.1 | 2.4 | 3.0 |  |
|  |  | 外设 |  |
| 1 | 0.4 | 0.5 | 0.9 | 1.6 |
|  |  | 已禁用[（4）](#_bookmark125) |  |

1. 通过表征保证，除非另有说明，否则不在生产中进行测试
2. 请参阅 [*表 41*](#_bookmark186) 和 RM0383 了解可能的 PLL VCO 设置
3. 当模拟外设模块（如 ADC、HSE、LSE、HSI 或 LSI）导通时，必须考虑额外的功耗。
4. 当ADC 导通时（在ADC\_CR2寄存器中设置了ADON 位），为模拟器件增加1.6 mA的额外功耗。
5. 在生产环境中进行测试。

##### 表 21.典型和最大电流消耗，数据处理（禁用ART加速器）的代码从SRAM运行 - VDD = 3.6 V

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **fHCLK （兆赫）** | **典型值** | **最大（1）** | | | **单位** |
| **TA= 25 °C** | **TA=85 °C** | **TA=105 °C** |
|  |  |  | 100 | 21.7 | 23.3 | 23.9 | 24.3 |  |
|  |  | 外部时钟， | 84 | 17.5 | 19.2（5） | 19.4 | 19.5 |  |
|  |  | 锁相环 ON（2）， 全部 |  |
| 64 | 12.2 | 13.2 | 13.5 | 14.0 |
|  |  | 外设 |  |
| 50 | 9.6 | 10.4 | 10.7 | 11.2 |
|  |  | 启用（3）（4） |  |
|  |  |  | 20 | 4.5 | 5.0 | 5.3 | 5.9 |  |
|  |  | 恒生指数， 锁相环关闭， 全部 | 16 | 3.0 | 3.3 | 3.6 | 4.3 |  |
|  |  | 外设 |  |
| 1 | 0.5 | 0.7 | 1.0 | 1.7 |
| 内页码 | **运行模式下**的电源电流 | 已启用**[（3）](#_bookmark130)** | 马 |
|  | 100 | 13.0 | 14.6[（5）](#_bookmark131) | 14.6 | 14.9 |
|  |  | 外部时钟， | 84 | 10.5 | 11.9[（5）](#_bookmark131) | 12.1 | 12.2 |  |
|  |  | 锁相环关闭[（2）](#_bookmark129)， |  |
| 64 | 7.4 | 8.4[（5）](#_bookmark131) | 8.8 | 8.9 |
|  |  | 所有外围设备 |  |
| 50 | 5.9 | 6.6 | 6.8 | 7.3 |
|  |  | 已禁用**[（3）](#_bookmark130)** |  |
|  |  |  | 20 | 2.8 | 3.3 | 3.5 | 4.2 |  |
|  |  | 恒生指数， 锁相环关闭， 全部 | 16 | 1.9 | 2.1 | 2.4 | 3.1 |  |
|  |  | 外设 |  |
| 1 | 0.4 | 0.5 | 0.9 | 1.6 |
|  |  | 已禁用**[（3）](#_bookmark130)** |  |

1. 通过表征保证，除非另有说明，否则不在生产中进行测试
2. 请参阅 [*表 41*](#_bookmark186) 和 RM0383 了解可能的 PLL VCO 设置
3. 当 模拟外设模块（如 ADC、HSE、LSE、HSI 或 LSI）导通时，必须考虑额外的功耗 。
4. 当ADC 导通时（在ADC\_CR2寄存器中设置了ADON 位），为模拟器件增加1.6 mA的额外功耗。
5. 生产中测精

##### 表 22.运行模式下的典型和最大电流消耗，数据处理（ART加速器启用，预取除外）的代码从闪存运行 - VDD = 1.7 V

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **fHCLK （兆赫）** | **典型值** | **最大（1）** | | | **单位** |
| **TA = 25 °C** | **TA = 85 °C** | **TA = 105 °C** |
| 内页码 | **运行模式下**的电源电流 | 外部时钟，锁相环导通（2），所有外设均已启用（3）（4） | 100 | 20.4 | 21.8 | 22.1 | 22.8 | 马 |
| 84 | 16.5 | 17.6 | 17.8 | 18.6 |
| 64 | 11.4 | 12.3 | 12.5 | 13.1 |
| 50 | 9.0 | 9.7 | 10.0 | 10.6 |
| 20 | 4.6 | 5.0 | 5.3 | 6.0 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark133)， 全部  启用外围设备[（3）](#_bookmark134) | 16 | 2.9 | 3.2 | 3.6 | 4.3 |
| 1 | 0.7 | 0.8 | 1.3 | 1.9 |
| 外部时钟，PLL ON[（2）](#_bookmark133) 所有外设均已禁用[（3）](#_bookmark134) | 100 | 11.2 | 12.2 | 12.4 | 13.2 |
| 84 | 9.1 | 9.9 | 10.1 | 10.9 |
| 64 | 6.4 | 7.0 | 7.3 | 7.9 |
| 50 | 5.1 | 5.6 | 5.9 | 6.6 |
| 20 | 2.6 | 3.0 | 3.3 | 4.0 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark133)， 全部  外围设备已禁用[（3）](#_bookmark134) | 16 | 1.8 | 2.0 | 2.4 | 3.0 |
| 1 | 0.6 | 0.7 | 1.2 | 1.9 |

1. 通过表征保证，除非另有说明，否则不在生产中进行测试 。
2. 请参阅 [*表 41*](#_bookmark186) 和 RM0383 了解可能的 PLL VCO 设置
3. 为模拟器件增加每ADC1.6 mA的额外功耗。在应用中，这种消耗仅在ADC导通时发生（ADON位在ADC\_CR2寄存器中设置）。
4. 当ADC导通时（ADON位设置在ADC\_CR2），为模拟部分增加每个ADC1.6mA的额外功耗。

##### 表 23.运行模式下的典型和最大电流消耗，从闪存运行数据处理（启用 ART 加速器（预取除外）的代码 - VDD = 3.6 V

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **fHCLK （兆赫）** | **典型值** | **最大（1）** | | | **单位** |
| **TA = 25 °C** | **TA = 85 °C** | **TA = 105 °C** |
| 内页码 | **运行模式下**的电源电流 | 外部时钟，锁相环导通（2），所有外设均已启用（3）（4） | 100 | 20.7 | 22.2 | 22.5 | 23.2 | 马 |
| 84 | 16.8 | 18.0 | 18.3 | 19.0 |
| 64 | 11.8 | 12.7 | 12.9 | 13.6 |
| 50 | 9.3 | 10.2 | 10.4 | 11.1 |
| 20 | 4.8 | 5.5 | 5.8 | 6.5 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark136)， 全部  启用外围设备[（3）](#_bookmark137) | 16 | 3.0 | 3.3 | 3.8 | 4.5 |
| 1 | 0.7 | 1.0 | 1.4 | 2.1 |
| 外部时钟，PLL ON[（2）](#_bookmark136) 所有外设均已禁用[（3）](#_bookmark137) | 100 | 11.6 | 12.6 | 12.9 | 13.6 |
| 84 | 9.7 | 10.2（5） | 11.1 | 11.3 |
| 64 | 6.7 | 7.4 | 7.7 | 8.3 |
| 50 | 5.4 | 6.0 | 6.3 | 7.0 |
| 20 | 2.9 | 3.4 | 3.7 | 4.4 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark136)， 全部  外围设备已禁用[（3）](#_bookmark137) | 16 | 1.9 | 2.2 | 2.6 | 3.3 |
| 1 | 0.7 | 0.9 | 1.3 | 2.1 |

1. 通过表征保证，除非另有说明，否则不在生产中进行测试 。
2. 请参阅 [*表 41*](#_bookmark186) 和 RM0383 了解可能的 PLL VCO 设置
3. 为模拟器件增加每ADC1.6 mA的额外功耗。在应用中，这种消耗仅在ADC导通时发生（ADON位在ADC\_CR2寄存器中设置）。
4. 当ADC导通时（ADON位设置在ADC\_CR2），为模拟部分增加每个ADC1.6mA的额外功耗。
5. 在生产环境中进行测试。

##### 表 24.运行模式下的典型和最大电流消耗，数据处理（禁用ART加速器）从闪存运行的代码 - VDD = 3.6 V

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **fHCLK （兆赫）** | **典型值** | **最大（1）** | | | **单位** |
| **TA = 25 °C** | **TA = 85 °C** | **TA = 105 °C** |
| 内页码 | **运行模式下**的电源电流 | 外部时钟，锁相环导通（2），所有外设均已启用（3）（4） | 100 | 29.5 | 31.5 | 32.3 | 33.3 | 马 |
| 84 | 25.5 | 27.1 | 27.9 | 28.9 |
| 64 | 18.6 | 19.8 | 20.4 | 21.2 |
| 50 | 15.2 | 16.4 | 16.9 | 17.7 |
| 20 | 7.6 | 8.4 | 8.8 | 9.5 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark139)， 全部  启用外围设备[（3）](#_bookmark140) | 16 | 4.8 | 5.2 | 5.7 | 6.5 |
| 1 | 0.9 | 1.3 | 1.6 | 2.4 |
| 外部时钟，PLL ON[（2）](#_bookmark139) 所有外设均已禁用[（3）](#_bookmark140) | 100 | 20.4 | 21.8 | 22.7 | 23.8 |
| 84 | 18.4 | 19.2（5） | 20.9 | 21.1 |
| 64 | 13.5 | 14.5 | 15.2 | 15.9 |
| 50 | 11.3 | 12.2 | 12.8 | 13.6 |
| 20 | 5.6 | 6.4 | 6.7 | 7.4 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark139)， 全部  外围设备已禁用[（3）](#_bookmark140) | 16 | 3.6 | 4.1 | 4.5 | 5.2 |
| 1 | 0.9 | 1.2 | 1.6 | 2.3 |

1. 通过表征保证，除非另有说明，否则不在生产中进行测试 。
2. 请参阅 [*表 41*](#_bookmark186) 和 RM0383 了解可能的 PLL VCO 设置
3. 为模拟器件增加每ADC1.6 mA的额外功耗。在应用中，这种消耗仅在ADC导通时发生（ADON位在ADC\_CR2寄存器中设置）。
4. 当ADC导通（ADON位设置在ADC\_CR2）时，为模拟部分增加一个额外的功耗，每个ADC1.6mA。
5. 在生产环境中进行测试

##### 表 25.运行模式下的典型和最大电流消耗，数据处理代码（通过预取启用ART加速器）从闪存运行 - VDD = 3.6 V

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **fHCLK （兆赫）** | **典型值** | **最大（1）** | | | **单位** |
| **TA = 25 °C** | **TA = 85 °C** | **TA = 105 °C** |
| 内页码 | **运行模式下**的电源电流 | 外部时钟，锁相环导通（2），所有外设均已启用（3）（4） | 100 | 31.7 | 33.6 | 34.5 | 35.5 | 马 |
| 84 | 26.9 | 28.6 | 29.4 | 30.3 |
| 64 | 19.6 | 20.9 | 21.5 | 22.3 |
| 50 | 15.6 | 16.7 | 17.2 | 18.0 |
| 20 | 7.6 | 8.4 | 8.8 | 9.5 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark143)， 全部  启用外围设备[（3）](#_bookmark144) | 16 | 5.1 | 5.6 | 6.1 | 6.8 |
| 1 | 1.0 | 1.3 | 1.7 | 2.3 |
| 外部时钟，PLL ON[（2）](#_bookmark143) 所有外设均已禁用[（3）](#_bookmark144) | 100 | 22.5 | 24.2 | 24.9 | 26.0 |
| 84 | 19.5（5） | 21.1 | 21.8 | 22.8 |
| 64 | 14.5 | 15.7 | 16.3 | 17.1 |
| 50 | 11.7 | 12.7 | 13.2 | 14.0 |
| 20 | 5.6 | 6.4 | 6.8 | 7.4 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark143)， 全部  外围设备已禁用[（3）](#_bookmark144) | 16 | 4.0 | 4.5 | 4.9 | 5.6 |
| 1 | 0.9 | 1.2 | 1.6 | 2.2 |

1. 通过表征保证，除非另有说明，否则不在生产中进行测试 。
2. 请参阅 [*表 41*](#_bookmark186) 和 RM0383 了解可能的 PLL VCO 设置
3. 为模拟器件增加每ADC1.6 mA的额外功耗。在应用中，这种消耗仅在ADC导通时发生（ADON位在ADC\_CR2寄存器中设置）。
4. 当ADC导通时（ADON位设置在ADC\_CR2），为模拟部分增加每个ADC1.6mA的额外功耗。
5. 在生产环境中进行测试

##### 表 26.休眠模式下的典型和最大电流消耗 - VDD = 3.6 V

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **fHCLK （兆赫）** | **典型值** | **最大（1）** | | | **单位** |
| **TA = 25 °C** | **TA = 85 °C** | **TA = 105 °C** |
| 内页码 | **睡眠模式下**的电源电流 | 外部时钟，锁相环导通（2），所有外设均已启用（3）（4） | 100 | 12.2 | 13.2 | 13.4 | 14.1 | 马 |
| 84 | 9.8 | 10.6 | 10.9 | 11.6 |
| 64 | 6.9 | 7.4 | 7.7 | 8.3 |
| 50 | 5.4 | 5.9 | 6.2 | 6.8 |
| 20 | 2.8 | 3.2 | 3.5 | 4.1 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark147)， 全部  启用外围设备[（3）](#_bookmark148) | 16 | 1.3 | 1.7 | 2.2 | 2.8 |
| 1 | 0.4 | 0.5 | 0.9 | 1.6 |
| 外部时钟，PLL ON[（2）](#_bookmark147) 所有外设均已禁用[（3）](#_bookmark148) | 100 | 3.0 | 3.6 | 3.9 | 4.5 |
| 84 | 2.5 | 3.0 | 3.2 | 3.9 |
| 64 | 1.9 | 2.2 | 2.5 | 3.0 |
| 50 | 1.6 | 1.9 | 2.1 | 2.7 |
| 20 | 1.1 | 1.4 | 1.7 | 2.3 |
| 恒生指数， 锁相环关闭[（2）](#_bookmark147)， 全部  外围设备已禁用[（3）](#_bookmark148) | 16 | 0.4 | 0.5 | 0.9 | 1.6 |
| 1 | 0.3 | 0.4 | 0.8 | 1.5 |

1. 通过表征保证，除非另有说明，否则不在生产中进行测试 。
2. 请参阅 [*表 41*](#_bookmark186) 和 RM0383 了解可能的 PLL VCO 设置
3. 为模拟器件增加每ADC1.6 mA的额外功耗。在应用中，这种消耗仅在ADC导通时发生（ADON位在ADC\_CR2寄存器中设置）。
4. 当ADC导通时（ADON位设置在ADC\_CR2），为模拟部分增加每个ADC1.6mA的额外功耗。

##### 表 27.停止模式下的典型和最大电流消耗 - VDD = 1.7 V

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **条件** | **参数** | **典型[值（1）](#_bookmark150)** | **最大（1）** | | | **单位** |
| **TA = 25 °C** | **TA = 25 °C** | **TA = 85 °C** | **TA = 105 °C** |
| 我DD\_STOP | 停止模式下闪光灯，所有振荡器熄灭，无独立看门狗 | 主要调节器用途 | 112 | 142[（2）](#_bookmark151) | 400 | 710（2） | 微安 |
| 低功耗稳压器使用 | 42.6 | 67[（2）](#_bookmark151) | 300 | 580 |
| 深度省电模式下闪烁，所有振荡器关闭，无独立看门狗 | 主要调节器用途 | 75 | 99[（2）](#_bookmark151) | 310 | 580[（2）](#_bookmark151) |
| 低功耗稳压器使用 | 13.6 | 37[（2）](#_bookmark151) | 265 | 550 [（2）](#_bookmark151) |
| 低功耗低压稳压器使用 | 9 | 28[（2）](#_bookmark151) | 230 | 500[（2）](#_bookmark151) |

1. 通过表征进行认证，未在生产中进行测试。
2. 在生产环境中进行测试

##### 表 28.停止模式下的典型和最大电流消耗 - VDD=3.6 V

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **条件** | **参数** | **典型值** | **最大（1）** | | | **单位** |
| **TA = 25 °C** | **TA = 25 °C** | **TA = 85 °C** | **TA = 105 °C** |
| 我DD\_STOP | 停止模式下闪光灯，所有振荡器熄灭，无独立看门狗 | 主要调节器用途 | 113.7 | 145[（2）](#_bookmark153) | 410 | 720（2） | 微安 |
| 低功耗稳压器使用 | 43.1 | 68[（2）](#_bookmark153) | 310 | 600[（2）](#_bookmark153) |
| 深度省电模式下闪烁，所有振荡器关闭，无独立看门狗 | 主要调节器用途 | 76.2 | 105[（2）](#_bookmark153) | 320 | 600[（2）](#_bookmark153) |
| 低功耗稳压器使用 | 14 | 38[（2）](#_bookmark153) | 275 | 560[（2）](#_bookmark153) |
| 低功耗低压稳压器使用 | 10 | 30[（2）](#_bookmark153) | 235 | 510[（2）](#_bookmark153) |

1. 通过表征保证，未在生产中进行测试 。
2. 在生产环境中进行测试。

##### 表 29.待机模式下的典型和最大电流消耗 - VDD= 1.7 V

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **典型值（1）** | **最大（2）** | | | **单位** |
| **TA = 25 °C** | **TA = 25 °C** | **TA = 85 °C** | **TA = 105 °C** |
| 我DD\_STBY | 待机模式下的电源电流 | 低速振荡器 （LSE） 和 RTC ON | 2.6 | 4 | 12 | 24 | 微安 |
| RTC 和 LSE 关闭 | 1.8 | 3（3） | 11 | 25[（3）](#_bookmark155) |

1. 当 PDR 关闭（内部复位关闭）时，典型电流消耗降低 1.2 μA。
2. 通过表征保证，除非另有说明，否则不在生产中进行测试 。
3. 在生产环境中进行测试。

##### 表 30.待机模式下的典型和最大电流消耗 - VDD= 3.6 V

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **典型值（1）** | **最大（2）** | | | **单位** |
| **TA = 25 °C** | **TA = 25 °C** | **TA = 85 °C** | **TA = 105 °C** |
| 我DD\_STBY | 待机模式下的电源电流 | 低速振荡器 （LSE） 和 RTC ON | 3 | 5 | 14 | 28 | 微安 |
| RTC 和 LSE 关闭 | 2.1 | 4（3） | 13.5 | 30（3） |

1. 当 PDR 关闭（内部复位关闭）时，典型电流消耗降低 1.2 μA。
2. 通过表征保证，除非另有说明，否则不在生产中进行测试 。
3. 在生产环境中进行测试。

##### 表 31.VBAT 模式下的典型和最大电流消耗

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件（1）** | **典型值** | | | **最大（2）** | | **单位** |
| **TA = 25 °C** | | | **TA = 85 °C** | **TA = 105 °C** |
| **VBAT =**  **1.7 V** | **VBAT=**  **2.4 V** | **VBAT =**  **3.3 V** | **VBAT = 3.6 V** | |
| 我DD\_VBAT | 备份域电源电流 | 低速振荡器（低驱动模式下的LSE）和RTC ON | 0.7 | 0.8 | 1.0 | 1.4 | 2.8 | 微安 |
| 低速振荡器（高驱动模式下的LSE）和RTC ON | 1.5 | 1.6 | 1.9 | 2.8 | 4.3 |
| RTC 和 LSE 关闭 | 0.1 | 0.1 | 0.1 | 2 | 4 |

1. 使用的晶体：Abracon ABS07-120-32.768 kHz-T，典型值的CL 为6 pF 。
2. 通过表征保证，未在生产中进行测试 。

**图 20.典型 V蝙蝠电流消耗（低驱动模式下的 LSE 和 RTC ON）**

3

2.5

2

1.5

1

0.5

1.656

1.76

1.86

26

2.46

2.76

36

3.36

3.66

0

0#

25#

55#

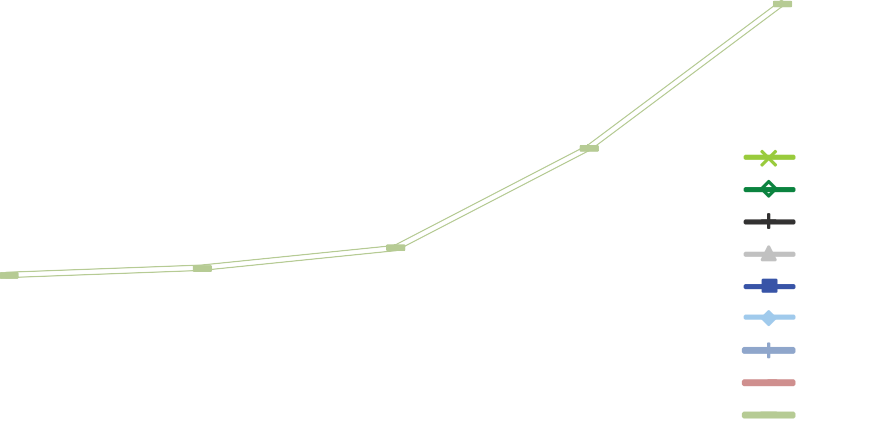
4环境

85#

105#

-33049061

）$$？6”！4（！）



#### I/O 系统电流消耗

I/O系统的电流消耗有两个组成部分：静态和动态。

##### I/O 静态电流消耗

当引脚在外部保持为低电平时，所有用作上拉输入的I/O都会产生电流消耗。该电流消耗的电压可以通过使用*[表53：I/O静态特性](#_bookmark210)*中给出的上拉/下拉电阻值来简单计算。

对于输出引脚，还必须考虑任何外部下拉或外部负载 ，以估计电流消耗。

额外的 I/O 电流消耗是由于在外部施加中间电压电平时配置为输入的 I/O。这种电流消耗是由用于区分输入值的输入施密特支架电路引起的。除非应用需要此特定配置，否则通过在模拟模式下配置这些 I/O 可以避免这种电源电流消耗。ADC输入引脚尤其如此，这些引脚被配置为模拟输入。

**注意** ：由于外部电磁噪声，任何浮动输入引脚也可能在无意中建立到中间电压电平或开关。为了避免与浮动引脚相关的电流消耗，它们 必须配置为 模拟模式，或在内部强制 达到一定的数字值。这可以通过使用上拉/下拉电阻或将引脚配置为输出模式来实现。

##### I/O 动态电流消耗

除了内部外设电流消耗（参见*[表](#_bookmark162)*[*33：外设电流消耗*](#_bookmark162)）外，应用使用的I/O也影响电流消耗。当 I/O引脚切换时，它利用来自MCU电源电压的电流为I/O引脚电路供电，并对连接到引脚的容性负载（内部或外部）进行充电/放电：

ISW = VDD  fSW  C

哪里

ISW是由开关I/O为容性负载充电/放电而吸收的电流，VDD是MCU电源电压

fSW 是 I/O 开关频率

C 是 I/O 引脚看到的总电容：C = CINT+ CEXT

测试引脚配置为推挽输出模式，并由软件以固定频率切换。

##### 表 32.开关量输出 I/O 电流消耗

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件（1）** | **I/O 切换频率 （fSW）** | **典型值** | **单位** |
| 伊迪奥 | I/O 开关电流 | VDD = 3.3 V C = CINT | 2兆赫 | 0.05 | 马 |
| 8兆赫 | 0.15 |
| 25兆赫 | 0.45 |
| 50兆赫 | 0.85 |
| 60兆赫 | 1.00 |
| 84兆赫 | 1.40 |
| 90兆赫 | 1.67 |
| VDD = 3.3 V CEXT = 0 pF  C = CINT + CEXT + CS | 2兆赫 | 0.10 |
| 8兆赫 | 0.35 |
| 25兆赫 | 1.05 |
| 50兆赫 | 2.20 |
| 60兆赫 | 2.40 |
| 84兆赫 | 3.55 |
| 90兆赫 | 4.23 |
| VDD = 3.3 V CEXT = 10 pF  C = CINT + CEXT + CS | 2兆赫 | 0.20 |
| 8兆赫 | 0.65 |
| 25兆赫 | 1.85 |
| 50兆赫 | 2.45 |
| 60兆赫 | 4.70 |
| 84兆赫 | 8.80 |
| 90兆赫 | 10.47 |
| VDD = 3.3 V CEXT = 22 pF  C = CINT + CEXT + CS | 2兆赫 | 0.25 |
| 8兆赫 | 1.00 |
| 25兆赫 | 3.45 |
| 50兆赫 | 7.15 |
| 60兆赫 | 11.55 |
| VDD = 3.3 V CEXT = 33 pF  C = CINT + CEXT + CS | 2兆赫 | 0.32 |
| 8兆赫 | 1.27 |
| 25兆赫 | 3.88 |
| 50兆赫 | 12.34 |

* 1. CS 是 PCB 板电容，包括焊盘引脚。CS = 7 pF（估计 值）。

#### 片上外设电流消耗

MCU放置在以下条件下：

* 启动时，所有 I/O 引脚均采用模拟输入 配置。
* 除非另有说明，否则所有外围设备都将被禁用。
* ART 加速器已 打开。
* 选择电压等级 2 模式，内部数字电压 V12 = 1.26 V。
* HCLK 是 84 MHz 的系统时钟。fPCLK1 = fHCLK/2，fPCLK2 = fHCLK。

通过测量电流消耗差来计算给定值

* + 所有外围设备均 已关闭
  + 仅打开一个外设
* 环境工作温度为 25 °C，VDD=3.3 V。

##### 表 33. 外设电流消耗

|  |  |  |  |
| --- | --- | --- | --- |
| **外设** | | **IDD （Typ）** | **单位** |
| **断续器**  （高达 100 兆赫） | GPIOA | 1.55 | 微安/兆赫 |
| GPIOB | 1.55 |
| 断续器 | 1.55 |
| GPIOD | 1.55 |
| GPIOE | 1.55 |
| GPIOH | 1.55 |
| 断续器 | 0.36 |
| DMA1（1） | 14.96 |
| DMA1（2） | 1.54N+2.66 |
| DMA2[（1）](#_bookmark164) | 14.96 |
| DMA2[（2）](#_bookmark165) | 1.54N+2.66 |
| **APB1**  （高达 50 兆赫） | 蒂姆2 | 11.19 | 微安/兆赫 |
| 蒂姆3 | 8.57 |
| 蒂姆4 | 8.33 |
| 蒂姆5 | 11.19 |
| 压水堆 | 0.71 |
| USART2 | 3.33 |
| I2C1/2/3 | 3.10 |
| SPI2（3） | 2.62 |
| SPI3（3） | 2.86 |
| I2S2 系列 | 1.90 |
| I2S3系列 | 1.67 |
| 断续器 | 0.71 |

**表 33.外设电流消耗（续）**

|  |  |  |  |
| --- | --- | --- | --- |
| **外设** | | **IDD （Typ）** | **单位** |
| **APB2**  （高达 100 兆赫） | 蒂姆1 | 5.71 | 微安/兆赫 |
| 蒂姆9 | 2.86 |
| 蒂姆10 | 1.79 |
| 蒂姆11 | 2.02 |
| OTG\_FS | 23.93 |
| 模数转换器1（4） | 2.98 |
| SPI1 | 1.19 |
| 美国艺术1 | 3.10 |
| 美国艺术6 | 2.86 |
| 斯迪奥 | 5.95 |
| SPI4 | 1.31 |
| 系统 | 0.71 |

1. 如果激活了所有 DMA 流，则有效（请参阅参考手册 RM0383）。
2. 对于激活的 N 个 DMA 流（最多 8 个已激活的流，请参阅参考手册 RM0383）。
3. I2SMOD位设置在寄存器SPI\_I2SCFGR，然后将I2SE位设置为启用I2S 外设。
4. 当ADC 导通（在ADC\_CR2寄存器中设置了ADON位）时，为模拟器件增加 1.6 mA的额外功耗 。

### 从低功耗模式唤醒时间

[*表 34*](#_bookmark169) 中给出的唤醒时间是从 唤醒事件触发器开始测量的，直到 CPU 执行的第一条指令：

* 对于 “停止 ”或“睡眠”模式：唤醒事件为 WFE。
* WKUP （PA0） 引脚用于从 待机、 停止 和休眠 模式唤醒。

##### 图 21.低功耗模式唤醒

**：断续器断续器6WRSPRGH，PDLQ UHJXODWRU**

2断续器E\WHV杜赫快速反应乌霍德格

&38特高压

5HJXODWRU +6， UHVWDUW ）ODVK VWRS H[LWUDPS-XS

**：断续器断续器6WRSPRGH，**

**断续器UHJXODWRU，** 2断续器E\WHV杜赫快速反应乌霍德格

**IODVK LQ'HHSSRZHU GRZQ PRGH**

&38特高压

5HJXODWRU +6， UHVWDUW ）ODVK 'HHS 3G UHFRYHU\UDPS-XS

**：断续器断续器6WRS，** 2断续器E\WHV杜赫快速反应乌霍德格

**UHJXODWRU LQ ORZ SRZHU PRGH**

&38特高压

5HJXODWRU +6，特高压）ODVK断续器高[长宽UDPS-XS

**：断续器断续器6WRS，UHJXODWRU LQ ORZ SRZHU PRGH，**

**IODVK LQ'HHSSRZHU GRZQ PRGH**

5HJXODWRUUDPS-XS

2断续器E\WHV杜赫快速反应乌霍德格

&38特高压

+6，特高压）ODVK'HHS 3GUHFRYHU\

**：断续器断续器6WDQGE\断续器5HJXODWRU**

**2))**

5HJXODWRU特高压

&38特高压

+6，特高压）ODVK'HHS3GUHFRYHU\2断续器E\WHV奥德格奎

**：断续器断续器6OHHS断续器**

**）ODVK断续器'HHS斯尔朱格兹克**

**5HJXODWRU**

**21**

2断续器E\WHV杜赫快速反应乌霍德格

&38 UHVWDUW

）ODVK 'HHS 3GUHFRYHU\

063554291

|  |  |  |  |
| --- | --- | --- | --- |
|  |  |  |  |

|  |  |  |  |
| --- | --- | --- | --- |
|  |  |  |  |

|  |  |  |  |
| --- | --- | --- | --- |
|  |  |  |  |

|  |  |  |  |
| --- | --- | --- | --- |
|  |  |  |  |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  |  |  |  |  |

所有时序均来自在环境温度和VDD=3.3 V下进行的测试。

##### 表 34. 低功耗模式唤醒时序（1）

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **最小值（1）** | **典型值（1）** | **最大（1）** | **单位** |
| tWUSL （2）  断续器 | 从睡眠模式唤醒 | - | 4 | 6 | 中央处理器  时钟周期 |
| 台东 （2）  操作 | 从停止模式唤醒，主稳压器的使用 | - | 13.5 | 14.5 | μs |
| 从停止模式唤醒、使用主稳压器、深度关机模式下的闪存 | - | 105 | 111 |
| 从停止模式唤醒，稳压器处于低功耗模式 | - | 21 | 33 |
| 从停止模式唤醒，稳压器处于低功耗模式，闪存处于深度省电模式 | - | 113 | 130 |

**表 34.低功耗模式唤醒时序（1） （续）**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **最小值（1）** | **典型值（1）** | **最大（1）** | **单位** |
| (2)(3)  tWUSTDBY | 从待机模式唤醒 | - | 314 | 407 | μs |
| tWUFLASH | 从Flash\_Stop模式唤醒闪光灯 | - | - | 8 | μs |
| 从闪光灯深度关机模式唤醒闪光灯 | - | - | 100 |

1. 通过表征保证，未在生产中进行测试 。
2. 唤醒时间 是从 唤醒事件到应用程序代码读取第一条指令的点来测量的。
3. tWUSTDBY 最大值在 –40 °C 时给出。

### 外部时钟源 特性

#### 从外部源生成的高速外部用户时钟

在旁路模式下，HSE 振荡器被关断，输入引脚为标准 I/O。 外部时钟信号必须 符合  [*表53*](#_bookmark210)。 但是，推荐的时钟输入波形如图  [*22*](#_bookmark174)所示。

[*表35*](#_bookmark172)中给出的特性是使用高速外部时钟源以及在表14中总结的环境温度和电源电压条件下进行的测试的结果。

##### 表 35.高速外部用户时钟特性

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| f HSE\_ext | 外部用户时钟源频率（1） |  | 1 | - | 50 | 兆赫 |
| 断续器 | OSC\_IN输入引脚高电平电压 | 0.7伏地 | - | 断续器 | V |
| 维塞尔 | OSC\_IN输入引脚低电平电压 | 断续器 | - | 0.3VDD |
| tw（HSE） tw（HSE） | OSC\_IN高或低时间（1） | 5 | - | - | ns |
| tr（HSE） tf（HSE） | OSC\_IN上升或下降时间（1） | - | - | 10 |
| 辛（高速钢） | OSC\_IN输入电容（1） |  | - | 5 | - | 断续器 |
| 杜西（高速钢） | 占空比 |  | 45 | - | 55 | % |
| 国际劳工组织 | OSC\_IN 输入漏电流 | VSS  VIN  VDD | - | - | ±1 | 微安 |

* + - 1. 由设计保证，未在生产中进行测试 。

#### 从外部源生成的低速外部用户时钟

在旁路模式下，LSE 振荡器被关断，输入引脚为标准 I/O。外部 时钟信号 必须符合*[表](#_bookmark210)*[*53*](#_bookmark210)。 但是，推荐的时钟输入波形如图  [*23*](#_bookmark175)所示。

[*表36*](#_bookmark173)中给出的特性是使用低螺钉外部时钟源以及在*[表](#_bookmark109)*[*14*](#_bookmark109)中总结 的环境温度和电源电压条件下进行的测试的结果。

##### 表 36.低速外部用户时钟特性



|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 六LSE\_ext | 用户外部时钟源频率（1） |  | - | 32.768 | 1000 | 千 赫 |
| 断续器 | OSC32\_IN输入引脚高电平电压 | 0.7伏地 | - | 断续器 | V |
| VLSEL | OSC32\_IN输入引脚低电平电压 | 断续器 | - | 0.3VDD |
| tw（LSE） tf（LSE） | OSC32\_IN高或低时间（1） | 450 | - | - | ns |
| tr（LSE） tf（LSE） | OSC32\_IN上升或下降时间（1） | - | - | 50 |
| 辛（伦敦证券交易所） | OSC32\_IN输入电容（1） |  | - | 5 | - | 断续器 |
| 杜西（伦敦证券交易所） | 占空比 |  | 30 | - | 70 | % |
| 国际劳工组织 | OSC32\_IN 输入漏电流 | VSS  VIN  VDD | - | - | ±1 | 微安 |

1. 由设计保证，未在生产中进行测试 。

##### 图 22.高速外部时钟源交流时序图

6（3%（

90%

10%

6（3%，

总回报率（（3%）

断续器（（3%）

T7（（3%）

T7（（3%）吨

4（3%

%XTERNAL时钟源

F（3%？断续器

/3#？).

),

34-32&

AI17528

**图 23.低速外部时钟源交流时序图**

6，3%（

90%

10%

6，3%，

总回报率（，3%）

断续器（，3%）

T7（，3%）

T7（，3%）

T

4，30%

%XTERNAL时钟源

F，3%？断续器

/3#32？).

),

34-32&

AI17529

#### 由晶体/陶瓷谐振器产生的高速外部时钟

高速外部 （HSE） 时钟可配备 4 至 26 MHz 晶体/陶瓷谐振器振荡器。本段中给出的所有信息均基于使用表37中指定的典型外部元件获得的表征结果。在应用中，谐振器和负载电容器必须尽可能靠近振荡器引脚，以最大限度地减少输出失真和启动稳定时间。有关谐振器特性（频率、封装、精度）的更多详细信息，请咨询晶体谐振器制造商。



##### 表 37. HSE 4-26 MHz 振荡器特性（1）

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| f OSC\_IN | 振荡器频率 |  | 4 | - | 26 | 兆赫 |
| 断续器 | 反馈电阻 |  | - | 200 | - | k Ω |
| 内页码 | 高速钢电流消耗 | VDD=3.3 V，ESR= 30 Ω，  CL=5 pF @25 MHz | - | 450 | - | 微安 |
| VDD=3.3 V，ESR= 30 Ω，  CL=10 pF @25 MHz | - | 530 | - |
| G m\_crit\_max | 最大临界晶体玻璃杯 | 启动 | - | - | 1 | 毫安/V |
| TSU（HSE）（2） | 启动时间 | VDD 稳定 | - | 2 | - | 女士 |

* 1. 由设计保证，未在生产中进行测试 。
  2. tSU（HSE）是从启用（通过软件）到达到稳定的8 MHz振荡的那一刻开始测量的启动时间 。 该值是针对 标准晶体谐振器测量的，并且 可能与晶体制造商有很大差异

对于CL1和CL2，建议使用5 pF至25 pF（典型值）范围内的高质量外部陶瓷电容器，专为高频应用而设计，并选择以满足晶体或谐振器的要求（见*[图24](#_bookmark177)*）。CL1 和 CL2 通常大小相同。晶体制造商通常指定一个负载电容，该负载电容为

CL1 和 CL2 的系列组合。在对CL1和CL2进行定量调整时，必须包括PCB和MCU引脚电容（10 pF可用作组合引脚和电路板电容的粗略估计）。

*注* ： *有关选择*晶体*的信息，请参考*ST网站 www.st.com 提供的*应用笔记AN2867“意法半导体微控制器振荡器设计指南”[。](http://www.st.com/)*

##### 图 24.采用 8 MHz 晶体的典型应用

5HVRQDWRU ZLWKLQWHJUDWHGFDSDFLWRUV

&/1

26&B，1

I+6（

80+]UHVRQDWRU

5

)

%LDVFRQWUROOHG断续器

&/2

5（;7）

26&B287

67032)

DL17530型



1. REXT 值取决于晶体特性。

#### 由晶体/陶瓷谐振器产生的低速外部时钟

低速外部 （LSE） 时钟可配备 32.768 kHz 晶体/陶瓷谐振器振荡器。本标图中给出的所有信息均基于*[使用表38](#_bookmark178)*中指定的典型外部元件获得的表征结果。在应用中，谐振器和负载电容器必须尽可能靠近振荡器引脚放置，以最大限度地降低输出失真和启动稳定时间。有关谐振器特性（频率、封装、精度）的更多详细信息，请咨询晶体谐振器制造商。

LSE高功率模式允许覆盖更广泛的可能晶体，但功耗更高。

##### 表 38.LSE 振荡器特性 （fLSE = 32.768 kHz） （1）

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器 | 反馈电阻 | - | - | 18.4 | - | 男Ω |
| 内页码 | 伦敦证券交易所电流消耗 | 低功耗模式（默认） | - | - | 1 | 微安 |
| 高驱动模式 | - | - | 3 |
| 总经理\_crit\_max | 最大临界晶体玻璃杯 | 启动，低功耗模式 | - | - | 0.56 | μA/V |
| 启动，高驱动模式 | - | - | 1.50 |
| 伦敦证券交易所（2） | 启动时间 | VDD 稳定 | - | 2 | - | s |

1. 由设计保证，未在生产中进行测试 。
2. tSU（LSE）是从启用（通过软件）到达到稳定的32.768 kHz振荡时测量的启动时间。该值由表征保证，无需在生产中进行测试。它是针对标准晶体谐振器测量的，并且与晶体制造商的差异很大。

注： *有关 选择 晶体的信息*，*请参考*ST网站 www.st.com 提供的*应用笔记AN2867“意法半导体微控制器振荡器*设计指南”*[。](http://www.st.com/)*

*有关 LSE 高功率模式的信息，请参阅参考手册 RM0383。*

**图 25.使用 32.768 kHz 晶体的典型应用**

5HVRQDWRU ZLWKLQWHJUDWHG FDSDFLWRUV

&/1

26&32B，1

I/6（

32.768 N+]UHVRQDWRU

%LDV

5）FRQWUROOHG

断续器

&/2

26&32B287

67032)

DL17531



### 内部时钟源 特性

[*表39*](#_bookmark181)和*[表40](#_bookmark183)*中给出的参数是在*[表14](#_bookmark109)*中总结的环境温度和VDD电源电压条件下进行的测试中得出的。

#### 高速内部 （HSI） RC 振荡器

##### 表 39.恒生指数振荡器特性 （1）

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | | **最小值** | **典型值** | **麦克斯** | **单位** |
| 富士恒生指数 | 频率 |  | | - | 16 | - | 兆赫 |
| 阿克西 | 恒生指数振荡器的精度 | 用户修剪了RCC\_CR寄存器（2） | | - | - | 1 | % |
| 工厂校准 | TA = –40 至 105 °C（3） | –8 | - | 4.5 | % |
| TA = –10 至 85 °C（3） | –4 | - | 4 | % |
| TA = 25 °C | –1 | - | 1 | % |
| TSU（HSI）（2） | 恒生指数振荡器启动时间 |  | | - | 2.2 | 4 | μs |
| 内填指数（2） | 恒生指数振荡器 功耗 |  | | - | 60 | 80 | 微安 |

* + - 1. VDD = 3.3 V，TA = –40 至 105 °C，除非另有说明。
      2. 由设计保证，未经生产测试
      3. 通过表征保证，无需在生产中进行测试

##### 图 26.行政协调会恒指与温度的关系

0.06

0.04

0.02

0

-0.02

-40

0

25

5

8

105

1254！( #)

-0.04

-0.06

-0.08

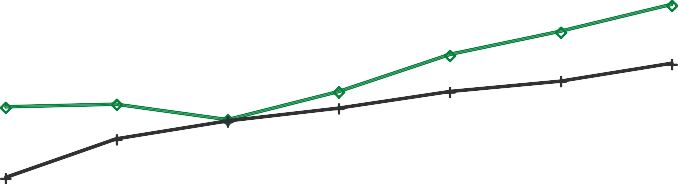
-在

-AX

4本

-33049261

！##（3）



1.通过表征保证，未在生产中进行测试。

#### 低速内部 （LSI） RC 振荡器

##### 表 40.LSI 振荡器特性 （1）

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **最小值** | **典型值** | **麦克斯** | **单位** |
| fLSI（2） | 频率 | 17 | 32 | 47 | 千 赫 |
| TSU（LSI）（3） | LSI 振荡器启动时间 | - | 15 | 40 | μs |
| (3)  IDD（LSI） | 振荡器功耗 | - | 0.4 | 0.6 | 微安 |

1. VDD = 3 V，TA = –40 至 105 °C，除非另有说明。
2. 通过表征保证，未在生产中进行测试 。
3. 由设计保证，未在生产中进行测试 。

**图 27.行政协调会大规模集成电路与温度的关系**

50

40

最大平均

最小值

30

20

10

0

-10

-20

-30

-40

-45-35-25-15-55152535455565758595 105 4EMPERAT 优瑞（ #）

-31901361

. 奥马化 德维亚蒂上（%）

### 锁相环 特性

[*表41和表42*](#_bookmark186)  中给出的参数来自表*[14](#_bookmark109)*中总结的温度和VDD电源电压条件下进行的测试。

##### 表 41.主要锁相环特性

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | | **最小值** | **典型值** | **麦克斯** | **单位** |
| f PLL\_IN | 锁相环输入时钟（1） |  | | 0.95（2） | 1 | 2.10 | 兆赫 |
| f PLL\_OUT | 锁相环倍频器输出时钟 |  | | 24 | - | 100 | 兆赫 |
| f PLL48\_OUT | 48 MHz PLL 倍频器输出时钟 |  | | - | 48 | 75 | 兆赫 |
| f VCO\_OUT | 锁相环 VCO 输出 |  | | 100 | - | 432 | 兆赫 |
| 断续器 | 锁相环锁定时间 | VCO 频率 = 100 MHz | | 75 | - | 200 | μs |
| VCO 频率 = 432 MHz | | 100 | - | 300 |
| 抖动（3） | 周期间抖动 | 系统时钟 100 MHz | 断续器 | - | 25 | - | 哎呀 |
| 峰对峰 | - | 150 | - |
| 周期抖动 | 断续器 | - | 15 | - |
| 峰对峰 | - | 200 | - |

**表 41.主要锁相环特性（续）**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 内填环 （ 4）  ) | VDD 上的 PLL 功耗 | VCO 频率 = 100 MHz VCO 频率 = 432 MHz | 0.15  0.45 | - | 0.40  0.75 | 马 |
| 断续器 （ [4）](#_bookmark187)  ) | VDDA 上的 PLL 功耗 | VCO 频率 = 100 MHz VCO 频率 = 432 MHz | 0.30  0.55 | - | 0.40  0.85 |

1. 注意使用适当的除法因子 M 来获得指定的 PLL 输入时钟值。M 因子在 PLL 和 PLLI2S 之间共享。
2. 由设计保证，未在生产中进行测试 。
3. 并行使用两个PLL可能会使抖动降低高达 +30%。
4. 通过表征保证，未在生产中进行测试 。

##### 表 42.PLLI2S（音频锁相环）特性

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | | **最小值** | **典型值** | **麦克斯** | **单位** |
| f PLLI2S\_IN | PLLI2S 输入时钟（1） | - | | 0.95（2） | 1 | 2.10 | 兆赫 |
| f PLLI2S\_OUT | PLLI2S 乘法器输出时钟 | - | | - | - | 216 |
| f VCO\_OUT | PLLI2S VCO 输出 | - | | 100 | - | 432 |
| 断续器 | PLLI2S 锁定时间 | VCO 频率 = 100 MHz | | 75 | - | 200 | μs |
| VCO 频率 = 432 MHz | | 100 | - | 300 |
| 抖动（3） | 主 I2S 时钟抖动 | 循环到循环  48 kHz 周期为 12.288 MHz，N=432，R=5 | 断续器 | - | 90 | - |  |
| 峰对峰 | - | 280 | - | 哎呀 |
| 平均频率  12.288兆赫  N = 432，R = 5  1000个样本 | | - | 90 | - |
| WS I2S 时钟抖动 | 在 1000 个样本上以 48 KHz 的频率循环 | | - | 400 | - |
| 印尼盾（PLLI2 （4）  S) | VDD 上的 PLLI2S 功耗 | VCO 频率 = 100 MHz VCO 频率 = 432 MHz | | 0.15  0.45 | - | 0.40  0.75 | 马 |
| 碘化（PLLI2S [）（4）](#_bookmark189)  ) | VDDA 上的 PLLI2S 功耗 | VCO 频率 = 100 MHz VCO 频率 = 432 MHz | | 0.30  0.55 | - | 0.40  0.85 |

1. 注意使用适当的除法因子 M 来获得指定的 PLL 输入时钟值。
2. 由设计保证，未在生产中进行测试 。
3. 主PLL运行时给出的值。
4. 通过表征保证，未在生产中进行测试 。

### PLL 扩频时钟生成 （SSCG） 特性

扩频时钟生成（SSCG）功能可 减少电磁干扰（参见*[表](#_bookmark202)*[*49：LQFP100的EMI特性*](#_bookmark202)）。它仅在主PLL上可用。

##### 表 43.SSCG 参数约束

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **最小值** | **典型值** | **最大（1）** | **单位** |
| fMod | 调制频率 | - | - | 10 | 千 赫 |
| MD | 峰值调制深度 | 0.25 | - | 2 | % |
| MODEPER \* INCSTEP | （调制周期）\*（增量步长） | - | - | 215-1 | - |

1.设计保证，未在生产中测试。

##### 等式 1

频率调制周期（MODEPER）由以下等式给出：

MODEPER = roundf PLL\_IN  4  fMod

f PLL\_IN和fMod必须以Hz表示。例如：

如果 f PLL\_IN = 1 MHz，fMOD = 1 kHz，则调制深度 （MODEPER） 由等式 1 给出：

调制解调器 = 回合106  4  103  = 250

##### 等式 2

等式2允许计算增量步长（INCSTEP）：

INCSTEP = 回合215 – 1  md  PLLN  100  5  MODEPER

f VCO\_OUT 必须以兆赫表示。

调制深度 （md） = ±2 % （4 % 峰峰值），PLLN = 240（以 MHz 为单位）：

INCSTEP = 回合215 – 1  2  240  100  5  250 = 126md（数量）%

可能会产生幅度量化误差，因为线性调制曲线是通过取MODPER和INCSTEP的量化值（舍入到最接近的整数）获得的。结果，实现的调制深度被量化。百分比量化调制深度由以下公式给出：

MD %=调制解调器 公司步进 100 5  215–1  断续器

量化

结果：

mdquantized

% = 250  126  100  5  215 – 1  240 = 2，002%（峰值）

[*图28*](#_bookmark192)和*[图](#_bookmark193)*[*29*](#_bookmark193)显示了 中心展开和下展开模式下的主PLL输出时钟波形，其中：

F0 是 f PLL\_OUT 标称值。

Tmode是调制周期，md是调制深度。

##### 图 28.中心扩展的PLL输出时钟波形 模式

和需求（0,,?/54）

医学博士

&0

医学博士

TMODE

2XTMODE

4IME

AI17291

**图 29.下行扩展模式下**的PLL输出时钟波形

和需求 （0,,?/54）

&0

2XMD

TMODE

2XTMODE

4IME

AI17292

### 内存 特性

#### 闪存

除非另有说明，否则在 TA = –40 至 105 °C 时给出特性。设备在发运给客户时会擦除闪存。

##### 表 44.闪存特性

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 内页码 | 电源电流 | 写入/擦除 8 位模式，VDD = 1.7 V | - | 5 | - | 马 |
| 写入/擦除 16 位模式，VDD = 2.1 V | - | 8 | - |
| 写入/擦除 32 位模式，VDD = 3.3 V | - | 12 | - |

**表 45.闪存编程**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小[值（1）](#_bookmark197)** | **典型值** | **最大（1）** | **单位** |
| tprog | 文字编程时间 | 编程/擦除并行度 （PSIZE） = x 8/16/32 | - | 16 | 100（2） | μs |
| 甘油酶16KB | 扇区 （16 KB） 擦除时间 | 编程/擦除并行度 （PSIZE） = x 8 | - | 400 | 800 | 女士 |
| 编程/擦除并行度 （PSIZE） = x 16 | - | 300 | 600 |
| 编程/擦除并行度 （PSIZE） = x 32 | - | 250 | 500 |
| 甘油64KB | 扇区 （64 KB） 擦除时间 | 编程/擦除并行度 （PSIZE） = x 8 | - | 1200 | 2400 | 女士 |
| 编程/擦除并行度 （PSIZE） = x 16 | - | 700 | 1400 |
| 编程/擦除并行度 （PSIZE） = x 32 | - | 550 | 1100 |
| 甘油酶128KB | 扇区 （128 KB） 擦除时间 | 编程/擦除并行度 （PSIZE） = x 8 | - | 2 | 4 | s |
| 编程/擦除并行度 （PSIZE） = x 16 | - | 1.3 | 2.6 |
| 编程/擦除并行度 （PSIZE） = x 32 | - | 1 | 2 |
| 断续器 | 质量擦除时间 | 编程/擦除并行度 （PSIZE） = x 8 | - | 8 | 16 | s |
| 编程/擦除并行度 （PSIZE） = x 16 | - | 5.5 | 11 |
| 编程/擦除并行度 （PSIZE） = x 32 | - | 4 | 8 |
| Vprog | 编程电压 | 32 位程序操作 | 2.7 | - | 3.6 | V |
| 16 位程序操作 | 2.1 | - | 3.6 | V |
| 8 位程序操作 | 1.7 | - | 3.6 | V |

* + - 1. 通过表征保证，未在生产中进行测试。
      2. 最大编程时间是在100K擦除操作后测量的 。

##### 表 46.使用 VPP 电压进行闪存编程

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小[值（1）](#_bookmark197)** | **典型值** | **最大（1）** | **单位** |
| tprog | 双字编程 | TA  0 至 +40 °C VDD = 3.3 V VPP = 8.5 V | - | 16 | 100（2） | μs |
| 甘油酶16KB | 扇区 （16 KB） 擦除时间 | - | 230 | - | 女士 |
| 甘油64KB | 扇区 （64 KB） 擦除时间 | - | 490 | - |
| 甘油酶128KB | 扇区 （128 KB） 擦除时间 | - | 875 | - |
| 断续器 | 质量擦除时间 | - | 3.50 | - | s |
| Vprog | 编程电压 |  | 2.7 | - | 3.6 | V |

**表 46.使用 VPP**  电压进行闪存编程**（续）**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值（1）** | **典型值** | **最大（1）** | **单位** |
| 断续器 | VPP 电压范围 |  | 7 | - | 9 | V |
| 国际植物检疫方案 | VPP 引脚上的最小沉没电流 |  | 10 | - | - | 马 |
| t （3）  断续器 | 应用 VPP 的累积时间 |  | - | - | 1 | 小时 |

1. 由设计保证，未在生产中进行测试 。
2. 最大编程时间是在100K擦除操作后测量的 。
3. VPP 只能在编程/擦除期间连接。

##### 表 47.闪存耐用性和数据保留

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **价值** | **单位** |
| **最小值（1）** |
| 南德 | 耐力 | TA = –40 至 +85 °C（6 个后缀版本）  TA = –40 至 +105 °C（7 个后缀版本） | 10 | 自行车 |
| 断续器 | 数据保留 | 1 千轮（2） 在 TA = 85 °C 时 | 30 | 年 |
| 1 kcycle（2） 在 TA = 105 °C 时 | 10 |
| 10 千轮（2） 在 TA = 55 °C 时 | 20 |

1. 通过表征保证，未在生产中进行测试 。
2. 在整个温度范围内进行循环 。

### 电磁兼容 特性

在器件表征期间，基于样品进行敏感性测试。

#### 功能EMS（电磁感应）

在设备上执行简单的应用程序时（通过 I/O 端口切换 2 个 LED）。设备受到两个电磁事件的压力，直到发生故障。故障由指示灯指示：

* **静电放电（ESD）**（正 负极） 施加到所有器件引脚上，直到发生功能干扰。 该测试 符合 IEC 61000-4-2标准。
* **FTB**：通过100 pF电容向 VDD和 VSS施加快速瞬态电压（正负）突发，直到发生功能干扰。 该测试 符合IEC 61000-4-4标准。

设备重置允许恢复正常操作。

测试结果见 [*表49*](#_bookmark202)。它们基于应用笔记AN1709中定义的EMS水平和等级。

##### 表 48.LQFP100 封装的 EMS 特性

|  |  |  |  |
| --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **级别/类** |
| 断续器 | 对任何 I/O 引脚施加电压限制以引起功能干扰 | VDD  3.3 V， LQFP100， WLCSP49， TA = +25 °C， fHCLK = 100 MHz，  符合 IEC 61000-4-2 标准 | 20 亿 |
| 维夫特 | 快速瞬态电压突发限值，可通过VDD和VSS引脚上的100 pF施加，以感应功能干扰 | VDD  3.3 V， LQFP100， WLCSP49， TA = +25 °C， fHCLK = 100 MHz，  符合 IEC 61000-4-4 标准 | 4 安培 |

当应用暴露在嘈杂的环境中时，建议避免引脚暴露在干扰中。具有中等范围鲁棒性的引脚包括：LQFP100 封装上的 PA0、PA1、PA2 和 WLCSP49 上的 PDR\_ON。

因此，建议在暴露于噪声的引脚（连接到PCB上长度超过50 mm的磁道）上添加一个尽可能靠近MCU的串行电阻（最大值为1 k Ω）。

#### 设计强化软件以避免噪声问题

EMC 检定和优化通过典型的应用环境和简化的 MCU 软件在组件级别执行。应该注意的是，良好的EMC性能在很大程度上取决于用户应用程序和软件。

因此，建议用户应用与其申请的 EMC 级别相关的 EMC 软件优化和资格预审测试。

##### 软件推荐

软件流程图必须包括对失控条件的管理， 例如：

* 损坏的程序计数器
* 意外 重置
* 关键数据损坏（控制 寄存器等）

##### 资格预审

大多数常见故障（意外复位和程序计数器损坏）可以通过手动强制NRST引脚或振荡器引脚上的低电平状态1秒钟来重现。

为了完成这些试验，ESD应力可以直接 施加在器件上，超过规格值的范围。 当检测到意外行为时， 可以强化软件以防止发生不可恢复的错误（参见应用笔记AN1015）。

#### 电磁干扰

设备发出的电磁场在运行执行EEMBC代码的简单应用程序时被监控。该发射测试符合SAE IEC61967-2标准，该标准规定了测试板和引脚 负载。

**表 49.LQFP100 的电磁干扰特性**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **监测频带** | **Max vs. [fHSE/fCPU]** | **单位** |
| **8/84兆赫** |
| 断续器 | 峰值水平 | VDD = 3.6 V，TA = 25 °C，符合 IEC61967-2 标准 | 0.1 至 30 兆赫 | 19 | 分贝微伏 |
| 30 至 130 MHz | 17 |
| 130 兆赫至 1 千兆赫 | 12 |
| SAE 电磁干扰等级 | 3.5 | - |

### 绝对最大额定值（电 灵敏度）

基于使用特定测量方法的三种不同测试（ESD，LU），对设备进行应力，以确定其在电灵敏度方面的性能。

#### 静电放电

静电放电（正脉冲和负脉冲相隔1秒）根据每个pin组合施加到每个样品的引脚上。样本大小取决于器件中电源引脚的数量（3 个部件× （n+1） 个电源引脚）。该测试符合JESD22-A114/C101标准。

##### 表 50. 静电放电绝对最大额定值

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **评级** | **条件** |  | **类** | **最大值（1）** | **单位** |
| 断续器 | 静电放电电压（人体模型） | TA  +25 °C，符合JESD22-A114标准 | | 2 | 2000 | V |
| 真空发生系统（CDM） | 静电 放电电压（充电 装置型号） | TA  +25 °C，符合 ANSI/ESD STM5.3.1 标准 | UFBGA100， UFQFN48 | 4 | 500 |
| 科龙珠浦49 | 3 | 400 |
| 低聚乙烯64， 低基八氟乙烯100 | 3 | 250 |

1. 通过表征保证，未在生产中进行测试 。

#### 静态闩锁

需要对六个部分进行两次互补的静态测试，以评估闩锁性能：

* + 每个电源引脚均施加电源过压
  + 每个输入、输出和可配置 I/O 引脚均采用电流注入

这些测试 符合 EIA/JESD 78A IC 闩锁标准。

**表 51.电灵敏度**

|  |  |  |  |
| --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **类** |
| 路 | 静态闩锁类 | TA  +105 °C 符合 JESD78A 标准 | 二级 A |

### I/O 电流注入 特性

作为一般规则，在正常产品操作期间，应避免将电流注入I/O引脚，因为外部电压低于VSS或高于VDD（对于标准的3 V支持I/O引脚）。 然而， 为了 在意外发生异常注射的情况下指示 微控制器 的鲁棒性，在设备期间以样品为基础 进行 敏感性测试 表征。

#### 对 I/O 电流注入的功能敏感性

在器件上执行简单应用时，器件会通过将电流注入以浮动输入模式编程的 I/O 引脚来承受压力。当电流一次一个地注入I/O引脚时，将检查器件的功能故障。

故障由超出范围参数指示：ADC误差高于一定限值（>5 LSB TUE），超出相邻引脚上感应泄漏电流的传统限制

（超出 –5 μA/+0 μA 范围），或其他功能故障（例如复位、振荡器频率偏差）。

负感应泄漏电流由负注入引起，正感应泄漏电流由正注入引起。

测试结果为*[表52](#_bookmark208)*中的given。

#### 表 52.I/O电流注入敏感性（1）

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **象征** | **描述** | **功能敏感性** | | **单位** |
| **负向注射** | **阳性注射** |
| 伊尼 | BOOT0 引脚上的注入电流 | –0 | 那 | 马 |
| NRST 引脚上的注入电流 | –0 | 那 |
| PB3、PB4、PB5、PB6、PB7、PB8、PB9、PC13、PC14、PC15、PH1、PDR\_ON、PC0、PC1、PC2、PC3、PD1、PD5、PD6、PD7、PE0、PE2、PE3、PE4、PE5、PE6 上的注入电流 | –0 | 那 |
| 在任何其他 FT 引脚上注入电流 | –5 | 那 |
| 在任何其他引脚上注入电流 | –5 | +5 |

* + - 1. 不适用 。

*注意： 建议在模拟引脚上添加一个肖特基二极管（引脚对地），这可能会 注入负 电流。*

### I/O 端口 特性

#### 一般输入/输出特性

除非另有说明，*[表53](#_bookmark210)*中给出的参数是从在*[表14](#_bookmark109)*中总结的条件下执行的测试中得出的。所有 I/O 均符合 CMOS 和 TTL 标准。

##### 表 53. I/O 静态特性

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器 | FT、TC 和 NRST I/O 输入低电平电压 | | 1.7 V VDD 3.6 V | - | - | 0.3VDD（1） | V |
| BOOT0 I/O 输入低电平电压 | | 1.75 V VDD  3.6 V，  -40 °C TA  105 °C | - | - | 0.1伏依托+0.1（2） |
| 1.7 V VDD  3.6 V， 0 °C TA  105 °C | - | - |
| 断续器 | 傅立叶变换、电位器和 NRST I/O 输入高电平电压[（5）](#_bookmark214) | | 1.7 V VDD 3.6 V | 0.7伏直流[电（1）](#_bookmark212) | - | - | V |
| BOOT0 I/O 输入高电平电压 | | 1.75 V VDD  3.6 V，  -40 °C TA  105 °C | 0.17伏地+0.7[（2）](#_bookmark213) | - | - |
| 1.7 V VDD  3.6 V， 0 °C TA  105 °C |
| 断续器 | 傅立叶变换、TC 和 NRST I/O 输入迟滞 | | 1.7 V VDD 3.6 V | 10% V [（2）（3）](#_bookmark213) DD | - | - | V |
| BOOT0 I/O 输入迟滞 | | 1.75 V VDD  3.6 V，  -40 °C TA  105 °C | 0.1 | - | - |
| 1.7 V VDD  3.6 V， 0 °C TA  105 °C |
| 伊尔克格 | 输入/输出漏电流 （4） | | VSS  VIN  VDD | - | - | 1 | 微安 |
| 输入/输出 FT/TC 输入漏电流  (5) | | VIN  5 V | - | - | 3 |
| 断续器 | 弱上拉等效电阻器（6） | 除 PA10 之外的所有引脚 （OTG\_FS\_ID） | VIN  VSS | 30 | 40 | 50 | k Ω |
| PA10 （OTG\_FS\_ID） | - | 7 | 10 | 14 |
| 断续器 | 弱下拉等效电阻器（7） | 除 PA10 之外的所有引脚 （OTG\_FS\_ID） | VIN  VDD | 30 | 40 | 50 |
| PA10 （OTG\_FS\_ID） | - | 7 | 10 | 14 |
| 断续器（8） | I/O 引脚电容 | | - | - | 5 | - | 断续器 |

1. 通过生产中的测试保证 。
2. 根据设计，未经生产测试 。
3. 最小 200 mV。
4. 如果将负电流注入相邻引脚，泄漏可能高于最大值，请参阅 [*表 52： I/O 电流注入 敏感性*](#_bookmark208)
5. 要维持高于VDD +0.3 V的电压，必须禁用内部上拉/下拉电阻。如果将负电流注入相邻引脚，则漏电流可能高于最大值。参见*[表](#_bookmark208)* [*52：I/O 电流注入敏感性*](#_bookmark208)
6. 上拉电阻器 设计有一个真正的 电阻，与一个可切换的 PMOS 串联。 PMOS对串联电阻的贡献最小（约10%阶）。
7. 下拉电阻器 设计有一个真正的 电阻， 与一个可切换的 NMOS 串联。 NMOS 对串联电阻的贡献是最小的（~10%阶）。
8. 施密特之间的迟滞电压触发开关电平。通过表征保证，未在生产中进行测试 。

所有 I/O 均符合 CMOS 和 TTL 标准（无需软件配置）。它们的特性涵盖的不仅仅是严格的CMOS技术或TTL参数。FT 和 TC I/O 的这些要求的覆盖范围如图 [*30 所示*](#_bookmark215)。

**图 30.****傅立叶变换/电位器 I/O 输入特性**

9,//9,+ (9)

2.52

2.0

1.92

77/ 超高温高压HQW

9，+29

1.7

1.22

1.19

1.065

$UHD二维加瓦

0.8

0.55

0.51

77/超高温高压HQW9，/PD[

0.89

**7小时断续器SURGXFWLRQ-&026超高温高压9，/PD[0.39''**

9英寸（9）

1.72.0

2.42.7

3.33.6

063374691

#### 输出驱动电流

GPIO（通用输入/输出）可以吸收或拉出高达 8 mA 的电流，以及高达 20 mA 的灌电流或拉电流（具有宽松的 VOL/VOH），但 PC13、PC14 和 PC15 除外，它们可以吸收或拉出高达 3mA 的电流。在输出模式下使用 PC13 至 PC15 GPIO 时，速度不应超过 2 MHz，最大负载为 30 pF。

在用户应用中，必须限制可驱动电流的 I/O 引脚数量，以遵守*[第 6.2 节中](#_bookmark100)*规定的绝对最大额定值。特别：

* + VDD 上所有 I/O 产生的电流总和，加上 VDD 上 MCU 的最大运行消耗量，不能超过绝对最大额定值

IVDD（见[*表12*](#_bookmark103)）。

* + VSS上所有I/O沉没的电流总和加上VSS上沉没的MCU的最大运行消耗不能超过绝对最大额定值

IVSS（见*[表12](#_bookmark103)*）。

#### 输出电压电平

除非另有说明，*[表54](#_bookmark217)*中给出的参数来自在*[表14](#_bookmark109)*中总结的环境温度和VDD电源电压条件下进行的测试。所有 I/O 均符合 CMOS 和 TTL 标准。

##### 表 54.输出电压特性

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **麦克斯** | **单位** |
| VOL（1） | 用于 I/O 引脚的输出低电平电压 | CMOS 端口（2） IIO = +8 mA  2.7 V  VDD  3.6 V | - | 0.4 | V |
| 聚乙二醇（3） | 为 I/O 引脚输出高电平电压 | VDD–0.4 | - |
| VOL （1） | 用于 I/O 引脚的输出低电平电压 | TTL 端口（2） IIO =+8 毫安  2.7 V  VDD  3.6 V | - | 0.4 | V |
| VOH （3） | 为 I/O 引脚输出高电平电压 | 2.4 | - |
| VOL（1） | 用于 I/O 引脚的输出低电平电压 | IIO = +20 毫安  2.7 V  VDD  3.6 V | - | 1.3（4） | V |
| 聚乙二醇（3） | 为 I/O 引脚输出高电平电压 | VDD–1.3[（4）](#_bookmark218) | - |
| VOL（1） | 用于 I/O 引脚的输出低电平电压 | IIO = +6 毫安  1.8 V  VDD  3.6 V | - | 0.4[（4）](#_bookmark218) | V |
| 聚乙二醇（3） | 为 I/O 引脚输出高电平电压 | VDD–0.4[（4）](#_bookmark218) | - |
| VOL（1） | 用于 I/O 引脚的输出低电平电压 | IIO = +4 毫安  1.7 V  VDD  3.6 V | - | 0.4（5） | V |
| 聚乙二醇（3） | 为 I/O 引脚输出高电平电压 | VDD–0.4[（5）](#_bookmark219) | - |

1. 器件吸收的 IIO 电流必须始终符合*[表](#_bookmark103)* [*12*](#_bookmark103) 中规定的绝对最大额定值，并且 IIO（I/O 端口和控制引脚）的总和不得超过 IVSS。
2. TTL 和 CMOS 输出与 JEDEC 标准 JESD36 和 JESD52 兼容。
3. 设备产生的 IIO 电流必须始终符合 中指定的绝对最大额定值

[*表 12*](#_bookmark103) 和 IIO（I/O 端口和控制引脚）之和不得超过 IVDD。

1. 由表征结果保证，未经 生产测试。
2. 由设计保证，未在生产中进行测试 。

#### 输入/输出交流特性

输入/输出交流特性的定义和值如图 [*31*](#_bookmark222) 所示，并且

[*分别为表55*](#_bookmark220)。

除非另有说明，[*表55*](#_bookmark220)中给出的参数来自在*[表14](#_bookmark109)*中总结的环境温度和VDD电源电压条件下进行的测试。

##### 表 55. I/O 交流特性（1）（2）

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **OSPEEDRy**  **[1：0] 位值（1）** | **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 00 | fmax（IO）输出 | 最大频率（3） | CL = 50 pF，VDD ≥ 2.70 V | - | - | 4 | 兆赫 |
| CL = 50 pF，电压深≥ 1.7 V | - | - | 2 |
| CL = 10 pF，VDD ≥ 2.70 V | - | - | 8 |
| CL = 10 pF，VDD ≥ 1.7 V | - | - | 4 |
| tf（IO）out/ tr（IO）out | 输出从高电平到低电平的下降时间和输出从低电平到高电平的上升时间 | CL = 50 pF，VDD = 1.7 V 至  3.6 V | - | - | 100 | ns |
| 01 | fmax（IO）输出 | 最大频率（3） | CL = 50 pF，VDD ≥ 2.70 V | - | - | 25 | 兆赫 |
| CL = 50 pF，VDD ≥ 1.7 V | - | - | 12.5 |
| CL = 10 pF，VDD ≥ 2.70 V | - | - | 50 |
| CL = 10 pF，VDD ≥ 1.7 V | - | - | 20 |
| tf（IO）out/ tr（IO）out | 输出从高电平到低电平的下降时间和输出从低电平到高电平的上升时间 | CL = 50 pF，VDD ≥2.7 V | - | - | 10 | ns |
| CL = 50 pF，VDD ≥ 1.7 V | - | - | 20 |
| CL = 10 pF，VDD ≥ 2.70 V | - | - | 6 |
| CL = 10 pF，VDD ≥ 1.7 V | - | - | 10 |
| 10 | fmax（IO）输出 | 最大频率（3） | CL = 40 pF，VDD ≥ 2.70 V | - | - | 50（4） | 兆赫 |
| CL = 40 pF，VDD ≥ 1.7 V | - | - | 25 |
| CL = 10 pF，VDD ≥ 2.70 V | - | - | 100（4） |
| CL = 10 pF，VDD ≥ 1.7 V | - | - | 50（4） |
| tf（IO）out/ tr（IO）out | 输出从高电平到低电平的下降时间和输出从低电平到高电平的上升时间 | CL = 40 pF，VDD≥ 2.70 V | - | - | 6 | ns |
| CL = 40 pF，电压深≥1.7 V | - | - | 10 |
| CL = 10 pF，VDD≥ 2.70 V | - | - | 4 |
| CL = 10 pF，电压≥1.7 V | - | - | 6 |
| 11 | Fmax（IO）输出 | 最大频率（3） | CL = 30 pF，VDD ≥ 2.70 V | - | - | 100（4） | 兆赫 |
| CL = 30 pF，VDD ≥ 1.7 V | - | - | 50（4） |
| tf（IO）out/ tr（IO）out | 输出从高电平到低电平的下降时间和输出从低电平到高电平的上升时间 | CL = 30 pF，VDD ≥ 2.70 V | - | - | 4 | ns |
| CL = 30 pF，VDD ≥ 1.7 V | - | - | 6 |
| CL = 10 pF，VDD≥ 2.70 V | - | - | 2.5 |
| CL = 10 pF，电压≥1.7 V | - | - | 4 |
| - | tEXTIpw | EXTI 控制器检测到的外部信号的脉冲宽度 |  | 10 | - | - | ns |

1. 通过表征保证，未在生产中进行测试 。
2. I/O 速度使用 OSPEEDRy[1：0] 位进行配置。 有关 GPIO端口输出速度寄存器GPIOx\_SPEEDR说明 ，请参阅STM32F4xx参考手册。
3. 最大频率 [*定义如图 31所示*](#_bookmark222)。
4. 对于高于50 MHz和VDD>2.4 V的最大频率，应使用补偿单元。

**图 31.I/O 交流特性定义**

90%

10%

50% 50%

10%

90%

（;7（51美元/287387

21 &/

吴（，2）RXW

无线（，2）RXW

7

0D[LPXPIUHTXHQF\低压断续器李（吴+无线） （2/3）7断续器李断续器GXW\F\FOH低压（45-55%）

中控奥德格E\&/VSHFLILHG断续器断续器韦德奥³*，/2$&FKDUDFWHULVWLFV*'.

DL14131G

### NRST 引脚 特性

NRST 引脚输入驱动器采用 CMOS 技术。它连接到一个永久上拉电阻RPU （见 [*表53*](#_bookmark210)）。

除非另有说明，[*表56*](#_bookmark224)中给出的参数来自在*[表](#_bookmark109)*[*14*](#_bookmark109)中总结的环境温度和VDD电源电压条件下进行的测试。请参阅表 53：NRST 引脚的 VIH 和 VIL 值的 [*I/O 静态特性*](#_bookmark210)。

##### 表 56.NRST 引脚特性

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器 | 弱上拉等效电阻（1） | VIN  VSS | 30 | 40 | 50 | k Ω |
| VF（NRST）（2） | NRST 输入滤波脉冲 |  | - | - | 100 | ns |
| VNF（NRST）[（2）](#_bookmark225) | NRST 输入未滤波脉冲 | VDD > 2.7 V | 300 | - | - | ns |
| T NRST\_OUT | 生成的复位脉冲持续时间 | 内部复位源 | 20 | - | - | μs |

1. 上拉电阻 设计有 真电阻，与 可切换的 PMOS 串联。 PMOS 对串联电阻的贡献必须是最小的（~10%的阶数）。
2. 根据设计，未经生产测试 。

##### 图 32.推荐的 NRST 引脚 保护

（[WHUQDO

9英寸

特高压 （1）

1567（2）

537

，QWHUQDO 5HVHW

）洛胡

0.1）

67032)

DL14132F



* 1. 复位网络可保护器件免受寄生 复位的影响。
  2. 用户必须确保 NRST 引脚上的电平可以低于 中指定的 VIL（NRST） 最大电平

[*表 56*](#_bookmark224).否则，设备不会考虑重置。

### TIM 定时器 特性

[*表 57*](#_bookmark228)  中给出的参数由设计保证。

有关输入/输出替代功能特性（输出比较、输入捕获、外部时钟、PWM 输出）的详细信息，请参见[*第 6.3.16 节：I/O 端口*](#_bookmark209)特性。

##### 表 57.TIMx 特性（1）（2）

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件（3）** | **最小值** | **麦克斯** | **单位** |
| tres（TIM） | 计时器解析时间 | AHB/APBx 预分频器 = 1 或 2 或 4，fTIMxCLK =  100兆赫 | 1 | - | tTIMxCLK |
| 11.9 | - | ns |
| AHB/APBx 预分频器>4，  fTIMxCLK = 100 MHz | 1 | - | tTIMxCLK |
| 11.9 | - | ns |
| 断续器 | CH1 至 CH4 上的定时器外部时钟频率 | fTIMxCLK = 100 MHz | 0 | fTIMxCLK/2 | 兆赫 |
| 0 | 50 | 兆赫 |
| ResTIM | 定时器分辨率 | - | 16/32 | 位 |
| tCOUNTER | 选择内部时钟时的 16 位计数器时钟周期 | fTIMxCLK = 100 MHz | 0.0119 | 780 | μs |
| t MAX\_COUNT | 32 位计数器的最大可能计数 |  | - | 65536 ×  65536 | tTIMxCLK |
| fTIMxCLK = 100 MHz | - | 51.1 | S |

* + - 1. TIMx 用作通用术语，指代 TIM1 至 TIM11 定时器。
      2. 由设计保证，未在生产中进行测试 。
      3. APB1 上的最大定时器频率为 50 MHz，APB2 上的最大定时器频率 高达 100 MHz，方法是在RCC\_DCKCFGR寄存器中设置 TIMPRE 位，如果 APBx 预分频器为 1、2 或 4，则 TIMxCLK = HCKL，否则 TIMxCLK > = 4x PCLKx。

### 通信 接口

#### I2C 接口特性

I2C接口满足标准I2C通信协议的要求，但有以下限制：SDA和SCL映射到的I/O引脚不是“真正的”开漏。 当配置为 漏极开路时，连接在 I/O引脚和VDD之间的PMOS被禁用，但仍然存在。

I2C特性如*[表58所示](#_bookmark230)*。有关 输入/输出备用功能特性（SDA 和 SCL）的更多详细信息，另请参阅[*第 6.3.16 节：I/O 端口*](#_bookmark209)特性。

I2C 总线接口支持标准模式（高达 100 kHz）和快速模式（高达 400 kHz）。I2C 总线频率可提高至 1 MHz。有关完整解决方案的更多详细信息，请联系您当地的意法半导体销售代表。

##### 表 58.I2C 特性

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **标准模式 I2C（1）（2）** | | **快速模式 I2C（1）（2）** | | **单位** |
| **最小值** | **麦克斯** | **最小值** | **麦克斯** |
| tw（SCLL） | SCL 时钟低电平时间 | 4.7 | - | 1.3 | - | μs |
| 吨（南洋） | SCL 时钟高时 | 4.0 | - | 0.6 | - |
| TSU（SDA） | SDA 设置时间 | 250 | - | 100 | - | ns |
| TH（SDA） | SDA 数据保持时间 | 0 | 3450（3） | 0 | 900（4） |
| TR（SDA） TR（SCL） | SDA 和 SCL 上升时间 | - | 1000 | - | 300 |
| tf（SDA） tf（SCL） | SDA 和 SCL 秋季时间 | - | 300 | - | 300 |
| th（STA） | 启动条件保持时间 | 4.0 | - | 0.6 | - | μs |
| TSU（STA） | 重复启动条件设置时间 | 4.7 | - | 0.6 | - |
| tsu（STO） | 停止条件设置时间 | 4.0 | - | 0.6 | - | μs |
| tw（STO：STA） | 停止到开始条件时间（巴士免费） | 4.7 | - | 1.3 | - | μs |
| 断续器 | 在标准快速模式下由模拟滤波器抑制的尖峰的脉冲宽度 | 0 | 50（5） | 0 | 50[（5）](#_bookmark232) | ns |
| 断续器 | 每条总线线路的容性负载 | - | 400 | - | 400 | 断续器 |

* + - 1. 由设计保证，未在生产中进行测试 。
      2. fPCLK1 必须至少为 2 MHz 才能达到标准模式 I2C 频率。它必须至少为4 MHz才能实现快速模式I2C频率，并且必须具有10 MHz的 倍数才能达到400 kHz的最大I2C快速模式时钟。
      3. 该器件必须在内部为SDA信号提供至少300 ns的保持时间，以便桥接SCL下降沿的未定义区域。
      4. 只有当 接口 不拉伸SCL信号 的低电平周期 时，才必须满足最大数据保持时间 。
      5. 模拟滤波器滤波的尖峰的最小宽度高于tSP （最大值）

##### 图 33.I2C总线交流波形和测量电路

s''B，2&s''B，2&

52

52

55

，ð&断续器

55

67032)[[

6'$

6&/

67$575（3美元）

67$57

WVX（67$）

67$57

6'$周（6'$）

水箱（6'$）

周（67美元）

WVX（6'$）

WZ（6&/+）

6723

W

周（6'$）

Z（672：67$）

6&/

WZ（6&//）

吴（6&/）

WI（6&/）

WVX（672）

DL14979F



1. RS = 串联保护电阻。
2. RP = 外部上拉电阻。
3. V DD\_I2C 是I2C总线电源 。

**表 59.单板电压抑制频率 （fPCLK1= 50 MHz，** **VDD = V** **DD\_I2C = 3.3 V）（1）（2）**

|  |  |
| --- | --- |
| **fSCL （千赫）** | **I2C\_CCR值** |
| **RP = 4.7 k** Ω |
| 400 | 0x8019 |
| 300 | 0x8021 |
| 200 | 0x8032 |
| 100 | 0x0096 |
| 50 | 0x012C |
| 20 | 0x02EE |

1. RP = 外部上拉电阻，fSCL = I2C 速度
2. 对于 200 kHz左右的速度，对达到的速度的公差为5%。 对于其他速度范围，对达到的速度的公差为2%。这些变化取决于用于设计应用的外部元件的精度。

#### SPI 接口特性

除非另有说明，[*否则表60*](#_bookmark236)中给出的SPI接口参数来自在*[表14](#_bookmark109)*中总结的环境温度、fPCLKx频率和VDD电源电压条件下进行的测试，具有以下配置：

* 输出速度设置为 OSPEEDRy[1：0] = 10
* 容性负载 C = 30 pF
* 测量点在CMOS电平下完成：0.5VDD

有关 输入/输出替代功能特性（NSS、SCK、MOSI、MISO for SPI）的更多详细信息，请参见[*第 6.3.16 节：I/O 端口特性*](#_bookmark209)。

##### 表 60.SPI动态特性（1）

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器  1/吨（SCK） | SPI 时钟频率 | 主控全双工/接收器模式，  2.7 V < VDD < 3.6 V SPI1/4/5 | - | - | 42 | 兆赫 |
| 主控全双工/接收器模式，  3.0 V < VDD < 3.6 V SPI1/4/5 | - | - | 50 |
| 主发射器模式  1.7 V < VDD < 3.6 V SPI1/4/5 | - | - | 50 |
| 主模式  1.7 V < VDD < 3.6 V SPI1/2/3/4/5 | - | - | 25 |
| 从属发射器/全双工模式  2.7 V < VDD < 3.6 V SPI1/4/5 | - | - | 38（2） |
| 从接收器模式，  1.8 V < VDD < 3.6 V SPI1/4/5 | - | - | 50 |
| 从 属模式，  1.8 V < VDD < 3.6 V SPI1/2/3/4/5 | - | - | 25 |
| 值班（SCK） | SPI时钟频率的占空比 | 从属模式 | 30 | 50 | 70 | % |
| 断续器（SCKH） tw（SCKL） | SCK 高低时间 | 主控模式，SPI 预设 = 2 | TPCLK1.5 | 断续器 | 断续器  +1.5 | ns |
| tsu（NSS） | NSS 设置时间 | 从模式，SPI 预设 = 2 | 3吨 | - | - | ns |
| th（NSS） | NSS 保持时间 | 从模式，SPI 预设 = 2 | 2吨 | - | - | ns |
| TSU（MI） | 数据输入设置时间 | 主模式 | 4 | - | - | ns |
| TSU（SI） | 从属模式 | 2.5 | - | - | ns |
| th（MI） | 数据输入保持时间 | 主模式 | 7.5 | - | - | ns |
| 吨（SI） | 从属模式 | 3.5 | - | - | ns |

**表 60.SPI 动态特性（1） （续）**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| ta（SO） | 数据输出访问时间 | 从属模式 | 7 | - | 21 | ns |
| tdis（SO） | 数据输出禁用时间 | 从属模式 | 5 | - | 12 | ns |
| tv（SO） | 数据输出有效时间 | 从属模式（使能边沿后），  2.7 V < VDD < 3.6 V | - | 11 | 13 | ns |
| 从属模式（使能边沿后），  1.7 V < VDD < 3.6 V | - | 11 | 18.5 | ns |
| th（SO） | 数据输出保持时间 | 从属模式（使能边沿后），  1.7 V < VDD < 3.6 V | 8 | - | - | ns |
| tv（MO） | 数据输出有效时间 | 主模式（启用边缘后） | - | 4 | 6 | ns |
| TH（MO） | 数据输出保持时间 | 主模式（启用边缘后） | 0 | - | - | ns |

1. 通过表征保证，未在生产中进行测试 。
2. 从发射机模式下的最大频率由 tv（SO）和tsu（MI）的总和决定，它们必须适合 SCK 采样边沿之前的SCK低相位或高相位。当SPI与主器件通信时，可以达到该值，其tsu（MI） = 0，而占空比（SCK）= 50%

##### 图 34.SPI 时序图 - 从模式和 CPHA = 0

NSS 输入

断续器

tSU（NSS）

th（NSS）

CPHA=0CPOL =0

CPHA=0CPOL =1

断续器（SCKH）断续器（SCKL）

ta（SO）

味噌输出 P UT

电视（SO）

th（SO）

tr（SCK） tdis（SO）断续器（新加坡）

断续器

MS B O UT

双双 T6 输出

断续器（SI）

断续器

输入

M SB IN

位1 输入

LSB IN

吨（SI）

ai14134c

SCK 输入

**图 35.SPI 时序图 - 从模式和 CPHA = 1(1)**

NSS 输入

tSU（NSS）

断续器

th（NSS）

CPHA=1CPOL =0

CPHA=1CPOL =1

断续器（SCKH）断续器（SCKL）

t

a（所以）

电视（SO）

th（SO）

tr（SCK）断续器（新加坡）

tdis（SO）

酱

输出P犹他州

MS B O UT

吨（SI）

M SB IN

双双 T6 输出

断续器

断续器（SI）

断续器

输入

位1 输入

LSB IN

ai14135

SCK 输入

SCK 输入

**图 36.SPI 时序图 - 主模式(1)**

高

NSS 输入

断续器

CPHA=0CPOL =0

CPHA=0CPOL =1

CPHA=1CPOL =0

CPHA=1CPOL =1

津津（MI）

酱

国际泌尿道

断续器（SCKH） 断续器（SCKL）

斌女士

tr（SCK）断续器（新加坡）

LSB IN

位6 英寸

千（英里）

断续器

输出 子某人输出

电视（MO）

B IT1 输出

周（月）

断续器

ai14136

SCK 输入

#### I2S 接口特性

除非另有说明，[*否则表61*](#_bookmark240)中给出的I2S接口参数来自在*[表14](#_bookmark109)*中总结的环境温度、fPCLKx频率和VDD电源电压条件下进行的测试，具有以下配置：

* + 输出速度设置为 OSPEEDRy[1：0] = 10
  + 容性负载 C = 30 pF
  + 测量点在CMOS电平下完成：0.5VDD

有关输入/输出备用功能特性（CK、SD、WS） 的更多详细信息 ，请参见[*第 6.3.16 节：I/O 端口*](#_bookmark209)特性。

##### 表 61.I2S动态特性（1）

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **麦克斯** | **单位** |
| fMCK | I2S 主时钟输出 | - | 256x8K | 256xF（2） | 兆赫 |
| 断续器 | I2S 时钟频率 | 主数据：32位 | - | 64xF | 兆赫 |
| 从数据：32位 | - | 64xF |
| 断续器 | I2S 时钟频率占空比 | 从接收器 | 30 | 70 | % |
| tv（WS） | WS 有效时间 | 主模式 | 0 | 7 | ns |
| th（WS） | WS 保持时间 | 主模式 | 1.5 | - |
| TSU（WS） | WS 设置时间 | 从属模式 | 1.5 | - |
| th（WS） | WS 保持时间 | 从属模式 | 3 | - |
| tsu（SD\_MR） | 数据输入设置时间 | 主接收器 | 1 | - |
| tsu（SD\_SR） | 从接收器 | 2.5 | - |
| th（SD\_MR） | 数据输入保持时间 | 主接收器 | 7 | - |
| th（SD\_SR） | 从接收器 | 2.5 | - |
| tv（SD\_ST） | 数据输出有效时间 | 从属发射器（使能边沿后） | - | 20 |
| tv（SD\_MT） | 主发射器（使能边沿后） | - | 6 |
| th（SD\_ST） | 数据输出保持时间 | 从属发射器（使能边沿后） | 8 | - |
| th（SD\_MT） | 主发射器（使能边沿后） | 2 | - |  |

1. 通过表征保证，未在生产中进行测试 。
2. 256xFs 的最大值为 50 MHz（APB1 最大频率）。

*注意： 有关采样频率（FS*）*的更多详细信息 ，*请参阅*RM0383参考手册 的I2S部分。*

*fMCK、fCK* *和 DCK 值仅反映数字外设行为。这些参数的值可能会受到源时钟精度的轻微影响。DCK 主要取决于 ODD 位的值。数字贡献的最小值为 （I2SDIV/（2\*I2SDIV+ODD）和最大值 （I2SDIV+ODD）/（2\*I2SDIV+ODD）。 每种模式/条件都支持 FS 最大值。*

##### 图 37.我2S 从时序图（飞利浦协议）(1)

断续器

CPOL = 0

CPOL = 1

吨（断续器）

吨（断续器）

千（WS）

WS 输入

托木斯克国立大学（WS）

SDtransmit

电视（SD\_ST） 千（SD\_ST）

Bitn 传输 LSB 传输

接收

断续器发射（2）

托木斯克国立大学（SD\_SR） LSB接收（2）

MSB 传输

MSB 接收

千（SD\_SR）

比特恩接收

LSB 接收

ai14881b

CK 输入

* 1. LSB 发送/接收先前传输的字节。 在第一个字节之前不发送任何 LSB 发送/接收。

##### 图 38.我2S 主时序图（飞利浦协议）(1)

断续器（CK）

tr（CK）

断续器

CPOL = 0

吨（断续器）

CPOL = 1

电视（WS）

吨（断续器）

千（WS）

WS 输出

SDtransmit

电视（SD\_MT）

LSB发射（2） 味精发射 Bitn发射

千（SD\_MT）

LSB 传输

接收

津（SD\_MR）

LSB 接收（2） 味精接收

千（SD\_MR）

比特恩接收

LSB 接收

ai14884b

CK 输出

1. LSB 发送/接收先前传输的字节。在第一个字节之前不发送任何 LSB 发送/接收。

#### USB OTG 全速 （FS） 特性

此接口存在于 USB OTG FS 控制器中。

##### 表 62.USB OTG FS 启动时间

|  |  |  |  |
| --- | --- | --- | --- |
| **象征** | **参数** | **麦克斯** | **单位** |
| (1)  启动 | USB OTG FS 收发器启动时间 | 1 | μs |

1.设计保证，未在生产中测试。

##### 表 63.USB OTG FS DC 电气特性

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **象征** | | **参数** | **条件** | **最小（1）** | **典型值。** | **最大（1）** | **单位** |
| **输入电平** | 断续器 | USB OTG FS 工作电压 |  | 3.0（2） | - | 3.6 | V |
| V （3） 显微分歧 | 差分输入灵敏度 | I（USB\_FS\_DP/DM） | 0.2 | - | - | V |
| V （3） 厘米 | 差分共模范围 | 包括 VDI 系列 | 0.8 | - | 2.5 |
| V （3） 东南 | 单端接收器阈值 |  | 1.3 | - | 2.0 |
| **输出电平** | 伏尔 | 静态输出电平低 | RL 为 1.5 k Ω 至 3.6 V（4） | - | - | 0.3 | V |
| 断续器 | 静态输出电平高 | RL 为 15 k Ω 至 V （4）  党卫军 | 2.8 | - | 3.6 |
| 断续器 | | PA11， PA12 （USB\_FS\_DM/DP） | VIN = VDD | 17 | 21 | 24 | k Ω |
| PA9 （OTG\_FS\_VBUS） | 0.65 | 1.1 | 2.0 |
| 断续器 | | PA11， PA12 （USB\_FS\_DM/DP） | VIN = VSS | 1.5 | 1.8 | 2.1 |
| PA9 （OTG\_FS\_VBUS） | VIN = VSS | 0.25 | 0.37 | 0.55 |

1. 所有电压均通过本地接地电位进行测量。
2. USB OTG FS 功能可确保低至 2.7 V，但不能确保在 2.7 至 3.0 VDD 电压范围内降级的全 USB 全速电气特性。
3. 由设计保证，未在生产中进行测试 。
4. RL 是 USB OTG FS 驱动程序上连接的负载。

*注意： 启用VBUS检测功能 时，PA9 应保持默认状态（浮动输入），而不是作为备用功能。启用该功能后，可以在PA9上观察到嵌入式检测模块的典型200 μA电流消耗（电流到电压转换以确定不同的会话 ）。*

##### 图 39.USB OTG FS 时序：定义数据信号上升和下降时间

交叉点

Differen tial Data L ines

断续器

断续器

断续器

断续器

ai14137

**表 64.USB OTG FS 电气特性（1）**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **驱动器特性** | | | | | |
| **象征** | **参数** | **条件** | **最小值** | **麦克斯** | **单位** |
| 断续器 | 上升时间（2） | CL = 50 pF | 4 | 20 | ns |
| 断续器 | 秋季时间（2） | CL = 50 pF | 4 | 20 | ns |
| trfm | 上升/下降时间匹配 | tr/tf | 90 | 110 | % |
| 断续器 | 输出信号交越电压 |  | 1.3 | 2.0 | V |

1. 由设计保证，未在生产中进行测试 。
2. 测量从数据信号的10%到90%。有关更多详细信息，请参阅 USB 规范 - 第 7 章（版本 2.0）。

### 12 位 ADC 特性

除非另有说明，*[否则表65](#_bookmark248)*中给出的参数来自在*[Table](#_bookmark109)* [*14*](#_bookmark109)中总结的环境温度、fPCLK2频率和VDDA电源电压条件下进行的测试。

##### 表 65.模数转换器特性

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器 | 电源 | VDDA  VREF+ < 1.2 V | 1.7（1） | - | 3.6 | V |
| VREF+ | 正基准电压 | 1.7（1） | - | 断续器 | V |
| 断续器 | 模数转换器时钟频率 | VDDA = 1.7（1） 至 2.4 V | 0.6 | 15 | 18 | 兆赫 |
| VDDA = 2.4 至 3.6 V | 0.6 | 30 | 36 | 兆赫 |
| 滤芯 （2） G | 外部触发频率 | fADC = 30 兆赫，  12 位 分辨率 | - | - | 1764 | 千 赫 |
|  | - | - | 17 | 1/fADC |
| 万安 | 转换电压范围（3） |  | 0 （VSSA 或 VREF-  绑在地上） | - | VREF+ | V |
| 莱恩[（2）](#_bookmark249) | 外部输入阻抗 | 有关详细信息*，请参阅等式 1* | - | - | 50 | k Ω |
| [(2)](#_bookmark249)（4）  断续器 | 采样开关电阻 |  | - | - | 6 | k Ω |
| C [（2）](#_bookmark249) 模数转换器 | 内部采样和保持电容器 |  | - | 4 | 7 | 断续器 |

**表 65.模数转换器特性（续）**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| t [（2）](#_bookmark249)  拉特 | 注入触发转换延迟 | fADC = 30 兆赫 | - | - | 0.100 | μs |
|  | - | - | 3（5） | 1/fADC |
| 平板 [（2）](#_bookmark249) r | 常规触发器转换延迟 | fADC = 30 兆赫 | - | - | 0.067 | μs |
|  | - | - | 2（5） | 1/fADC |
| t [（2）](#_bookmark249) S | 采样时间 | fADC = 30 兆赫 | 0.100 | - | 16 | μs |
|  | 3 | - | 480 | 1/fADC |
| [(2)](#_bookmark249)  断续器 | 上电时间 |  | - | 2 | 3 | μs |
| tCONV[（2）](#_bookmark249) | 总转换时间（包括采样时间） | fADC = 30 兆赫  12 位分辨率 | 0.50 | - | 16.40 | μs |
| fADC = 30 兆赫  10 位分辨率 | 0.43 | - | 16.34 | μs |
| fADC = 30 兆赫  8 位 分辨率 | 0.37 | - | 16.27 | μs |
| fADC = 30 兆赫  6 位 分辨率 | 0.30 | - | 16.20 | μs |
| 9 至 492（用于采样的 tS +n 位分辨率，用于逐次逼近） | | | | 1/fADC |
| f [（2）](#_bookmark249) S | 采样率  （fADC = 30 MHz，tS = 3 个 ADC 周期） | 12 位分辨率单 ADC | - | - | 2 | 断续器 |
| 12 位分辨率交错双通道 ADC 模式 | - | - | 3.75 | 断续器 |
| 12 位分辨率交错三通道 ADC 模式 | - | - | 6 | 断续器 |
| I [（2）](#_bookmark249)  VREF+ | 转换模式下的 ADC VREF 直流电流消耗 |  | - | 300 | 500 | 微安 |
| 内燃机 [（2）](#_bookmark249) A | 转换模式下的 ADC VDDA 直流电流消耗 |  | - | 1.6 | 1.8 | 马 |

1. 使用外部电源监控器时，VDDA 最小值可达 1.7 V（参见*[第 3.15.2 节：](#_bookmark34)*[*内部复位关闭*](#_bookmark34)）。
2. 通过表征进行认证，未在生产中进行测试。
3. VREF+ 在内部连接到 VDDA，VREF- 在内部连接到 VSSA。
4. RADC 最大值为 VDD=1.7 V，最小值为 VDD=3.3 V。
5. 对于外部触发器，必须在*[表](#_bookmark248)* [*65*](#_bookmark248) 中指定的延迟中添加 1/fPCLK2 的延迟。

##### 等式1：RAIN 最大公式

莱恩 =

 k – 0，5

– 拉德克

断续器

* 断续器

 ln2N + 2

上面的公式（*等式1*）用于确定允许误差低于LSB的1/4的最大外部阻抗。N = 12（从12位分辨率开始），k是ADC\_SMPR1寄存器中定义的采样周期数。

##### 表 66.fADC = 18 MHz 时的 ADC 精度（1）

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **测试条件** | **典型值** | **最大（2）** | **单位** |
| 美国东部时间 | 未调整误差总数 | fADC =18兆赫  VDDA = 1.7 至 3.6 V  VREF = 1.7 至 3.6 V VDDA  VREF < 1.2 V | ±3 | ±4 | 断续器 |
| 电光 | 偏移误差 | ±2 | ±3 |
| 埃及 | 增益误差 | ±1 | ±3 |
| 教育 | 差分线性误差 | ±1 | ±2 |
| 以色列 | 积分线性误差 | ±2 | ±3 |

* 1. 在受限的VDD、频率和温度范围内可以实现更好的性能。
  2. 通过表征保证，未在生产中进行测试 。

##### 表 67.fADC = 30 MHz 时的 ADC 精度（1）

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **测试条件** | **典型值** | **最大（2）** | **单位** |
| 美国东部时间 | 未调整误差总数 | fADC = 30 MHz， RAIN < 10 k Ω，  VDDA = 2.4 至 3.6 V，  VREF = 1.7 至 3.6 V，VDDA  VREF < 1.2 V | ±2 | ±5 |  |
| 电光 | 偏移误差 | ±1.5 | ±2.5 |  |
| 埃及 | 增益误差 | ±1.5 | ±4 | 断续器 |
| 教育 | 差分线性误差 | ±1 | ±2 |  |
| 以色列 | 积分线性误差 | ±1.5 | ±3 |  |

1. 在受限的VDD、频率和温度范围内可以实现更好的性能。
2. 通过表征保证，未在生产中进行测试 。

##### 表 68.fADC = 36 MHz 时的 ADC 精度（1）

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **测试条件** | **典型值** | **最大（2）** | **单位** |
| 美国东部时间 | 未调整误差总数 | fADC =36兆赫，  VDDA = 2.4 至 3.6 V，  VREF = 1.7 至 3.6 V VDDA  VREF < 1.2 V | ±4 | ±7 |  |
| 电光 | 偏移误差 | ±2 | ±3 |  |
| 埃及 | 增益误差 | ±3 | ±6 | 断续器 |
| 教育 | 差分线性误差 | ±2 | ±3 |  |
| 以色列 | 积分线性误差 | ±3 | ±6 |  |

1. 在受限的VDD、频率和温度范围内可以实现更好的性能。
2. 通过表征保证，未在生产中进行测试 。

##### 表 69.fADC = 18 MHz 时的 ADC 动态精度 - 有限的测试条件（1）

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **测试条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 伊诺布 | 有效位数 | fADC =18 MHz VDDA = VREF+= 1.7 V  输入频率 = 20 kHz 温度 = 25 °C | 10.3 | 10.4 | - | 位 |
| 西纳德 | 信噪比和失真比 | 64 | 64.2 | - |  |
| 信 噪 比 | 信噪比 | 64 | 65 | - | 分贝 |
| 断续器 | 总谐波失真 | - | -72 | -67 |  |

1.通过表征保证，未在生产中进行测试。

##### 表 70.fADC = 36 MHz 时的 ADC 动态精度 - 有限的测试条件（1）

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **测试条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 伊诺布 | 有效位数 | fADC = 36 MHz VDDA = VREF+ = 3.3 V  输入频率 = 20 kHz 温度 = 25 °C | 10.6 | 10.8 | - | 位 |
| 西纳德 | 信噪比和失真比 | 66 | 67 | - |  |
| 信 噪 比 | 信噪比 | 64 | 68 | - | 分贝 |
| 断续器 | 总谐波失真 | - | -72 | -70 |  |

1. 通过表征保证，未在生产中进行测试 。

注意： ADC精度与负注入电流的关系：应避免在任何模拟输入引脚上注入负电流，因为这会显著降低在另一个模拟输入上执行的转换的精度。 建议 在模拟引脚上添加一个肖特基二极管（引脚对地），这可能会注入负电流。

任何正注入电流在为 IINJ（PIN） 和 IINJ（PIN） 指定的限值内

[*第6.3.16节*](#_bookmark209) 不影响ADC 精度。

##### 图 40.模数转换器精度特性

;1，3"）$%！，=4096

62%&+

（或 待定在包装上）=4097

6$$！

%'

4095

4094

4093

(2)

%4

7

6

(3)

(1)

5

4

3

2

1

%/

%,

%$

1，3“）$%！,

0

633！

11

3457

7

4093 4094 4095 4096

6$$！

**AI14395C**



* 1. 另请参见 [*表 67*](#_bookmark251)。
  2. 实际传递 曲线的示例。
  3. 理想的转移 曲线。
  4. 端点相关 线。
  5. ET = 未调整总误差：实际和理想传递曲线之间的最大偏差。EO = 偏移误差：第一个实际转换与第一个理想转换之间的偏差。

EG = 增益误差：最理想跃迁与最后一个实际跃迁之间的偏差。

ED = 差分线性误差：实际步长与理想步长之间的最大偏差。

EL = 积分线性误差：任何实际转换与终点相关线之间的最大偏差。

##### 图 41.使用ADC的典型连接图

9英寸

67032)

98

6双氯醚断续器克罗格$'&弗基胡胡

5$1，1（1）

0.6 9

$，1[

5$'&（1）

9$1，1

&SDUDVLWLF

0.6 9

98

，/1 $

12-液化弹性体弗基胡胡

&$'&（1）

DL17532



1. 有关 RAIN、RADC 和 CADC 的值，请参阅[*表 65*](#_bookmark248)。
2. 寄生表示PCB的电容（取决于焊接和PCB布局质量）加上焊盘电容（大约5 pF）。较高的寄生值会降低转换精度。为了解决这个问题，应该减少fADC。

**PCB设计指南**

电源去耦应如图[*42*](#_bookmark259)或*[图43](#_bookmark260)*所示，具体取决于VREF+是否连接到VDDA。10 nF电容器应为陶瓷电容器（质量好）。它们应尽可能靠近芯片放置。

**图 42.电源和基准电压源去耦（VREF+ 未连接到 VDDA）**



STM32F

V裁判+

（见注1）

1 μF // 10 nF

V断续器

1 μF // 10 nF

V断续器/V参考资料

（见注1）

ai17535

1. VREF+ 和 VREF- 输入均在 UFBGA100 上可用。VREF+ 也可在 LQFP100 上使用。当 VREF+ 和 VREF- 不可用时，它们在内部连接到 VDDA 和 VSSA。

**图 43.电源和基准电压源去耦（VREF+ 连接到 VDDA）**

STM32F

VREF+/断续器

（见注1）

1 μF // 10 nF

VREF–/断续器

（见注1）

ai17536

1. VREF+ 和 VREF- 输入均在 UFBGA100 上可用。VREF+ 也可在 LQFP100 上使用。当 VREF+ 和 VREF- 不可用时，它们在内部连接到 VDDA 和 VSSA。

### 温度 传感器校准

##### 表 71.温度传感器特性

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **最小值** | **典型值** | **麦克斯** | **单位** |
| (1)  断续器 | VSENSE 随温度的线性度 | - | 1 | 2 | °摄氏度 |
| Avg\_Slope[（1）](#_bookmark263) | 平均斜率 | - | 2.5 | - | 毫伏/°C |
| [(1)](#_bookmark263)  V25 系列 | 25 °C 时的电压 | - | 0.76 | - | V |
| tSTART（2） | 启动时间 | - | 6 | 10 | μs |
| (2)  T S\_temp | 读取温度时的ADC采样时间（精度为1 °C） | 10 | - | - | μs |

1. 通过表征进行认证，未在生产中进行测试。
2. 由设计保证，未在生产中进行测试 。

**表 72.温度传感器校准值**

|  |  |  |
| --- | --- | --- |
| **象征** | **参数** | **内存地址** |
| TS\_CAL1 | 在 30 °C 温度下采集的 TS ADC 原始数据，VDDA= 3.3 V | 0x1FFF 7A2C - 0x1FFF 7A2D |
| TS\_CAL2 | 在 110 °C 温度下采集的 TS ADC 原始数据，VDDA= 3.3 V | 0x1FFF 7A2E - 0x1FFF 7A2F |

### VBAT 监控特性

##### 表 73.VBAT 监控特性

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **最小值** | **典型值** | **麦克斯** | **单位** |
| R | 用于 VBAT 的电阻桥 | - | 50 | - | K Ω |
| Q | VBAT 测量的比率 | - | 4 | - |  |
| Er（1） | Q 上的错误 | –1 | - | +1 | % |
| T S\_vb （2）（2）  在 | 读取VBAT 1 mV精度时的ADC采样时间 | 5 | - | - | μs |

1. 由设计保证，未在生产中进行测试 。
2. 最短的采样时间可以在应用程序中通过多次 迭代来确定。

### 嵌入式基准 电压

[*表74*](#_bookmark268)中给出的参数来自在*[表14](#_bookmark109)*中总结的环境温度和VDD电源电压条件下进行的测试。

##### 表 74.嵌入式内部基准电压

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| VREFINT | 内部基准电压 | –40 °C < TA < +105 °C | 1.18 | 1.21 | 1.24 | V |
| T S\_vrefint（1） | 读取内部基准电压时的ADC采样时间 | - | 10 | - | - | μs |
| 五RERINT\_ （2）  s | 内部基准电压在整个温度范围内分布 | VDD = 3V  10mV | - | 3 | 5 | 毫伏 |

**表 74.嵌入式内部基准电压（续）**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| (2)  托科夫 | 温度系数 | - | - | 30 | 50 | ppm/°C |
| tSTART（2） | 启动时间 | - | - | 6 | 10 | μs |

1. 最短的采样时间可以在应用程序中通过多次 迭代来确定。
2. 由设计保证，未经生产测试

**表 75.内部基准电压校准值**

|  |  |  |
| --- | --- | --- |
| **象征** | **参数** | **内存地址** |
| 五REFIN\_CAL | 在 30 °C VDDA = 3.3 V 温度下采集的原始数据 | 0x1FFF 7A2A - 0x1FFF 7A2B |

### SD/SDIO MMC/eMMC 卡主机接口 （SDIO） 特性

除非另有说明 ，[*否则表76*](#_bookmark273)中给出的SDIO/MMC/eMMC接口参数来自在*[表](#_bookmark109)*[*14*](#_bookmark109)中总结的环境温度、fPCLK2频率和 VDD电源电压条件下进行的测试。 使用以下 配置：

* 输出速度设置为 OSPEEDRy[1：0] = 10
* 容性负载 C = 30 pF（对于 eMMC C = 20 pF）
* 测量点在CMOS电平下完成：0.5VDD

有关输入/输出特性的更多详细信息*[，请参见第 6.3.16 节：I/O 端口](#_bookmark209)*特性。

##### 图 44.SDIO 高速模式

断续器

断续器

断续器

吨（断续器）

吨（千瓦）

断续器

断续器

吨

D，断续器

（输出）

断续器

断续器

D， CMD

（输入）

ai14887

**图 45.标清默认模式**

断续器

断续器

吨位

D，断续器

（输出）

ai14888

##### 表 76.动态特性：标清/MMC特性（1）（2）

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器 | 数据传输模式下的时钟频率 | - | 0 | - | 50 | 兆赫 |
| - | SDIO\_CK/fPCLK2 频率比 | - | - | - | 8/3 | - |
| 吨（千瓦） | 时钟低时 | fpp = 50 兆赫 | 10.5 | 11 | - | ns |
| 吨（CKH） | 时钟高时间 | fpp = 50 兆赫 | 8.5 | 9 | - |
| **MMC 和 SD HS 模式下的 CMD、D 输入（以 CK 为参考）** | | | | | | |
| 断续器 | 输入设置时间 HS | fpp = 50 兆赫 | 2.5 | - | - | ns |
| 断续器 | 输入保持时间 HS | fpp = 50 兆赫  -40°摄氏度<大<105°摄氏度 | 5 | - | - |
| fpp = 50 兆赫  -40°摄氏度<TA<+85°摄氏度 | 2.5 | - | - |
| **MMC 和 SD HS 模式下的 CMD、D 输出（以 CK 为参考）** | | | | | | |
| 断续器 | 输出有效时间 HS | fpp = 50 兆赫 | - | 3.5 | 4 | ns |
| 吨 | 输出保持时间 HS | fpp = 50 兆赫 | 2 | - | - |
| **标清默认模式下的 CMD、D 输入（以 CK 为参考）** | | | | | | |
| 断续器 | 输入设置时间标清 | fpp = 25 兆赫 | 3 | - | - | ns |
| 断续器 | 输入保持时间标清 | fpp = 25 兆赫 | 4 | - | - |
| **标清默认模式下的 CMD、D 输出（以 CK 为参考）** | | | | | | |
| 断续器 | 输出有效的默认时间 SD | fpp =25兆赫 | - | 5 | 5.5 | ns |
| 吨位 | 输出保持默认时间 SD | fpp =25兆赫 | 4.5 | - | - |

1. 数据基于表征结果，未在生产中进行测试。2. VDD = 2.7 至 3.6 V。

##### 表 77.动态特性：eMMC 特性 VDD = 1.7 V 至 1.9 V（1）（2）

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **典型值** | **麦克斯** | **单位** |
| 断续器 | 数据传输模式下的时钟频率 | - | 0 | - | 50 | 兆赫 |
| - | SDIO\_CK/fPCLK2 频率比 | - | - | - | 8/3 | - |
| 吨（千瓦） | 时钟低时 | fpp = 50 兆赫 | 10 | 10.5 | - | ns |
| 吨（CKH） | 时钟高时间 | fpp = 50 兆赫 | 9 | 9.5 | - |
| **eMMC 模式下的 CMD、D 输入（以 CK 为参考）** | | | | | | |
| 断续器 | 输入设置时间 HS | fpp = 50 兆赫 | 0 | - | - | ns |
| 断续器 | 输入保持时间 HS | fpp = 50 兆赫 | 6 | - | - |  |
| **eMMC 模式下的 CMD、D 输出（以 CK 为参考）** | | | | | | |
| 断续器 | 输出有效时间 HS | fpp = 50 兆赫 | - | 3.5 | 5 | ns |
| 吨 | 输出保持时间 HS | fpp = 50 兆赫 | 2 | - | - |

1. 数据基于表征结果，未在生产中进行测试 。
2. Cload = 20 pF

### RTC 特性

**表 78.RTC 特性**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **象征** | **参数** | **条件** | **最小值** | **麦克斯** |
| - | fPCLK1/RTCCLK 频率比 | 从RTC寄存器/到RTC寄存器的任何读/写操作 | 4 | - |

# 封装 特性

## 包装机械 数据

为了 满足环境要求，意法半导体根据这些器件的环境合规 水平，提供 不同等级的ECOPACK®封装 。 ECOPACK® 规格、等级定义和产品状态可在以下网址获得：[*www.st.com*](http://www.st.com/)。

ECOPACK® 是 ST 商标。

### WLCSP49，3.034 x 3.22 mm，0.4 mm间距晶圆级芯片级 封装

##### 图 46.WLCSP49 晶圆 level 芯片级封装概述

E1

断续器 ：

&

7

!

！1 个球的位置

1

'

$ETAIL！

E2%

E

'

E

!

!2

!3

“UMP SIDE

3IDE 视图

&RONT VIEW

$

"乌姆普

!1

电子电气设备：

:

%

！1 方向 参考

CCC DDD

B

： 8 9

:

3飞机

.奥特 1

.奥特 2

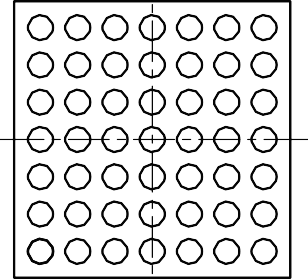
（旋转 90 ）

$ETAIL ！

48级 （48）

7AFER 巴克侧

!0:6?-%?61



* + - 1. 绘图不是 按比例进行的。

##### 表 79.STM32F411xC/xE WLCSP49晶圆级芯片级封装机械数据

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **毫米** | | | **英寸（1）** | | |
| **最小值** | **典型值** | **麦克斯** | **最小值** | **典型值** | **麦克斯** |
| 一个 | 0.525 | 0.555 | 0.585 | 0.0207 | 0.0219 | 0.0230 |
| 答1 | - | 0.175 | - | - | 0.0069 | - |
| 答2 | - | 0.380 | - | - | 0.0150 | - |
| 答3（2） | - | 0.025 | - | - | 0.0010 | - |
| b（3） | 0.220 | 0.250 | 0.280 | 0.0087 | 0.0098 | 0.0110 |
| D | 2.964 | 2.999 | 3.034 | 0.1167 | 0.1181 | 0.1194 |
| E | 3.150 | 3.185 | 3.220 | 0.1240 | 0.1254 | 0.1268 |
| e | - | 0.400 | - | - | 0.0157 | - |
| e1 | - | 2.400 | - | - | 0.0945 | - |
| e2 | - | 2.400 | - | - | 0.0945 | - |
| F | - | 0.2995 | - | - | 0.0118 | - |
| G | - | 0.3925 | - | - | 0.0155 | - |
| 阿阿 | - | 0.100 | - | - | 0.0039 | - |
| 断续器 | - | 0.100 | - | - | 0.0039 | - |
| 断续器 | - | 0.100 | - | - | 0.0039 | - |
| 滴滴 | - | 0.050 | - | - | 0.0020 | - |
| 哎呀 | - | 0.050 | - | - | 0.0020 | - |

1. 以英寸为单位的值从 mm 转换，并舍入为 4 位十进制数字。
2. 背面 涂层
3. 尺寸是在平行于主基准 Z 的最大凸块直径处测量 的。

##### 图 47.万国门螺推荐 49 个 0.4 mm 间距晶圆级芯片规模 脚印

'可持续发展目标

'副总裁

061896592

**表 80.** **WLCSP49 推荐的印刷电路板设计规则（0.4 mm 间距）**

|  |  |
| --- | --- |
| **尺寸** | **建议值** |
| 投 | 0.4 毫米 |
| 平板电脑 | 最大 260 μm（圆形） 建议 220 μm |
| 帝斯曼 | 最小 300 μm（适用于直径为 260 μm 的焊盘） |
| 印刷电路板焊盘设计 | 通过允许的底衬定义的非阻焊层 |

**设备标记**

##### 图 48.WLCSP49 标记示例（顶视图）



%DOO 1LQGHQWLILHU

3URGXFW LGHQWLILFDWLRQ（1）

5海尔夫鲁克

'DWH FRGH

06Y3616191

::

<

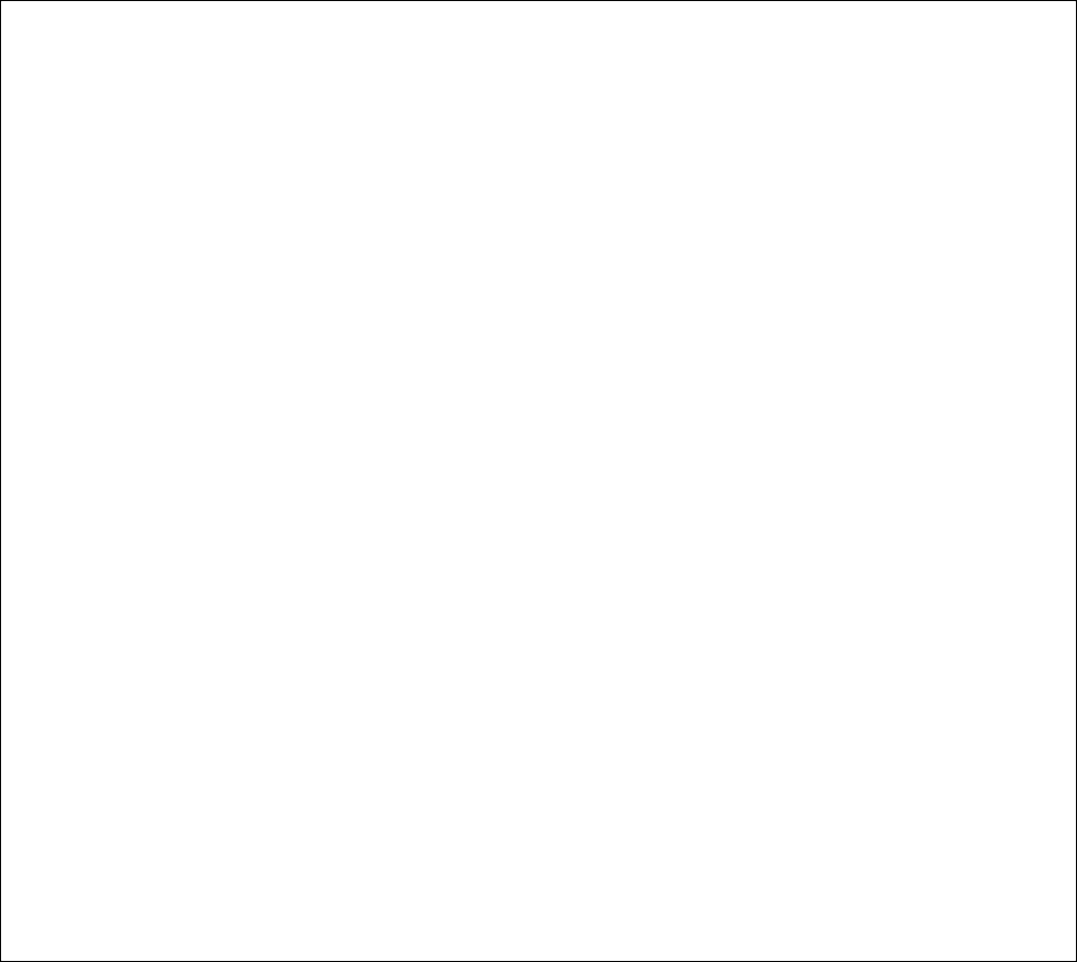
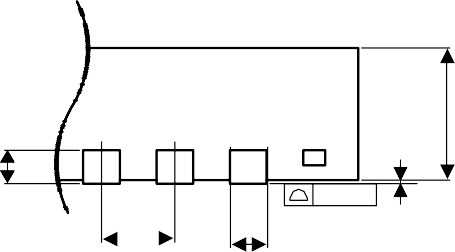
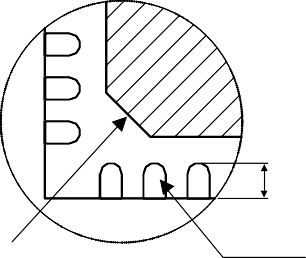
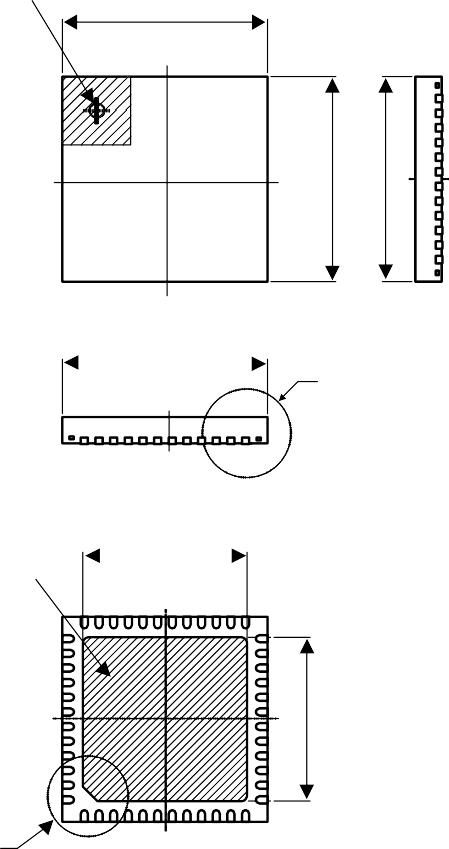
5

(111&(%

1. 标有“ES”、“E”或附有工程样品通知函的部件尚未合格，因此尚未准备好在生产中使用，因此由此产生的任何后果均不由ST负责。在任何情况下，意法半导体均不对客户在生产中使用这些工程样品负责。在决定使用这些工程样品进行鉴定活动之前，必须与意法半导体质量部联系。

### UFQFPN48，7 x 7 mm，0.5 mm 间距 封装

##### 图 49.UFQFPN48， 7 x 7 mm， 0.5 mm 间距， 封装轮廓



3LQ 1 LGHQWLILHUODVHU PDUNLQJ DUHD

'

$

( (

7

断续器

$1

6高清索德盖

高速电气

'HWDLO<

'

<

（[SRVHG SDG

杜赫德

'2

1

/

48

&0.500[45SLQ1 FRUQHU

50.125W\S.

(2

'HWDLO=

1

=

48

$0%9B0（B93

* + - 1. 绘图不是 按比例进行的。
      2. 所有引线/焊盘也应焊接到PCB上，以提高引线/焊盘焊点 的使用寿命。
      3. UFQFPN 包装的底部有一个裸露 的芯片焊盘。建议 将此 背面焊盘连接并焊接到 PCB 接地。

##### 表 81.UFQFPN48， 7 x 7 mm， 0.5 mm 间距， 封装机械数据

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **毫米** | | | **英寸（1）** | | |
| **最小值** | **典型值。** | **麦克斯。** | **最小值** | **典型值。** | **麦克斯。** |
| 一个 | 0.500 | 0.550 | 0.600 | 0.0197 | 0.0217 | 0.0236 |
| 答1 | 0.000 | 0.020 | 0.050 | 0.0000 | 0.0008 | 0.0020 |
| D | 6.900 | 7.000 | 7.100 | 0.2717 | 0.2756 | 0.2795 |
| E | 6.900 | 7.000 | 7.100 | 0.2717 | 0.2756 | 0.2795 |
| D2 | 5.500 | 5.600 | 5.700 | 0.2165 | 0.2205 | 0.2244 |
| E2 | 5.500 | 5.600 | 5.700 | 0.2165 | 0.2205 | 0.2244 |
| L | 0.300 | 0.400 | 0.500 | 0.0118 | 0.0157 | 0.0197 |

**表 81.UFQFPN48，7 x 7 mm，0.5 mm 间距，封装机械数据（续）**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **毫米** | | | **英寸（1）** | | |
| **最小值** | **典型值。** | **麦克斯。** | **最小值** | **典型值。** | **麦克斯。** |
| T | - | 0.152 | - | - | 0.0060 | - |
| b | 0.200 | 0.250 | 0.300 | 0.0079 | 0.0098 | 0.0118 |
| e | - | 0.500 | - | - | 0.0197 | - |

1. 以英寸为单位的值从 mm 转换为四进制数字。

##### 图 50.UFQFPN48 推荐封装

7.30

6.20

48

37

135

0.20

5.60

7.30

6.20

5.80

0.30

5.60

25

13

24

0.55

0.50

0.75

5.80

!0"9?&0?62

12

1. 尺寸以毫米为单位。

**设备标记**

##### 图 51.示例UFQFPN48 标记（顶视图）

3URGXFW LGHQWLILFDWLRQ（1）

'DWH FRGH

<：：

3LQ 1LQGHQWLILHU

5海尔夫鲁克

5

06Y3616291



111&(86

67032)

* 1. 标有“ES”、“E”或附有工程样品通知函的部件尚未合格，因此尚未准备好用于生产，因此此类使用产生的任何后果均不 由意法半导体负责。 在任何情况下，意法半导体均不对客户在生产中使用这些 工程样品承担任何责任。在决定使用这些工程样品进行鉴定活动之前，必须与意法半导体质量部联系。

### LQFP64、10 x 10 mm、64 引脚薄型四方扁平 封装

##### 图 52.LQFP64、10 x 10 mm、64 引脚薄型四扁平封装外形



6（$7，1\*3/$1（

&

0.25 页码

\*$8\*（3/$1（

断续器&

'

'1

'3

/

/1

4834

49

32

E

64

17

3,1 1

，'（17，），&$7，21

1

H

16

5：B0（B93

$

$2

$1

F

$1

* + - 1. 绘图不是 规模。

（3

(1

(

##### 表 82.LQFP64、10 x 10 mm、64 引脚薄型四扁平封装机械数据

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **毫米** | | | **英寸（1）** | | |
| **最小值** | **典型值。** | **麦克斯。** | **最小值** | **典型值。** | **麦克斯。** |
| 一个 | - | - | 1.60 | - | - | 0.0630 |
| 答1 | 0.05 | - | 0.15 | 0.0020 | - | 0.0059 |
| 答2 | 1.35 | 1.40 | 1.45 | 0.0531 | 0.0551 | 0.0571 |
| b | 0.17 | 0.22 | 0.27 | 0.0067 | 0.0087 | 0.0106 |
| c | 0.09 | - | 0.20 | 0.0035 | - | 0.0079 |
| D | - | 12.00 | - | - | 0.4724 | - |
| D1 | - | 10.00 | - | - | 0.3937 | - |
| E | - | 12.00 | - | - | 0.4724 | - |
| E1 | - | 10.00 | - | - | 0.3937 | - |
| e | - | 0.50 | - | - | 0.0197 | - |
| K | 0° | 3.5° | 7° | 0° | 3.5° | 7° |
| L | 0.45 | 0.60 | 0.75 | 0.0177 | 0.0236 | 0.0295 |
| L1 | - | 1.00 | - | - | 0.0394 | - |
| N | **引脚数** | | | | | |
| 64 | | | | | |

1. 以英寸为单位的值从 mm 转换为四进制数字。

##### 图 53.LQFP64 推荐封装

48

33

0.3

49

≤0，5

32

12.7

10.3

10.3

64

17

1.2

1

16

7.8

12.7

AI14909C

1. 尺寸以毫米为单位。

**设备标记**

##### 图 54.LQFP64 标记示例（顶视图）

3URGXFW LGHQWLILFDWLRQ（1）

5海尔夫鲁克

'DWH FRGH

<：：

3LQ 1LQGHQWLILHU

06Y3616391



5(76

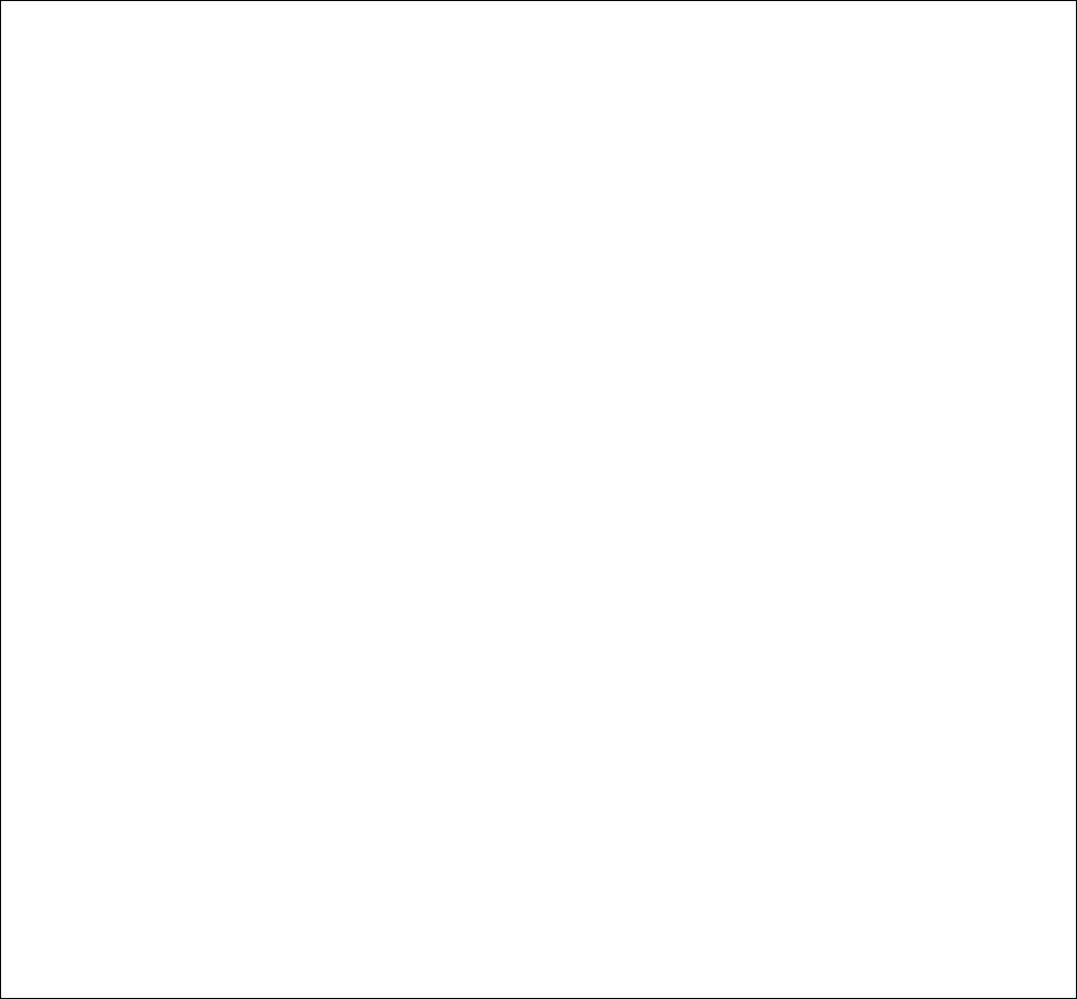
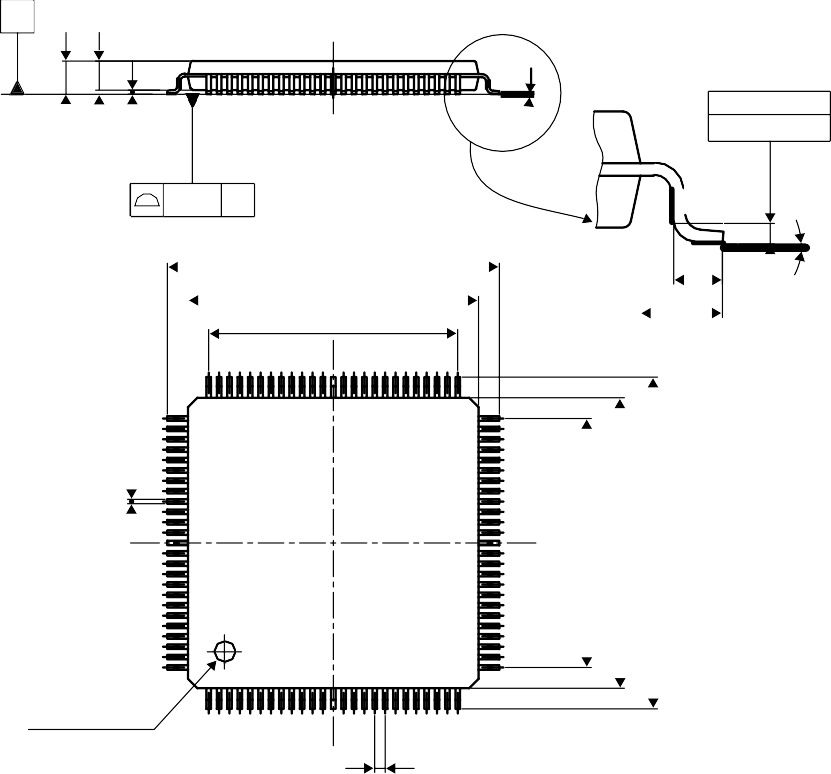
67032)111

5

* 1. 标有“ES”、“E”或附有工程样品通知函的部件尚未合格，因此尚未准备好用于生产，因此此类使用产生的任何后果均不 由意法半导体负责。 在任何情况下，意法半导体均不对客户 在生产中使用这些 工程样品负责。在决定使用这些工程样品进行鉴定活动之前，必须与意法半导体质量部联系。

### LQFP100、14 x 14 mm、100 引脚低轮廓四方扁平 封装

##### 图 55.LQFP100、14 x 14 mm、100 引脚薄型四扁平封装外形



3%!4).'0,!.%

#

0.25 毫米

'!5'%0,!.%

断续器#

$

$1

$3

,

,1

7552

76

50

100

26

0). 1

）$%.4）&）#！4）/.

1

25

E

1,?-%?65

!

!阿拉伯数字

!1 个

!1 个

* + - 1. 绘图不是 规模。

B

%3

%1

%

##### 表 83.LQPF100，14 x 14 mm，100 引脚薄型四扁平封装机械数据

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **毫米** | | | **英寸（1）** | | |
| **最小值** | **典型值。** | **麦克斯。** | **最小值** | **典型值。** | **麦克斯。** |
| 一个 | - | - | 1.6 | - | - | 0.063 |
| 答1 | 0.05 | - | 0.15 | 0.002 | - | 0.0059 |
| 答2 | 1.35 | 1.4 | 1.45 | 0.0531 | 0.0551 | 0.0571 |
| b | 0.17 | 0.22 | 0.27 | 0.0067 | 0.0087 | 0.0106 |
| c | 0.09 | - | 0.2 | 0.0035 | - | 0.0079 |
| D | 15.8 | 16 | 16.2 | 0.622 | 0.6299 | 0.6378 |
| D1 | 13.8 | 14 | 14.2 | 0.5433 | 0.5512 | 0.5591 |
| D3 | - | 12 | - | - | 0.4724 | - |
| E | 15.8 | 16 | 16.2 | 0.622 | 0.6299 | 0.6378 |
| E1 | 13.8 | 14 | 14.2 | 0.5433 | 0.5512 | 0.5591 |
| E3 | - | 12 | - | - | 0.4724 | - |
| e | - | 0.5 | - | - | 0.0197 | - |
| L | 0.45 | 0.6 | 0.75 | 0.0177 | 0.0236 | 0.0295 |
| L1 | - | 1 | - | - | 0.0394 | - |
| K | 0.0° | 3.5° | 7.0° | 0.0° | 3.5° | 7.0° |
| 断续器 | 0.08 | | | 0.0031 | | |

1. 以英寸为单位的值从 mm 转换，并舍入为 4 位十进制 数字。

##### 图 56.LQFP100 推荐封装

75

51

76

0.5

50

0.3

16.7 14.3

100

26

1.2

1

25

12.3

16.7

AI14906C

* 1. 尺寸以毫米为单位 。

**设备标记**

##### 图 57.LQPF100 标记示例（顶视图）



3URGXFW LGHQWLILFDWLRQ（1）

2SWLRQDO JDWH PDUN

5海尔夫鲁克

'DWH FRGH

<：：

3LQ 1LQGHQWLILHU

06Y3616491

9（76 $

(632)111

1. 标有“ES”、“E”或附有工程样品通知函的部件尚未合格，因此尚未准备好在生产中使用，因此由此产生的任何后果均不由ST负责。在任何情况下，意法半导体均不对客户在生产中使用这些工程样品负责。在决定使用这些工程样品进行鉴定活动之前，必须与意法半导体质量部联系。

### UFBGA100，7 x 7 mm，0.5 mm 间距 封装

##### 图 58.UFBGA100，7 x 7 mm，0.50 mm 间距，超细间距球栅阵列封装



= 6HDWLQJ SODQH

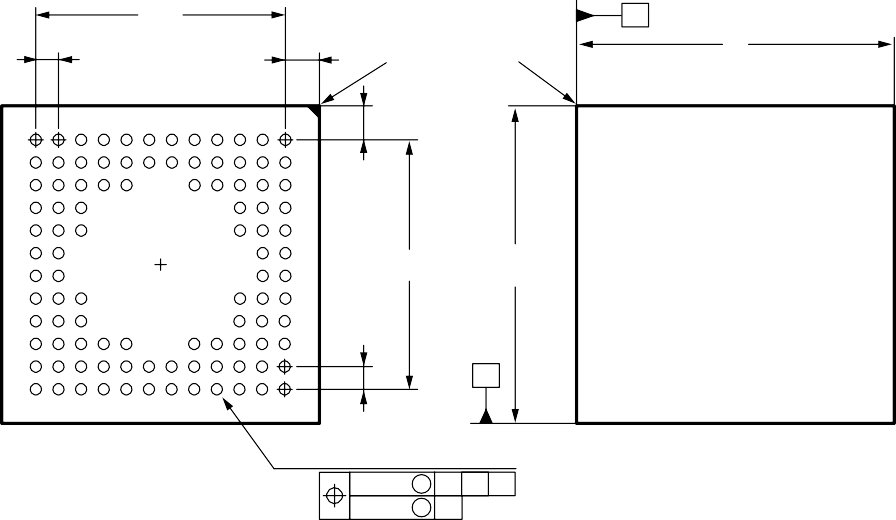
$4

1，000美元

$

0

|  |  |  |
| --- | --- | --- |
|  | 断续器 | = |



(1

H

)

$1 $

$1 EDOOLGHQWLILHU

$1益多LQGH[ DUHD

;

(

)

'1

'

H

<

12

1

%277209，（：

E （100埃多夫）

呵呵0=<;

第三0=

7239，（：

$0&2B0（B94

* + - 1. 绘图不是 按比例进行的。

##### 表 84. UFBGA100， 7 x 7 mm， 0.50 mm 间距， 超细间距球栅阵列封装机械数据

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **毫米** | | | **英寸（1）** | | |
| **最小值** | **典型值。** | **麦克斯。** | **最小值** | **典型值。** | **麦克斯。** |
| 一个 | 0.460 | 0.530 | 0.600 | 0.0181 | 0.0209 | 0.0236 |
| 答1 | 0.050 | 0.080 | 0.110 | 0.0020 | 0.0031 | 0.0043 |
| 答2 | 0.400 | 0.450 | 0.500 | 0.0157 | 0.0177 | 0.0197 |
| 解答3 | - | 0.130 | - | - | 0.0051 | - |
| 答4 | 0.270 | 0.320 | 0.370 | 0.0106 | 0.0126 | 0.0146 |
| b | 0.200 | 0.250 | 0.300 | 0.0079 | 0.0098 | 0.0118 |
| D | 6.950 | 7.000 | 7.050 | 0.2736 | 0.2756 | 0.2776 |
| D1 | 5.450 | 5.500 | 5.550 | 0.2146 | 0.2165 | 0.2185 |
| E | 6.950 | 7.000 | 7.050 | 0.2736 | 0.2756 | 0.2776 |
| E1 | 5.450 | 5.500 | 5.550 | 0.2146 | 0.2165 | 0.2185 |
| e | - | 0.500 | - | - | 0.0197 | - |
| F | 0.700 | 0.750 | 0.800 | 0.0276 | 0.0295 | 0.0315 |

**表 84.UFBGA100，7 x 7 mm，0.50 mm 间距，超细间距球栅阵列封装机械数据（续）**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **象征** | **毫米** | | | **英寸（1）** | | |
| **最小值** | **典型值。** | **麦克斯。** | **最小值** | **典型值。** | **麦克斯。** |
| 滴滴 | - | - | 0.100 | - | - | 0.0039 |
| 哎呀 | - | - | 0.150 | - | - | 0.0059 |
| 断续器 | - | - | 0.050 | - | - | 0.0020 |

1. 以英寸为单位的值从 mm 转换为四进制数字。

##### 图 59.推荐的焊盘 PCB 设计规则（0.5 mm 间距 BGA）

DL15494

'可持续发展目标 '副总裁

|  |  |
| --- | --- |
| 3卢福克 | 0.5 页码 |
| '可持续发展目标 | 0.27 页码 |
| '副总裁 | 0.35 页码W\S （GHSHQGV RQWKH VROGHUPDVN UHJLVWUDWLRQWROHUDQFH） |
| 6罗古 | 0.27 PP DSHUWXUH GLDPHWHU |

1. 建议使用非阻焊层定义 （NSMD） 焊盘。
2. 4~6密耳锡膏丝网印刷 工艺。

**设备标记**

##### 图 60.UFBGA100 标记示例（顶视图）

3URGXFW LGHQWLILFDWLRQ（1）

'DWH FRGH

<：：

%DOO 1LQGHQWLILHU

5海尔夫鲁克

5

06Y3616591



1119(,6

(632)

1. 标有“ES”、“E”或附有工程样品通知函的部件尚未合格，因此尚未准备好在生产中使用，因此由此产生的任何后果均不由ST负责。在任何情况下，意法半导体均不对客户在生产中使用这些工程样品负责。在决定使用这些工程样品进行鉴定活动之前，必须与意法半导体质量部联系。

## 热 特性

最高芯片压力温度 （TJmax） 不得超过 中给出的值

*表 14：第 60 页上的一般操作条件*。

最大芯片结温TJ 最大值（以摄氏度为单位）可使用以下等式计算：

TJ 最大值 = TA 最大值 + （PD 最大值 x JA） 其中：

* TA 最大值是最高环境温度（以 °C 为单位），
* JA 是封装结至环境热阻，单位为 C/W，
* PD max 是 PINT max 和 PI/O max 的总和（PD max = PINT max + PI/Omax），
* PINT max是 IDD和VDD的乘积，以瓦特表示。 这是 芯片内部的最大功率。

PI/O max 代表了输出引脚上的最大功耗，其中：PI/O 最大值 =  （VOL × IOL） + （（（VDD – VOH） × IOH），

考虑到应用中低级和高水平的I/O的实际VOL/IOL和VOH/IOH。

### 参考 文档

JESD51-2集成电路热测试方法 环境条件-自然对流（静止空气）。从 [www.jedec.org 开始提供。](http://www.jedec.org/)

# 部件 编号

##### 表 85.订购信息方案

例： STM32 F 411C E Y 6 断续器

6 = 工业温度范围，–40 至 85 °C

包装

**设备系列**

F = 通用

设备子家族

STM32 = 基于 ARM® 的 32 位微控制器

**产品类型**

411=411族

引脚数

C = 48/49 引脚

V = 100 个引脚

**闪存大小**

C = 256KB 闪存

E = 512KB 闪存

**包**

H = UFBGA T = LQFP

U = UFQFPN

Y = WLCSP

**温度范围**

TR = 卷带

无字符 = 托盘或管

**表 86.设备订购号**

|  |  |
| --- | --- |
| **参考** | **订购代码** |
| STM32F411xC | STM32F411CCY6， STM32F411RCT6， STM32F411VCT6， STM32F411CCU6， STM32F411VCH6 |
| STM32F411xE | STM32F411CEY6， STM32F411RET6， STM32F411VET6， STM32F411CEU6， STM32F411VEH6 |

# 附录 A使用 内部复位关闭时的建议

当内部复位为 OFF 时，不再支持以下集成功能：

* 集成的上电复位 （POR）/断电复位 （PDR） 电路被 禁用。
* 必须禁用掉电复位（BRO）电路。默认情况下，BOR 为 OFF。
* 嵌入式可编程电压检测器 （PVD） 被 禁用。
* VBAT 功能不再可用，VBAT 引脚应连接到 VDD。

## 操作 条件

##### 表 87.限制取决于工作电源范围

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **工作 电源 范围** | **模数转换器**  **操作** | **无等待状态的最大闪存访问频率（fFlashmax）** | **最大 闪存 访问频率**  **无等待 状态（1） （2）** | **I/O 操作** | **可能的 闪存操作** |
| VDD = 1.7 至 2.1 V（3） | 转换时间长达  1.2 毫秒 | 20兆赫（4） | 100 MHz，带  6 种等待状态 | 无 I/O 补偿 | 仅 8 位擦除和程序操作 |

* + 1. 仅当从闪存执行代码时才适用。从 RAM 执行代码时， 不需要等待状态 。
    2. 得益于 ART 加速器和 128 位闪存 ， 此处给出的等待状态数不会影响闪存的执行速度，因为 ART 加速器允许实现相当于 0 等待状态程序执行的性能 。
    3. VDD/VDDA 最小值为 1.7 V，使用外部电源监控器（请参阅

[*第 3.15.1 节：内部复位打开*](#_bookmark32)）。

* + 1. 预取 不可用。有关如何调整性能和功耗的详细信息 ，请参阅 AN3430应用说明。

# 附录 B 应用框图

## USB OTG 全速 （FS） 接口 解决方案

##### 图 61.USB 控制器配置为仅外设，在全速模式下使用

9英寸

59水利9''

9张UHJXODWRU（1）

67032)411[&[(

9%86

'0

26&B，1

3$11

26&B287

3$12 '3

965

063553891

86% 6WG%FRQQHFWRU

* + 1. 仅当构建VBUS供电设备时才需要外部稳压器。

##### 数字 62. 无线充电 控制器 配置 如 仅主机 和 使用 在 全速 模式

9英寸

\*3,2

\*3，2+，5467032）411[&[（

(1

2YHUFXUUHQW

&旭华OLPLWHU5 93瑞珠

SRZHU VZLWFK（1）

9%86

26&B，1

3$11 '0

3$12

'3

26&B287

965

063553991

86% 6WG-$ FRQQHFWRU

1. 仅当应用程序必须支持 VBUS 供电设备时，才需要使用限流器。如果应用板上提供5V电压，则可以使用基本电源开关。

##### 数字 63. 无线充电 控制器 配置 在 对偶 模式 和 使用 在 全速 模式

9英寸

5 9水利9''伊洛杰UHJXODWRU（1）

9英寸

\*3,2

(1

\*3,2+,54

67032)411[&[(

2YHUFXUUHQW

&XUUHQW OLPLWHU59 SRZHU

SRZHU VZLWFK（2）

3$9

9%86

3$11 '0

26&B，1

26&B287

3$12

3$10

'3

，'（3）

965

063554091

1. 仅当构建V型时才需要外部稳压器总线动力 装置。

86%QLFUR-$% FRQQHFWRU

1. 仅当应用程序必须支持 VBUS 供电设备时，才需要使用限流器。如果应用板上提供5 V电压，则可以使用基本电源开关。
2. 仅在双重角色中需要 ID 引脚 。

## 传感器集线器应用 示例

**图 64.传感器集线器应用示例**



$FFHOHURPHWHU

\*\URVFRSH

0DJQHWRPHWHU

**67032)411[(**

**48-断续器49-SLQ断续器**

15[\*3，2

\*3,2

3%6/3%10/3$86&/

3%7/3%9/3%46'$

3%136/.

3%15'$500

,2&

3超大维州

,26

$PELH 断续器

10N

%2270

3UR[LPLW\

9英寸

3$97;

3$105;

3$4166

8$57

0升毛

3'521

6：'，23$13

-7$\*6：&/。3$14

6:2

3%3

1567

3$56&. 63，

3$6

0,62

+267

3$7026，

26&32N3 &14

3$1/3$3$'& 7HPSHUDWXUH/+XPLGLW\

3&15

8S水利10$'& LQSXWV SRVVLEOH 美国国际航空公司 断续器48断续器49断续器 断续器H

063554891

## 批量获取模式 （BAM） 示例

数据通过DMA从接口传输到内部SRAM，而MCU的其余部分则设置为低功耗模式。

* 在关闭闪存之前从 RAM 执行代码。
* 闪光灯设置为断电，闪光接口（ART™加速器）时钟 停止。
* 仅对所需接口启用时钟 。
* MCU内核设置为休眠模式（内核时钟停止等待 中断）。
* 仅启用并运行所需的 DMA 通道 。

**图 65.批量获取模式 （BAM） 示例**

$FFHOHURPHWHU

\*\URVFRSH

0DJQHWRPHWHU

**67032)411[(**

**48-断续器49-SLQ断续器**

3%6/3%10/3$86&/

3%7/3%9/3%46'$

,2&

3超大维州

15[\*3，2

\*3,2

3%136/.

3%15'$500

$PELHQW

,26

10N

%2270

3UR[LPLW\

9英寸

512 N%）ODVK

$590

3$97;

3$105;

3$4166

8$57

0升毛

3'521

6：'，23$13

-7$\*6：&/。3$14

6:2

5[ 63，如

5[ ,26

（2[伊索GXSOH[）

3$5

6&.

3%3

63,

1567

3$60，62

3$7026，

+267

26&32N

3&14

'0$

3&15

3$1/3$3 $'& 7HPSHUDWXUH/+XPLGLW\

8S水利10$'& LQSXWV SRVVLEOH 美国国际航空公司 断续器48断续器49断续器 断续器

-FHFOE：

-PX-QPXFS QBSU

“杜伊夫 断续器

063554991



1[12-液化弹性体$'&

10 FKDQQHOV/2 0VSV

128N%65$0

&257（;04

+38 +038

+ )38

1000+]

3[ ,2&

# 修订 历史记录

##### 表 88.文档修订历史记录

|  |  |  |
| --- | --- | --- |
| **日期** | **校订** | **变化** |
| 2014 年 6 月 19- | 1 | 初始版本。 |
| 2014 年 9 月 10- | 2 | 介绍了 [*功能*](#_bookmark0)， [*第 2 部分：说明*](#_bookmark4)和  [*第 3.3 节：批量获取模式 （BAM）*](#_bookmark14)。  更新了 [*第 3.5 节：嵌入式闪存*](#_bookmark17)、 [*第 3.14 节： 电源方案*](#_bookmark28) 和第 [*3.18 节：低功耗模式*](#_bookmark46)、 [*第 3.20.2 节： 通用定时器 （TIMx）*](#_bookmark52) 和第 [*3.30 节：温度传感器*](#_bookmark68)。  修改*[后的表8：STM32F411xC/xE引脚定义](#_bookmark79)*，[*表9：表*](#_bookmark81)10中的交替*[函数映射](#_bookmark81)*和APB2*[：STM32F411xC/xE寄存器](#_bookmark85)*[*边界地址*](#_bookmark85)。  修改*[后的表 34：低功耗模式唤醒时序（1）](#_bookmark170)*、*[表 20：](#_bookmark123)*[*典型和最大电流消耗、数据处理（禁用 ART 加速器）从*](#_bookmark123) SRAM 运行的代码  [*- VDD = 1.7 V*](#_bookmark123)，  [*表 21：典型和最大电流消耗，数据处理（禁用 ART 加速器）从 SRAM 运行的代码 - VDD =*](#_bookmark128)  [*3.6*](#_bookmark128)  V，*[Table](#_bookmark142)* [*25：*](#_bookmark142)运行模式下[*的典型和最大电流消耗，数据处理的代码（通过预取启用ART加速器）从闪存运行 - VDD = 3.6 V*](#_bookmark142)，*[表](#_bookmark146)*[*26： 睡眠模式下的典型和最大电流消耗 - VDD = 3.6 V*](#_bookmark146)和*[表](#_bookmark231)*[*58：I2C特性和*](#_bookmark231) [*图 33：I2C 总线交流波形和测量电路*](#_bookmark234)。  添加了 [*图 21：低功耗模式唤醒*](#_bookmark168)， [*部分附录 A： 使用内部复位 OFF 时的建议*](#_bookmark320) 和 [*部分附录 B：应用程序框图*](#_bookmark324)。 |

**表 88.文档修订历史记录**

|  |  |  |
| --- | --- | --- |
| **日期** | **校订** | **变化** |
| 2014 年 11 月 27- | 3 | 将数据表状态更改为生产数据。  更新[*表 31：VBAT 模式下的典型和最大电流消耗*](#_bookmark158)。  [*部分 ： 片上 外设 电流 消耗*](#_bookmark161)： 更改 HCLK频率并更新DMA1和DMA2电流消耗表  [*33：外设电流消耗*](#_bookmark163)。  更新 [*的表 55：I/O AC 特性*](#_bookmark221)。  [*表*](#_bookmark254)  69 中更新的 THD*[：fADC = 18 MHz 时的 ADC 动态精度 -](#_bookmark254)* [*有限测试条件*](#_bookmark254)和[*表 70：fADC = 36 MHz 时*](#_bookmark256)的 ADC 动态精度 - 限制测试条件。  更新 [*的表 55：I/O AC 特性*](#_bookmark221)。  更新*[的图46：WLCSP49晶圆级芯片级封装轮廓](#_bookmark281)*和[*图48：WLCSP49标记示例（顶视图）。*](#_bookmark288)新增[*图47：WLCSP49 0.4 mm间距晶圆级芯片级推荐尺寸*](#_bookmark284)和[*表80：WLCSP49推荐PCB设计规则（0.4 mm间距）。*](#_bookmark286)  更新[*的图 51：UFQFPN48 标记示例（顶视图）*](#_bookmark294)  [*图 54：LQFP64 标记示例（顶*](#_bookmark300)视图）、 [*图 57： LQPF100 标记示例（顶视图）*](#_bookmark306)和 [*图 58：UFBGA100，7 x 7 mm，*](#_bookmark309)  [*0.50 mm 间距、超细间距球栅阵列封装轮廓*](#_bookmark309)。 |
| 01-2月-2015 | 4 | 在表 8 中为 BOOT0 添加了 VPP 替代功能 [*：STM32F411xC/xE 引脚定义*](#_bookmark79)。  [*表 11 中*](#_bookmark102)新增的 TC 输入：电压特性、[*表 12：电流特性*](#_bookmark104)、[*表 14：一般工作条件*](#_bookmark110)、[*表 53：I/O 静态特性*](#_bookmark211)和[*图 30：FT/TC I/O 输入特性*](#_bookmark216)。  表 50 中更新的 VESD（CDM）：*[ESD 绝对最大额定值](#_bookmark205)*。  A3 最小值和最大值在 [*表 84 中移除：UFBGA100、7 x 7 mm、0.50 mm 间距、超细间距球栅阵列封装 机械数据*](#_bookmark311)。 |

**重要通知 – 请仔细阅读**

意法半导体及其子公司（“意法半导体”）保留随时对 意法半导体 产品和/或 本文档进行更改、更正、增强、修改和改进的权利，恕不另行通知。 购买者在下订单前应获取ST产品的最新 相关信息。意法半导体产品根据意法半导体在订单确认时的销售条款和条件进行销售。

买方对 ST产品的 选择、选择和使用负全部责任，ST对采购商产品的应用协助或设计不承担任何责任。

ST在此不授予任何知识产权的明示或暗示许可。

转售与此处规定的信息不同的意法半导体产品，将使意法半导体对此类产品授予的任何保证失效。

ST 和 ST 徽标 是 ST 的商标。所有其他产品或服务名称均为其各自所有者的财产。

本文档中的信息取代并替换以前在本文档的任何早期版本中提供的信息。

© 2015 意法半导体 – 版权所有