

# Ministério da Educação Universidade Tecnológica Federal do Paraná Campus Pato Branco



## Informações da disciplina

Código Ofertado	Disciplina/Unidade Curricular	Modo de Avaliação	Modalidade da disciplina	Oferta
CD24CP	Circuitos Digitais	Nota/Conceito E Frequência	Presencial	Semestral

Carga Horária					
AT	АР	APS	ANP	APCC	Total
2	3	5	0	0	75

- AT: Atividades Teóricas (aulas semanais).
- AP: Atividades Práticas (aulas semanais).
- ANP: Atividades não presenciais (horas no período).
- APS: Atividades Práticas Supervisionadas (aulas no período).
- APCC: Atividades Práticas como Componente Curricular (aulas no período, esta carga horária está incluída em AP e AT).
- Total: carga horária total da disciplina em horas.

### Objetivo

Capacitar o aluno a projetar e implementar circuitos digitais do tipo combinacional e sequencial.

#### **Ementa**

Sistemas de numeração e códigos; portas lógicas e álgebra booleana; análise de circuitos digitais

combinacionais; formas padrão de funções lógicas; minimização de funções lógicas; mapas de karnaugh;

codificadores e decodificadores; multiplexadores e demultiplexadores; flip-flops; análise de circuitos digitais

sequenciais; síntese de circuitos digitais sequenciais; contadores; registradores; famílias lógicas; circuitos

integrados.

# Conteúdo Programático

Ordem Ementa	Conteúdo
--------------	----------

Ordem	Ementa	Conteúdo
1	Sistemas de Numeração; Códigos	Sistemas de numeração (binário, hexadecimal, octal e n- ário); conversões entre números; códigos Gray, 1-Hot, Johnson, BCD, códigos para números negativos, representação para ponto flutuante, códigos ASCII, Unicode e aritmética binária.
2	Portas Lógicas; Álgebra Booleana; Análise de Circuitos Digitais Combinacionais.	Variáveis e funções; variáveis Lógicas; valores de uma variável lógica; funções de uma variável lógica; funções de duas variáveis lógicas (AND, OR); implementação de um sistema lógico; representação de variáveis lógicas por tensões elétricas; função de inversão; notação 0 e 1; teoremas da álgebra de Boole; teorema de Morgan; funções de duas variáveis; função exclusive-OR, NAND, NOR e implicação; relação entre operações; suficiência de operações; suficiência de NAND e de NOR.
3	Formas Padrão de Funções Lógicas; Minimização de Funções Lógicas; Mapas de Karnaugh.	Formas padrão de funções Lógicas (soma padrão de produtos e produto padrão de somas); numeração de mintermos e maxtermos; especificação de funções em mintermos e maxtermos; relação entre mintermos, maxtermos e tabela verdade; mapas de Karnaugh (mapas K); simplificação de funções lógicas com mapas de Karnaugh; adjacências lógicas adicionais; agrupamentos maiores em um mapa K; mapas de Karnaugh para cinco e seis variáveis; obtenção de expressões mínimas de funções lógicas usando mapas K; mapeamento quando a função não é expressa por 2 mintermos; e funções incompletamente especificadas.
4	Circuitos Combinacionais Lógicos.	Decodificadores; codificadores; conversores de Códigos; multiplexadores; e demultiplexadores.
5	Circuitos Combinacionais Aritméticos.	Somadores, incrementadores, comparadores, unidade lógica aritmética, multiplicadores e divisores.

Ordem	Ementa	Conteúdo	
6	Flip-Flops; Análise de Circuitos Digitais Sequenciais; Registradores.	Introdução a circuitos sequenciais; latch com portas NOR; latch com portas NAND; chave sem trepidação; latches síncronos e assíncronos; limitação do latch como elemento armazenador; flipflop mestre escravo; diagramas de tempos dos flip flops; sincronismo de duas fFases; flip flop JK e T; flip flops gatilhados pela borda; flipflop D; e registradores de deslocamento.	
7	Contadores; Análise de Circuitos Digitais Sequenciais.	Contadores; contador em anel; contador em anel torcido; outros contadores síncronos; contadores síncronos com módulo arbitrário; contadores assíncronos ou contadores por pulsação (ripple counters); circuitos integrados contadores	
8	Síntese de Circuitos Digitais Sequenciais.	Estados; contadores como sistemas sequenciais; projeto de circuitos sequenciais; circuitos de Moore e de Mealy; eliminação de estados redundantes.	
9	Famílias Lógicas; Circuitos Integrados.	Famílias de circuitos lógicos; série TTL, fan-in, fan-out, margem de ruído; família CMOS; encapsulamento; saída threestate.	

## Bibliografia Básica

TAUB, Herbert. Circuitos digitais e microprocessadores. São Paulo, SP: McGraw-Hill, c1984. xv, 510 p.

LOURENÇO, Antonio Carlos de. **Circuitos digitais.** 9. ed. São Paulo, SP: Érica, 2013. 321 p. (Coleção estude e use. Eletrônica digital). ISBN 9788571943209.

TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. **Sistemas digitais:** princípios e aplicações. 10. ed. São Paulo: Pearson Prentice Hall, c2007. xxii, 804 p. ISBN 9788576050957.

### **Bibliografia Complementar**

ASHENDEN, Peter J. **The designer's guide to VHDL.** 3rd ed. Amsterdam; Boston: Morgan Kaufmann, c2008. xxii, 909 p. (Morgan Kaufmann series in systems on silicon) ISBN 9780120887859.

LOURENCO, Antonio Carlos de. **Sistemas numéricos e álgebra booleana.** São Paulo, SP: Érica, 1994. 90 p. (Coleção estude e use Série eletrônica digital). ISBN 85-7194-193-9.

CAPUANO, Francisco Gabriel. Exercícios de eletrônica digital. 2.ed. São Paulo: Érica, 1995. 183 p. ISBN 85-7194-100-9

MALVINO, Albert Paul; LEACH, Donald P. **Eletrônica digital:** princípios e aplicações. São Paulo: McGraw-Hill, c1988. 2 v. ISBN 0074502794 (v.1).

IDOETA, Ivan V.; CAPUANO, Francisco G.(Francisco Gabriel). **Elementos de eletronica digital.** 27. ed. São Paulo: Érica, 1998. 526p ISBN 8571940193

D'AMORE, Roberto. **VHDL:** descrição e síntese de circuitos digitais . Rio de Janeiro, RJ: LTC, 2005. 259 p. ISBN 85-216-1452-7.

#	Resumo da Alteração	Edição	Data	Aprovação	Data
1	ok.	Alexandre Batista De	26/04/2016	Pablo Gauterio Cavalcanti	25/05/2016

Jesus Soares

15/09/2021 16:41