



<h1>Hardware Review</h1> <p>Projektname:</p> <p>Projektpfad:</p>	HW-Version:	
	Reviewer:	
	Datum:	

## 1 HW-Review Zusammenfassung

### Notwendige Änderungen:

## 2 Schematics

## 2.1 Allgemeine Regeln

- |                         |   |                                   |
|-------------------------|---|-----------------------------------|
| <b>2.1.1 (advisory)</b> | Alle im Projekt angefügten Schaltplan-Blätter haben die selbe Grösse und Ausrichtung (A3 oder A4)           | Approved <input type="checkbox"/> |
| <b>2.1.2 (required)</b> | Alle im Projekt angefügten Schaltplan-Blätter verfügen über eine Versionsnummer und ein dazugehöriges Datum | Approved <input type="checkbox"/> |
| <b>2.1.3 (required)</b> | Der Autor und die Abteilung/Institut ist auf jedem Schaltplan-Blatt aufgeführt                              | Approved <input type="checkbox"/> |



- 2.1.4 (required) Der Projektname ist auf jedem Schaltplan-Blatt aufgeführt Approved ☐
- 2.1.5 (advisory) Alle Schaltplan-Blätter haben einen top-to-bottom oder left-to-right Datenfluss Approved ☐
- 2.1.6 (advisory) Beschriftungen überdecken keine Leitungen oder Bauteile Approved ☐

## 2.2 Komponenten und Designators

- 2.2.1 (required) Alle Komponenten verfügen über einen eindeutigen Designator (eindeutig innerhalb des Projektes) und einen sichtbaren Komponentenwert (Einheit oder IC-Typ) Approved ☐
- 2.2.2 (required) Alle Komponenten verfügen über einen zum Komponent passenden Footprint Approved ☐
- 2.2.3 (advisory) Schematische Symbole werden nicht für unterschiedliche Funktionen verwendet (z.B. Widerstand als Jumper) Approved ☐
- 2.2.4 (required) Bevorzugte Komponenten Prefix-Referenzen werden eingehalten Approved ☐

Prefix	Funktion
R	Festwiderstand
RN	Widerstandsnetzwerk
RV	Variabler Widerstand
C	Kondensator
L	Induktivität
Q	Transistor - FET, SCR, TRIAC
D	Diode, Gleichrichter, LED
VR	Spannungsregler, Zener Diode
U	Integrated Circuit
J	Jack, socket (female)
P	Plug (male)
JP	Jumper
Y	Crystal, Quartz
S	Switch
F	Sicherung, Fuse
BT	Batterie, Solar Zelle
TP	Test Point

- 2.2.5 (advisory) Status LED vorgesehen? Approved ☐

## 2.3 Speisung

- 2.3.1 (required) Polarisierte Komponenten überprüft Approved ☐



---

<b>2.3.2 (required)</b>	Power nets (z.B. VCC, GND, ...) sind global über das gesamte Projekt und nicht lokal pro Schaltplan-Blatt	Approved <input type="checkbox"/>
<b>2.3.3 (required)</b>	Genügende Kapazität für LDO-Regler	Approved <input type="checkbox"/>
<b>2.3.4 (required)</b>	Reverse-Speisungen durch Schutzdiode verhindert	Approved <input type="checkbox"/>
<b>2.3.5 (required)</b>	Ausreichende Dimensionierung der Spannungsregler bezüglich der notwendigen Leistung in Abhängigkeit der Temperatur	Approved <input type="checkbox"/>
<b>2.4 IC's</b>		
<b>2.4.1 (required)</b>	Stimmen die Pin-Beschriftungen mit den Pin-Nummern überein	Approved <input type="checkbox"/>
<b>2.4.2 (required)</b>	Alle nicht benutzten Pins sind als solche markiert (NC) oder abgeschlossen (über Widerstand nach GND oder VCC)	Approved <input type="checkbox"/>
<b>2.4.3 (required)</b>	Sind die Power-Pins mit der korrekten Speisung verbunden	Approved <input type="checkbox"/>
<b>2.4.4 (required)</b>	Wurde für jeden Power-Pin des IC's ein Decoupling-Kondensator vorgesehen	Approved <input type="checkbox"/>
<b>2.4.5 (required)</b>	Spannungsauslegung des IC's überprüft	Approved <input type="checkbox"/>
<b>2.4.6 (required)</b>	Alle IC's haben eine sichtbare Verbindung zu GND und Power	Approved <input type="checkbox"/>
<b>2.4.7 (required)</b>	Pullups/Pulldowns an den notwendigen Pins	Approved <input type="checkbox"/>
<b>2.4.8 (required)</b>	Pullups/Pulldowns Widerstandswert sinnvoll gewählt	Approved <input type="checkbox"/>
<b>2.4.10 (required)</b>	Genauer IC-Typ ist aus Beschriftung ersichtlich (die Suche innerhalb einer Suchmaschine sollte den eingesetzten Typ direkt finden)	Approved <input type="checkbox"/>
<b>2.4.11 (required)</b>	Pinmux für $\mu$ Controller überprüft	Approved <input type="checkbox"/>

---



---

## 2.5 Connectors / Schnittstellen

2.5.1 (required)	Pinout der Connector stimmen (nicht Spiegelverkehrt)	Approved <input type="checkbox"/>
2.5.2 (required)	Alle Connector haben einen eindeutigen/beschreibenden Namen (z.B. JTAG)	Approved <input type="checkbox"/>
2.5.3 (required)	Pinbelegung der Connector stellt keine Gefahr für Device dar (z.B. kein Connector VCC-Pin direkt neben Connector GND-Pin)	Approved <input type="checkbox"/>
2.5.4 (required)	Leitungsverbindungen sind mit einem Dot markiert	Approved <input type="checkbox"/>
2.5.5 (required)	I <sup>2</sup> C Pullup Widerstände vorgesehen	Approved <input type="checkbox"/>
2.5.6 (required)	Alle I <sup>2</sup> C Devices haben eine eindeutige Adresse zugewiesen	Approved <input type="checkbox"/>
2.5.7 (required)	UART: TX → RX; RX → TX; CTS → RTS; RTS → CTS	Approved <input type="checkbox"/>
2.5.8 (required)	JTAG: Pullup für TDO, TDI, und SWO; Pulldown für CLK vorgesehen	Approved <input type="checkbox"/>

## 3 PCB

### 3.1 Allgemeine Regeln

3.1.1 (advisory)	PCB beinhaltet falls möglich Projektname, Version, Firmenlogo und Kürzel des Erstellers	Approved <input type="checkbox"/>
3.1.2 (advisory)	Alle Beschriftungen lesen sich in eine oder zwei Richtungen	Approved <input type="checkbox"/>
3.1.3 (required)	Design Rules überprüft (korrespondieren diese mit jenen des PCB Herstellers)	Approved <input type="checkbox"/>
3.1.4 (required)	Design Rule Check durchlaufen/bestanden	Approved <input type="checkbox"/>



---

3.1.5 (advisory)	Montagelöcher vorgesehen	Approved <input type="checkbox"/>
3.1.6 (required)	Vorgegebene maximale Abmessung nicht überschritten	Approved <input type="checkbox"/>
3.1.7 (required)	Bestückbarkeit (Platzierung/Lötbarkeit der Bauteile)	Approved <input type="checkbox"/>
3.1.7 (advisory)	Bestückungshilfe/-druck vorhanden und mit Schaltplan korrespondierend	Approved <input type="checkbox"/>
3.1.7 (required)	Anordnung der Komponenten mit Auftraggeber abgesprochen	Approved <input type="checkbox"/>

### 3.2 Traces, Planes, Test Pads und Vias

3.2.1 (required)	Test Pad oder Test Via für jedes kritische Netz innerhalb des Designs vorgesehen	Approved <input type="checkbox"/>
3.2.2 (required)	GND Plane wo immer möglich	Approved <input type="checkbox"/>
3.2.3 (required)	Traces und Planes haben genügend Abstand zum Rand des PCB's	Approved <input type="checkbox"/>
3.2.4 (required)	Keine Traces unter "noisy" oder sensitiven Komponenten?	Approved <input type="checkbox"/>
3.2.5 (required)	Kritische Signalpfade so kurz als möglich (inkl. Return Pfad direkt unter dem Signal)	Approved <input type="checkbox"/>
3.2.6 (required)	Leiterbahnbreite entsprechend den maximalen Strömen ausgelegt	Approved <input type="checkbox"/>
3.2.7 (required)	Leiterbahn-Abstand entsprechend den Spannungen ausgelegt	Approved <input type="checkbox"/>
3.2.8 (required)	Keine Vias innerhalb von Pads	Approved <input type="checkbox"/>
3.2.9 (required)	Keine Vias unter Metal-Film-Widerständen, Batterien, IC's mit Masseflächen oder schlecht isolierenden Komponenten	Approved <input type="checkbox"/>



3.2.10 (required) Vias falls nötig mit Abdeckfolie abgedeckt Approved ☐

3.2.11 (required) Minimale Via-Durchmesser eingehalten Approved ☐

3.2.12 (required) Wärmebrücken für Plane-Pad Verbindungen vorgesehen Approved ☐

### 3.3 Komponenten

3.3.1 (required) Komponenten Footprint: Approved ☐

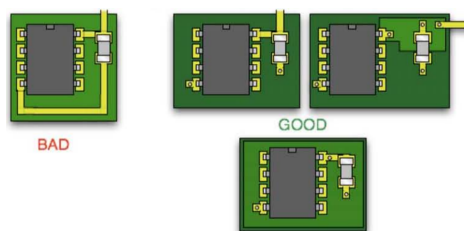
- Pad zu Pin 1 markiert
- Kontrolle des Footprints mit Datenblatt (Zeichnung aus Top-View oder Bottom-View)
- Keep-Out Area gemäss Komponenten Datenblatt spezifiziert

3.3.2 (required) Anzahl Pins der IC's im Schaltplan stimmen mit jenen im PCB überein Approved ☐

3.3.3 (required) Vom Komponenten-Hersteller im Datenblatt vorgeschlagenes Layout umgesetzt Approved ☐

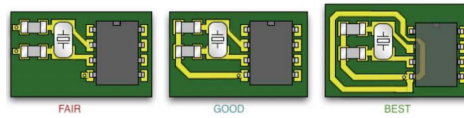
3.3.4 (required) Decoupling Kondensatoren: Approved ☐

- Leitungen so kurz als möglich halten
- Loop zwischen IC und Kondensator so kurz als möglich halten



3.3.5 (required) Quarze und Crystals: Approved ☐

- Fläche der Schaltung reduzieren
- Verbindungen kurz halten
- Möglichst weit von I/O Connectors entfernt



**3.3.6 (advisory)** Potentiometer erhöht die kontrollierte Grösse im Uhrzeigersinn

Approved ☐

**3.3.7 (advisory)** I/O Connectors sind am Rand des PCB's platziert

Approved ☐

**3.3.8 (required)** Alle polarisierten Komponenten überprüft

Approved ☐