

Progetto di Reti Logiche

William Zeni
matricola 10613915

Cristina Urso
matricola 10599689

3 maggio 2021

Sommario

Progetto sostenuto presso il Politecnico di Milano, diretto dal professor Gianluca Palermo nell'anno 2021.

1 introduction

1.1 Scopo del progetto

Write something here

1.2 Specifiche generali

Write something here

1.3 Interfaccia del componente

Write something here

1.4 Dati e Descrizione memoria

Write something here

2 Desing Pattern

2.1 Scelte Progettuali

Write something here

2.2 Descrizione degli Stati

2.2.1 START

Lo stato di **START** è stato pensato come stato di attesa iniziale. Questo stato viene invocato in due situazioni differenti: se il segnale di **i_rst** viene portato alto, oppure quando il segnale **i_start** viene riportato basso dopo la computazione di un'immagine. Lo stato **START** rimane tale fino a quando il segnale **i_start** non venga posto alto. In quel momento lo stato successivo viene impostato **INIT**.

2.2.2 INIT

Lo stato **INIT** è uno stato di transizione nel quale il processore si assicura che i segnali siano inizializzati con i valori opportuni. Successivamente imposta lo stato prossimo a **ABILIT READ**.

2.2.3 ABILIT READ

Lo stato **ABILIT READ** è lo stato attraverso il quale abilitiamo la memoria alla sola lettura. Viene richiamato in momenti diversi del progetto ed in base allo stato chiamante, instrada lo stato prossimo a quello opportuno.

2.2.4 ABILIT WRITE

Lo stato **ABILIT WRITE** abilita la memoria alla lettura e alla scrittura. Viene invocato subito dopo aver computato il valore del nuovo pixel e in nessun altro momento. Instrada poi lo stato prossimo a **WRITE PIXEL**.

2.2.5 WAIT MEM

Lo stato **WAIT MEM** è uno stato centrale durante la gestione del flusso di dati. Sostanzialmente "spreca" un ciclo di clock. Questo ci assicura sia in caso di scrittura, sia in caso di lettura che i segnali in ingresso e in uscita siano letti o scritti correttamente. Nel caso specifico alla quale ci rifacciamo, alcune chiamate a questo stato potevano essere evitate. Questa informazione è emersa durante lo stress test a cui il processore è stato sottoposto. Tuttavia, abbiamo preferito lasciarle per mantenere la struttura del processore. Ciò, a nostro avviso, permette una maggior robustezza, sebbene una aumento nella latenza della computazione.

2.2.6 GET RC

Write something here

2.2.7 GET DIM

Write something here

2.2.8 READ PIXEL

Write something here

2.2.9 GET MINMAX

Write something here

2.2.10 GET DELTA

Write something here

2.2.11 CALC SHIFT

Write something here

2.2.12 GET PIXEL

Write something here

2.2.13 CALC NEWPIXEL

Write something here

2.2.14 WRITE PIXEL

Write something here

2.2.15 DONE

Write something here

2.2.16 WAITINGPIC

Write something here

3 Risultati dei Test

Write something here!

4 Conclusioni

Write something here