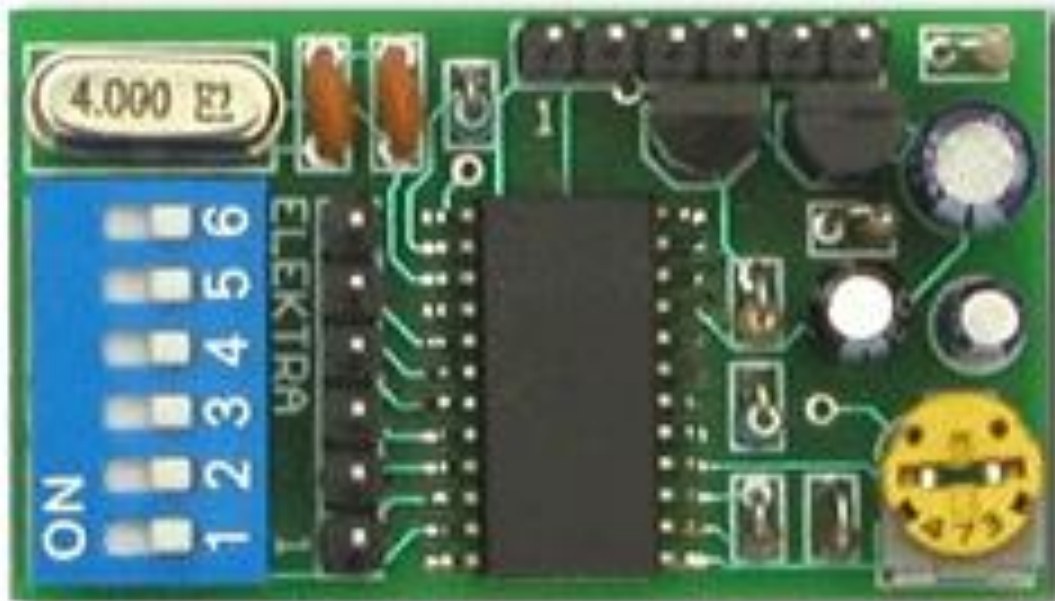




# **ORGANIZAÇÃO BÁSICA DE COMPUTADORES – LABORATÓRIO**

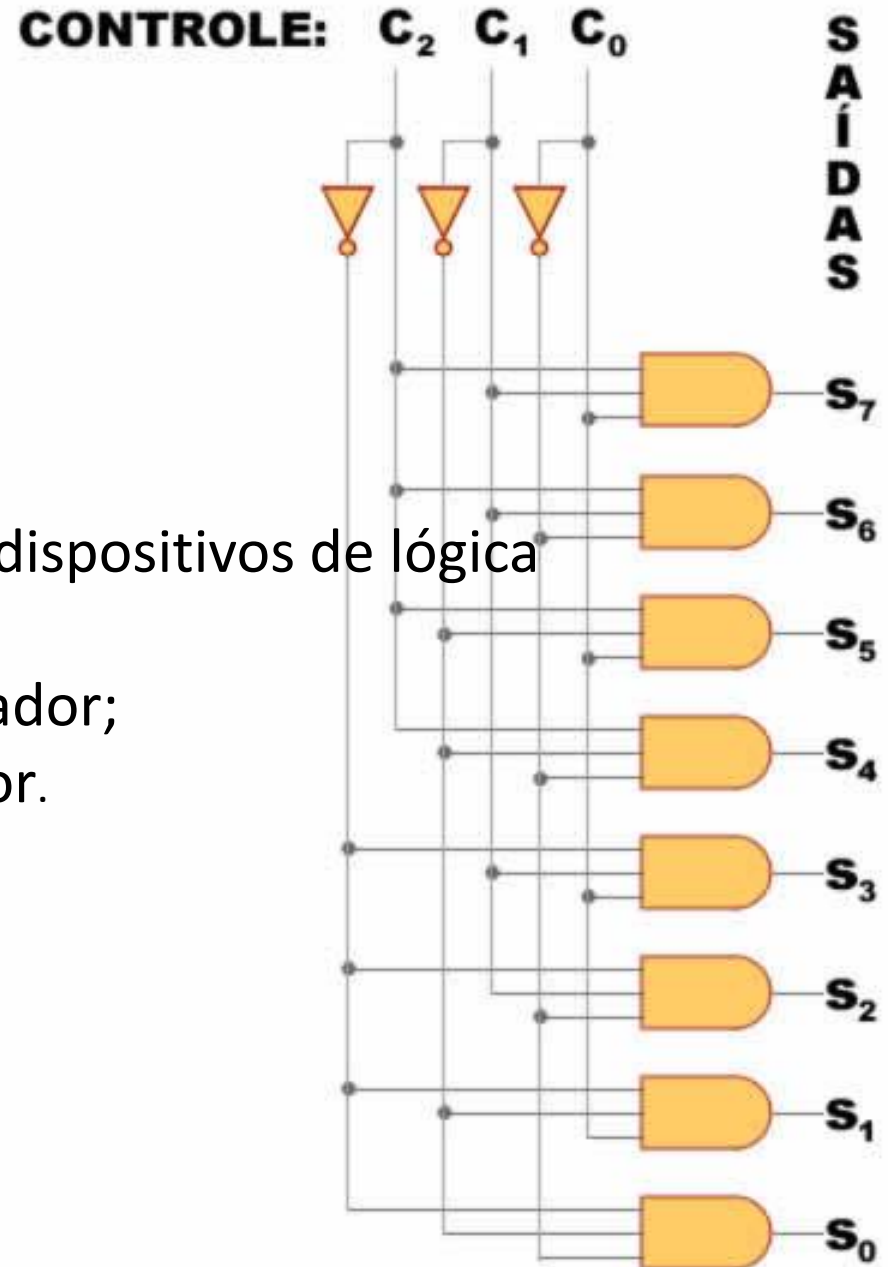
André Breda Carneiro  
Rafael Rodrigues Da Paz

# CODIFICADOR E DECODIFICADOR



## Objetivos:

- Adquirir conhecimentos em dispositivos de lógica programável;
- Estudo do circuito decodificador;
- Estudo do circuito codificador.



### O decodificador:

É um circuito combinatório que permite transformar um conjunto de sinais em outro formato (ou codificação).

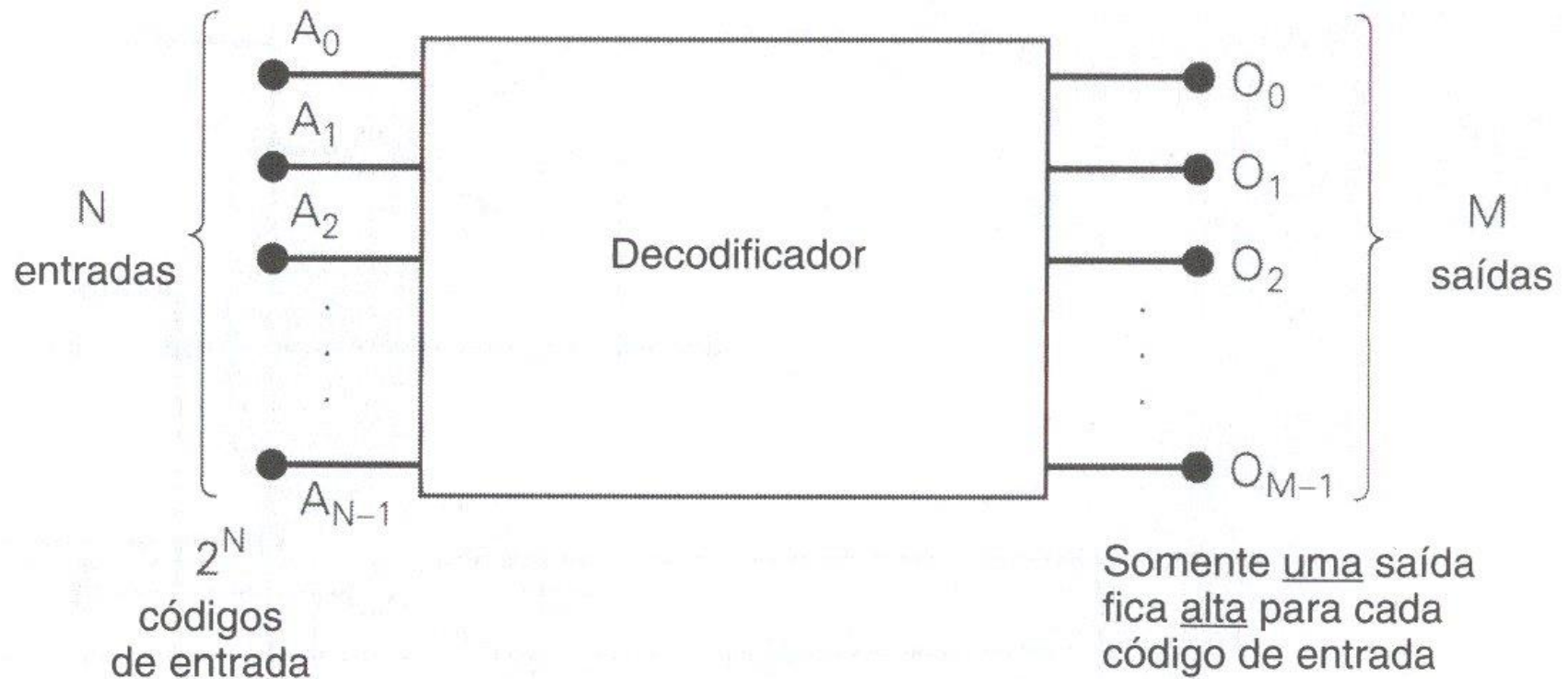
Exemplos:

- Decodificador de número decimal para número em hexadecimal;
- Decodificador de número decimal para um display de sete segmentos;
- Decodificador de instruções de um computador.

Entre outras aplicações.

## O decodificador:

Tradicionalmente um decodificador processa as  $N$  entradas (o conjunto) e gera um único sinal em uma das  $M$  saídas.



**O decodificador:**

Abaixo temos um exemplo de 3 entradas e 8 saídas:

ENTRADAS			SAÍDAS							
C	B	A	O <sub>0</sub>	O <sub>1</sub>	O <sub>2</sub>	O <sub>3</sub>	O <sub>4</sub>	O <sub>5</sub>	O <sub>6</sub>	O <sub>7</sub>
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

Interpretando a tabela  
temos:

$$O_0 = \bar{C}\bar{B}\bar{A}$$

$$O_1 = \bar{C}\bar{B}A$$

$$O_2 = \bar{C}B\bar{A}$$

$$O_3 = \bar{C}BA$$

$$O_4 = C\bar{B}\bar{A}$$

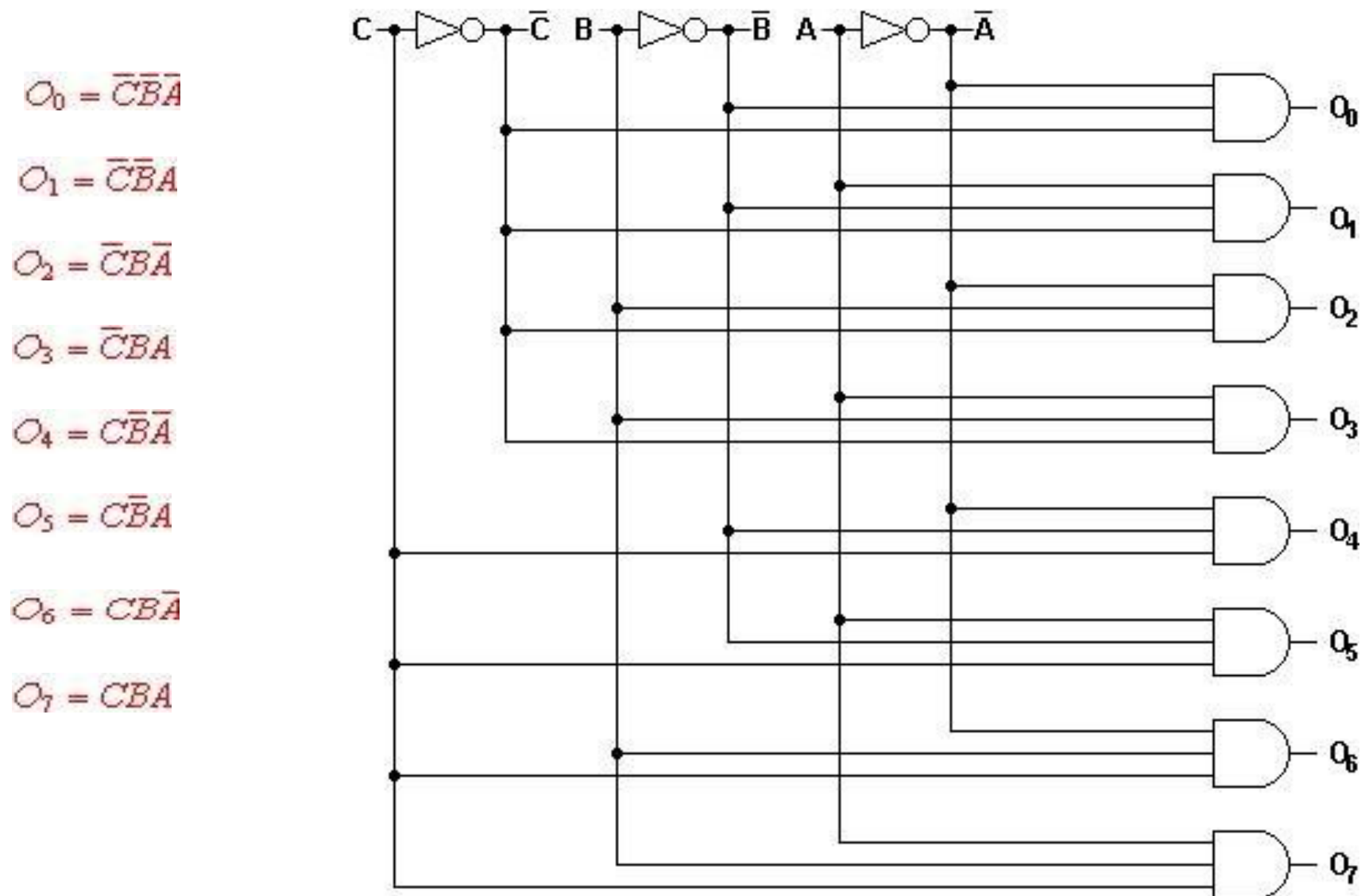
$$O_5 = C\bar{B}A$$

$$O_6 = CB\bar{A}$$

$$O_7 = CBA$$

## O decodificador:

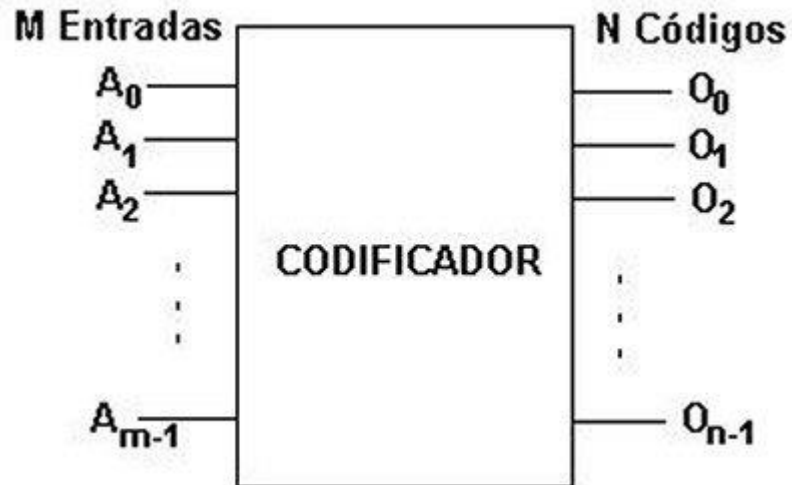
Interpretando as expressões lógicas temos o circuito abaixo:



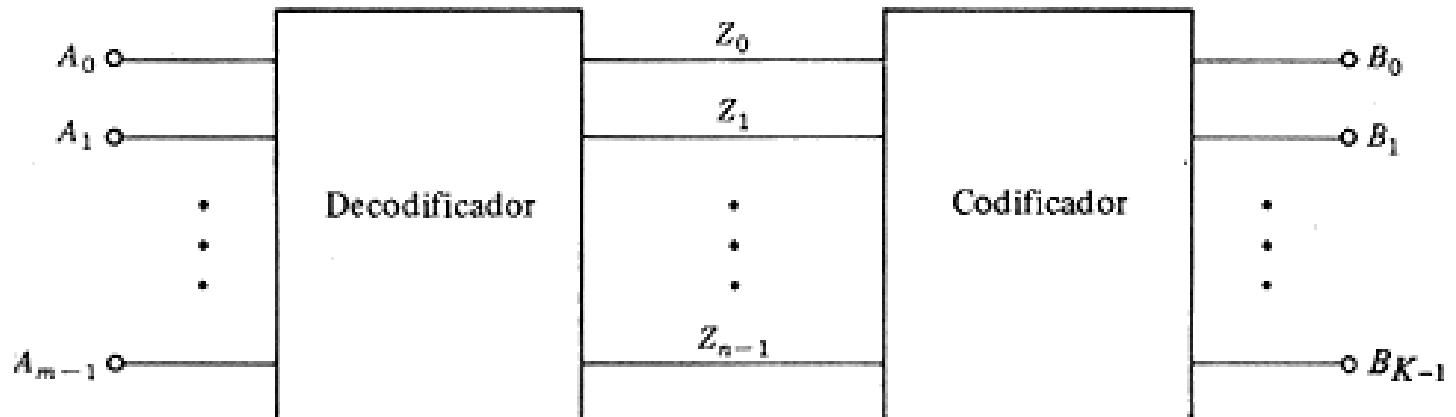


## O Codificador:

Similar ao decodificador, o codificador transforma os sinais decodificados no formato original.



Se fizermos a associação do decodificador com o seu codificador correspondente teremos os sinais originais.



## O Codificador:

Abaixo está um exemplo de um codificador para o decodificador apresentado anteriormente:

ENTRADAS								SAÍDAS		
A <sub>7</sub>	A <sub>6</sub>	A <sub>5</sub>	A <sub>4</sub>	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	O <sub>2</sub>	O <sub>1</sub>	O <sub>0</sub>
0	0	0	0	0	0	0	X	0	0	0
0	0	0	0	0	0	1	X	0	0	1
0	0	0	0	0	1	0	X	0	1	0
0	0	0	0	1	0	0	X	0	1	1
0	0	0	1	0	0	0	X	1	0	0
0	0	1	0	0	0	0	X	1	0	1
0	1	0	0	0	0	0	X	1	1	0
1	0	0	0	0	0	0	X	1	1	1

Os “0” em vermelho:  
**Podem se tornar irrelevantes também!**

Para todas as entradas em zero, as saídas também serão zero, logo o bit de entrada A<sub>0</sub> é irrelevante, sendo adotado X , ou seja, pode ser qualquer coisa que não altera a expressão.

## O Codificador:

Resolvendo a expressão lógica fica:

ENTRADAS								SAÍDAS		
$A_7$	$A_6$	$A_5$	$A_4$	$A_3$	$A_2$	$A_1$	$A_0$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	0	0	X	0	0	0
0	0	0	0	0	0	1	X	0	0	1
0	0	0	0	0	1	0	X	0	1	0
0	0	0	0	1	0	0	X	0	1	1
0	0	0	1	0	0	0	X	1	0	0
0	0	1	0	0	0	0	X	1	0	1
0	1	0	0	0	0	0	X	1	1	0
1	0	0	0	0	0	0	X	1	1	1

$$O_0 = A_1 + A_3 + A_5 + A_7$$

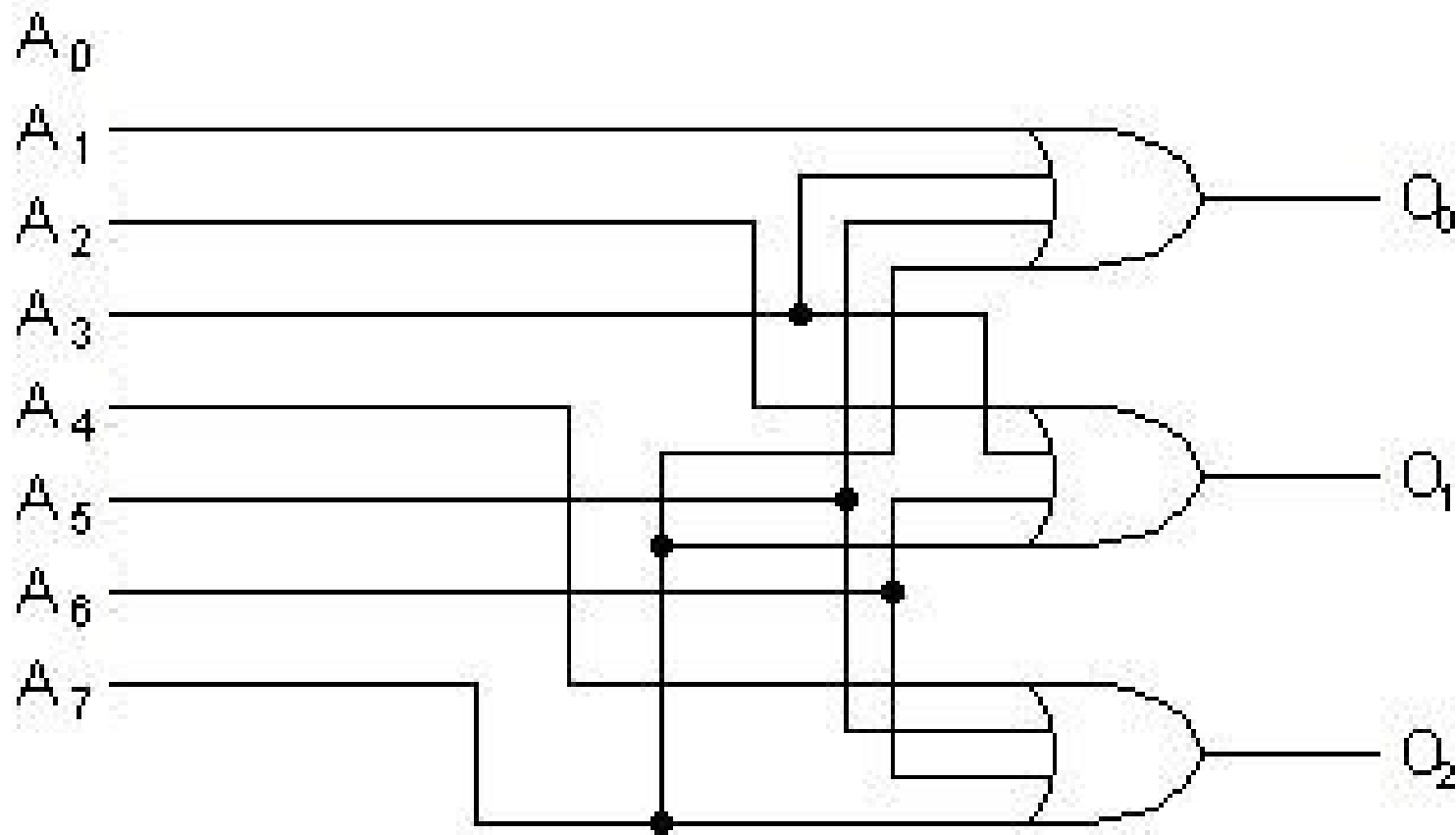
$$O_1 = A_2 + A_3 + A_6 + A_7$$

$$O_2 = A_4 + A_5 + A_6 + A_7$$

## O Codificador:

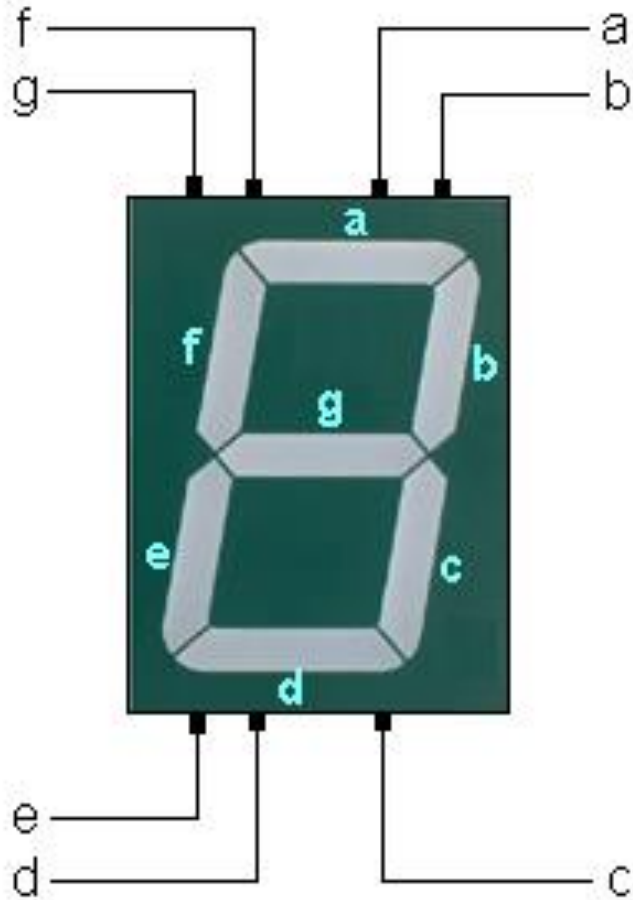
Construindo o circuito fica:

$$O_0 = A_1 + A_3 + A_5 + A_7 \quad O_1 = A_2 + A_3 + A_6 + A_7 \quad O_2 = A_4 + A_5 + A_6 + A_7$$

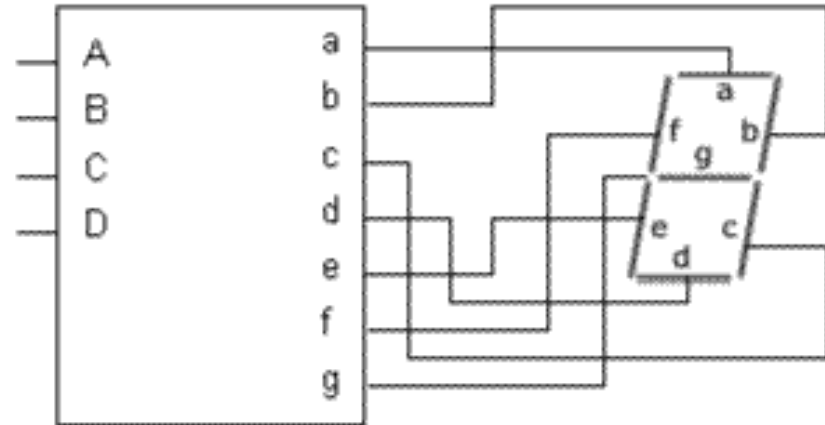


## O decodificador:

O decodificador muito utilizado em aplicações é o decodificador de 7 segmentos que é utilizado para exibição em displays.



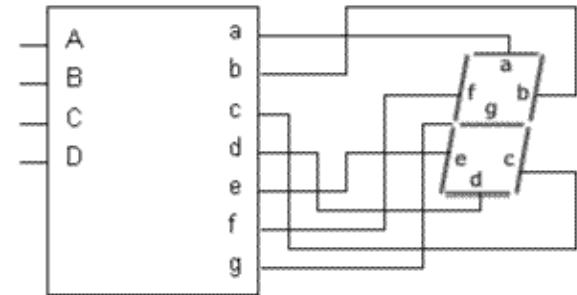
O decodificador:



## O decodificador:

Tabela verdade do circuito

	A	B	C	D		a	b	c	d	e	f	g
0	0	0	0	0		1	1	1	1	1	1	0
1	0	0	0	1		0	1	1	0	0	0	0
2	0	0	1	0		1	1	0	1	1	0	1
3	0	0	1	1		1	1	1	1	0	0	1
4	0	1	0	0		0	1	1	0	0	1	1
5	0	1	0	1		1	0	1	1	0	1	1
6	0	1	1	0		1	0	1	1	1	1	1
7	0	1	1	1		1	1	1	0	0	0	0
8	1	0	0	0		1	1	1	1	1	1	1
9	1	0	0	1		1	1	1	1	0	1	1
	1	0	1	0		X	X	X	X	X	X	X
	1	0	1	1		X	X	X	X	X	X	X
	1	1	0	0		X	X	X	X	X	X	X
	1	1	0	1		X	X	X	X	X	X	X
	1	1	1	0		X	X	X	X	X	X	X
	1	1	1	1		X	X	X	X	X	X	X



A indicação X,  
indica  
situação  
irrelevante.  
Ajuda a  
simplificar o  
sistema

## O decodificador:

Resolvendo o circuito abaixo, será mostrado a solução do seguimento **a** e **b**

Seguimento **a**:

$AB / CD$

	11	10	00	01
11	x	x	1	1
10	x	x	1	1
00	x	1	1	0
01	x	1	0	1

$$a = A + \bar{A}.C + \bar{B}.\bar{D} + \bar{A}.B.D$$

Simplificando fica:

$$a = A + C + \bar{B}.\bar{D} + \bar{A}.B.D$$

	A	B	C	D		a	b
0	0	0	0	0		1	1
1	0	0	0	1		0	1
2	0	0	1	0		1	1
3	0	0	1	1		1	1
4	0	1	0	0		0	1
5	0	1	0	1		1	0
6	0	1	1	0		1	0
7	0	1	1	1		1	1
8	1	0	0	0		1	1
9	1	0	0	1		1	1
	1	0	1	0		X	X
	1	0	1	1		X	X
	1	1	0	0		X	X
	1	1	0	1		X	X
	1	1	1	0		X	X
	1	1	1	1		X	X

## O decodificador:

Resolvendo o circuito, abaixo será mostrado a solução do seguimento **a** e **b**

Seguimento **b**:

$AB / CD$

	11	10	00	01
11	x	x	1	1
10	x	x	1	0
00	x	1	1	1
01	x	1	1	0

$$b = A + \bar{B} + CD + \bar{C}\bar{D}$$

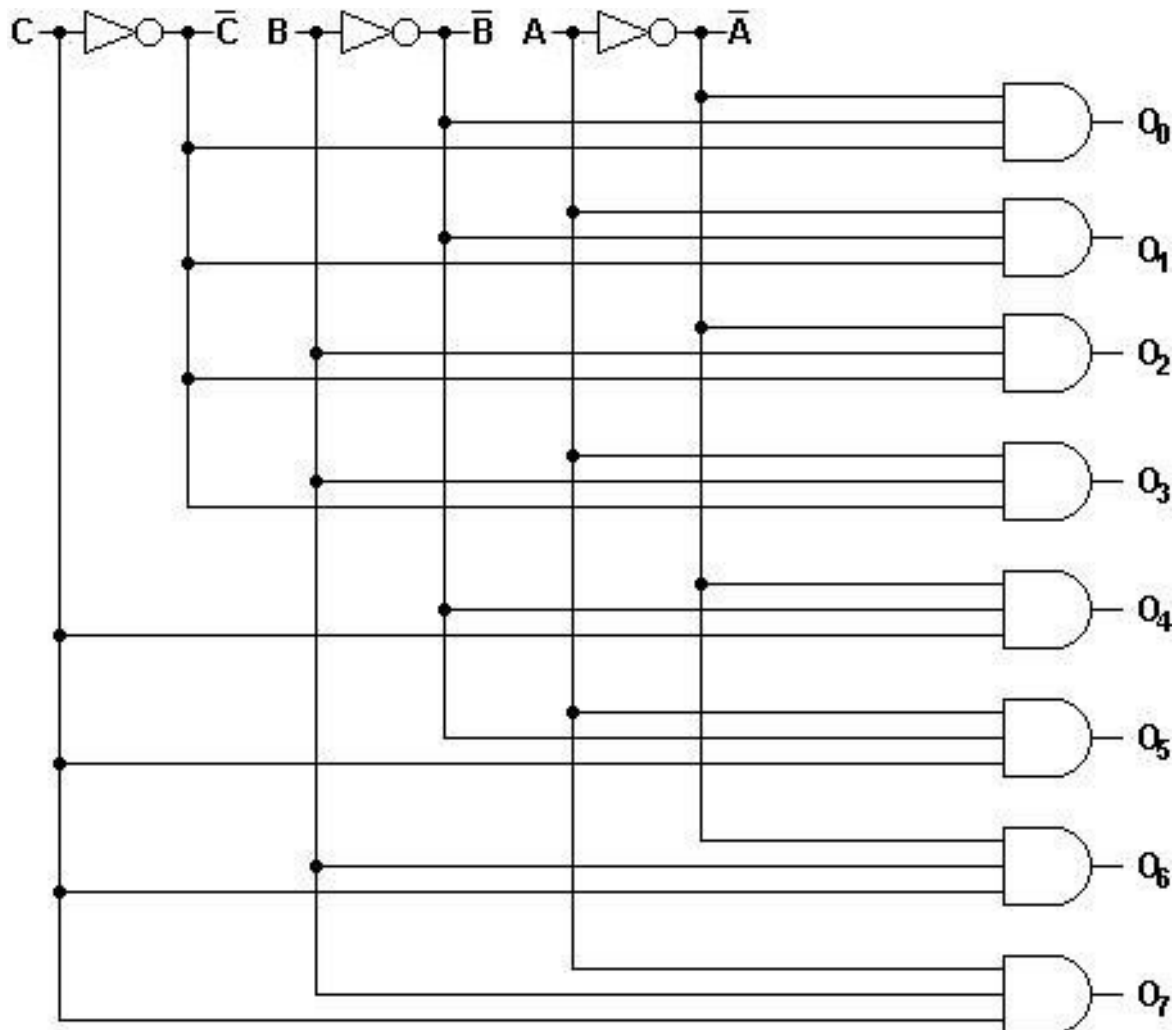
Sendo necessário continuar o processo para os demais seguimentos: a,b,c até g. Totalizando 7 circuitos.

	A	B	C	D		a	b
0	0	0	0	0		1	1
1	0	0	0	1		0	1
2	0	0	1	0		1	1
3	0	0	1	1		1	1
4	0	1	0	0		0	1
5	0	1	0	1		1	0
6	0	1	1	0		1	0
7	0	1	1	1		1	1
8	1	0	0	0		1	1
9	1	0	0	1		1	1
	1	0	1	0		X	X
	1	0	1	1		X	X
	1	1	0	0		X	X
	1	1	0	1		X	X
	1	1	1	0		X	X
	1	1	1	1		X	X

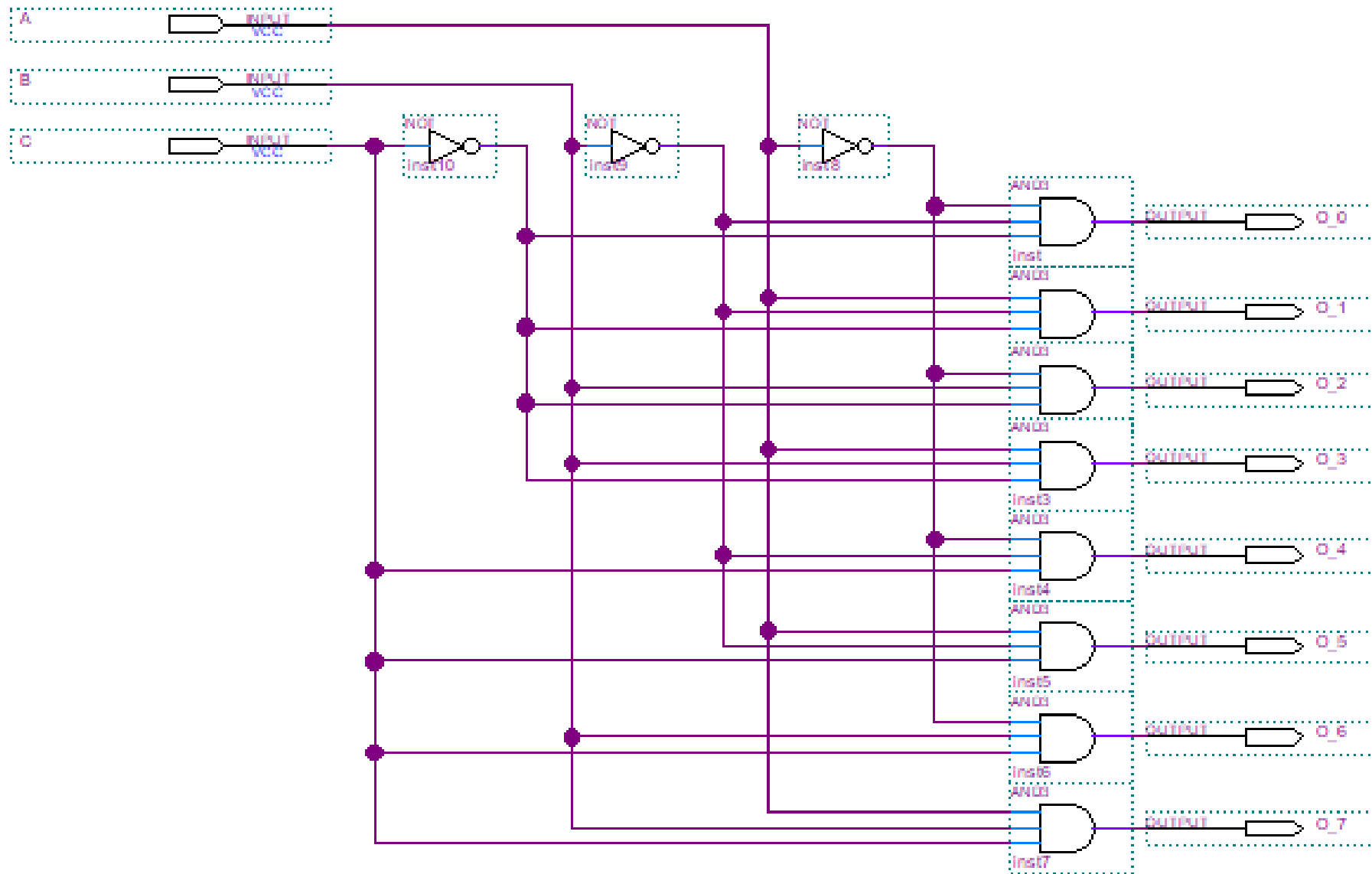


## O experimento decodificador:

Implemente o circuito decodificador abaixo no software Quartus:



Circuito decodificador criado no Quartus:



Definição de pinagem através do **Assignment Editor** (caso não aparecer os pinos criados definir utilizando o **Pin Planner**):

Tabela dos pinos de entrada (chaves on/off)

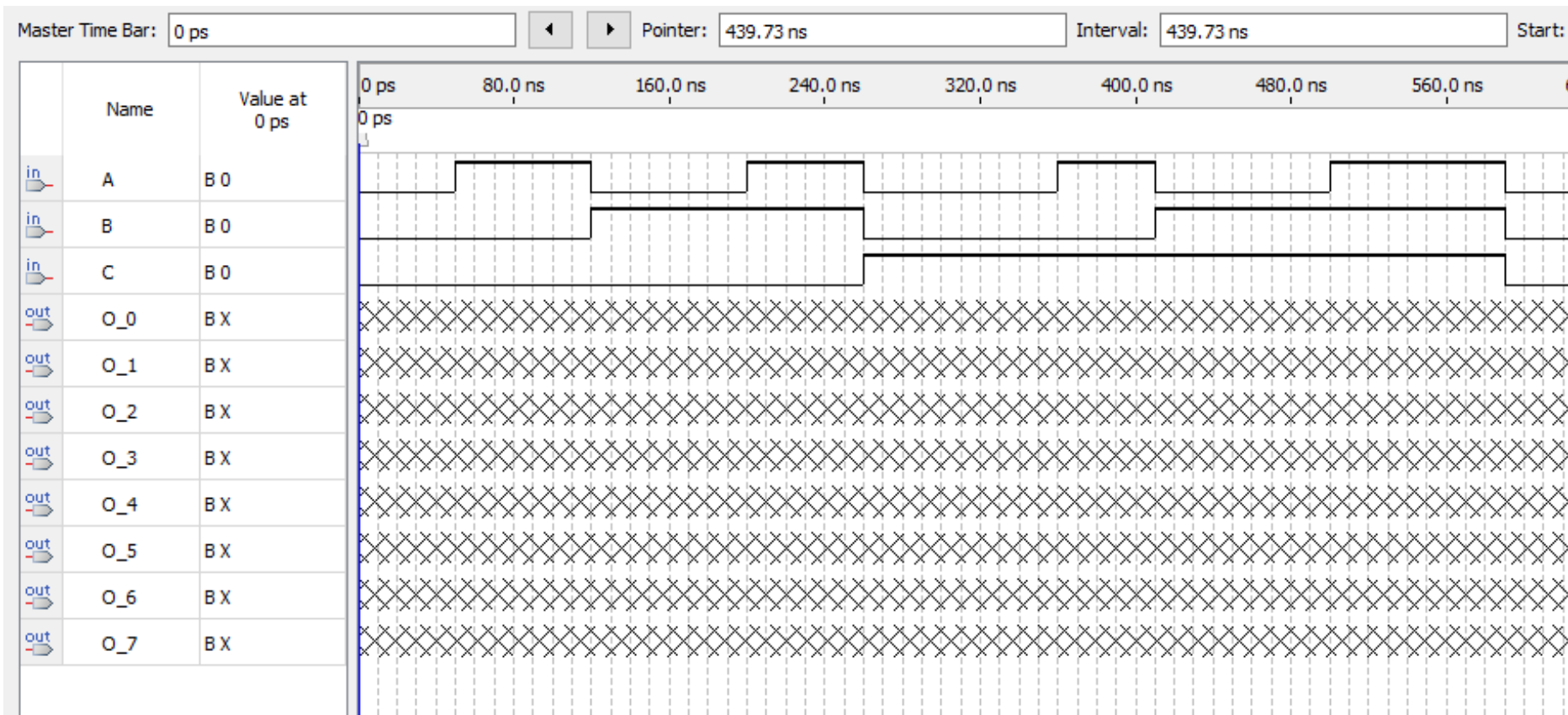
<i>Signal Name</i>	<i>FPGA Pin No.</i>	<i>Description</i>	<i>I/O Standard</i>
SW[0]	PIN_V28	Slide Switch[0]	2.5V
SW[1]	PIN_U30	Slide Switch[1]	2.5V
SW[2]	PIN_V21	Slide Switch[2]	2.5V
SW[3]	PIN_C2	Slide Switch[3]	2.5V
SW[4]	PIN_AB30	Slide Switch[4]	2.5V
SW[5]	PIN_U21	Slide Switch[5]	2.5V
SW[6]	PIN_T28	Slide Switch[6]	2.5V
SW[7]	PIN_R30	Slide Switch[7]	2.5V
SW[8]	PIN_P30	Slide Switch[8]	2.5V
SW[9]	PIN_R29	Slide Switch[9]	2.5V
SW[10]	PIN_R26	Slide Switch[10]	2.5V
SW[11]	PIN_N26	Slide Switch[11]	2.5V
SW[12]	PIN_M26	Slide Switch[12]	2.5V
SW[13]	PIN_N25	Slide Switch[13]	2.5V
SW[14]	PIN_J26	Slide Switch[14]	2.5V
SW[15]	PIN_K25	Slide Switch[15]	2.5V
SW[16]	PIN_C30	Slide Switch[16]	2.5V
SW[17]	PIN_H25	Slide Switch[17]	2.5V

Definição de pinagem através do **Assignment Editor** (caso não aparecer os pinos criados definir utilizando o **Pin Planner**):

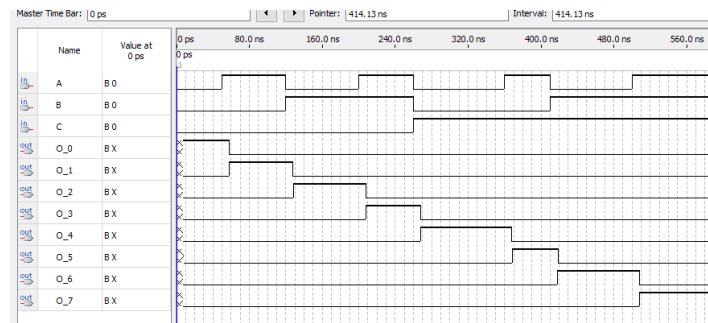
Tabela dos pinos de saída (Leds)

<i>Signal Name</i>	<i>FPGA Pin No.</i>	<i>Description</i>	<i>I/O Standard</i>
LEDR[0]	PIN_T23	LED Red[0]	2.5V
LEDR[1]	PIN_T24	LED Red[1]	2.5V
LEDR[2]	PIN_V27	LED Red[2]	2.5V
LEDR[3]	PIN_W25	LED Red[3]	2.5V
LEDR[4]	PIN_T21	LED Red[4]	2.5V
LEDR[5]	PIN_T26	LED Red[5]	2.5V
LEDR[6]	PIN_R25	LED Red[6]	2.5V
LEDR[7]	PIN_T27	LED Red[7]	2.5V
LEDR[8]	PIN_P25	LED Red[8]	2.5V
LEDR[9]	PIN_R24	LED Red[9]	2.5V

Crie as formas de onda, conforme EXEMPLO abaixo:



Resultado da simulação:



Após a geração do gráfico conectar o KIT da INTEL ao computador e carregar o programa (circuito elaborado) para dentro do FPGA.

Fazer as devidas configurações dos pinos das entradas e saídas do kit e fazer o teste prático.

Demonstrar ao professor o funcionamento.

### Relatório 8

- Introdução
- Construção do circuito codificador no programa Quartus II
  - Definição do circuito no software
- Procedimento experimental executado
- Demonstração com forma de onda na execução do circuito
  - Para modelo de simulação *funcional e Timming*
  - Análise as formas de onda
  - Conclusão