



ENGENHARIA DE COMPUTAÇÃO

ORGANIZAÇÃO BÁSICA DE COMPUTADORES - LABORATÓRIO

Experimento Nº 05 FLIP-FLOP JK

TURMA: CP201LPIN1

NOME DOS INTEGRANTES	RA
- Gabrielly Nunes Rodrigues	190053
- Guilherme Leziér Gonçalves Saracura	140894
- Sarah Emilly Sousa Cabral	190332
- Stéfany Damasceno Lima	190144
- William Alfred Gazal Junior	180037

Professor: Rafael R. da Paz

**Sorocaba - SP
20.04.2020**

LISTA DE FIGURAS:

Figura 1 - Flip Flop JK.	5
Figura 2 - Circuito com 4 Flip-flops JK ligados.	6
Figura 3 - Funcionamento das saídas como clocks.	7
Figura 4 - Resultado em forma de onda das saídas do circuito com simulação funcional.	7
Figura 5 - Resultado em forma de onda das saídas do circuito com simulação timing.	7
Figura 6 - Zoom da saída.	7

LISTA DE TABELAS:

Tabela 1 - Tabela verdade flip-flop JK.....	6
---	---

SUMÁRIO

1. OBJETIVO.....	5
2. INTRODUÇÃO:.....	5
3. MATERIAIS UTILIZADOS:	5
4. CONSTRUÇÃO DO CIRCUITO CONTADOR NO PROGRAMA QUARTUS:.....	6
5. PROCEDIMENTO EXPERIMENTAL EXECUTADO:	6
6. DEMONSTRAÇÃO COMO FORMA DE ONDA NA EXECUÇÃO:.....	6
7. CONCLUSÃO:.....	8
BIBLIOGRAFIAS:	8

1. OBJETIVO:

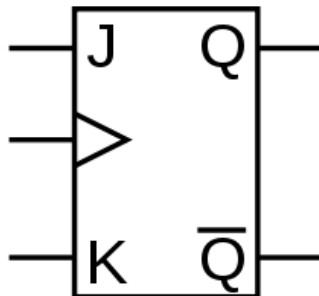
- Adquirir conhecimentos em dispositivos de lógica programável;
- Estudo do Flip-flop JK;
- Estudo do circuito contador.

2. INTRODUÇÃO:

Frequentemente utilizados por sua mais conhecida característica de "memória". O flip-flop pode ser usado para armazenar um bit, ou um dígito binário. Essas informações armazenadas em um conjunto de flip-flops podem representar o valor de um contador, um caractere da tabela ASCII em uma memória de um computador ou qualquer outra parte de uma informação.

Este dispositivo possui basicamente dois estados de saída (representados pelo 0 e 1). Para o flip-flop assumir um destes estados é necessário que haja uma combinação das variáveis e do pulso de controle (Clock). Após este pulso, o flip-flop permanecerá neste estado até o envio de um novo pulso de clock, assim então, de acordo com as variáveis de entrada, mudará ou não de estado.

Figura 1 - Flip Flop JK.



Quatro tipos de flip-flops possuem aplicações comuns em sistemas de clock sequencial: são estes chamados de flip-flop T ("toggle"), o flip-flop S-R ("set-reset"), o flip-flop JK e o flip-flop D ("delay"), neste experimento iremos estudar em específico o flip-flop JK.

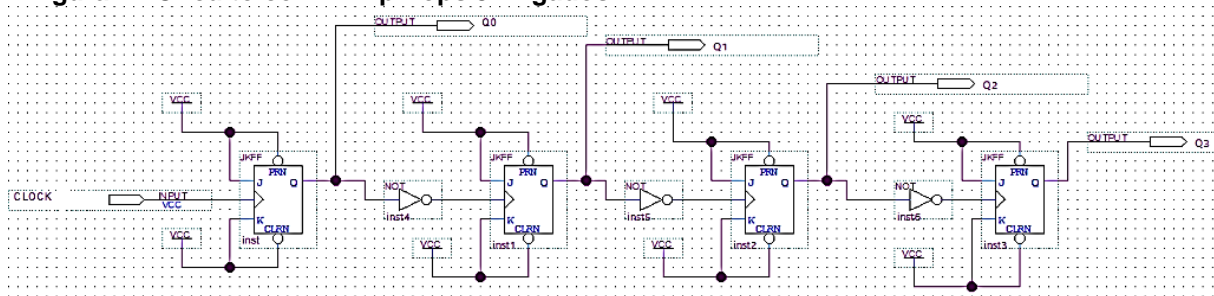
3. MATERIAIS UTILIZADOS:

- Software Quartus Prime Lite Edition 16.1.

4. CONSTRUÇÃO DO CIRCUITO CONTADOR NO PROGRAMA QUARTUS:

4.1 DEFINIÇÃO DO CIRCUITO NO SOFTWARE:

Figura 2 - Circuito com 4 Flip-flops JK ligados.



5. PROCEDIMENTO EXPERIMENTAL EXECUTADO:

Para realização do experimento em laboratório, já com o Software aberto, o primeiro passo foi criar um novo arquivo Project Wizard e depois um 'block diagram file' – extensão .bdf – para criação dos desenhos dos circuitos - na sequência é necessário que se salve o arquivo criado em uma pasta - com isto feito a ferramenta tool será utilizada para preencher o projeto com o clock ligado a 1 Flip-flop de borda de subida e em sequência 3 Flip-flops de borda de descida, então, liguei 1 VCC a cada entrada dos Flip-flops logo depois criamos 1 output para cada Flip-flop adicionado ao projeto e nomeamos como "Q" e seu respectivo numero. Por sequência, a ferramenta othogonal node tool, fazemos a ligação dos pinos inseridos em suas respectivas portas necessárias, sendo clock, VCC, Flip-flop e saída.

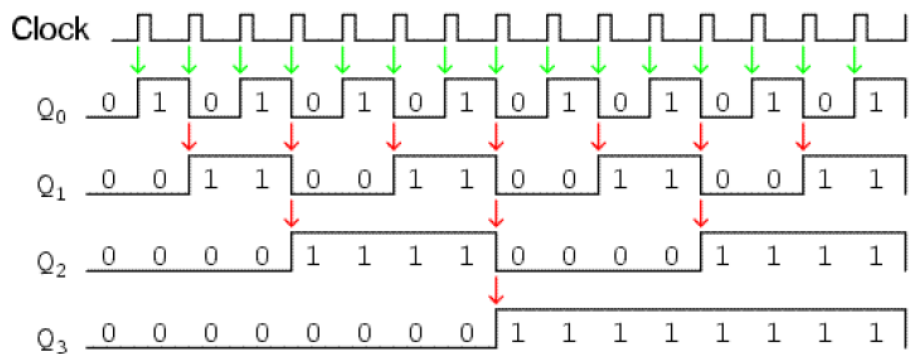
Tabela 1 - Tabela verdade flip-flop JK

J	K	Q_{Futuro}	Comentário
0	0	Q_{Anterior}	Memória
0	1	0	Reset
1	0	1	Set
1	1	$\overline{Q_{\text{Anterior}}}$	Inverte

Por diante, começamos com a simulação compilando para achar possíveis erros de montagem, seguindo pela criação de um *University Program VWF*, onde criamos as formas de ondas. Por fim resultando em nosso circuito, como mostra a figura abaixo – depois explicada e exemplificada também em análise de dados.

6. DEMONSTRAÇÃO COMO FORMA DE ONDA NA EXECUÇÃO:

Figura 3 - Funcionamento das saídas como clocks.

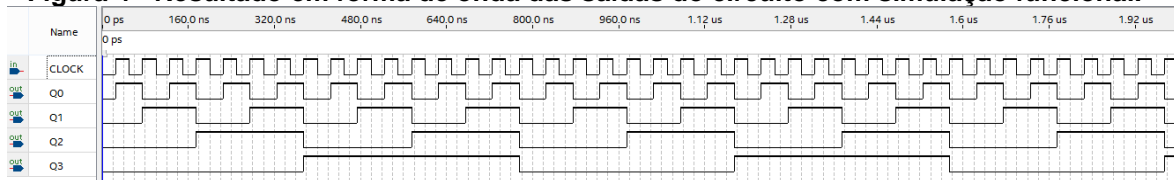


O clock do programa só alimenta o primeiro flip-flop, em seguida a saída é conectada na entrada clock do próximo flip-flop e esse é o resultado das saídas.

6.1 PARA MODELO DE SIMULAÇÃO FUNCIONAL:

Simulação funcional, sem atrasos:

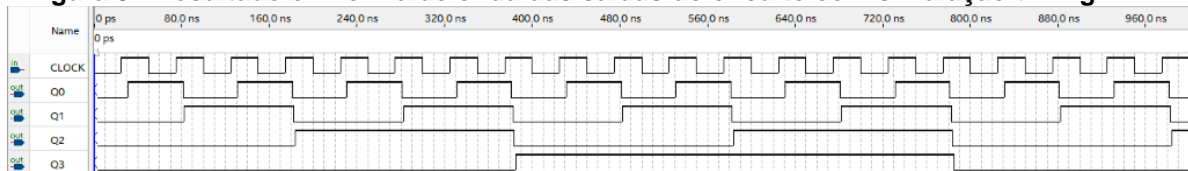
Figura 4 - Resultado em forma de onda das saídas do circuito com simulação funcional.



6.2 PARA MODELO DE SIMULAÇÃO TIMING:

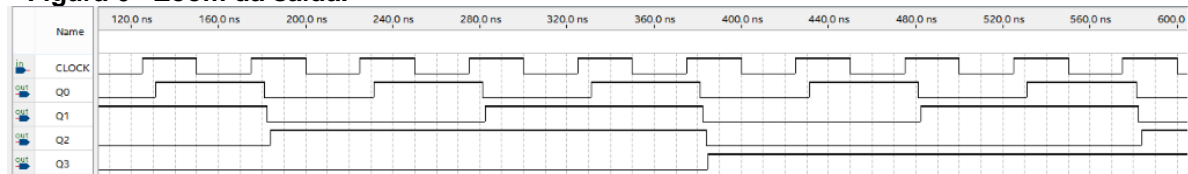
Simulação timing, com atraso:

Figura 5 - Resultado em forma de onda das saídas do circuito com simulação timing.



Com zoom:

Figura 6 - Zoom da saída.



6.3 ANÁLISE AS FORMAS DE ONDA NOS DOIS CASOS ACIMA:

De acordo com os modelos de ondas acima, a cada vez que o clock tem uma borda de subida, o Q0 inverte o seu valor. Em diante sempre que houver uma borda de descida nas entradas clock dos flip-flops a seguir, eles irão trocar seus valores, uma vez que as saídas Q0, Q1, Q2 tem seus valores trocados por uma porta NOT antes da conexão com a entrada clock do flip-flop seguinte,

transformando o clock sensível a borda de descida. Podendo assim criar uma cadeia de alterações, formando assim um circuito contador de 0 a 15.

7. CONCLUSÃO:

Conforme os resultados que foram obtidos pelo procedimento, a análise dos mesmos e o conhecimentos adquiridos referentes ao Flip-Flop do tipo JK, foi possível verificar que a simulação construída do circuito atendia as expectativas e dos requisitos do exercício proposto, com 4 Flip-Flop's JK sequenciados onde só o primeiro tem a ativação clock como subida, a saída (Q) do primeiro componente será a entrada clock do tipo dos componentes Flip-Flop JK posteriores e as entradas J e K de todos os componentes como entradas VCC – sempre se mantendo em nível lógico 1, dessa forma todo pulso de clock suas saídas se invertem, segunda a tabela verdade. Assim gerando as saídas vistas nas imagens 4 e 5, onde os valores de Q0, Q1, Q2 e Q3 podem ser traduzidos como números em binário, e esse circuito se resetaria ao atingir 16 pulsos, por ter 4 flip-flops.

BIBLIOGRAFIAS:

MINIPA ELECTRONICS USA INC. Flip-Flop – JK. Disponível em: <<http://escolaindustrial.com.br/escolaindustrial.com.br/Apostilas/M-1113a-1100-Aluno-/Por.pdf>> Acesso em: 14/04/2020.

CHAGAS, Filipi. **Entendendo os circuitos flip-flops JK**. Disponível em: <<https://medium.com/@filipe.chagas/entendendo-os-circuitos-dos-flip-flops-6c6ee1d6bf47/>> Acesso em: 14/04/2020.

POCIOTI, Roberto. **Eletrônica Digital**. Disponível em: <http://www.mecaweb.com.br/eletronica/content/e_flip_flop> Acesso em: 14/04/2020.