ZSC31050

高级差分传感器信号处理器

数据手册

基本性能指标:

- 能对传感器的偏移、灵敏度、温漂和非线性进行数字补偿;
- 适用于几乎所有的桥式传感器(输入信号范围 1~~275mV/V);
- 数字单点校准:快速、准确:
- 多种温度传感器供选择:桥电路、温度电阻、内部或外部的温度二极管:
- 多种输出方式供选择: 电压 (0~5V), 电流 (4~20mA), PWM, I²C, SPI, ZACwireTM (一线接口), 报警输出;
- 输出分辨率(最多15位)及相对应的采样频率(最多3.9kHz)可以选择;
- 桥式传感器的激励源可选用:比例电压、恒压模式或恒流模式;
- 独立的温度传感器输入通道:
- 具有传感器连接和模式检测功能:
- 工作的温度范围为-40℃~+125℃;
- 电源电压: +2.7V~+5.5V;
- 无需外部焊接元件:
- PC 通过数字接口实现芯片的配置和校准;
- 高精度(-25℃~+85℃时的误差在±0.1%、-40℃~+125℃时的误差在 ±0.25%)。

芯片简要介绍:

ZSC31050 是高精度桥式传感器信号处理的 CMOS 集成电路。该产品提供了传感器的偏移、灵敏度、温漂和非线性的数字补偿,内部有一个 16 位的 RISC 微控制器运行校准公式,校准系数存放于 EEPROM 中。

ZSC31050 适用于几乎所有的桥式传感器,另外,该芯片还可以与外部的温度传感器进行接口。

该芯片通过双向数字接口(I2C, SPI, ZACwireTM)由 PC 实现校准并将校准数据存入 EEPROM。这种方法的优点是速度快、精度高且降低了生产成本。

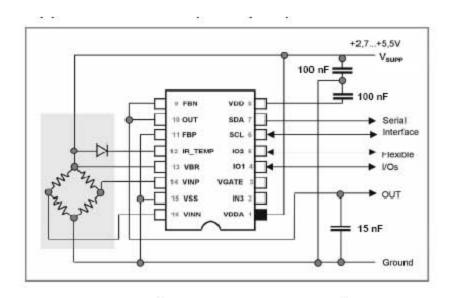


图1: 传感器采用比例电压激励、温度测量采用外部 温度二极管且具有电压输出的电路

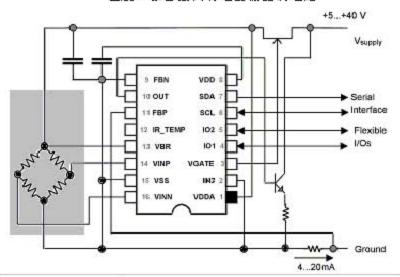


图 2: 温度测量采用内部温度二极管且具有 4~20mA 输出的电路

目 录

1	芯片结构介绍	1
	1.1 原理框图	1
	1.2 应用模式	2
	1.3 模拟前端	3
	1.4 系统控制	6
	1.5 输出	7
	1.6 电源管理电路	9
	1.7 看门狗与错误检测电路	9
2	应用举例	.10
3	ESD 保护及锁闭保护	. 11
4	管脚配置	. 12
5	IC 性能指标	. 13
	5.1 极限工作参数	13
	5.2 正常工作时的参数	13
	5.3 內部特征	14
	5.4 电参数	15
	5.5 接口特征	16
6	测试	. 16
7	产品版本	. 17
8	产品定制	. 17

1 芯片结构介绍

1.1 原理框图

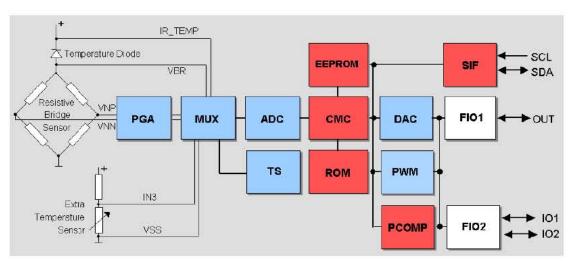


图 3: ZSC31050 原理框图

PGA——可编程增益放大器;

MUX--多路器;

ADC——AD 转换器;

CMC--校准控制器;

DAC——DA 转换器;

FIO1——可选 IO1: 模拟输出(电压/电流), PWM2(脉宽调制), ZACwireTM (一线接口);

FIO2——可选 IO2: PWM1, SPI, SPI 从机选择, Alarm1、Alarm2 串行接口, I²C, 时钟:

PCOMP——可编程比较器;

EEPROM——用于校准参数设置和校准配置;

TS——片上温度传感器:

ROM——存放校准公式:

PWM---脉宽调制模式;

ZSC31050 的信号分为模拟部分(蓝色表示)和数字部分(红色表示)。模拟部分实现信号的差分处理,即内部是差分型桥式传感器信号,通过两个信号线进行处理,消除了共模电位(模拟地=VDDA/2)。因此,对输入的正信号或负信号都可以进行放大。

中国区分公司: 深特然科技 (深圳) 有限公司 www.senterra.cn ¹ 联系人: 刘绪霖 电话: 0755 83247609 传真: 0755 83267965 手机: 18926079541

从桥式传感器出来的信号在 PGA 中进行预放大,MUX 将该信号与外部二极管或分立温度传感器信号按照某种序列传送给 ADC 单元。其后,ADC 单元对这些信号进行 AD 转换。在 CMC 中对数字信号进行校正,校正是基于 ROM 中存放的校正公式和 EEPROM 中存放的校准参数来进行的。根据对输出的配置将传感器信号以模拟量、数字量、PWM 的形式输出,输出信号由串行接口及 FIO1、FIO2 提供,数据配置和参数校准可以通过数字接口实现。模块化设计的思想方便了在尺寸和功能等方面的快速定制。

1.2 应用模式

使用芯片前应通过 EEPROM 对其参数进行配置,然后再进行校准,最后才能使用。EEPROM 按照以下模式进行:

- 传感器通道
- 一传感器工作模式:比例电压或电流激励模式:
- 一输入范围: 前端模拟电路的增益必须根据传感器信号幅度进行选择,并据此来 调整 AD 转换的零点:
- 一偏移补偿:可根据需要设置偏移补偿。例如当传感器偏移电压接近或大于传感器输入测量范围时,就需要进行偏移补偿;
- 一响应时间:必须对 AD 转换单元的分辨率和转换方式(1 阶或 2 阶)进行配置。 这些设置影响了采样速率、信号积分时间、抑噪能力。
- 一可对传感器输入信号反相:
- 模拟输出:
- 一输出寄存器 1 可选择的输出模式有: 电压输出、电流环输出、PWM。
- 一输出寄存器 2 可选择的输出模式有: IO1 做 PWM 输出或 IO1/2 做 Alarm 输出。
- 数字通信:设置其通信方式和参数。
- 温度:
- 一温度补偿方式必须选择温度测量源。
- 一须选择温度传感器 T1 的类型(只有 T1 对校正可用)。
- 一可选:温度测量作为第二输出通道必须进行选择。
- 电源:对于非比例电压输出模式,必须对电源管理电路进行设置。注意:并不是所有可能组合设置是允许的。

中国区分公司: 深特然科技 (深圳) 有限公司 www.senterra.cn ² 联系人: 刘绪霖 电话: 0755 83247609 传真: 0755 83267965 手机: 18926079541

校准过程必须包括:

- 一配置校准方程所需的参数:
- 一配置偏移补偿量:
- 一温度测量的零补偿;
- 一桥电流的调整:
- 一如果需要的话要进行报警门槛电压、报警延时及参考电压的设置。

1.3 模拟前端

模拟前端包括可编程放大器 PGA,多路选通器 MUX,模数转换器 ADC。

1.3.1 可编程增益放大器

下表列出了 PGA 增益的大小及相对应的传感器输入信号的最大幅度以及允许的信号共模电压范围。

No.	PGA Gain a _{IN}	Gain Amp1	Gain Amp2	Gain Amp3	Max. span V _{IN SP} in mV/V	Input range V _{IN CM} in % VDDA
1	420	30	7	2	2	43 - 57
2	280	30	4,66	2	3	38 - 62
3	210	15	7	2	4	43 - 57
4	140	15	4,66	2	6	40 - 59
5	105	15	3,5	2	8	38 - 62
6	70	7,5	4,66	2	12	40 - 59
7	52,5	7,5	3,5	2	16	38 - 62
8	35	3,75	4,66	2	24	40 - 59
9	26,3	3,75	3,5	2	32	38 - 62
10	14	1	7	2	50	43 - 57
11	9,3	1	4,66	2	80	40 - 59
12	7	1	3,5	2	100	38 - 62
13	2,8	1	1,4	2	280	21 - 76

表 1: 增益、传感器信号、共模的范围

1.3.2 模拟传感器零偏补偿 (AZS---Analog Zero Point Shift)

ZSC31050 支持两种消除零偏的方法:

- 数字式零偏补偿。
- 及具有较大补偿量的模拟式零偏补偿(可高达300%)。

数字式零偏补偿是在 CMC 中进行的; 当输入信号有较大偏移量时还需采用第二种方法,以避免模拟通道发生过载。对于模拟量偏移补偿实际是在模拟信道加入补偿电压。模拟偏移补偿量可以通过 EEPROM 中的 6 个位(译者注: 19H单元中的 4~~9 bits)进行调整,补偿幅度高达 300%

中国区分公司: 深特然科技(深圳)有限公司 www.senterra.cn ³ 联系人: 刘绪霖 电话: 0755 83247609 传真: 0755 83267965 手机: 18926079541

温度测量的零点漂移也可以通过6个EEPROM 位调整,公式如下:

$$V_{\text{AZS}} \, / \, VDD_{\text{BR}} = k \, \boldsymbol{*} \, Z_{\text{AZS}} \, / (20 \, \boldsymbol{*} \, a_{\text{IN}})$$

PGA gain a _{IN}	Max. span V _{IN SP} in mV/V	Calculation factor k	Offset shift per step in % full span	Approx. maximum offset shift in mV/V	Approx. maximum shift in [% V _{IN SP}] (@ ± 25)
420	2	3,0	15%	+/- 9	450
280	3	1,833	9%	+/- 8	266
210	4	3,0	15%	+/- 18	450
140	6	1,833	9%	+/- 18	300
105	8	1,25	6%	+/- 15	187
70	12	1,833	9%	+/- 33	275
52,5	16	1,25	6%	+/- 44	275
35	24	1,833	9%	+/-66	275
26,3	32	1,25	6%	+/- 87	272
14	50	3,0	15%	+/- 270	540
9,3	80	1,833	9%	+/- 250	312
7	100	1,25	6%	+/- 225	225
2,8	280	0,2	1%	+/- 90	32

表 2: 零点偏移范围

1.3.3 用多路器实现测量循环

由 EEPROM 决定多路器如何选择下列输入信号的测量顺序:

- 使用外部二极管测量桥的温度信号
- 使用内部 PN 结测量桥的温度信号
- 使用桥上电阻测量桥的温度信号
- 外部独立的电热计输出的温度信号
- 利用内部短接电路来测量输入通道的内部偏移量
- 未经过放大的桥传感器的输出信号

CMC 控制全部的测量周期,测量周期的原理图为

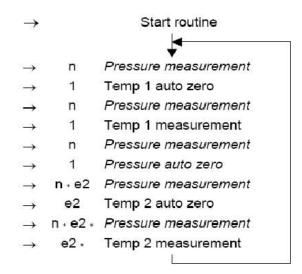


图 4: ZSC31050 测量周期

EEPROM 存放的可调整参数为:

- 压力测量计数: n=<1,2,4,8,16,32,64,128>
- 温度测量 2 的使能: e2=<0.1>

1.3.4 模数转换

模数转换单元是一个采用全差分式开关电容技术的电荷平衡转换器,可以选用一阶或二阶转换模式。

在一阶模式下,它具有固定的单调性,并且对时钟周期的短期和长期不稳定性不敏感,转换时间依赖于所设定的分辨率,公式如下:

$$t_{_{\mathrm{CYC}-1}}=2^{^{r}}\mu\mathrm{s}$$

可选的 ADC 转换分辨率为: r_{ADC}=<9,10,11,12,13,14,15>

AD 转换结果实际上是计数器的计数值,它满足下列公式:

$$V_{ADC\ DIFF}/V_{ADC\ REF} = Z_{ADC}/N - RS_{ADC}$$

式中: ZADC: 计数结果 (转换结果)

N: 计数的最大值 (2^r)

V_{ADC DIFF}: ADC 的差分输入电压值

V_{ADC REF}:参考电压

 RS_{ADC} : AD 偏置大小,由 EEPROM 设定,通过对 RS_{ADC} 值的设置可以将输入的传感器信号切换至 AD 转换器的最佳输入范围。(RS_{ADC} =1/16,1/8,1/4,1/2)。

二阶模式优点是转换周期短,缺点是:由于信号积分时间短因此抗噪能力差。本模式的转换周期可以粗略的用下列公式计算:

$$t_{\rm evc} = 2^{(r+3)/2} \mu s$$

 $r_{ADC} = <10,11,12,13,14,15>$.

AD 转换结果满足下列公式:

$$\mathrm{V_{ADC_DIFF}}\,/\,\mathrm{V_{ADC_REF}} = \mathrm{Z_{ADC}}\,/\,\mathrm{N} - \mathrm{RS_{ADC}}$$

$$Z_{ADC} = Z1*(N2/2) + Z2$$

$$N = N1 * 2^{(INT(r+2)/2)} + N2$$

中国区分公司: 深特然科技 (深圳) 有限公司 www.senterra.cn ⁵ 联系人: 刘绪霖 电话: 0755 83247609 传真: 0755 83267965 手机: 18926079541

式中: Z1: 计数结果 (1 阶转换的结果)

Z2: 计数结果 (2 阶转换的结果)

N1: 1 阶转换的最大值

N2: 2 阶转换的最大值

VADC DIFF: ADC 的差分输入电压值

VADC REF: 参考电压

 RS_{ADC} : AD 偏置大小,由 EEPROM 设定,通过对 RS_{ADC} 值的设置可以将输入的传感器信号切换至 AD 转换器的最佳输入范围。(RS_{ADC} =1/16,1/8,1/4,1/2)。

注意: AD 转换时间是整个采样周期的一个部分,因此采样速率比 AD 转换速率低。

ADC		Maximum Out	Sample Rate			
Order O _{ADC}	r _{ADC} * Bit	Digital-OUT Bit	Analog-OUT Bit	r _{PWM} Bit	f _{CLK} =2MHz Hz	f _{CLK} =2.25MHz Hz
1	9	9	9	9	1302	1465
	10	10	10	10	781	879
	11	11	11	11	434	488
	12	12	11	12	230	259
	13	13	11	12	115	129
	14	14	11	12	59	67
	15	15	11	12	30	34
2	10	10	10	10	3906	4395
	11	11	11	11	3906	4395
	12	12	11	12	3906	4395
	13	13	11	12	1953	2197
	14	14	11	12	1953	2197
	15	15	11	12	977	1099

表 3 为 AD 转换分辨率与采样速率的关系

1.4 系统控制

系统控制具有如下特征:

- 根据 EEPROM 中存放的配置参数进行 IO 控制和测量控制:
- 根据 EEPROM 中存放校准参数和 ROM 中存放的运算法则对测量信号进行 16 位的校准计算:
- 由内部的 POC 启动,内部时钟或外部时钟:
- 在上电初始化过程中对 EEPROM 中的数据进行 (CRC) 校验,对 CMC 中的 寄存器进行奇偶校验。一旦发现了错误,便设置 CMC 的错误标志,输出被 设置为诊断值。

注意: CPU 在进行(压力)计算中包括一个最多可达三阶的传感器信号非线性修正计算。能实现的最大非线性校准范围与校准参数有关。具体内容将在后续文档中描述。一个大致思想是:偏移补偿和线性校准仅受限于其输出的不稳定性;二阶校准能实现与直线存在 30%的差异的非线性修正;三阶能达到 20%(分辨率为 13 位时)。温度校准包括一、二阶校准。AD 转换的分辨率同样也影响非线性校准范围——分辨率每提高 1 位,校准范围会降低 50%,即要求的分辨率越高必然要求传感器的输入信号的线性越好。

1.5 输出

	Used serial IF		Used I/O pins								
No.	I ² C	SPI	OUT	101	102	SDA					
1	Х					Data I/O					
2	Х			ALARM1		Data I/O					
3	Х				ALARM2	Data I/O					
4	Х			ALARM1	ALARM2	Data I/O					
5	X			PWM1		Data I/O					
6	Х			PWM1	ALARM2	Data I/O					
7	Х		Analog		3.	Data I/O					
8	X	, K	Analog	ALARM1	35	Data I/O					
9	X	, r.	Analog		ALARM2	Data I/O					
10	X		Analog	ALARM1	ALARM2	Data I/O					
11	Х		Analog	PWM1		Data I/O					
12	Х		Analog	PWM1	ALARM2	Data I/O					
13	X		PWM2		- T	Data I/O					
14	X		PWM2	ALARM1	*	Data I/O					
15	Х	0.	PWM2		ALARM2	Data I/O					
16	X	45.	PWM2	ALARM1	ALARM2	Data I/O					
17	Х	L.	PWM2	PWM1		Data I/O					
18	Х	·	PWM2	PWM1	ALARM2	Data I/O					
19		х	John Konstant	Data out	Slave	Data in					
20		Х		Data out ALARM1	Slave select	Data in					
21		Х		Data out PWM1	Slave select	Data in					
22		Х	Analog	Data out	Slave select	Data in					
23		X	Analog	Data out ALARM1	Slave select	Data in					
24		Х	Analog	Data out PWM1	Slave select	Data in					
25		Х	PWM2	Data out	Slave select	Data in					
26		Х	PWM2	Data out ALARM1	Slave select	Data in					
27		Х	PWM2	Data out PWM1	Slave select	Data in					

表 4: 输出配置一览表

ZSC31050 提供了如下的 I/O 端口: OUT, IO1, IO2, 和 SDA。通过这些管

脚,可以输出下列信号:模拟量(电压/电流),PWM,数字量(SPI/I²C)。I/O端口可以输出下列内容:桥式传感器的信号、温度信号 1、温度信号 2,报警信号。

注意:

- 报警信号仅与桥式传感器信号有关,而与温度信号无关;
- 由于管脚的复用,必须严格定义输出及接口连接;
- 在 SPI 模式中 IO2 用来进行从机模式的选择,因此在这种模式下 Alarm2 被禁用。

1.5.1 模拟输出电路

模拟量的输出使用 3 个 15 位的寄存器,这 3 个寄存器可以存储实际的压力 值和温度传感器 1、2 的测量结果,每一个寄存器可以独立地在管脚 OUT 和 IO1 之间切换,输出模式可以参考下表:

Output slot:	OUT	101
Voltage	Х	
PWM	X	Х

表 5: 模拟输出配置

电压输出电路包括一个由 11 个电阻组成的 DAC、缓冲输出电路、由 AB 型运放组成的反相放大器。两个反馈网络接在管脚 FBN 和 FBP,这样的结构对输出的配置提供了很大的灵活性,如电压输出和 4 到 20mA 电流环输出。模拟量的输出与 VSS 或 VDDA 短接不会损坏芯片。

PWM 输出占空比是随输入信号变化的脉冲序列,PWM 的频率依赖于所要求的分辨率和所使用的时钟,PWM 最高分辨率是 12 位,PWM 最大频率为 4kHz (为 9 位时),若同时激活 PWM2 和 SPI,PWM 和 SPI 将复用管脚 IO1。

1.5.2 比较电路(报警输出电路)

比较电路包括连接在 IO1 和 IO2 上的两个比较器通道,每一个通道可以被独立的编程控制,根据参数设置的不同,可以对滞后、方向选择、以及附加的窗口比较器进行设定。

1.5.3 串行数字接口

ZSC31050 包括三种不同协议的串行通信接口(I²CTM、SPITM、ZACwireTM) 中国区分公司: 深特然科技(探圳)有限公司 www.senterra.cn ⁸ 联系人: 刘绪霖 电话: 0755 83247609 传真: 0755 83267965 手机: 18926079541 在 SPI 模式下, IO2 管脚作为从机选择输入, IO1 作为数据输出。

通信初始化:

开机后串行口有 20ms 的时间处于 ZACwire 模式,可以通过一线接口进行通信(管脚 OUT)。

若在这 20ms 的时间内探测到正确的 ZACwire 命令,接口会保持在 ZACwire 模式下:通过一定的指令或者重新开机可以离开该模式。

若在这 20ms 的时间内没有 ZACwire 请求,串行接口会根据 EEPROM 的设定切换到 I^2C 或者 SPI 模式,相应的 OUT 管脚会根据 EEPROM 的设置作为模拟 量输出或 PWM 输出。这 20ms 的 ZACwire 窗口可通过 EEPROM 的设置屏蔽掉或重新开启。

有关串行数字接口的详细介绍可以参看"ZSC31050功能描述"。

1.6 电源管理电路

若传感器采用比例电压激励(译者注:为电压激励模式但又不要求恒压)则可直接用 3~5V 的供电电源作为传感器的激励,若传感器要求较为精确的激励电源,则可以使用带有外部电压调整元件的内部电源管理电路。这是一种"带隙"电路,他满足 7~~40 伏的供电电源的使用。有了这种电源管理电路后可使芯片及传感器工作在 3~~5 伏。

1.7 看门狗与错误检测电路

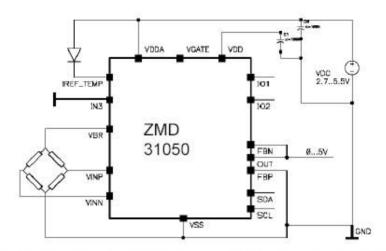
ZSC31050 可以对多种错误状态进行检测,当检测到错误时芯片将转换为诊断模式,在这种情况下,模拟量输出将被设置为可能输出的最大或最小值。同时,串行接口的输出寄存器将被设定为相应的错误代码标志。

看门狗监视 CMC 的连续运行情况及采集测量电路的运行情况。

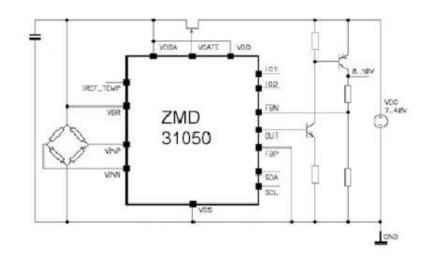
通过两个比较器持续监视传感器的单端输入电压(0.5V~~VDDA-0.5V)来 检测传感器桥的接线是否断开;同时还持续监视传感器输入的共模电压,检测传 感器是否老化。

数字电路模块,比如 RAM, ROM, EEPROM 和寄存器的内容被连续监视,这部分内容在"ZSC31050 功能描述"的第 1.3.4 节中进行了详细的描述。

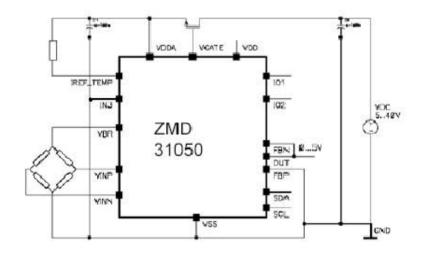
2 应用举例



例1: 典型的电压输出,外部二极管进行温度补偿,内部 VDD 校准电路及掉电诊断

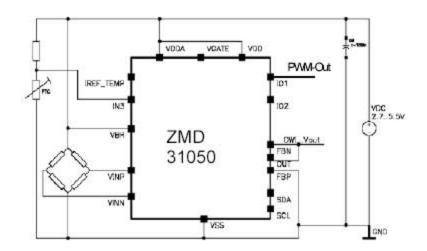


例 2: 0~10V 电压输出模式,内部 VDD 和电源校准电路,内部二极管进行温度补偿



例 3: 电压输出模式, 传感器桥采用恒流激励, 通过测量桥电压下降进行温度补偿, 使用内部 VDD 校准电路但无外部滤波电容。

中国区分公司: 深特然科技 (深圳) 有限公司 www.senterra.cn¹⁰ 联系人: 刘绪霖 电话: 0755 83247609 传真: 0755 83267965 手机: 18926079541



例 4: 压力比例输出, 终端校准, PWM 的外部附加的温度测量的 3 续终端连接 注: 可以对上述的应用例子进行分解、组合应用。对于 VDD 的产生, 推荐 使用带有外部滤波电容的内部电源管理电路, 如例 1 所示。

3 ESD 保护及锁闭保护

(译者注: 锁闭现象为 IC 中的一种击穿现象, 破坏性强)

所有的管脚均采用>2000V 的 ESD 保护(ININ, INP, FBP 为>1200V)和 \pm 100mA 或+8V/-4V(相对于 VSS,VSSA)的锁闭保护。详细情况参看第 4 章。 ESD 测试是对 SSOP16 封装进行的,并根据 MIL883,方式 3015.7 的 1.5K Ω /100Pf 的人体模型进行测试。

4 管脚配置

Pin	Name	Description	Remarks	Latch-Up related Application Circuit Restrictions and/or Remarks
10	OUT	Analog output & PWM2 Output & one wire interface i/o	Analog OUT & dig. IO	free accessibility
11	FBP	Positive feedback connection output stage	Analog IO	free accessibility
9	FBN	Negative feedback connection output stage	Analog IO	free accessibility
1	VDDA	Positive analog supply voltage	Supply	
8	VDD	Positive digital supply voltage	Supply	only short to VDDA or capacitor to VSS allowed, otherwise no application access
15	VSS	Negative supply voltage	Ground	200
6	SCL	I ² C clock & SPI clock	Digital IN, pull-up	free accessibility
7	SDA	Data IO for I ² C & data IN for SPI	Digital IO, pull-up	free accessibility
14	VINP	Positive input sensor bridge	Analog IN	free accessibility
16	VINN	Negative input sensor bridge	Analog IN	free accessibility
13	VBR	Bridge top sensing in bridge current out	Analog IO	only short to VDDA or connection to sensor bridge, otherwise no application access
2	IN3	Resistive temp sensor IN & external clock IN	Analog IN	free accessible (latch-up related)
12	IR_TEMP	Current source resistor i/o & temp. diode in	Analog IO	circuitry secures potential inside of VSS-VDDA range, otherwise no application access
3	VGATE	Gate voltage for external regulator FET	Analog OUT	only connection to external FET
4	101	SPI data out & ALARM1 & PWM1 Output	Digital IO	free accessibility
5	102	SPI chip select & ALARM2	Digital IO	free accessibility

管脚定义:

1 脚	VDDA	模拟电路工作的正电压
2 脚	IN3	电阻温度传感器输入或者外部时钟输入
3 脚	VGATE	输出外部电压调整器 FET 的门限电压
4脚	IO1	SPI 数据输出、报警 1 输出、PWM1 输出
5 脚	IO2	SPI 芯片选择、报警 2 输出
6脚	SCL	I ² C、SPI时钟
7脚	SDA	I℃ 的数据输入出口、SPI 数据输入口
8脚	VDD	数字电路工作的正电压
9脚	FBN	输出的负反馈
10 脚	OUT	模拟输出、PWM2输出、一线接口
11 脚	FBP	输出的正反馈
12 脚	IR_TEMP	电流源电阻 I/O、温度二极管输入
13 脚	VBR	输出桥电流、输入顶端桥电压

14 脚 VINP 传感器桥正输入

中国区分公司: 深特然科技 (深圳) 有限公司 www.senterra.cn¹² 联系人: 刘绪霖 电话: 0755 83247609 传真: 0755 83267965 手机: 18926079541

15 脚 VSS 电源负

16 脚 VINN 传感器桥负输入

ZSC31050 的标准封装采用的是 SSOP16, 宽度 5.3mm, 引脚间隔 0.65mm:

Pin-Nr	Pin-Name		Pin-Name	Pin-Nr
9	FBN		VDD	8
10	OUT		SDA	7
11	FBP	⊞ gabo MW	SCL	6
12	IR_TEMP	□ § □	IO2	5
13	VBR	ZMD UZ34E	101	4
14	VINP	MZ ZW E	VGATE	3
15	VSS		IN3	2
16	VINN		VDDA	1

5 IC 性能指标

5.1 极限工作参数

No.	Parameter	Symbol	min	typ	max	Unit	Conditions
5.1.1	Digital Supply ∀oltage	VDD _{AMR}	-0.3	is is	6.5	V DC	to VSS
5.1.2	Analog Supply Voltage	VDDA _{AMR}	-0.3		6.5	V DC	to VSS
5.1.3	Voltage at all analog and digital I/O – Pins	V _{A_1/0} , V _{D_1/0}	-0.3		VDDA +0.3	V DC	Exception s. 5.1.4
5.1.4	Voltage at Pin FBP	V _{FBP_AMR}	-1.2		VDDA +0.3	V DC	4 20mA – Interface
5.1.5	Storage temperature	T _{STG}	-45		150	°C	

5.2 正常工作时的参数

No.	Parameter	Symbol	min	typ	max	Unit	Conditions
5.2.1	Ambient temperature	T _{AMB}	-40		125	°C	
5.2.2	Ambient temperature advanced performance	T _{AMB_ADV}	-25		85	°C	
5.2.3	Analog Supply Voltage	VDDA	2.7		5.5	V DC	ratiometric mode
5.2.4	Analog Supply Voltage advanced performance	VDDA _{ADV}	4.5		5.5	V DC	ratiometric mode
5.2.5	Digital Supply ∀oltage	VDD	2.7		1.05	VDDA V DC	external powered
5.2.6	External Supply Voltage	V _{SUPP}	VDDA + 2V		40	V DC	voltage regulator mode with ext. JFET
5.2.7	Common mode input range	V _{IN_CM}	0.25		0.65	VDDA	absolute ratings in temperature range ¹
5.2.8	Input ∀oltage Pin FBP	V _{IN_FBP}	-1		VDDA	V DC	
5.2.9	Sensor Bridge Resistance	R _{BR}	3.0 ² 5.0		25.0 25.0	kΩ kΩ	full temperature range 4 20mA – Interface

No.	Parameter	Symbol	min	typ	max	Unit	Conditions
5.2.10	Reference Resistor for Bridge Current Source	R _{BR_REF}	0.07	1.0		R _{BR}	(leads to I _{BR} = V _{DDA} / (16·R _{Ref}))
5.2.11	Stabilization Capacitor	C_{VDDA}	50	100	470	nF	between VDDA and VSS, extern
5.2.12	Optional Stabilization Capacitor	C _{VDD}	0 3	100	470	nF	between VDD and VSS, extern
5.2.13	Maximum allowed load capacitance at OUT ⁴	С _{L_ООТ}			50	nF	Output Voltage mode
5.2.14	Minimum allowed load resistance	R _{L_0UT}	2			kΩ	Output Voltage mode
5.2.15	Maximum allowed load capacitance at VGATE	C _{L_VGATE}			10	nF	summarized to all potentials

5.3 内部特征

No.	Parameter	Symbol	min	typ	max	Unit	Conditions
5.3.1.	Selectable Input Span, Pressure Measurement	V _{IN_SP}	1		275	mV/V	4 Bit setting s. 3.3.1
5.3.2	Analog Offset Compensation Range (6 Bit setting)		-20 -25 -31		20 25 31	count	ADJREF:BCUR>3 ADJREF:BCUR=7
5.3.3	A/D Resolution	r _{ADC}	9		15	Bit	3 Bit setting
5.3.4	D/A Resolution	r _{DAC}		11		Bit	@ analogue output
5.3.5	PWM - Resolution	r _{PWM}	9		12	Bit	
5.3.6	Reference current for external temperature diodes	I _{TS}	8	18	40	μА	
5.3.7	Sensitivity internal temperature diode	ST _{T_SI}	2800	3200	3600	ppm f.s./K	Raw values - without conditioning

5.3.8 A/D 分辨率与采样速度的关系如下:

ADC Order	Resolution	Conversion Cycle f _{cyc}					
O _{ADC}	r _{ADC}	f _{CLK} =2MHz	f _{CLK} =2.25MHz				
	Bit	Hz	Hz				
1	9	1302	1465				
30	10	781	879				
31	11	434	488				
	12	230	259				
2	13	115	129				
	14	59	67				
25-	15	30	34				
2	11	3906	4395				
is a	12	3906	4395				
()	13	1953	2197				
3:	14	1953	2197				
	15	977	1099				

5.3.9 PWM 输出频率见下表

PWM	PWM F	req./Hz a	at 2 MHz	Clock ⁵	PWM Freq./Hz at 2.25 MHz Clock ⁶ Clock Divider				
Resolution		Clock	Divider						
r _{PWM} [Bit]	1	0,5	0,25	0,125	1	0,5	0,25	0,125	
9	3906	1953	977	488	4395	2197	1099	549	
10	1953	977	488	244	2197	1099	549	275	
11	977	488	244	122	1099	549	275	137	
12	488	244	122	61	549	275	137	69	

5.4 电参数

No.	Parameter	Symbol	min	typ	max	Unit	Conditions
		5.4.1	Supply	/ Regul	ation	l.	
5.4.1.1	Supply current	I _{SUPP}		2.5	4	mA	without bridge current and without load current, f _{CLK} ≤ 2.25MHz
5.4.1.2	Supply current for current loop	I _{SUPP_CL}	8	2.0	2.5		without bridge current, $f_{CLK} \le 1.2 MHz$, Bias-Adjustment ≤ 1
5.4.1.2	Temperature Coeff. Voltage Reference ¹	TC _{REF}	-200	+/- 50	200	ppm/K	
	×	5.4.	2 Analo	g Front	End	X4	X
5.4.2.1	Parasitic differential input offset current ¹	I _{IN_OFF}	-2 -10		2 10	nA	temp. range 5.2.2., T _{ADV}
	5.4	1.3 DAC 8	& Analo	g Outpu	t (Pin 0	OUT)	
5.4.3.1	Output Signal Range	V _{OUT_SR}	0.025		0.975	VDDA	Voltage mode, assuming maximum load of 2k
5.4.3.2	Output Slew rate 1	SR _{OUT}	0.1			V/µs	Voltage mode, C _L <20nF
5.4.3.3	Short circuit current limitation	I _{OUT_max}	5	10	20	mA	
	A	5.4.4 PW	M Outp	ut (Pin (OUT, IO	1)	<u>.</u>
5.4.4.1	PWM high voltage	V _{PWM_H}	0.9	-		VDDA	R _L > 10 kΩ
5.4.4.2	PWM low voltage	V _{PWM_L}	30		0.1	VDDA	R _L > 10 kΩ
5.4.4.3	PWM output slew rate1	SR _{PWM}	15			V/μs	C _L < 1nF
	5.4	5 Tempe	rature \$	Sensors	(Outpu	t IRT)	
5.4.5.1	Sensitivity external diode or resistor meas.	ST _{TS_E}	1450	1520	1590	ppm f.s. / mV	Raw values - without conditioning
	5.4.6 Dig	ital Outp	uts (IO1	, 102,01	JT in di	gital mo	de)
5.4.6.1	Output-High-Level	V _{DOUТ_Н}	0.9	8		VDDA	
5.4.6.2	Output-Low-Level	V _{DOUT_L}			0.1	VDDA	
5.4.6.3	Output Current ¹	I _{DOUT}	4			mA	

5.4.7 System Response								
5.4.7.1	Startup time ^{1 2}	t _{sta}	2	5	ms	Power up to first measure result at output, without OWI – start window		
5.4.7.2	Response time	t _{RESP}	2/f _{CON}	3/f _{CON}				
5.4.7.2	Overall accuracy (Deviation from ideal line including INL, gain and offset errors)	AC _{OUT}		0.1	%	T _{ADV} , V _{ADV} (-25+85°C, 4.55.5V) ADJREF:BCUR>3		
5.4.7.3	Peak-to-Peak- Noise@output	V _{OUT_NS}		5	m∨	shorted inputs, bandwith ≤ 2kHz		
5.4.7.4	Ratiometricity Error	RE _{OUT_5} RE _{OUT_3}		500 1000	ppm ppm	4.5 - 5.0 \cdot & 5.0 - 5.5 \cdot 2.7 - 3.0 \cdot & 3.0 - 3.3 \cdot		

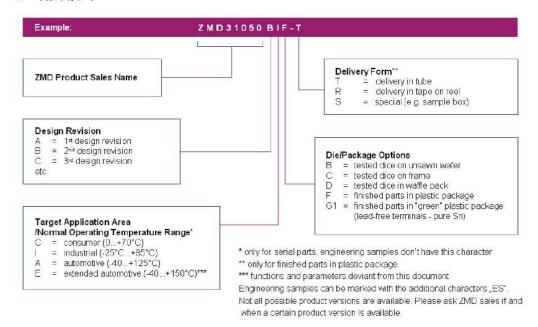
5.5 接口特征

No.	Parameter	Symbol	min	typ	max	Unit	Conditions
	5.5.1 N	lultiport Se	erial Ir	iterfa	ces (I ² C	, SPI)	
5.5.1.1	Input-High-Level	V _{I2C_IN_H}	0.7		1	VDDA	
5.5.1.2	Input-Low-Level	V _{I2C_IN_L}	0		0.3	VDDA	
5.5.1.3	Output-Low-Level	V _{I2C_OUT_L}			0.1	VDDA	Open-Drain I _{OL} = -3mA
5.5.1.4	load capacitance @ SDA	C _{SDA}			400	pF	
5.5.1.5	Clock frequency SCL	f _{SCL}			400	kHz	
	5.5.2 Or	ne Wire Sei	rial Int	terfac	e (ZAC)	wire™)	*
5.5.2.1	Pullup resistance master	R _{OWI_PU}	330			Ω	
5.5.2.2	OWI line resistance	R _{OWI_LINE}			0.05	R _{owi_Pu}	
5.5.2.3	OWI load capacitance	C _{OWI_LOAD}			0.08	t _{owi_BIT} / R _{owi_PU}	20μs < t _{OWI_BIT} < 100μs
5.5.2.4	Voltage level Low	V _{owI_L}			0.2	VDDA	
5.5.2.5	Voltage level High	V _{owi_H}	0.75	(3)		VDDA	

6 测试

这里提供的功能和参数都是客观和初步的,最终的功能和参数会在以后定义,ZMD会通过一系列的测试确保最终的功能和参数。根据不同的产品版本会有不同系列的测试。

7 产品版本



8 产品定制

对于需求量特别大的客户,ZMD会根据用户要求在ZSC31050的基础上对功能进行增加或裁减,ZMD有大量的传感器电路模块库可以快速的提供解决方案。更多信息请联系ZMD。