

试验 6 CMOS 4046 锁相环

这个试验的目的是了解基于CMOS4046的锁相环。阅读材料分成四个部分：第一部分为锁相环的基本工作原理；第二部分是CD4046组成的锁相环元器件的取值范围，第三部分为试验内容，第4部分为试验预习。

1 锁相环的概念

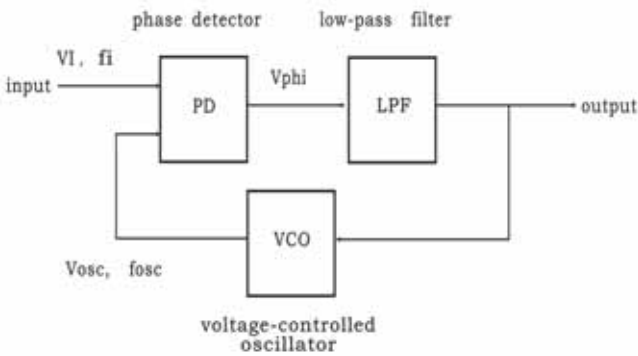
锁相环是一个带反馈环的控制回路，其中的压控振荡器可以输出一个信号，其频率将锁定在输入信号上。锁相环被广泛使用，其中包括：调制解调，音频解码，时钟产生，自适应滤波，频率合成及电机速度控制等领域。

基本的锁相环有三个部分，如图1所示：压控振荡器、鉴相器和低通滤波器。

压控振荡器(VCO)输出频率与输入电压 v_o 成正比。VCO输入端的电压决定了压控振荡器输出信号 V_{osc} 的频率 f_{osc}

VCO的输出 v_{osc} 和周期性的输入信号 v_i 送到鉴相器的两个输入端。当环路锁定到输入信号 v_i 以后，VCO的输出信号 v_{osc} 频率 f_{osc} 将精确地与输入信号 v_i 的频率 f_i 相等，

$$f_{osc} = f_i \tag{1}$$



(翻译成中文)

图1 基本锁相环回路的框图

Figure 1: Block diagram of a basic phase-locked loop (PLL).

此时环路处于锁定状态。鉴相器产生一个输出电压，它与输入信号和VCO的相位差成正比。

鉴相器的输出电压通过一个低通滤波器，得到电压 v_o ，作为控制压控振荡器的输入电压。PLL的基本特性是压控振荡器的频率力图保持与输入信号的频率相等($f_{osc} = f_i$)，即使输入信号的

频率在做变化。假设锁相环处于锁定状态，输入信号的频率 f_i 增大一点，则VCO的输出与输入信号的相位差将变大。结果，滤波器的输出电压 V_0 将增大，压控振荡器的输出频率 f_{osc} 增加，直到与 f_i 一致，这样就保持了PLL在锁定状态。

输入信号频率的最大可能的变化范围被称为锁相环的锁定范围。如果开始的时候锁相环处于锁定状态，输入信号的频率变得比允许的最小频率还要小的时候，或者变得比最大允许的频率还要大的时候，锁相环将不再能够保持振荡器的输出频率与输入频率一致，这时就称为失锁。当锁相环失锁的时候，压控振荡器的输出频率 f_0 被称为中心频率，或者压控振荡器的自由振荡频率。如果输入信号的频率 f_i 接近自由频率 f_0 的时候，锁定状态可以重新建立起来，频率范围($f_i = f_0 - f_c$ 到 $f_i = f_0 + f_c$)被称作锁相环的捕捉范围，也就是对一个没有锁定的锁相环可以进入锁定的频率范围。

锁定范围比捕捉范围要大。如果把VCO的输出频率 f_{osc} 对应输入信号的频率 f_i 在坐标图中画出，我们可以得到PLL的如图2所示的稳态特性。图中表明，在锁定状态， $f_{osc} = f_i$ ；而在非锁定状态， $f_{osc} = f_0 = \text{const}$ 。因为捕捉范围要小于锁定范围，因此可以看到如图所示的、 $f_{osc}(f_i)$ 的迟滞特性。我们可以试验使用CMOS4046是如何实现锁相环的。

2. 4046锁相环

4046锁相环的原理如图3所示

芯片需要一个单一正电源。电压正极接到第16脚，而负极接到第8脚。这个实验中我们使用 $+VDD=+15V$ 。

输入信号 V_i 接到芯片的第14脚，其内部连接有放大器。内部放大器被偏置到 $+VDD/2$ 。因此，输入信号可以使用电容耦合到输入端，如图3所示。输入信号 V_i 的峰峰值在1V左右锁相环就能工作得比较好了。电容 C_i 和在管脚14上的输入电阻 R_i 100k Ω 组成了一个高通滤波器。选择适当的 C_i 以使输入信号在通频带内，也就是使用 $f_i > 1/(2\pi R_i C_i)$ ， f_i 为期望的最低输入信号的频率。输出 v_1 通过内部连线接到了鉴相器的两个输入端中的一个。

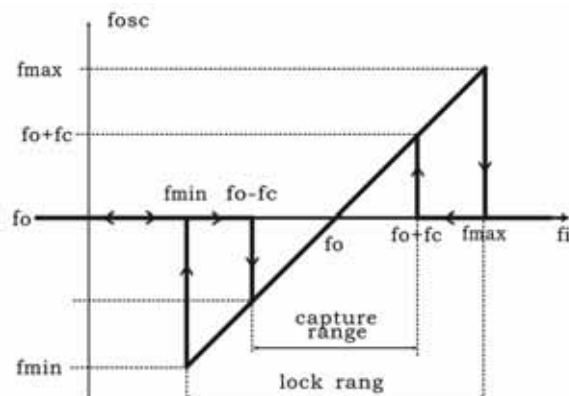


Figure 2: Steady-state $f_{osc}(f_i)$ characteristic of the basic PLL.

图2 基本锁相环的稳态 $f_{osc}(f_i)$ 特性

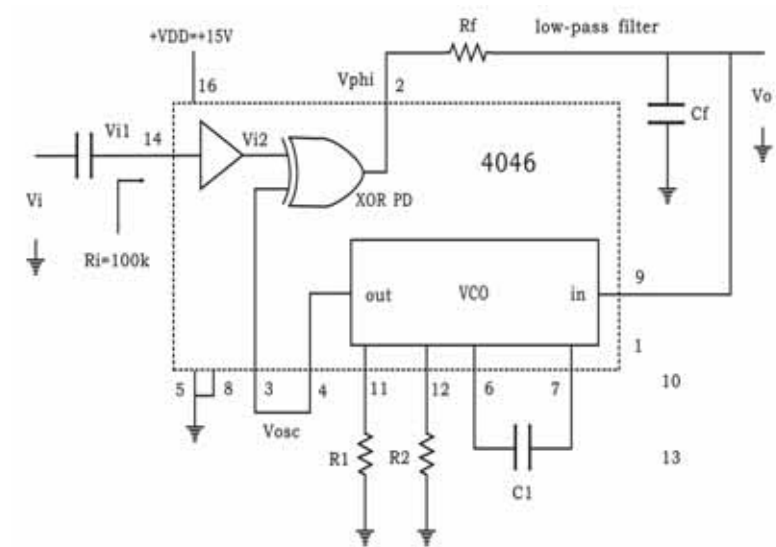


图3 CMOS 4046锁相环：基本接线图
Figure 3: CMOS 4046 PLL: basic connection diagram.

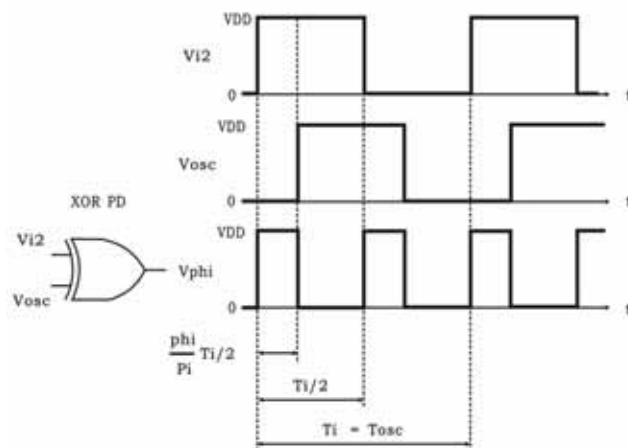


图4 XOR门组成的鉴相器原理
Figure 4: Operation of the phase detector with XOR gate.

2.1 鉴相器

4046中的鉴相器是简单的XOR逻辑门。当两个输入都为高或者都为低的时候，逻辑门输出为低($v_{\phi} = 0V$)，其他情况时输出为高。图4表示出了锁相环在锁定状态时XOR门鉴相器的工作情况。 v_i (放大的 f_i) 和 v_{osc} (VCO 的输出) 是具有一定相偏移的周期方波信号，具有同样的频率， $f_{osc} = f_i = 1/T_i$ ，50% 占空比。鉴相器的输出 $v_{\phi}(t)$ 也为周期方波，具有两倍于输入信号的频率 $2f_i$ ，占空比为 D_{ϕ} ，它与 v_i 和 v_{osc} 之间的相角差 Φ 有关，

$$D_{\Phi} = \frac{\Phi}{\pi} \quad (2)$$

周期性的XOR鉴相器的输出 $v_{\Phi}(t)$ 可以使用Fourier级数表示为

$$v_{\Phi}(t) = v_o + \sum_{k=1}^{k \rightarrow \infty} v_k \sin((4k\pi f_i)t - \theta_k) \quad (3)$$

这里 V_o 是 $v_{\Phi}(t)$ 的直流分量，而 v_k 为频率为 $2kf_i$ 的第 k 阶谐波。鉴相器输出的DC分量可以从 $v_{\Phi}(t)$ 在一个周期内的平均值得到：

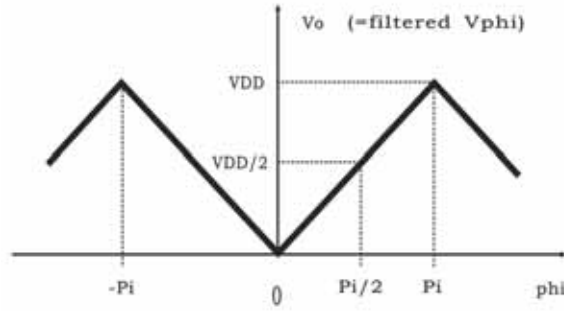


图5 鉴相器的原理

Figure 5: Characteristic of the phase detector.

$$v_o = \frac{1}{T_i/2} \int_0^{T_i/2} v_{\Phi}(t) dt = \frac{2}{T_i} \int_0^{D_{\Phi} T_i/2} V_{DD} dt = \frac{V_{DD}}{\pi} \Phi. \quad (4)$$

2.2 环路滤波器

鉴相器的输出经过一个低通滤波器滤波。如图3所示，滤波器为一个RC滤波器。滤波器的功能是通过 $v_{\Phi}(t)$ 中的直流分量和低频分量，去除 $2kf_i$ 以上的高频分量。一个简单RC滤波器的传递函数为：

$$F(s) = \frac{1}{1 + sR_f C_f} = \frac{1}{1 + s/\omega_p}, \quad (5)$$

这里

$$f_p = \frac{\omega_p}{2\pi} = \frac{1}{2\pi R_f C_f} \quad (6)$$

是滤波器的截止频率。如果 $f_p \ll 2f_i$ ，也就是截止频率远远小于输入信号的频率 f_i ，滤波器的输出频率就将近似为鉴相器的dc分量 v_o 。实际上，交流分量并不是被全部滤除掉，可以看成为绕直流分量或者缓变分量 v_o 的一个高频波动。

方程4表示 v_o 与相角差 Φ 成正比。相角差为输入信号 $v_i(t)$ 和振荡器的输出信号 $v_{osc}(t)$ 的相角

差。比例系数：

$$K_D = \frac{V_{DD}}{\pi} \quad (7)$$

被称为鉴相器的增益或者是鉴相器的灵敏度。在 $0 \leq \Phi \leq \pi$ 范围内这是有效的。一般情况下，随相位差 Φ 而变化的滤波器的输出可以表示成图5的形式。注意，如果 v_i 和 v_{osc} 的相位相同，则输出为0；而如果它们的相位正好相反，则输出有最大值 $v_o = V_{DD}$ 。从图4可以看到，当 $\Phi < 0$ ， v_o 增大， $\Phi > \pi$ 时 v_o 减小。当然，其特性是 Φ 以 2π 为周期。 $0 \leq \Phi \leq \pi$ 是锁相环在锁定状态下的工作范围。

2.3 压控振荡器

如图3所示，滤波器的输出 v_o 被用来控制VCO，也就是用它控制压控振荡器的输出信号 v_{osc} 的频率 f_{osc} 。电压 v_o 控制了对一个外部电容 C_1 的冲、放电电流的大小，因此也就控制了充放电时间。结果为，压控振荡器的输出频率 f_{osc} 被 v_o 确定。VCO的输出 v_{osc} 的频率 f_{osc} 为一具有占空比50%的方波。

如图3所示，压控振荡器的特性可以使用外部的三个元件 R_1 , R_2 和 C_1 进行调整。当 v_o 为零的时候，压控振荡器给出一个最低工作频率，可近似表示为：

$$f_{\min} = \frac{1}{R_2(C_1 + 32pF)} \quad (8)$$

当 $v_o = V_{DD}$ ，压控振荡器输出一个最高工作频率，可近似表示为：

$$f_{\max} = f_{\min} + \frac{1}{R_1(C_1 + 32pF)} \quad (9)$$

不幸的是，实际上压控振荡器的输出频率与上述计算公式得到的结果有较大的差别。因此，通过实验调整元器件的参数是必要的。为了VCO的正常工作， R_1 , R_2 和 C_1 三个元件的取值范围为：

$$1M\Omega \geq R_1 \geq 10k\Omega; 1M\Omega \geq R_2 \geq 10k\Omega; 100nF \geq C_1 \geq 100pF, \quad (10)$$

压控振荡器的输出频率 f_{osc} 在最小频率 f_{\min} 和最大频率 f_{\max} 之间时，它与控制电压之间的关系具有较为理想的线性。斜率 $K_o = \Delta f_{osc} / \Delta v_o$ 被称作增益或者压控振荡器的灵敏度，单位为 Hz/V。

4046锁相环的工作原理可以总结如下：假设初始状态时没有输入信号，也就是 $v_i = 0$ 。压控振荡器的输出为一占空比为50%的方波。因此 $v_i = 0$ ，XOR组成的鉴相器的输出将与压控振荡器的输出完全一致， $v_\phi = v_{osc}$ 。低通滤波器将滤除 v_ϕ 中的高频分量，使输出近似为其中的直流分量。在这种情况下，直流分量 v_o 等于 $V_{DD}/2$ ，因为在半个周期内 v_ϕ 为 V_{DD} 而另半个周期为0。滤波器的输出信号 v_o 就是压控振荡器的输入。因此，我们得出结论，当输入信号为零时，压

控振荡器工作在输入电压为 $v_o = +V_{DD}/2$ 的频率上，这个频率 $f_{osc} = f_o$ 被成为锁相环的自由频率或者中心频率。

假设具有频率 f_i 的输入信号 v_i 被接到锁相环的输入端，也就是XOR门的两个输入端的一个。如果输入信号的频率 f_i 非常接近压控振荡器的自由频率 f_o ，则锁相环将会“捕捉”住输入信号。在这个捕捉过程中，存在于 v_i 和 V_{osc} 之间的相位差随时间变化而变化，因此 v_o 随时间变化而变化，直到 v_o 达到一个值，使压控振荡器的输出频率 f_{osc} 锁定到输入信号的频率 f_i 上。在锁定状态， $f_{osc} = f_i$ ， v_i 和 V_{osc} 之间只有一个相角差 Φ 。相角差的大小与输入信号的频率 f_i 有关。当 $f_i = f_o$ 时，相角差必须精确为 $\Phi = \pi/2$ ，这样从方程4可以得到， $v_o = V_{DD}/2$ ，压控振荡器确实工作在 f_o 。如果 $f_i = f_{max}$ ，相角差 Φ 必须为 π ，以便能得到一个 $v_o = V_{DD}$ ，这样，压控振荡器的输出频率就等于 f_{max} 。这里必须注意，为了使压控振荡器的输出频率与输入信号的频率保持一致 $f_{osc} = f_i$ ，处于锁定状态，滤波器的输出电压 v_o 必须与输入信号的频率 f_i 一起变化。这样，在锁定环境下， f_i 的一个变化就会形成 V_o 的一个对应变化。这样的一种结果，如果输入信号是调频的， $f_i(t)$ 是随时间变化的，则PLL就如调频解调器一样， V_o 就是调频信号的调频输出。

2.4 锁定和捕捉范围

一旦PLL进入锁定状态， f_i 能保持在压控振荡器能输出的频率范围内，也就是在 $f_{min} \leq f_i \leq f_{max}$ 的条件下，它将始终保持锁定状态。当锁定失锁，压控振荡器的输出频率变为自由频率 f_o ，它在 f_{min} 和 f_{max} 之间。要再建立锁定状态，或者说捕捉到输入信号，输入信号的频率 f_i 必须十分靠近自由频率 f_o 才可。这里“十分靠近”意味着 f_i 在 $f_o - f_c$ 和 $f_o + f_c$ 之间。这里 $2f_c$ 称作捕捉频率。 $2f_c$ 是一个非常重要的PLL参数，因为它决定了锁定状态能否建立。返回图2，那里表示了一个典型的稳态PLL的特性。注意，捕捉范围 $2f_c$ 比锁定范围 $f_{max} - f_{min}$ 要小。

捕捉范围 $2f_c$ 与滤波器的特性有关。对于一个简单的RC滤波器来讲，一个非常粗糙、近似的捕捉范围表达式为：

$$f_c = \frac{V_{DD}}{2} \frac{K_o}{\sqrt{1 + (f_c / f_p)^2}} \quad (11)$$

这里 f_p 是滤波器的截至频率， V_{DD} 为电源电压， K_o 是压控振荡器的增益。对于一个给定的 K_o 和 f_p ，这个式子可以用来计算 f_c 的近似值，从而得到理论上的近似捕捉范围 $2f_c$ 。

如果捕捉范围比截至频率大得多， $f_c / f_p \gg 1$ ，捕捉范围的表达式可以简化为：

$$2f_c = \sqrt{2K_o f_p V_{DD}} \quad (12)$$

注意，如果滤波器的截止频率 f_p 变低，则捕捉范围 $2f_c$ 变小。有时需要一个更宽的捕捉范围，这可以通过增大滤波器的截止频率 f_p 达到；但是，为改善噪声的影响，一个较低的截止频率有时也是需要的，它能较大地抑制较高的频率成分。

3 . 试验

这个实验的目的是了解基本的锁相环的原理，以及验证4046锁相环的有关功能，为锁相环的应用打下基础。

3 . 1 VCO元器件的选择

理论上计算出VCO的最小工作频率 f_{\min} 和最大工作频率 f_{\max} 是不可靠的。使用试验的办法确定 R_1, R_2 和 C_1 的值，使得 $f_{\min} = 8\text{kHz}$ 和 $f_{\max}=12\text{kHz}$ 。为得到 f_{\min} ,可以简单地连接VCO的输入端（9脚）到地；为得到最大的工作频率，把输入端连接到电源正电压 V_{DD} 。这里不需要滤波器。从试验中确定因子 k_1 和 k_2 ：

$$f_{\min} = \frac{k_1}{R_2(C_1 + 32\text{pF})} \quad (13)$$

$$f_{\max} = f_{\min} + \frac{k_2}{R_1(C_1 + 32\text{pF})} \quad (14)$$

3.2 VCO特性

对在 $0 \leq v_o \leq V_{DD}$ 范围内，测量和画出VCO的特性曲线 $f_{\text{osc}}-V_o$ 。这里没有使用滤波器。

在范围 $(v_o)_{\min} \leq v_o \leq V_{DD}$ ，压控振荡器的输出频率 f_{osc} 需要与输入电压 v_o 成线性关系。在 $v_o < (v_o)_{\min}$ 的时候，频率 f_{osc} 不依赖于 v_o 。

判定：

- 1 . $(v_o)_{\min}$,
2. 在 $v_o = V_{DD}/2$ 时VCO 的自由频率 f_o
3. 压控振荡器的增益 K_o 。

如果压控振荡器的特性是线性的， K_o 可以通过端点情况决定：

$$K_o = \frac{f_{\max} - f_{\min}}{V_{DD} - (v_o)_{\min}} \quad (15)$$

在 $v_o \geq (v_o)_{\min}$ 范围内对测点进行直线拟合，求其斜率也可得到同样的结果。

3.3 PLL操作

在这一部分，你需要进行闭环试验，也就是把RC滤波器插入到鉴相器和VCO之间，如图3所示的一样。使用信号发生器的输出作为锁相环的输入。调整输入信号的频率 ω_i 在VCO的自由

振荡频率 f_o 附近。加上 V_i 后，锁相环将进入锁定状态，压控振荡器的输出频率 f_{osc} 将严格等于输入信号的频率 f_i 。锁定状态可以用示波器观察到：如果 $f_i = f_{osc}$ ，由 v_i 和 V_{osc} 产生的波形将会十分稳定；否则，一个信号的波形相对于另外一个会产生移动或者模糊。

通过改变输入信号的频率 f_i ，判定锁相环的实际锁定范围，也就是从锁定状态开始看 f_i 可能的最大和最小取值范围。锁定范围需要在 f_{max} 和 f_{min} 之间；

判定输入信号的最小峰峰值范围，此时PLL保持锁定。

在锁定状态、输入信号频率 f_i 的三个点上，记录或者描绘出 v_i 、 V_{osc} 和 v_ϕ 的波形：

1. $f_i = f_o$;

2. f_i = 锁定范围的最低频率（需要与 f_{min} 相等或相近）;

3. f_i = 锁定范围的最高频率（需要与 f_{max} 相近或者相等）.

在试验报告中，比较理论情况下三个频率下的相位差与测得的相位差的关系，相位差为 v_i 和 V_{osc} 之间的相位差。

3.4 锁相环的特性

测量和描绘出锁相环的 $v_o(f_i)$ 特性。注意 v_o 具有直流成份，还有一个围绕其波动的交流成份。在这里的测试中，我们把兴趣集中在直流分量上，也就是说 v_o 可以使用直流万用表进行测量。因为 f_{osc} 直接取决于 v_o ，这个性能应该具有与图2中 $f_{osc}(f_i)$ 相同的形状。特别注意特性中的迟滞，这也就意味着需要双向变动 f_i 来得到图中的所有部分。在测试中，它将有助于监测锁相环是否失锁。当锁相环不在锁定状态时，电压 v_o 应该等于 $V_{DD}/2$ 。确定已经得到捕捉范围和锁定范围的端点。在试验报告中，找到理论预期的 $v_o(f_i)$ 特性，并与测量值进行比较。

3.5 滤波器变化对锁相环的影响

在这一部分，我们将观察改变滤波器的截止频率对锁相环的影响，以及 v_o 中的高频波动。可以通过改变滤波器元件(C_f 或者 R_f)之一达到改变滤波器的截止频率 f_p 的目的。覆盖频率范围 $100\text{Hz} < f_p < 10\text{kHz}$ 。作为 f_p 的参数，测量和绘出：

1. 捕捉范围的端点和捕捉范围 $2f_c$;

2. 在锁定状态下($f_i = f_o$)滤波器输出电压 v_o 中的电压波动的峰峰值

f_p 可以在允许的范围内取4个点。在试验报告中，比较试验结果与理论估计的差别。

4. 试验预习

注意：这个试验需要一个星期，试验报告需要两个星期。请参见教学计划。

仔细阅读、完成本试验所需的材料

1. 在图3中选择 C_1 , R_1 , 和 R_2 使得压控振荡器可以工作在 $f_{\min} = 8\text{kHz}$ 到 $f_{\max} = 12\text{kHz}$. 在工作范围内 (约在 $0 \leq v_o \leq V_{DD}$), 得到压控振荡器的灵敏度。工作电压 V_{DD} 取 15V 。
2. 选取 C_f 和 R_f , 得到滤波器的低频截止频率 $f_p = 1\text{kHz}$.
3. 如果 f_i 在 5kHz 到 15kHz , 选择 C_i 。
4. 假设 $v_i(t)$ 是一方波, 具有频率 f_i , PLL在锁定状态 ($f_{\text{osc}} = f_i$), v_o 是一直流分流加一微小的交流波动, 对如下的三个频率, 画出和标出 $v_i(t)$ 、 $v_{\text{osc}}(t)$, 判定电压 v_o :
 - a) $f_i = 9\text{kHz}$
 - b) $f_i = 10\text{kHz}$
 - c) $f_i = 11\text{kHz}$