

WT0132C5-S6/WT0132C5-S6U 技术规格书



版本1.0

2024年8月15日

免责申明和版权公告

本文中的信息，包括供参考的URL 地址，如有变更，恕不另行通知。

文档“按现状”提供，不负任何担保责任，包括对适销性、适用于特定用途或非侵权性的任何担保，和任何提案、规格或样品在他处提到的任何担保。本文档不负任何责任，包括使用本文档内信息产生的侵犯任何专利权行为的责任。本文档在此未以禁止反言或其他方式授予任何知识产权使用许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。

文中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。



修改记录

版本号	修改人	修改日期	理由	主要更改内容
V1.0	Pail	2024.8.15	首次创建	创建文档



目录

WT0132C5-S6/WT0132C5-S6U	1
免责申明和版权公告	2
修改记录	3
1. 概述	5
2. 功能框图	7
3. 硬件规格	7
3.1 WT0132C5-S6/WT0132C5-S6U 引脚布局&描述	7
3.2 Strapping 管脚	8
3.3 芯片启动模式控制	10
4. 外围应用设计及注意事项	10
4.1 电源接口	10
4.2 电源设计	11
4.3 使能接口	12
4.4 外设接口	12
4.5 射频设计注意事项	13
5. 电气特性	14
5.1 绝对最大额定值	14
5.2 建议工作条件	14
6. 原理图	14
6.1 模组与外围器件连接的应用电路图	14
7. 模组尺寸图	15
7.1 模组 WT0132C5-S6/WT0132C5-S6U 尺寸图	15

1. 概述

WT0132C5-S6 系列模组是深圳市启明云端有限公司推出的基于乐鑫 ESP32-C5 系列芯片设计的，集成双频 Wi-Fi & BLE 模组。WT0132C5-S6 支持 2.4 & 5G 双频 Wi-Fi6(802.11ax)、Bluetooth®5(LE)、Zigbee 及 Thread(802.15.4)，功能强大，具有丰富的外设接口，天线形式支持板载 PCB 天线或 I-PEX (3代) 射频同轴连接器，专为物联网 (IoT)、工业自动化、医疗保健、消费电子应用而设计。

WT0132C5-S6 采用 PCB 板载天线，WT0132C5-S6U 采用连接器连接外部天线。两款模组均有多种型号可供选择，具体见表 1 和表 2。

表1：WT0132C5-S6 系列型号对比

模组型号	Flash	PSRAM	模组尺寸 (mm)
WT0132C5-S6-N4	4 MB	-	27.00*16.00
WT0132C5-S6-N8	8 MB	-	
WT0132C5-S6-N16	16 MB	-	
WT0132C5-S6-N4R4	4 MB	4 MB	
WT0132C5-S6-N8R4	8 MB	4 MB	
WT0132C5-S6-N16R4	16 MB	4 MB	

表2：WT0132C5-S6U 系列型号对比

模组型号	Flash	PSRAM	模组尺寸 (mm)
WT0132C5-S6U-N4	4 MB	-	27.00*16.00
WT0132C5-S6U-N8	8 MB	-	
WT0132C5-S6U-N16	16 MB	-	
WT0132C5-S6U-N4R4	4 MB	4 MB	
WT0132C5-S6U-N8R4	8 MB	4 MB	
WT0132C5-S6U-N16R4	16 MB	4 MB	

CPU和存储

- 内置 ESP32-C5 系列芯片，32位RISC-V单核处理器，支持 240MHz 的时钟频率
- 320KB ROM
- 384KB HP SRAM
- 16KB LP SRAM
- SIPS flash

Wi-Fi

- 工作在 2.4 & 5 GHz 双频段，1T1R
- 工作信道中心频率范围：2412 ~ 2484 MHz, 5160 ~ 5885 MHz
- 兼容 IEEE 802.11ax 协议：仅 20MHz 非接入点工作模式
- 兼容 IEEE 802.11ac 协议：支持 20MHz 带宽
- 完全兼容 IEEE 802.11a/b/g/n 协议：支持 20 MHz 和 40 MHz 带宽，数据速率 150 Mbps

请注意 ESP32-C5 系列在 Station 模式下扫描时，SoftAP 信道会同时改变

蓝牙®

- 低功耗蓝牙 (Bluetooth LE)：Bluetooth 5
- BLE Mesh
- 高功率模式 (20 dBm)
- 速率支持 125 kbps、500 kbps、1 Mbps、2 Mbps
- 广播扩展
- 多广播
- 信道选择
- 功率控制
- 蓝牙与 2.4GHz WiFi 共存，共用同一个天线

IEEE 802.15.4

- 兼容 IEEE802.15.4-2015 协议
- 工作在 2.4GHz 频段，支持 OQPSK PHY
- 数据速率：250 Kbps
- 支持 Thread 1.3
- 支持 Zigbee 3.0

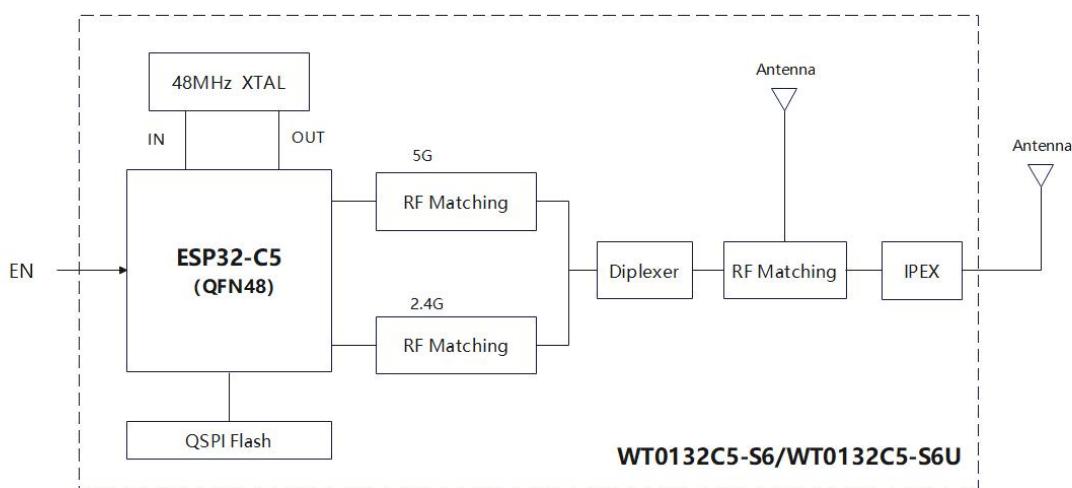
外设

- GPIO、SPI、并行IO、UART、I2C、I2S、RMT、LED PWM、ADC、USB串口/JTAG控制器等

天线形式

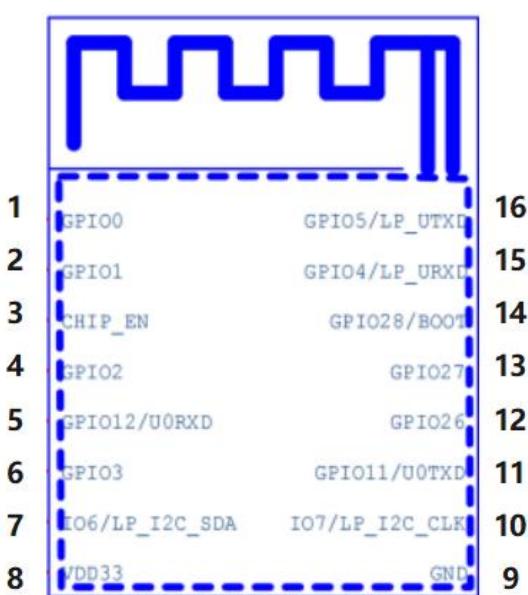
- 板载 PCB 天线或采用连接器连接外部天线

2. 功能框图



3. 硬件规格

3.1 WT0132C5-S6/WT0132C5-S6U 引脚布局&描述



引脚	名称	描述
1	I00	GPIO0, XTAL_32K_P, LP_GPIO0, LP_UART_DTRN
2	I01	GPIO1, XTAL_32K_N, LP_GPIO1, LP_UART_DSRN, ADC1_CHO
3	EN	高电平：芯片使能； 低电平：芯片关闭； 注意不能让 EN 管脚浮空。（模块内部10K上拉）
4	I02	GPIO2, MTMS, LP_GPIO2, LP_UART_RTSN, ADC1_CH1, FSPIQ
5	RXD0/I012	UORXD, GPIO12
6	I03	GPIO3, MTDI, LP_GPIO3, LP_UART_CTSN, ADC1_CH2
7	LP_I2C/I06	LP_I2C_SDA, LP_GPIO6, GPIO6, ADC1_CH5, FSPICLK
8	3V3	供电
9	GND	接地
10	LP_I2C/I07	LP_I2C_SCL, LP_GPIO7, GPIO7, FSPID
11	TXD0/I011	UOTXD, GPIO11
12	I026	GPIO26
13	I027	GPIO27
14	BOOT/I028	GPIO28
15	LP_RXD/I04	LP_UART_RXD, LP_GPIO4, GPIO4, MTCK, ADC1_CH3, FSPIHD
16	LP_TXD/I05	LP_UART_TXD, LP_GPIO5, GPIO5, MTDO, ADC1_CH4, FSPIWP

3.2 Strapping 管脚

芯片每次上电或复位时，都需要一些初始配置参数，如加载芯片的启动模式等。这些参数通过 strapping 管脚控制。复位放开后，strapping 管脚和普通 IO 管脚功能相同。

芯片复位时，strapping 管脚在复位时控制以下参数：

- **芯片启动模式** – GPIO27 和 GPIO28
- **ROM 代码日志打印** – GPIO27
- **JTAG 信号源** – GPIO7
- **晶振频率选择** – MTMS （仅在 Joint Download Boot 模式下有效）

GPIO28 在芯片复位时连接芯片内部的弱上拉电阻。如果 GPIO28 管脚没有外部连接或者连接的外部线路处于高阻抗状态，内部弱上拉将决定 GPIO28 的默认值。

Strapping 管脚默认配置

Strapping 管脚	默认配置	值
GPIO27	浮空	-
GPIO28	上拉	1
GPIO7	浮空	-
MTMS	浮空	-

要改变 strapping 管脚的值，可以连接外部下拉/上拉电阻。

所有 strapping 管脚都有锁存器。系统复位时，锁存器采样并存储相关 strapping 管脚的值，一直保持到芯片掉电或关闭。锁存器的状态无法用其他方式更改。因此，strapping 管脚的值在芯片工作时一直可读取，并可在芯片复位后作为普通 IO 管脚使用。

strapping 管脚的信号时序需遵循下表和下图所示的建立时间和保持时间。

参数	说明	最小值 (ms)
t_{SU}	建立时间，即拉高 CHIP_PU 激活芯片前，电源轨达到稳定所需的时间	0
t_H	保持时间，即 CHIP_PU 已拉高、strapping 管脚变为普通 IO 管脚开始工作前，可读取 strapping 管脚值的时间	3

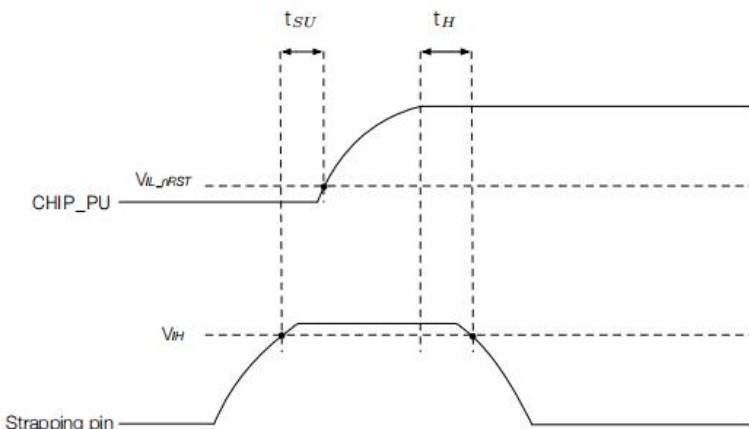


图 2-4. Strapping 管脚的

3.3 芯片启动模式控制

复位释放后，GPIO27 和 GPIO28 共同决定启动模式。详见下表。

启动模式	GPIO27	GPIO28
默认配置	- (浮空)	1 (上拉)
SPI Boot (默认)	任意值	1
Joint Download Boot	1	0

Joint Download Boot 模式下支持以下下载方式：

- USB-Serial-JTAG Download Boot
- UART Download Boot
- SPI Slave Download Boot

在 SPI Boot 模式下，ROM 引导加载程序通过从 SPI flash 中读取程序来启动系统。

在 Joint Download Boot 模式下，用户可通过 UART0、USB 或 SPI Slave 接口将二进制文件下载至 flash，或将二进制文件下载至 SRAM 并运行 SRAM 中的程序。

4. 外围应用设计及注意事项

WT0132C5-S6模块的使用需要满足基本工作要求。本章将介绍如何进行各个功能接口电路设计、注意事项，并提供设计参考。

4.1 电源接口

电源电路设计和布局，是整个产品设计中非常重要的环节，电源设计好坏影

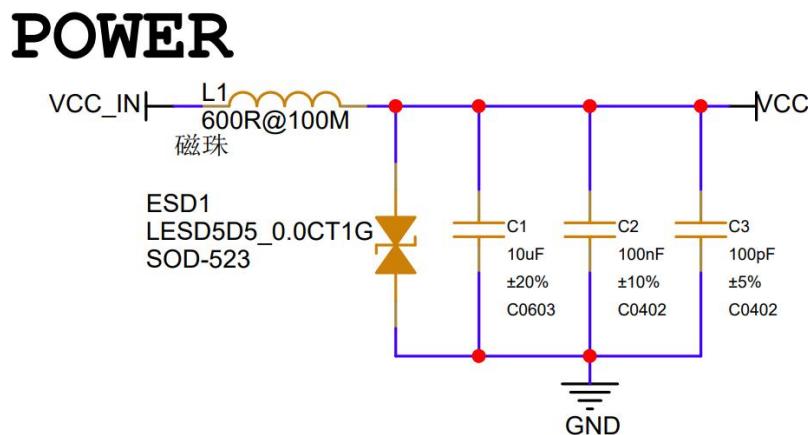
响整个产品的性能。请仔细阅读电源设计要求，遵循正确的电源设计原则，确保达到最优的电路性能。

电源接口

管脚名称	管脚序号	功能描述	备注
VCC	8	模块供电输入	3.0-3.6V (默认: 3.3V)
GND	9	模块供电输入地	请保证所有地引脚都有良好的接地

4.2 电源设计

WT0132C5-S6电源供电支持3.0-3.6V电源输入（典型值3.3V）。电源推荐设计建议如下图：

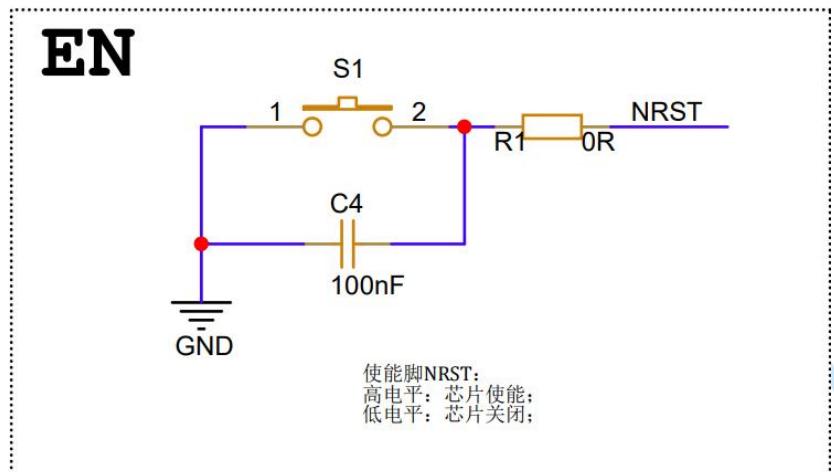


电源设计注意事项：

- 电源输入建议放置磁珠L1，滤除电源高频噪声。
- 模块供电最大输入电压3.6V，典型值为3.3V；VCC推荐走线宽度 $\geq 0.5\text{mm}$ 以上；
- 建议在模块供电处增加ESD管，ESD钳位工作电压VRWM=5V，需要靠近电源输入接口放置，确保电源浪涌电压进入到后端电路前即被钳位，保护后端器件及模块；
- C1可选择10uF铝电解电容或者陶瓷电容，可以提高电源的瞬间大电流续流能力，电容耐压值需大于输入电源电压的1.5倍以上；
- 靠近模块位置放置低ESR的旁路电容C2、C3，滤除电源中高频干扰；

4.3 使能接口

模块的使能EN管脚为3脚，该引脚连接芯片CHIP_PU，模块内部有10K上拉，也可通过使能管脚实现复位。模组上电后EN管脚默认高电平使能，在模块正常工作状态下，EN管脚输入低电平时可触发模块复位。如需按键复位请参考下图，建议在按键处并联100nF电容，滤除按键触发后的电平抖动。



4.4 外设接口

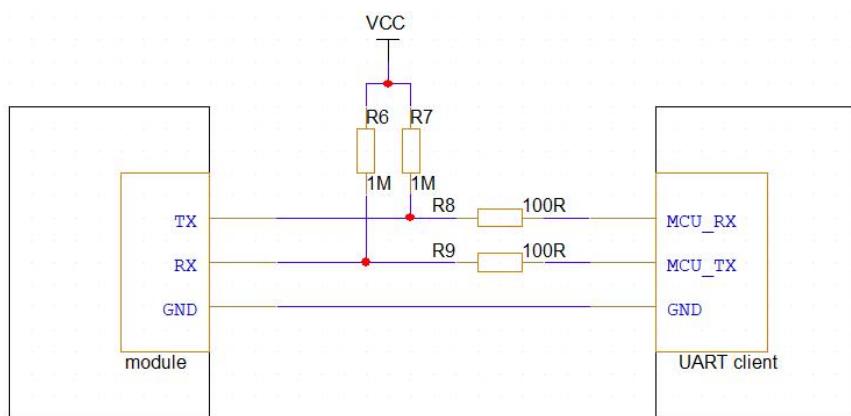
模块提供多种常用外设接口

串口接口

管脚名称	管脚序号	功能描述	备注
RXD0	5	串口接收	固件下载
TXD0	11	串口发送	固件下载
LP_RXD/I04	15	串口接收	低功耗串口
LP_TXD/I05	16	串口发送	低功耗串口

模块可以通过串口实现数据通讯及调试等功能。客户可以根据需求选择使用。推荐串口连接电路如图5所示。推荐预留上拉电阻防止芯片串口通信驱动能力不足，建议在RXD、TXD信号线串联100欧姆限流电阻，防止有脉冲电流，烧坏芯片。

串口连接参考设计



串口原理图设计注意事项:

- 请注意信号流向连接的对应关系。
- 模块串口电平为3.3V，如果UART和MCU逻辑电平不匹配，需要做电平转换

4.5 射频设计注意事项

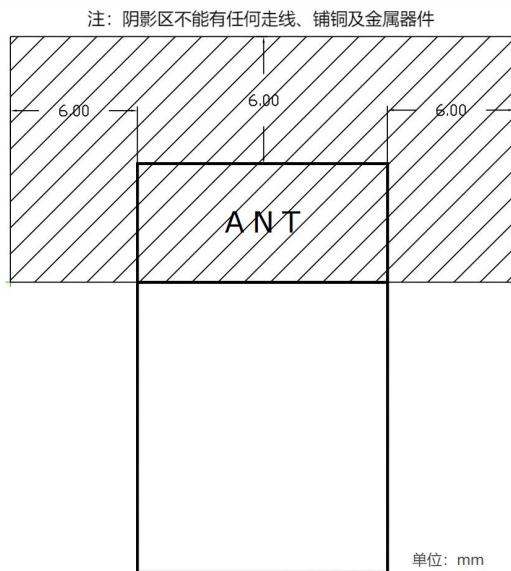
WT0132C5-S6模块使用的是板载PCB天线，WT0132C5-S6U模块使用的天线接口是三代IPEX底座，均在屏蔽罩以外的区域。模块天线区域应靠近产品边缘。

板载天线会受客户底板影响导致谐振频率偏移，如果对通信距离要求很高，需要客户准备好已经定型带模块的成品，提交我司进行测试验证。参考布局如下图所示：

射频参考布局图一



射频参考布局图二



5. 电气特性

5.1 绝对最大额定值

超出绝对最大额定值可能导致器件永久性损坏。这只是强调的额定值，不涉及器件在这些或其它条件下超建议工作条件技术规格指标的功能性操作。长时间暴露在绝对最大额定条件下可能会影响模组的可靠性。

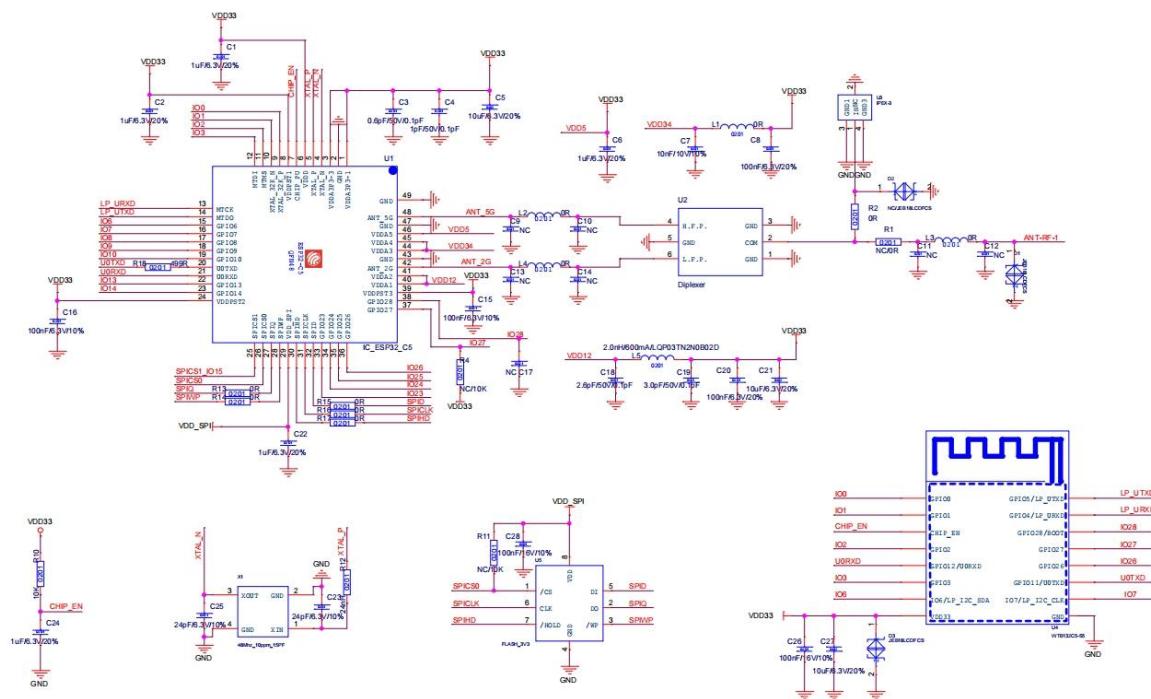
符号	参数	最小值	最大值	单位
VDD33	电源管脚电压	-0.3	3.6	V
T _{STORE}	存储温度	-40	85	°C

5.2 建议工作条件

符号	参数	最小值	典型值	最大值	单位
VDD33	电源管脚电压	3.0	3.3	3.6	V
I _{VDD}	外部电源的供电电流	0.5	-	-	A
T _A	工作环境温度	-40	-	85	°C

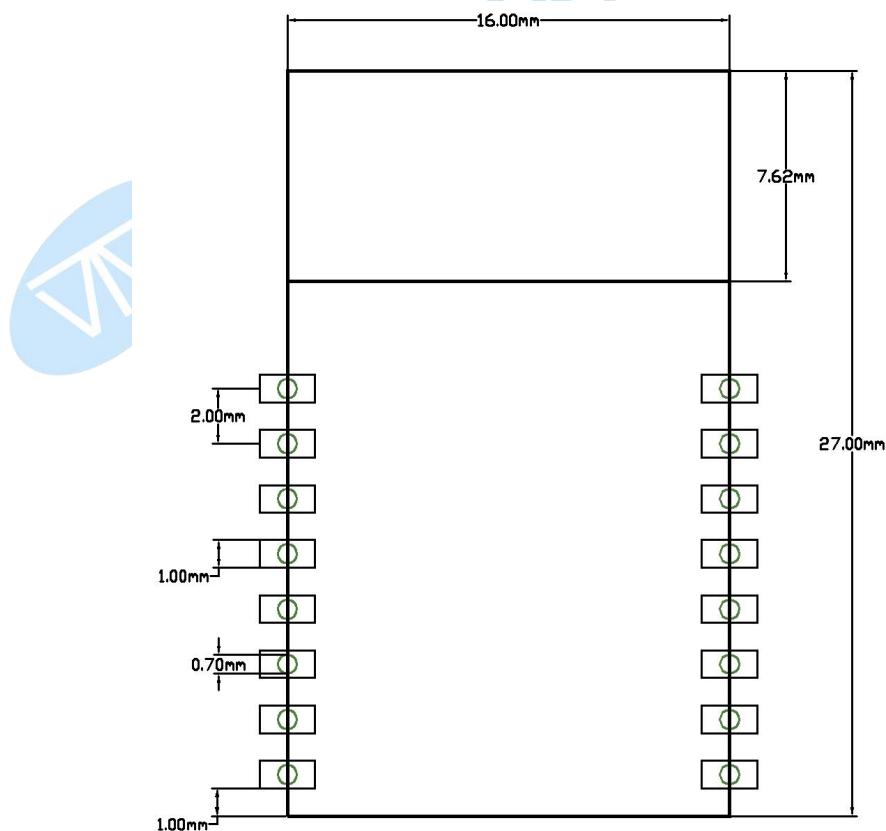
6. 原理图

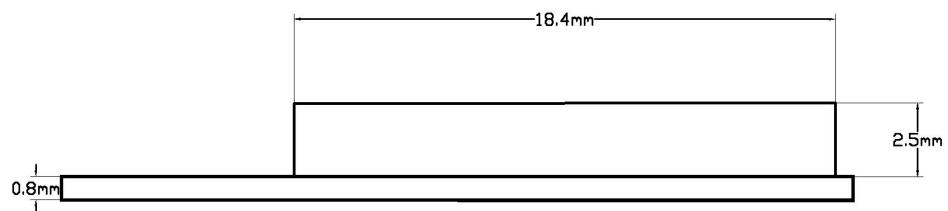
6.1 模组与外围器件连接的应用电路图



7. 模组尺寸图

7.1 模组 WT0132C5-S6/WT0132C5-S6U 尺寸图





WT wireless tag