



MIPI_CSI 参数和波形 设置指南

Richard Zhu

richardz@efinixinc.com

概述

- MIPI 的 Time 参数
 - MIPI 的 Timing 参数和波形的对应关系
 - MIPI Timing 的参数波形和设置
- MIPI 内部信号和外部信号对应关系
 - Vsync、Hsync、Dvalid
- MIPI 的底层协议和波形的关系
 - EoT、LPS、SoT
 - Data、Short Framer (FS、FE、LS、LE)

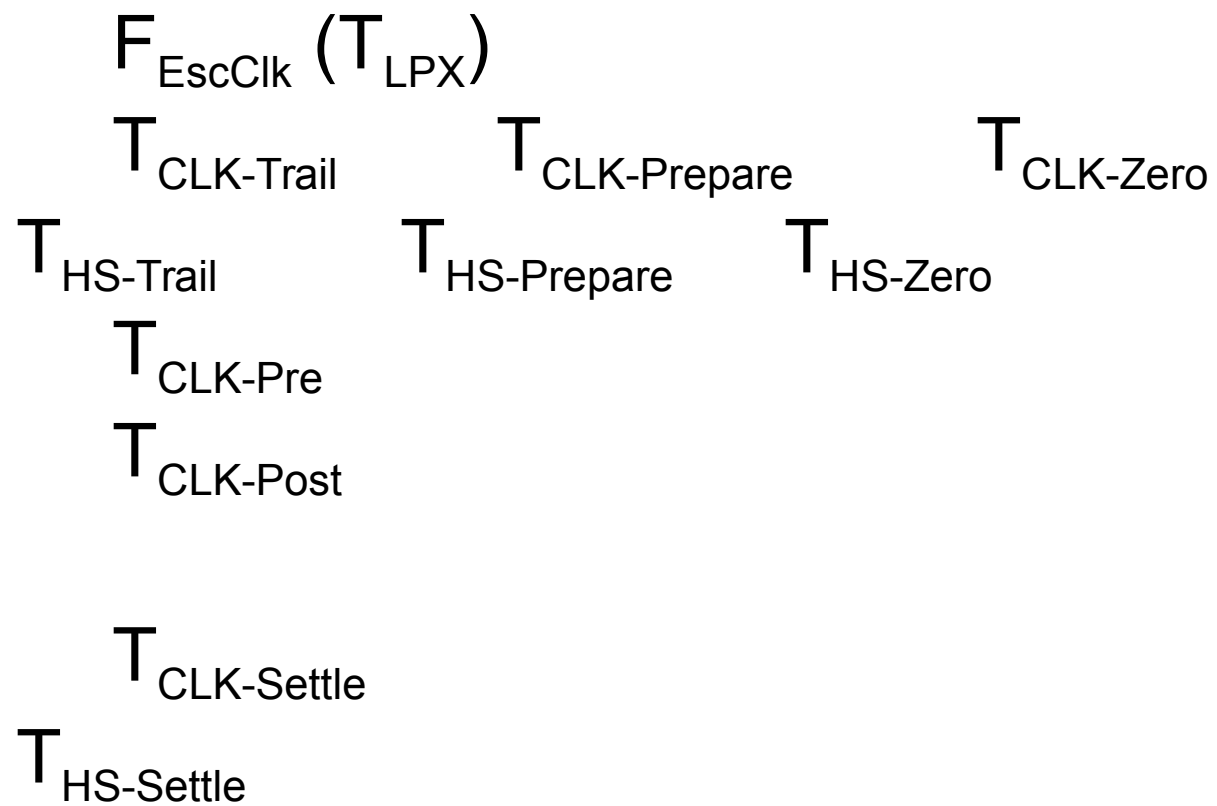
MIPI 的 Time 参数

- MIPITx

- Clk-Lane/Data-Lane
- Clk-Lane
- Data-Lane
- Clk-Lane -> Data-Lane
- Data-Lane -> Clk-Lane

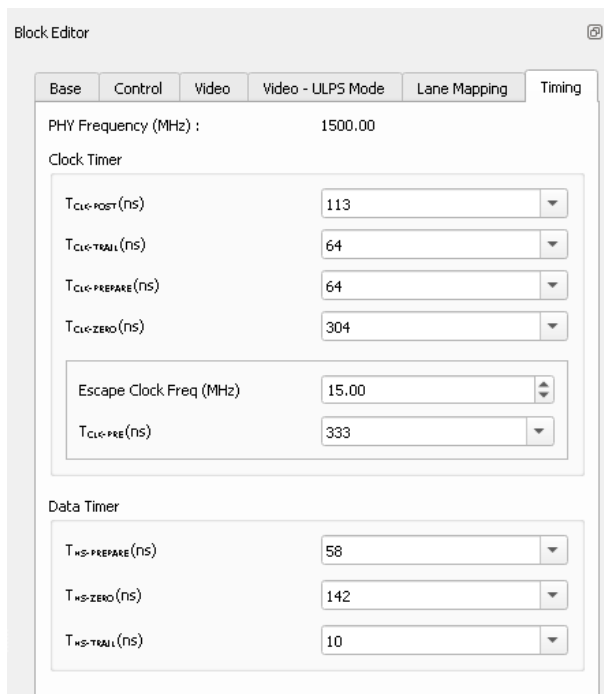
- MIPIRX

- Clk-Lane
- Data-Lane



MIPI Timing 参数

- MIPI 发送有 9 个参数需要设定



Block Editor

Base Control Video Video - ULPS Mode Lane Mapping Timing

PHY Frequency (MHz) : 1500.00

Clock Timer

T _{CLK-POST} (ns)	113
T _{CLK-TRAIL} (ns)	64
T _{CLK-PREPARE} (ns)	64
T _{CLK-ZERO} (ns)	304

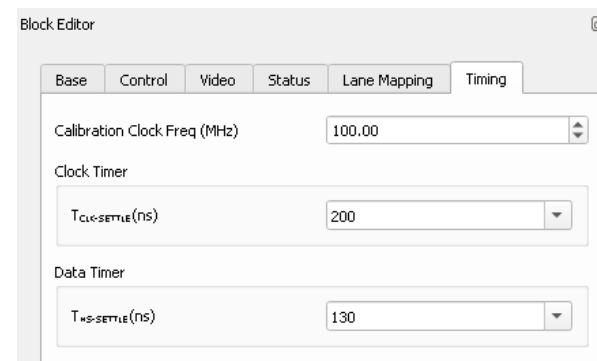
Escape Clock Freq (MHz) 15.00

T_{CLK-PRE} (ns) 333

Data Timer

T _{DS-PREPARE} (ns)	58
T _{DS-ZERO} (ns)	142
T _{DS-TRAIL} (ns)	10

- MIPI 接收有 2 个参数需要设定



Block Editor

Base Control Video Status Lane Mapping Timing

Calibration Clock Freq (MHz) 100.00

Clock Timer

T _{CLK-SETTLE} (ns)	200
------------------------------	-----

Data Timer

T _{DS-SETTLE} (ns)	130
-----------------------------	-----

MIPI 时钟定时参数和 MIPI 波形对应关系

$$\begin{aligned} T_{\text{CLK-Post}} &\geq 60\text{ns} + 52 \cdot UI \\ T_{\text{CLK-Trail}} &\geq 60\text{ns} \end{aligned}$$

$$\begin{aligned} T_{\text{CLK-Prepare}} &38\text{ns} \text{ --- } 95\text{ns} \\ T_{\text{CLK-Zero}} &\geq 300\text{ns} - T_{\text{CLK-Prepare}} \\ T_{\text{LPX}} &\geq 50\text{ns} \\ T_{\text{CLK-Pre}} &\geq 8UI \end{aligned}$$

Clock Timer

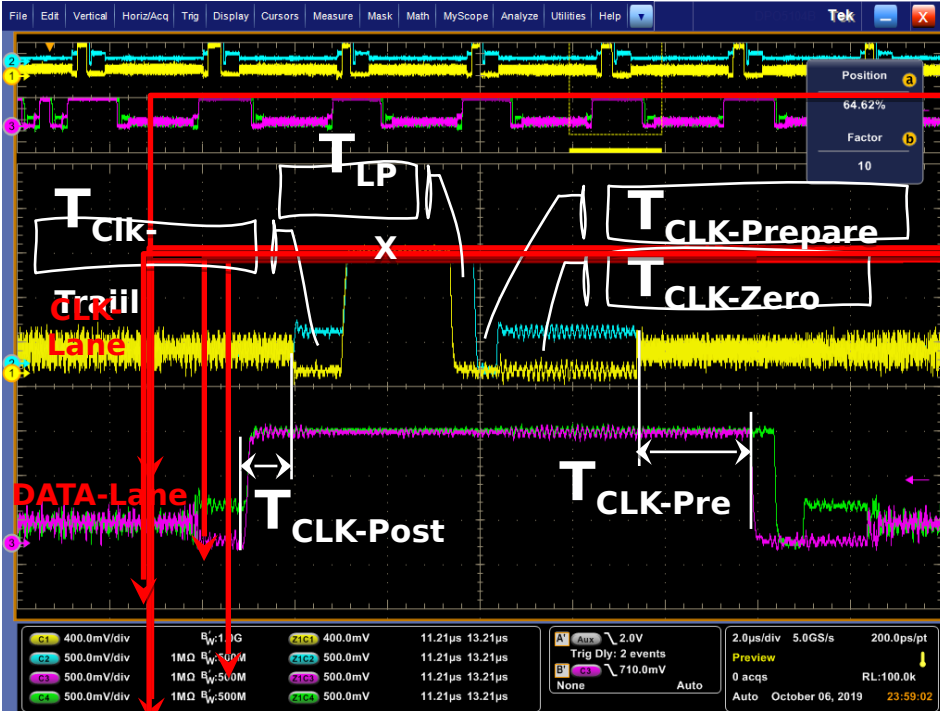
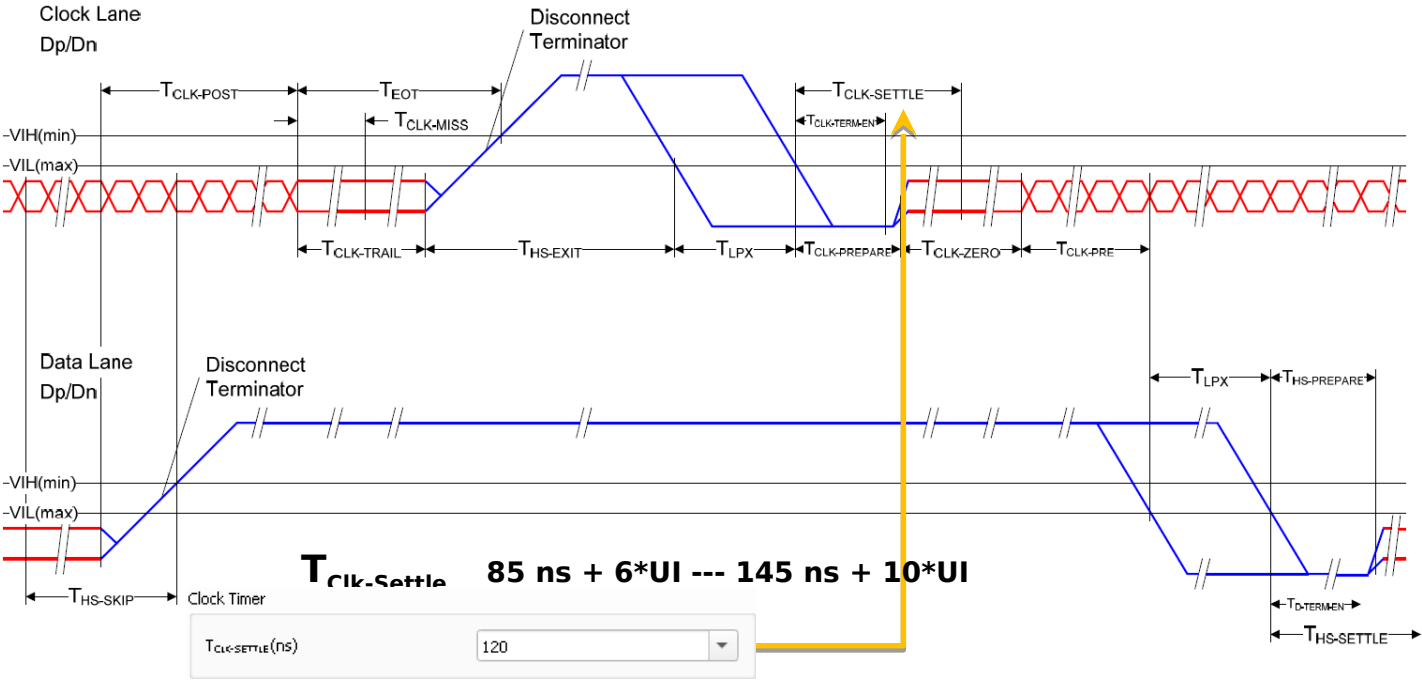
T _{CLK-POST} (ns)	249
T _{CLK-TRAIL} (ns)	64
T _{CLK-PREPARE} (ns)	56
T _{CLK-ZERO} (ns)	320

Escape Clock Freq (MHz)

15.00

T_{CLK-PRE}(ns)

400



MIPI 数据定时参数与 MIPI 波形对应关系

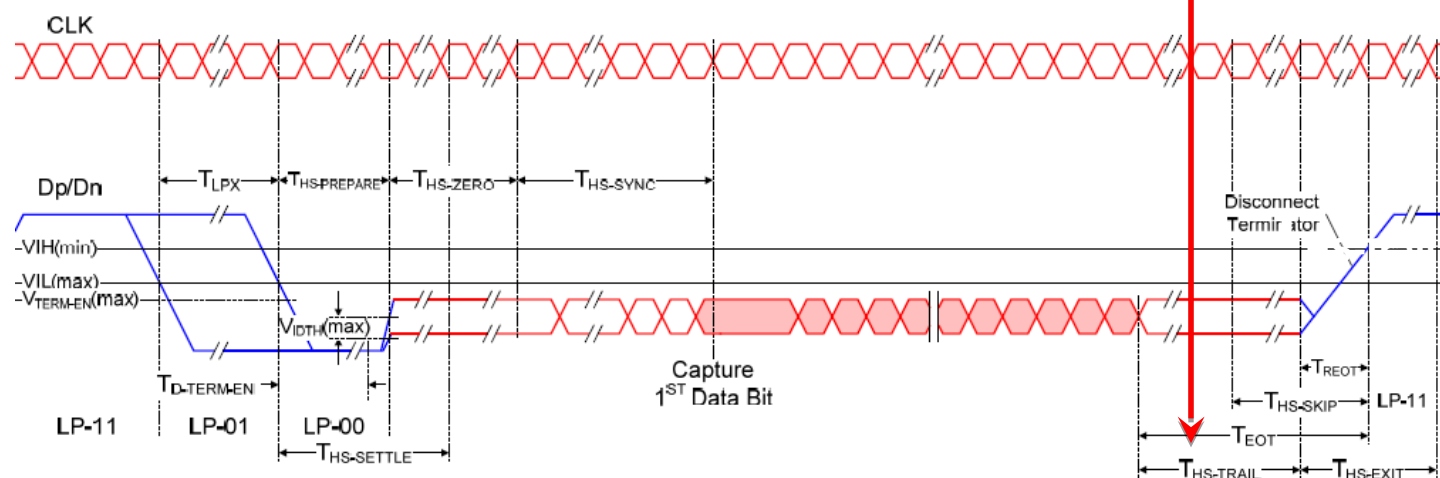
$$T_{\text{HS-Prepare}} \geq 85\text{ns} + 4 \cdot UI$$

$$T_{\text{HS-Zero}} \geq 145\text{ns} + 10 \cdot UI - T_{\text{HS-Prepare}}$$

$$T_{\text{HS-Trail}} \geq \max(n \cdot 8 \cdot UI, 60\text{ns} + n \cdot UI)$$

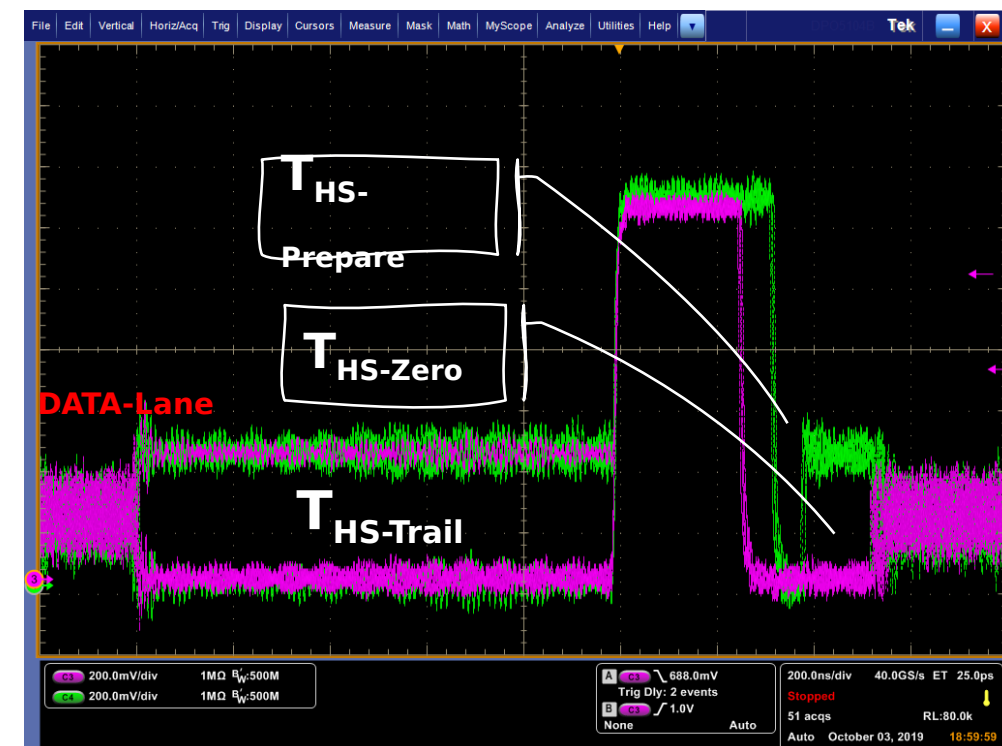
Data Timer

$T_{\text{HS-Prepare}}(\text{ns})$	66
$T_{\text{HS-Zero}}(\text{ns})$	150
$T_{\text{HS-Trail}}(\text{ns})$	970



Data Timer

$T_{\text{HS-Settle}}(\text{ns})$	110
-----------------------------------	-----



T_{CLK-Post} 设置和测量

Clock Timer

T_{CLK-POST}(ns) 113

T_{CLK-TRAIL}(ns) 64

T_{CLK-PREPARE}(ns) 64

T_{CLK-ZERO}(ns) 304

Escape Clock Freq (MHz) 15.00

T_{CLK-PRE}(ns) 333

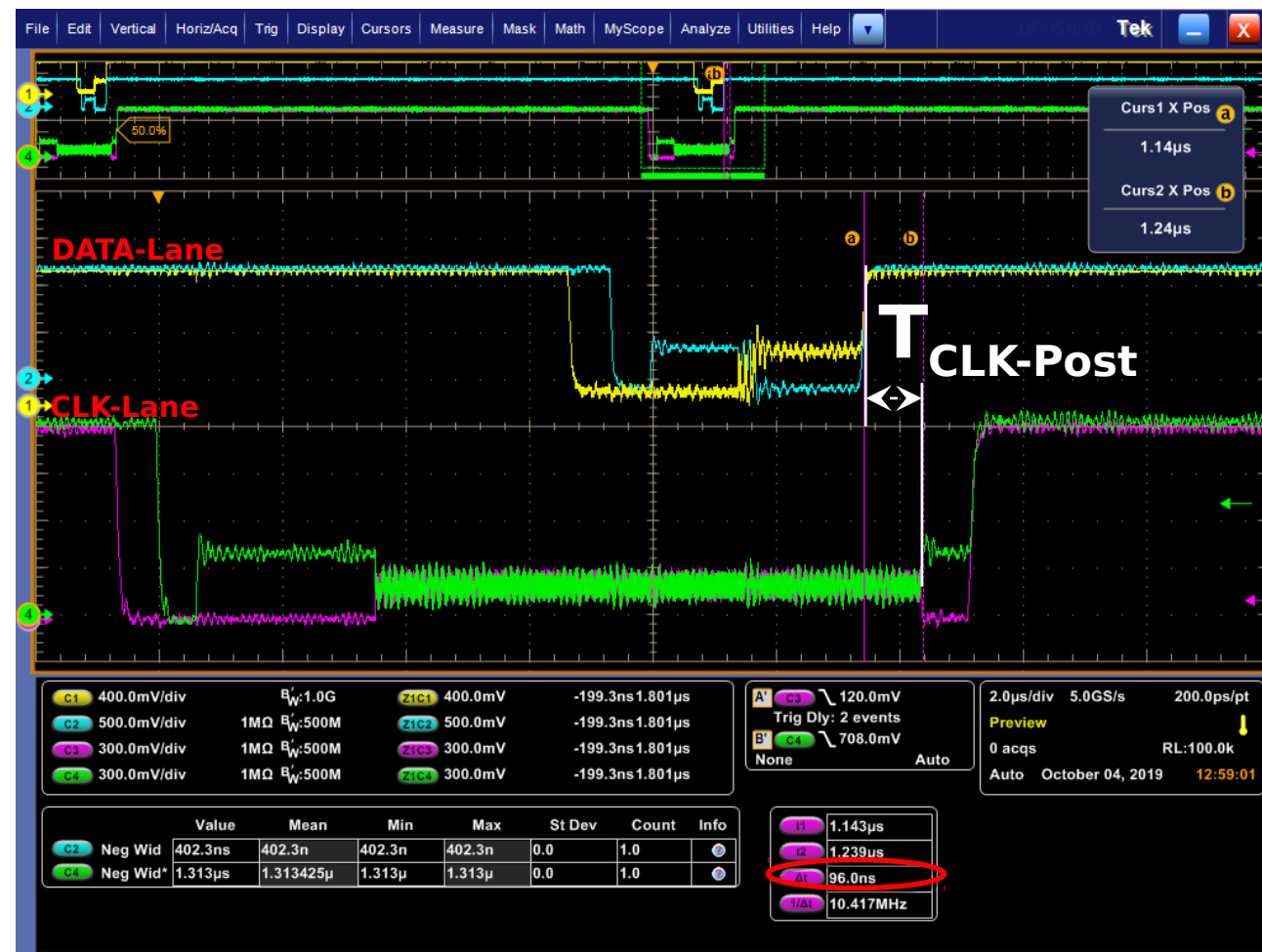
T_{CLK-Post} 标准要求 $\geq 60\text{ns} + 52*UI$

T_{CLK-Post} 是从 Data-Lane 结束 HS-Trail 到 CLK-Trail 的时间；

CLK-Post 期间，CLK-Lane 保持时钟正常发送；

下表是针对不同 MIPI 速率，可以设置的最小值

MIPI Rate	MHz	1500	1200	1000	800	500	400
Time/UI	ns	0.67	0.83	1.00	1.25	2.00	2.50
TCLK-Post(Min.)	ns	94.67	103.33	112.00	125.00	164.00	190.00



T_{CLK-Trail} 设置和测量

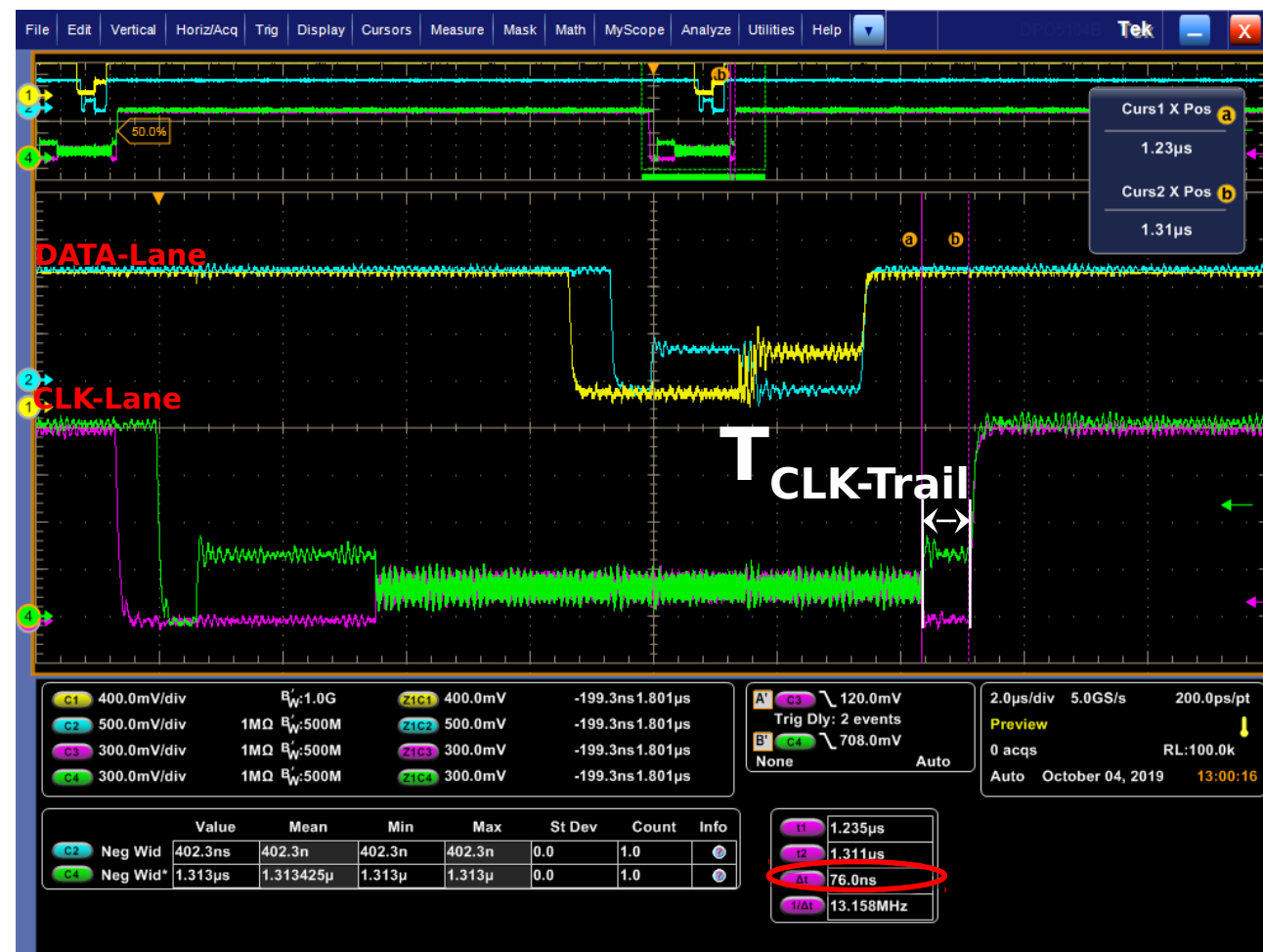
Clock Timer

T _{CLK-POST} (ns)	113
T _{CLK-TRAIL} (ns)	64
T _{CLK-PREPARE} (ns)	64
T _{CLK-ZERO} (ns)	304
Escape Clock Freq (MHz)	15.00
T _{CLK-PRE} (ns)	333

T_{CLK-Trail} 标准要求 ≥ 60ns

T_{CLK-Trail} 是 CLK-Lane 发送时钟结束到进入 LP-11 状态的时间;

CLK-Trail 期间 CLK-Lane 保持 HS-0 的状态;



$T_{\text{CLK-Prepare}}$ 设置和测量

Clock Timer

$T_{\text{CLK-POST}}$ (ns)	113
$T_{\text{CLK-TRAIL}}$ (ns)	64
$T_{\text{CLK-PREPARE}}$ (ns)	64
$T_{\text{CLK-ZERO}}$ (ns)	304

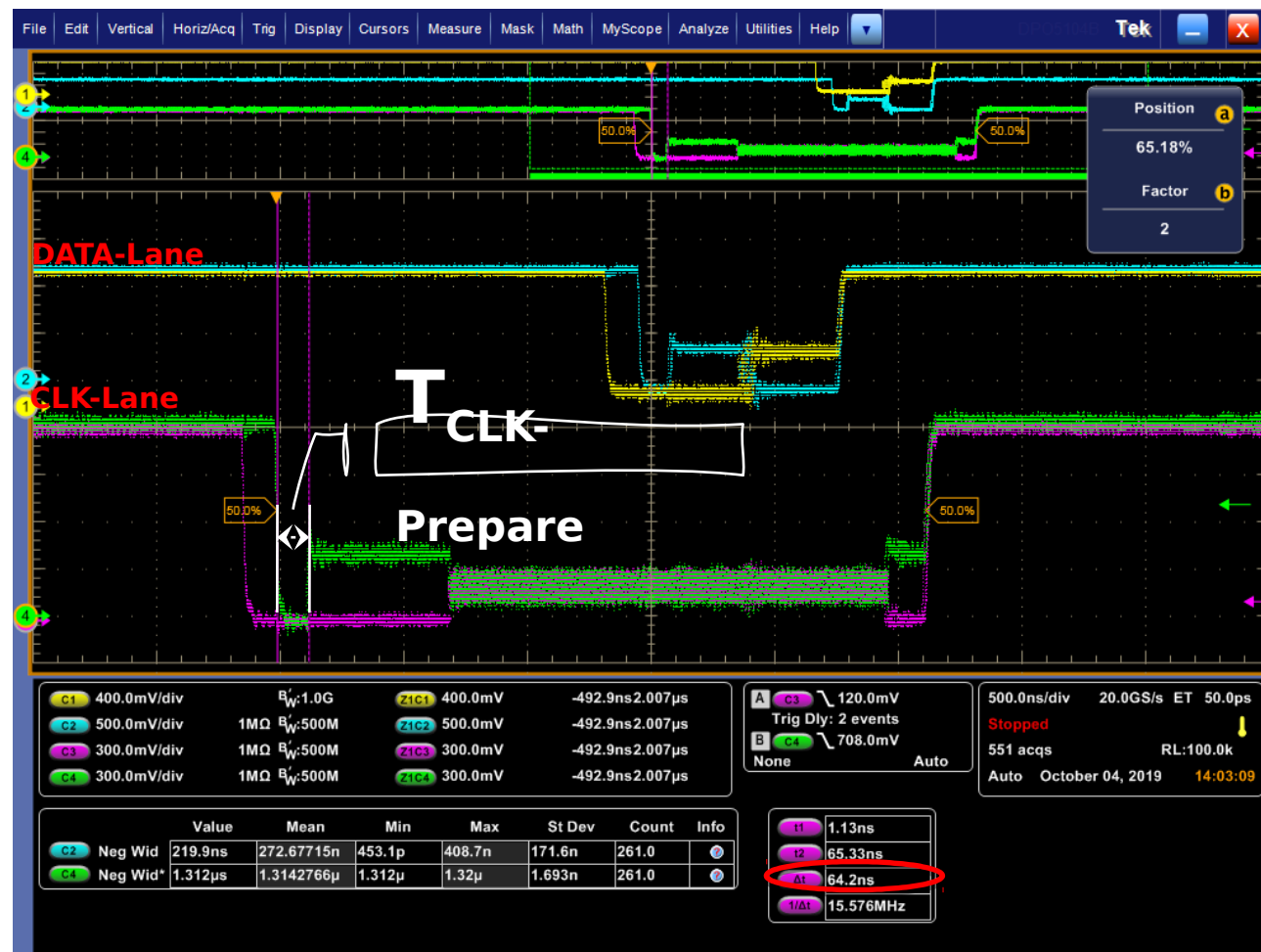
Escape Clock Freq (MHz) 15.00

$T_{\text{CLK-PRE}}$ (ns) 333

$T_{\text{CLK-Prepare}}$ 标准要求 $\geq 60\text{ns}$

$T_{\text{CLK-Prepare}}$ 是 CLK-Lane 的 LP-01 结束到进入 CLK-Zero 状态前的时间;

CLK-Prepare 期间 CLK-Lane 保持 LP-00 的状态;



$T_{\text{CLK-Zero}}$ 设置和测量

Clock Timer

$T_{\text{CLK-POST}}$ (ns)	113
$T_{\text{CLK-TRAIL}}$ (ns)	64
$T_{\text{CLK-PREPARE}}$ (ns)	64
$T_{\text{CLK-ZERO}}$ (ns)	304

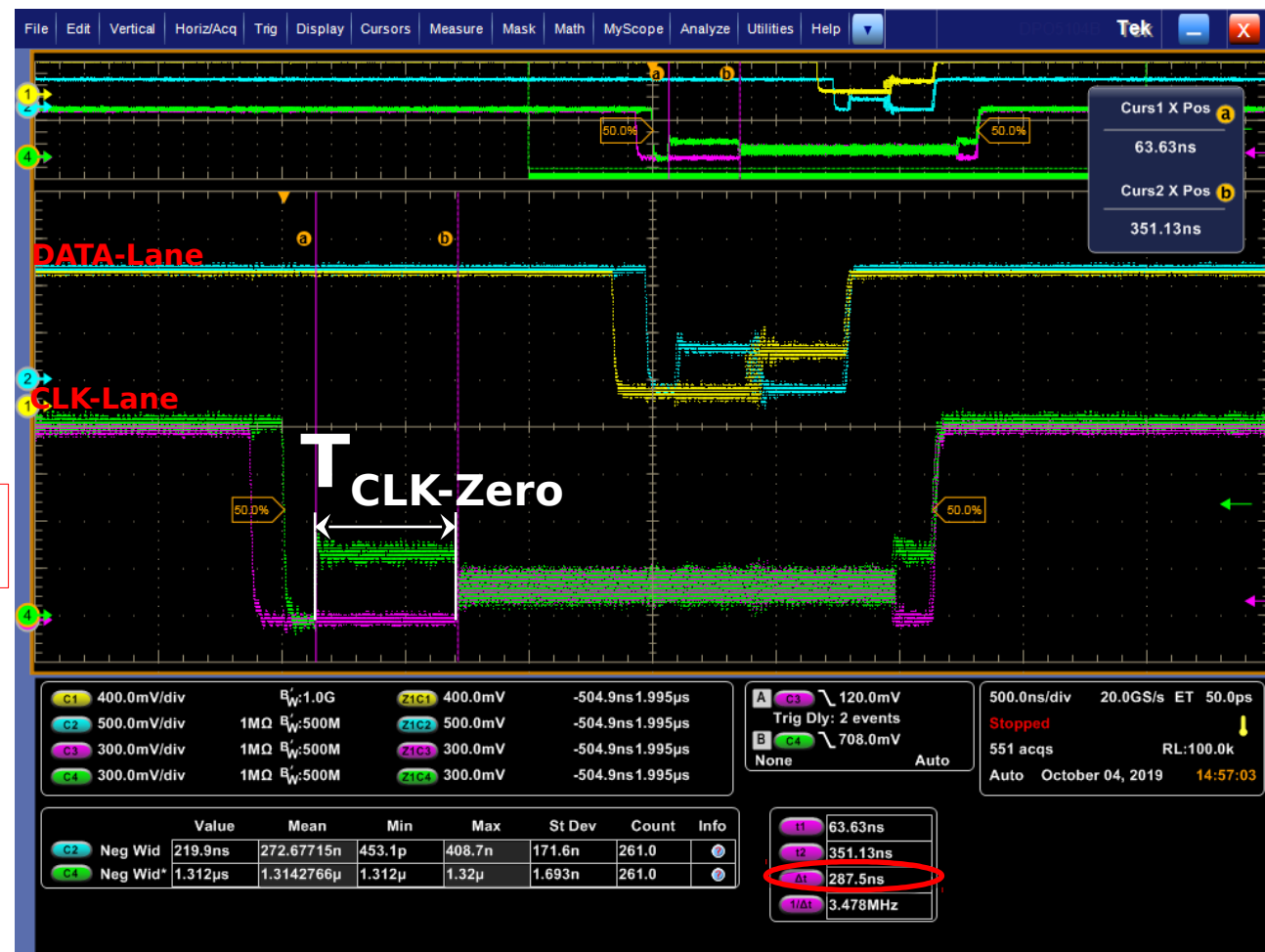
Escape Clock Freq (MHz) 15.00

$T_{\text{CLK-PRE}}$ (ns) 333

$T_{\text{CLK-Prepare}}$ 标准要求 $\geq 300\text{ns} - T_{\text{CLK-Prepare}}$

$T_{\text{CLK-Zero}}$ 是 CLK-Lane 的 CLK-Prepare 结束到进入时钟发送状态前的时间；

CLK-Zero 期间 CLK-Lane 保持 HS-0 的状态；



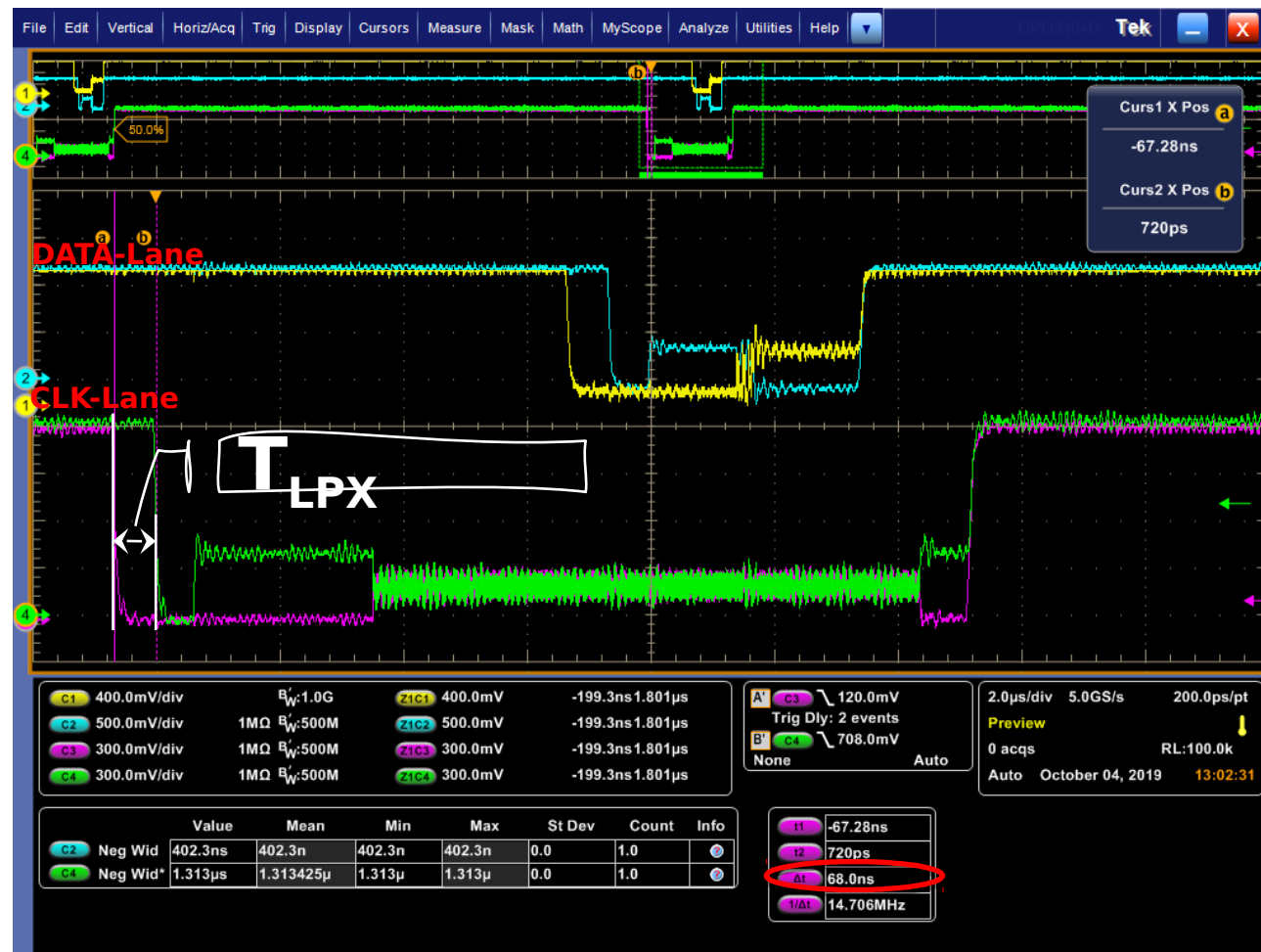
Escape Clock Freq 设置和测量

Clock Timer

$T_{CLK-POST}$ (ns)	113
$T_{CLK-TRAIL}$ (ns)	64
$T_{CLK-PREPARE}$ (ns)	64
$T_{CLK-ZERO}$ (ns)	304
Escape Clock Freq (MHz)	15.00
$T_{CLK-PRE}$ (ns)	333

T_{LPX} 标准要求 $\geq 50ns$

此处 Efinity 设置的是 Escape Clock Freq，取值范围为 10-20MHz，必须与输入的 Escape Clock 的频率一致；
另外标准要求发送和接收的 Escape Clock 的频率偏差不能超过 $2/3 \sim 3/3$ ；所以提供 Escape Clock 时必须和接收端的一致；



T_{CLK-Pre} 设置和测量

Clock Timer

T_{CLK-POST}(ns) 113

T_{CLK-TRAIL}(ns) 64

T_{CLK-PREPARE}(ns) 64

T_{CLK-ZERO}(ns) 304

Escape Clock Freq (MHz) 15.00

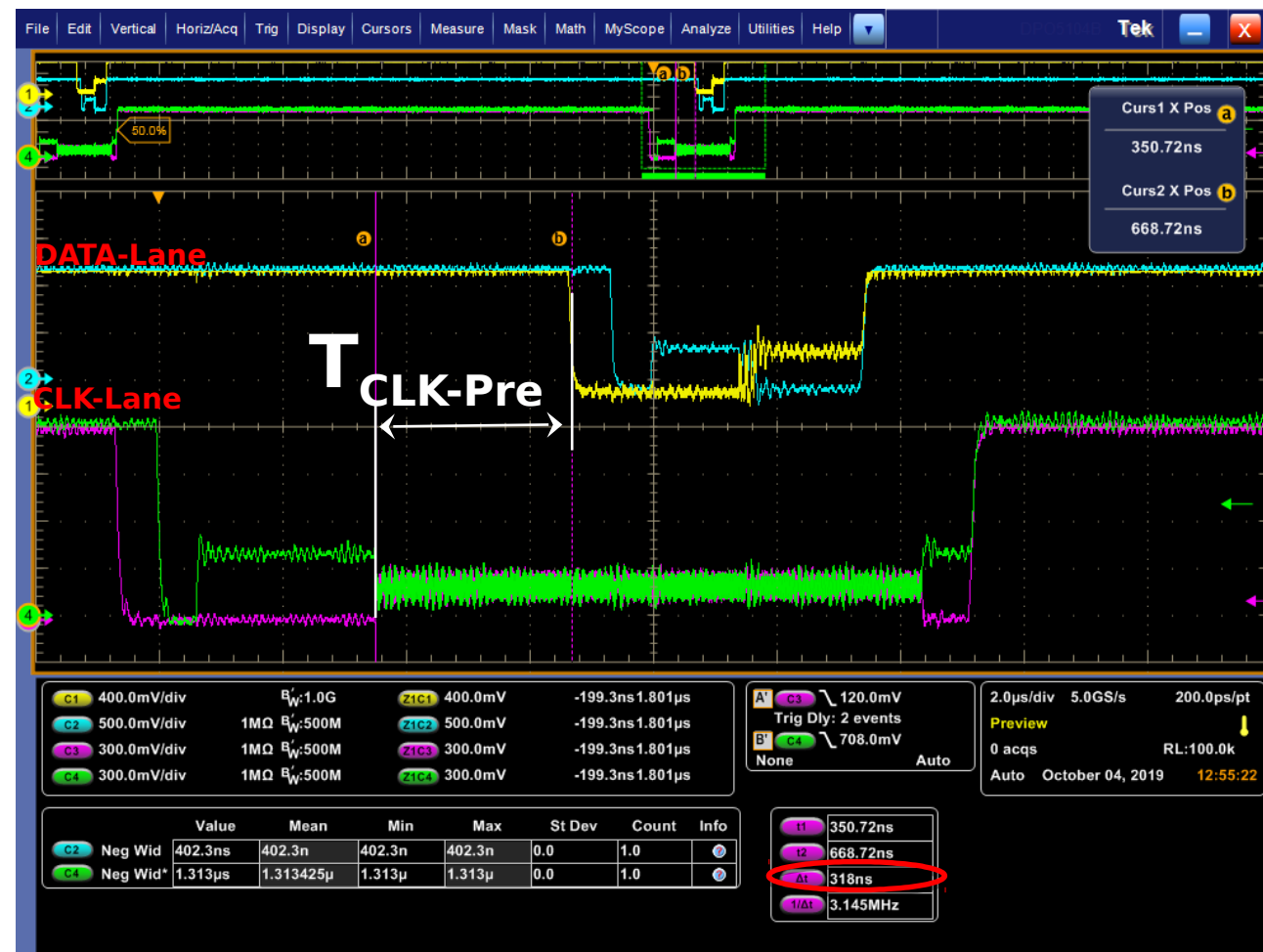
T_{CLK-PRE}(ns) 333

T_{CLK-Pre} 标准要求 $\geq 8 \cdot UI$

T_{CLK-Pre} 是 CLK-Lane 的 CLK-Zero 结束到 DATA-Lane 退出 LP-11 状态前的时间;
 CLK-Pre 期间 CLK-Lane 保持时钟发送的状态;

下表是针对不同 MIPI 速率, 可以设置的最小值

MIPI Rate	MHz	1500	1200	1000	800	500	400
Time/UI	ns	0.67	0.83	1.00	1.25	2.00	2.50
TCLK-Post(Min.)	ns	5.33	6.67	8.00	10.00	16.00	20.00



T_{HS-Prepare} 设置和测量

Data Timer

T_{HS-PREPARE}(ns) 58

T_{HS-ZERO}(ns) 142

T_{HS-TRAIL}(ns) 10

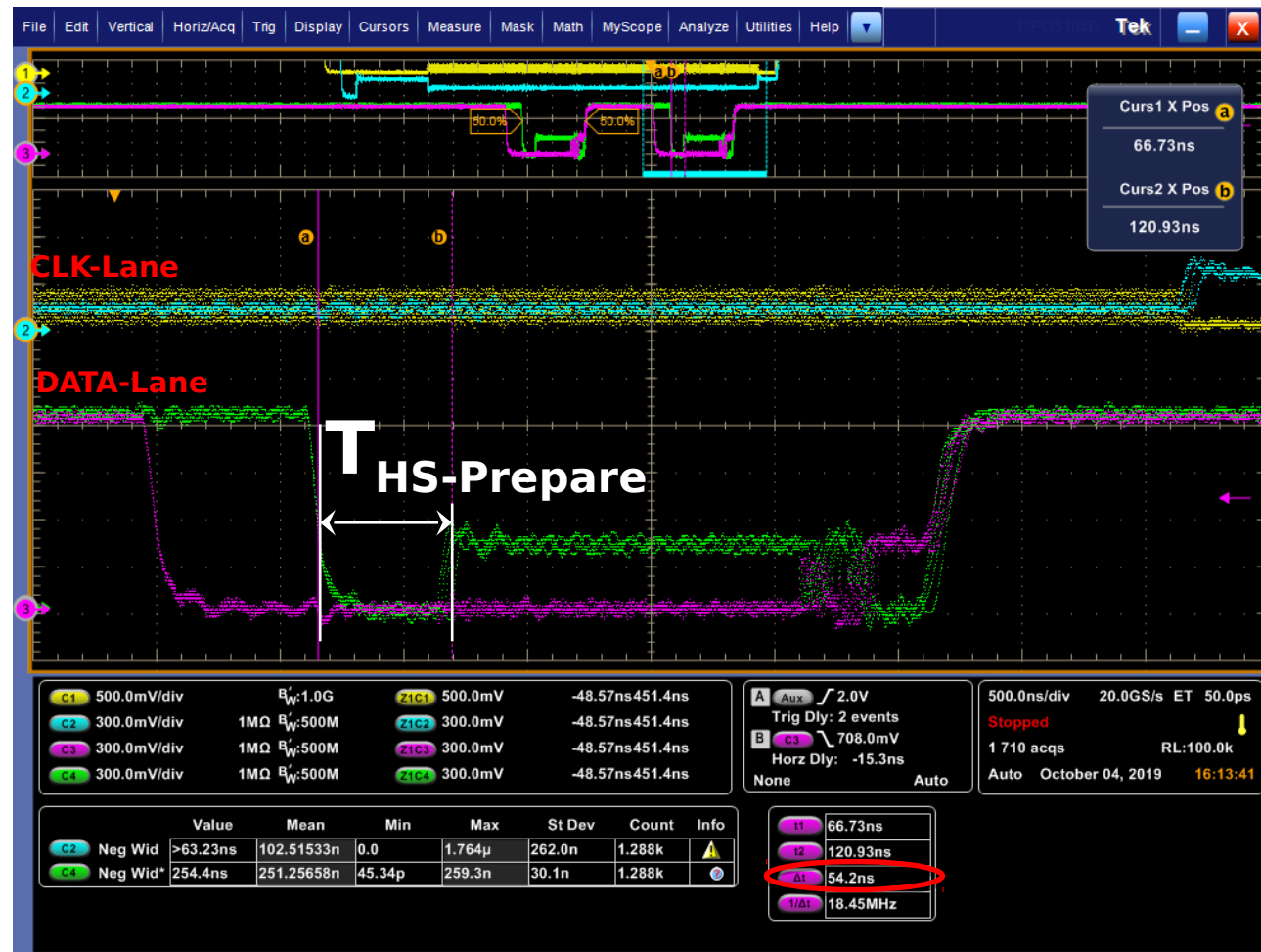
T_{HS-Prepare} 标准要求
 $\geq 40\text{ns} + 4*UI \leq 85\text{ns} + 6*UI$

T_{HS-Prepare} 是 DATA-Lane 的 LP-01 结束到进入 HS-Zero 状态前的时间；

HS-Prepare 期间 DATA-Lane 保持 LP-00 的状态；

下表是针对不同 MIPI 速率，可以设置的取值范围

MIPI Rate	MHz	1500	1200	1000	800	500	400
Time/UI	ns	0.67	0.83	1.00	1.25	2.00	2.50
T _{HS-Prepare} (Min)	ns	42.67	43.33	44.00	45.00	48.00	50.00
T _{HS-Prepare} (Max)	ns	89.00	90.00	91.00	92.50	97.00	100.00



T_{HS-Zero} 设置和测量

Data Timer

T_{HS-PREPARE}(ns) 58

T_{HS-ZERO}(ns) 142

T_{HS-TRAIL}(ns) 10

T_{HS-Zero} 标准要求

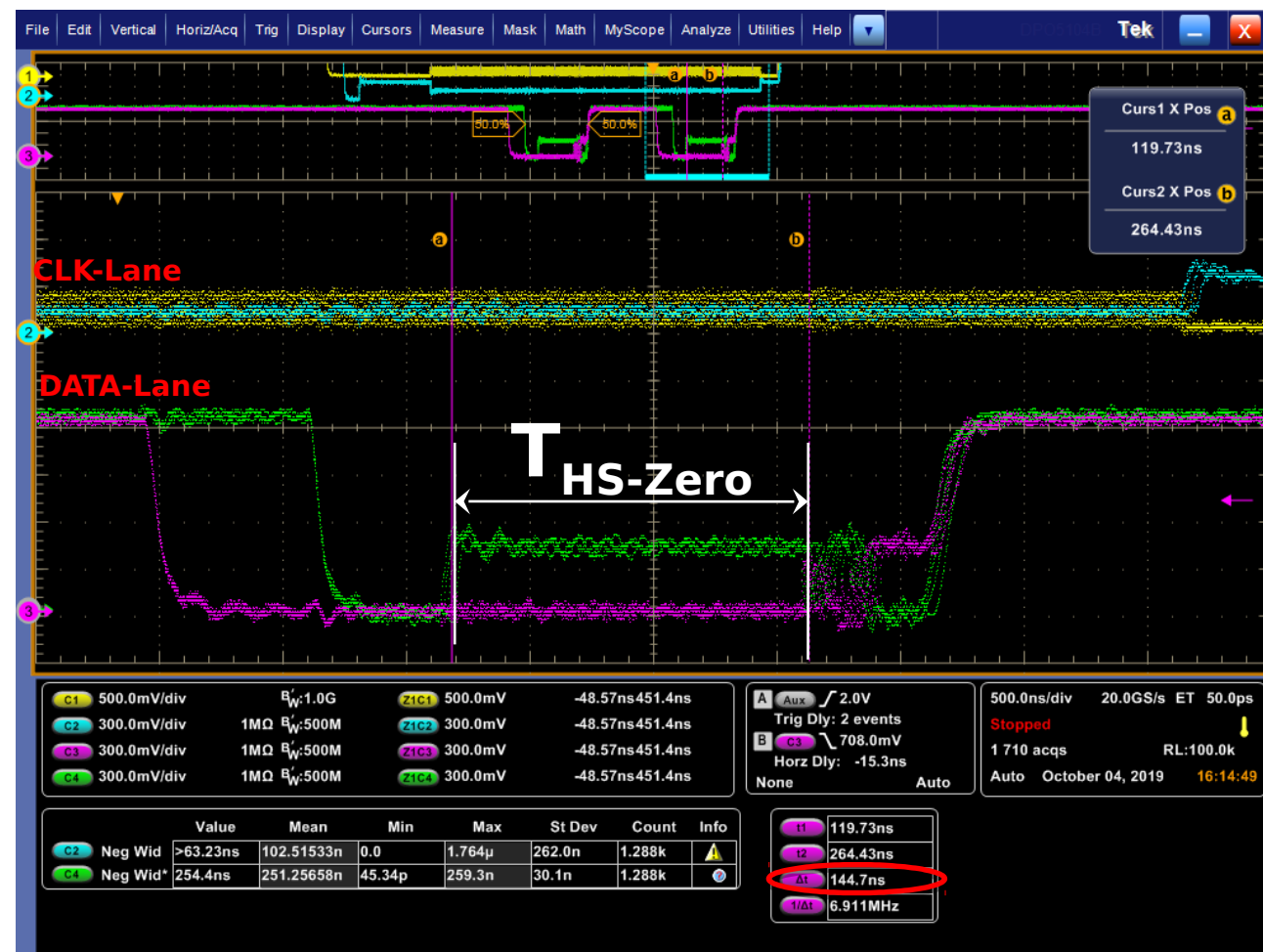
$$\geq 145\text{ns} + 10 \cdot \text{UI} - T_{\text{HS-Prepare}}$$

T_{HS-Zero} 是 DATA-Lane 的 HS-Prepare 结束到进入数据发送状态前的时间；

HS-Zero 期间 DATA-Lane 保持 HS-0 的状态；

下表是针对不同 MIPI 速率，可以设置的最小值

MIPI Rate	MH	1500	1200	1000	800	500	400
Time/UI	ns	0.67	0.83	1.00	1.25	2.00	2.50
T _{HS-Zero} + T _{HS-Prepare} (Min)	ns	151.67	153.33	155.00	157.50	165.00	170.00



T_{HS-Trail} 设置和测量

Data Timer

T_{HS-PREPARE}(ns) 58

T_{HS-ZERO}(ns) 142

T_{HS-TRAIL}(ns) 10

T_{HS-Zero} 标准要求 $\geq \max(n \cdot 8 \cdot UI, 60 + n \cdot 4 \cdot UI)$

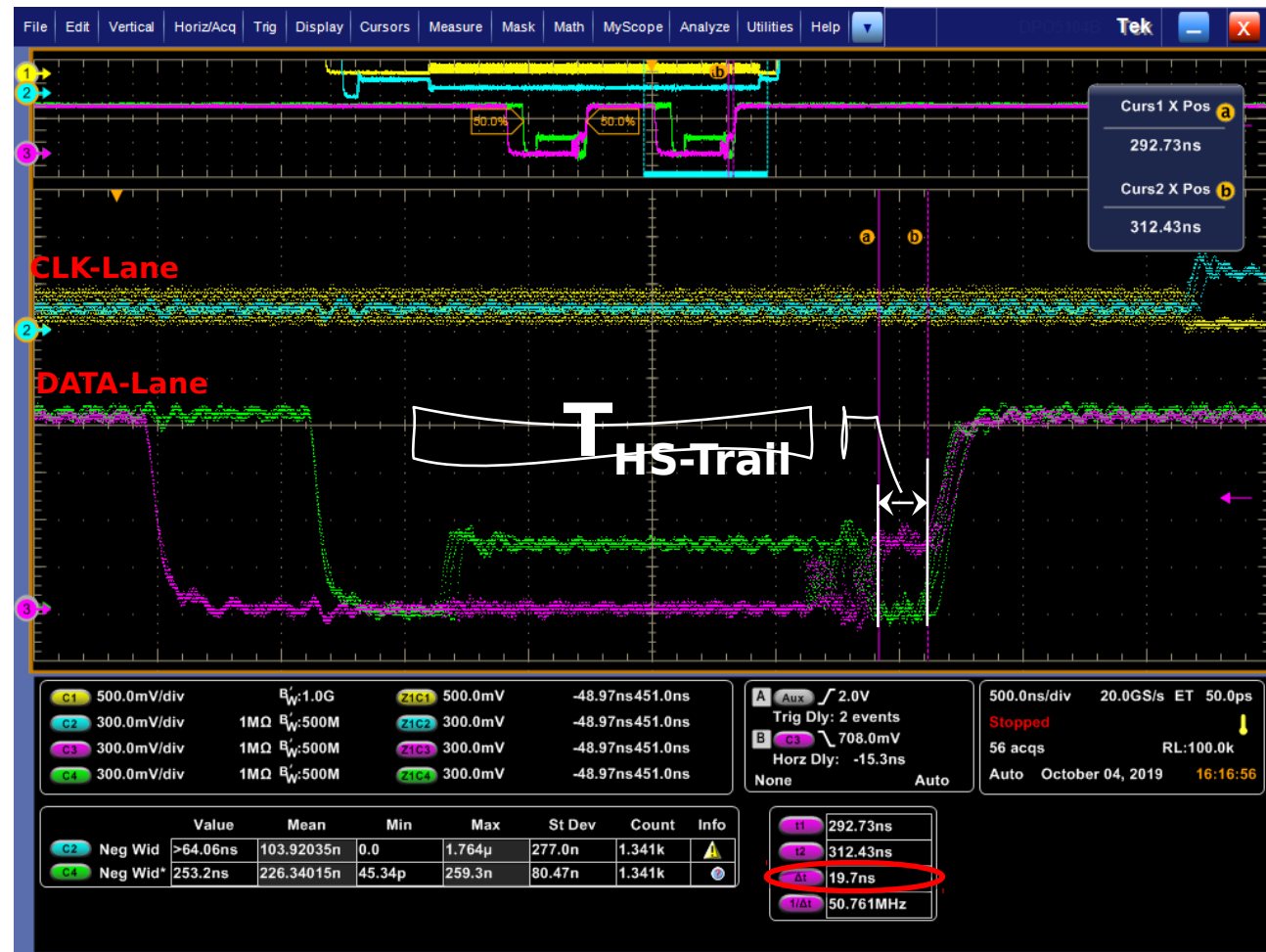
n 在正向模式 +1 反向模式 4；CSI 不支持反向模式，所以 n 取 1；
由于只有 MIPI 速率小于 70M，8*UI 才大于 60+4*UI，所以我们取 60+4*UI；

T_{HS-Trail} 是 DATA-Lane 的数据发送结束到进入 LP-11 状态前的时间；

HS-Trail 期间 DATA-Lane 保持 HS-0 的状态；

下表是针对不同 MIPI 速率，可以设置的最小值

MIPI Rate	MH	1500	1200	1000	800	500	400
Time/UI	z	0.67	0.83	1.00	1.25	2.00	2.50
T _{HS-Trail} (Min)	ns	62.67	63.33	64.00	65.00	68.00	70.00



$T_{\text{CLK-Settle}}$ 设置和测量

Clock Timer

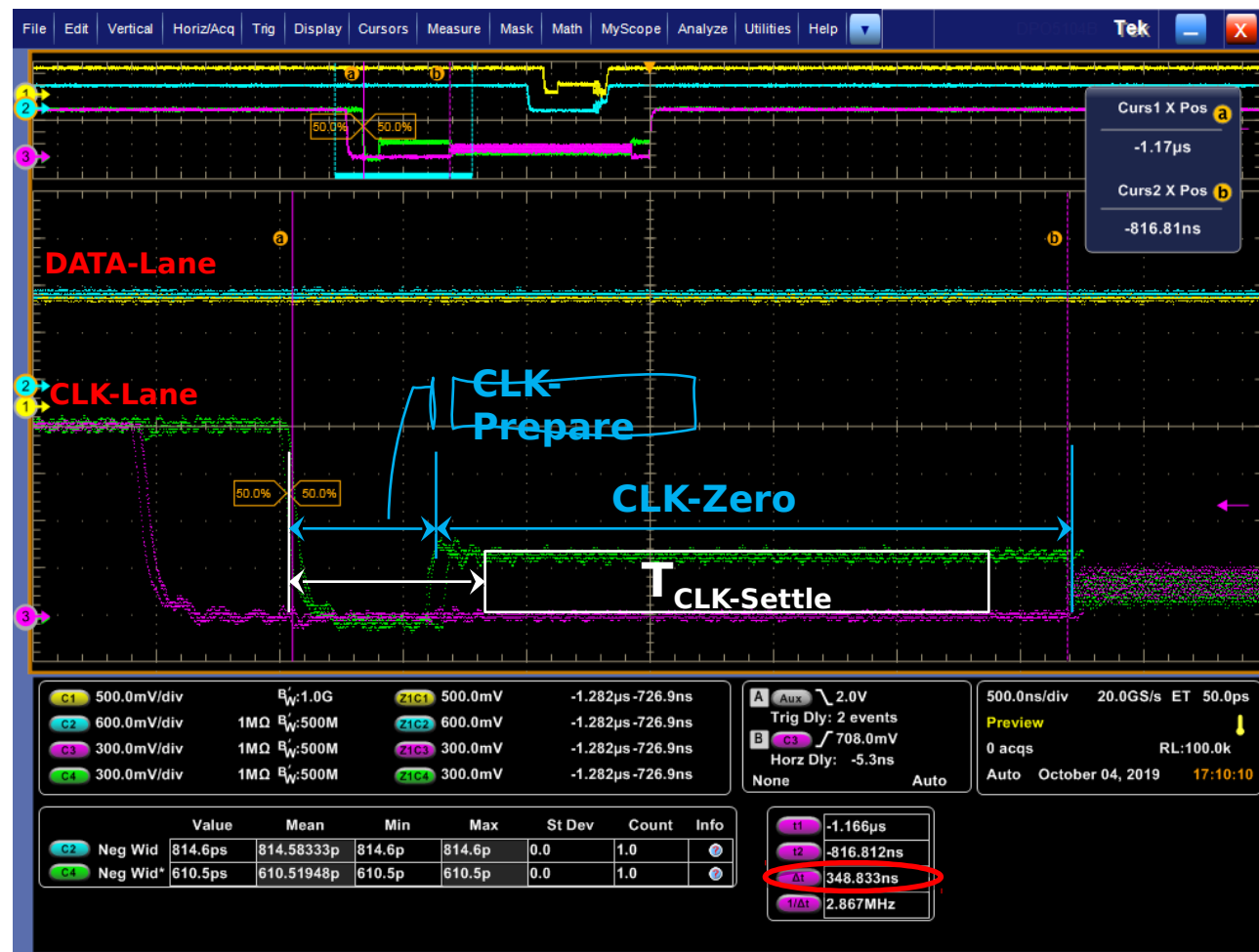
$T_{\text{CLK-SETTLE}}(\text{ns})$ 200

Data Timer

$T_{\text{HS-SETTLE}}(\text{ns})$ 130

$T_{\text{CLK-Settle}}$ 标准要求 $\geq 95\text{ns}$ $\leq 300\text{ns}$

$T_{\text{CLK-Settle}}$ 设置接收器接收时钟 Lane 时应忽略的时间区间，这个时间是从 CLK-Prepare 开始计算的；
建议根据信号源端的波形，把 $T_{\text{CLK-Settle}}$ 设置在 HS-Zero 的区间；躲开信号不稳定的区域即可；



T_{HS-Settle} 设置和测量

Clock Timer

T_{CLK-SETTLE}(ns) 200

Data Timer

T_{HS-SETTLE}(ns) 130

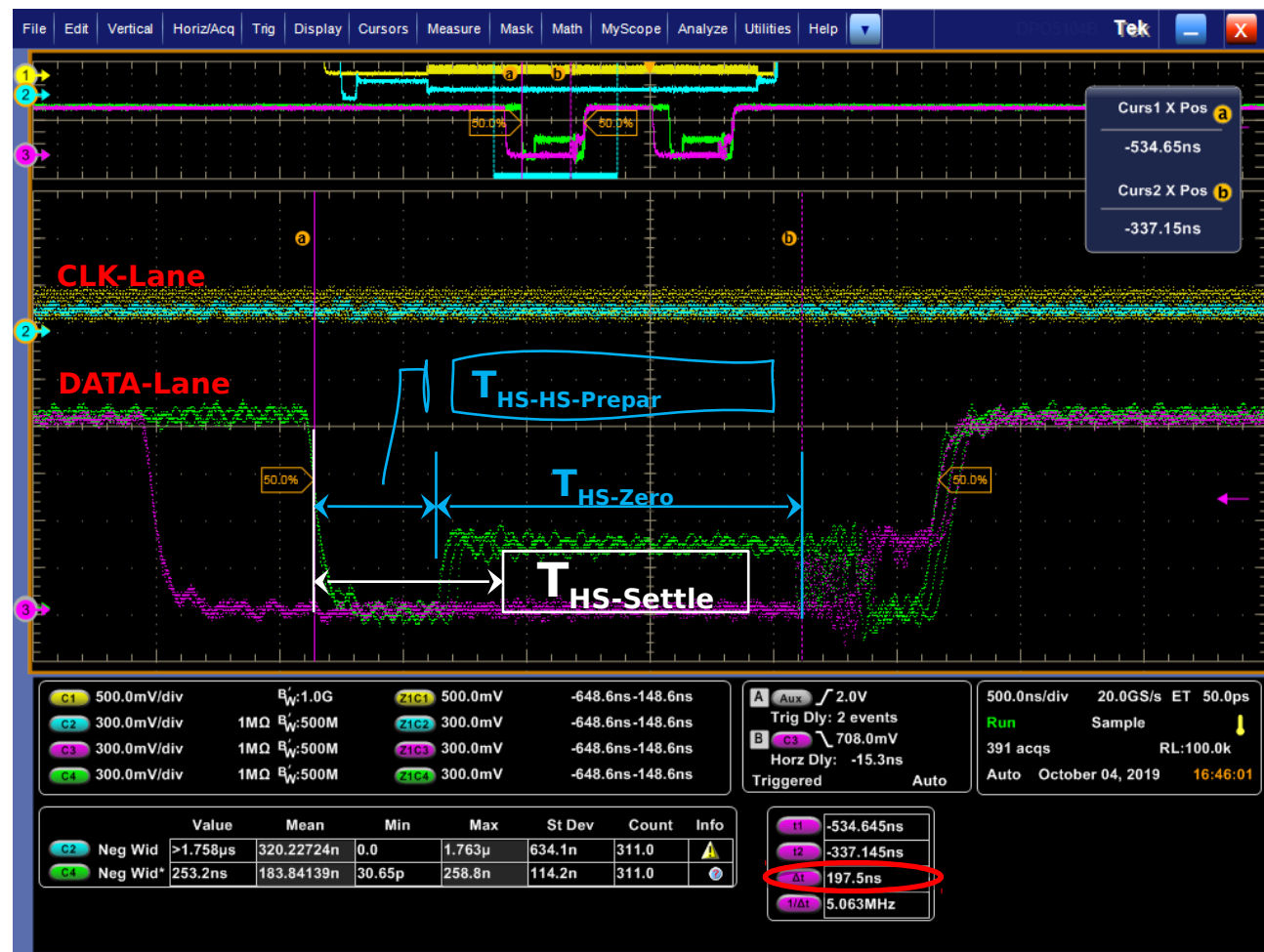
T_{HS-Settle} 标准要求

$\geq 85\text{ns} + 6*UI \leq 145\text{ns} + 10*UI$

T_{HS-Settle} 设置接收器应忽略的时间区间，这个时间是从 HS-Prepare 开始计算的；
建议根据信号源端的波形，把 T_{HS-Settle} 设置在 HS-Zero 的区间；避开信号不稳定的区域即可；

下表是针对不同 MIPI 速率，可以设置取值范围

MIPI Rate	MHz	1500	1200	1000	800	500	400
Time/UI	ns	0.67	0.83	1.00	1.25	2.00	2.50
THS-Settle(Min)	ns	89.00	90.00	91.00	92.50	97.00	100.00
THS-Settle(Max)	ns	151.67	153.33	155.00	157.50	165.00	170.00



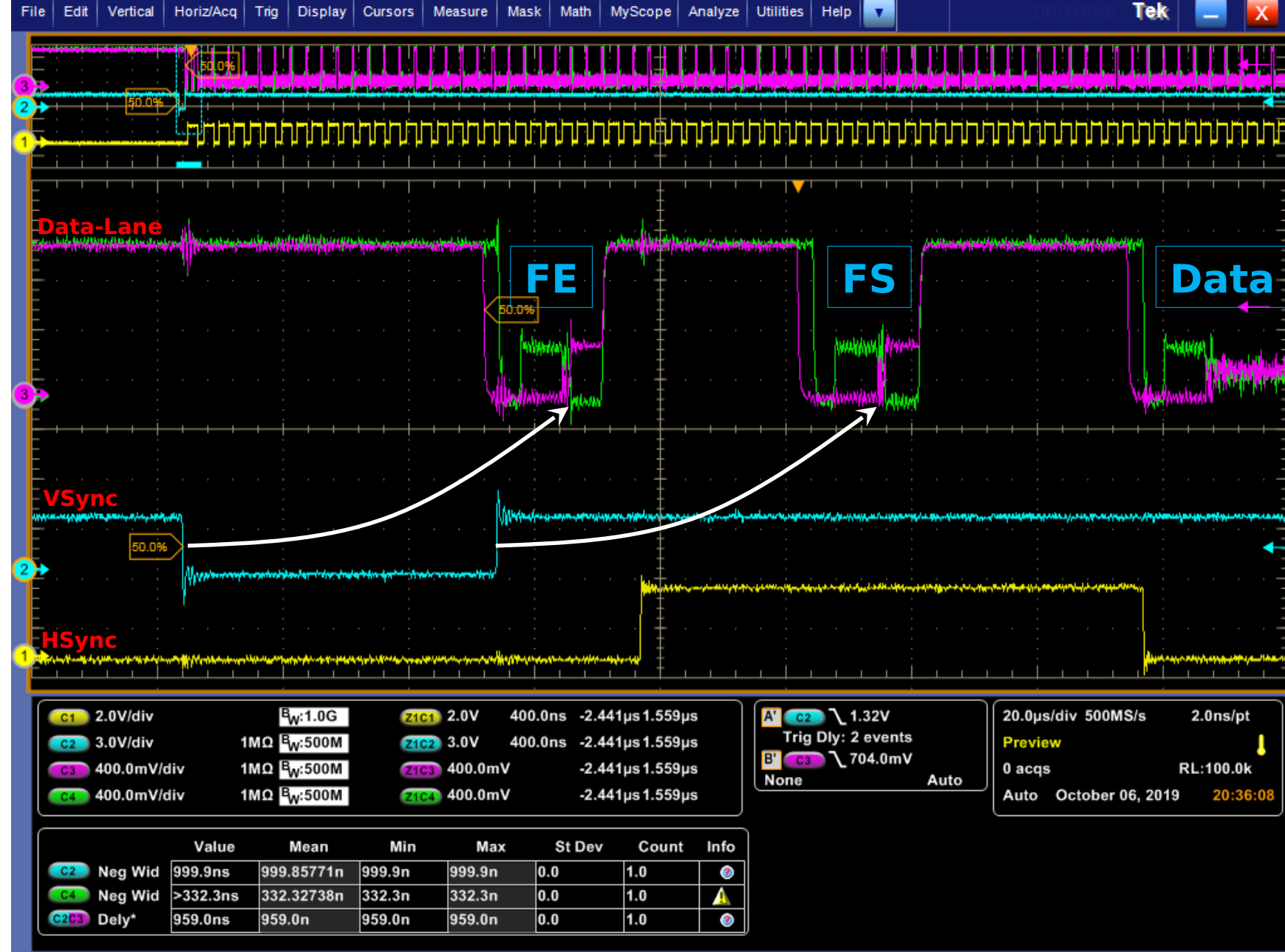
MIPI 内部信号和外部信号对应关系

- MIPI 内部 Rx 和 Tx 都包含以下信号
 - Vsync 帧同步信号
 - Hsync 行同步信号
 - Dvalid 数据有效信号
- MIPI 的外部信号
 - HS 高速模式 200mV 差分
 - LP 低功耗模式 1.2V 单端

MIPI-TX 波形

Vsync 对应关系

FramerMode = 0



*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高

MIPI-TX 波形

Vsync 对应关系

FramerMode = 1

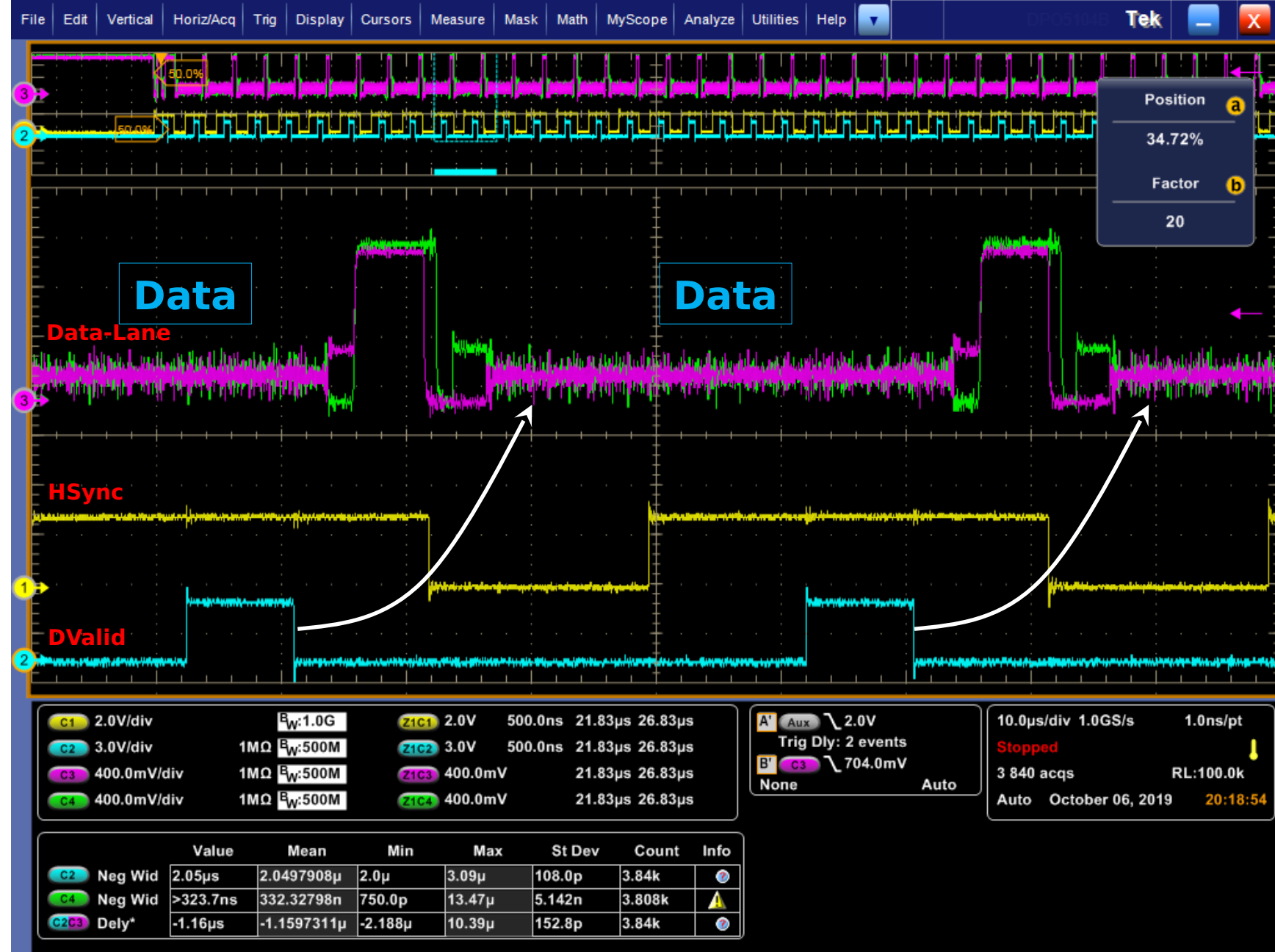


*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高

MIPI-TX 波形

HSync/Dvalid 对应关系

FramerMode = 0

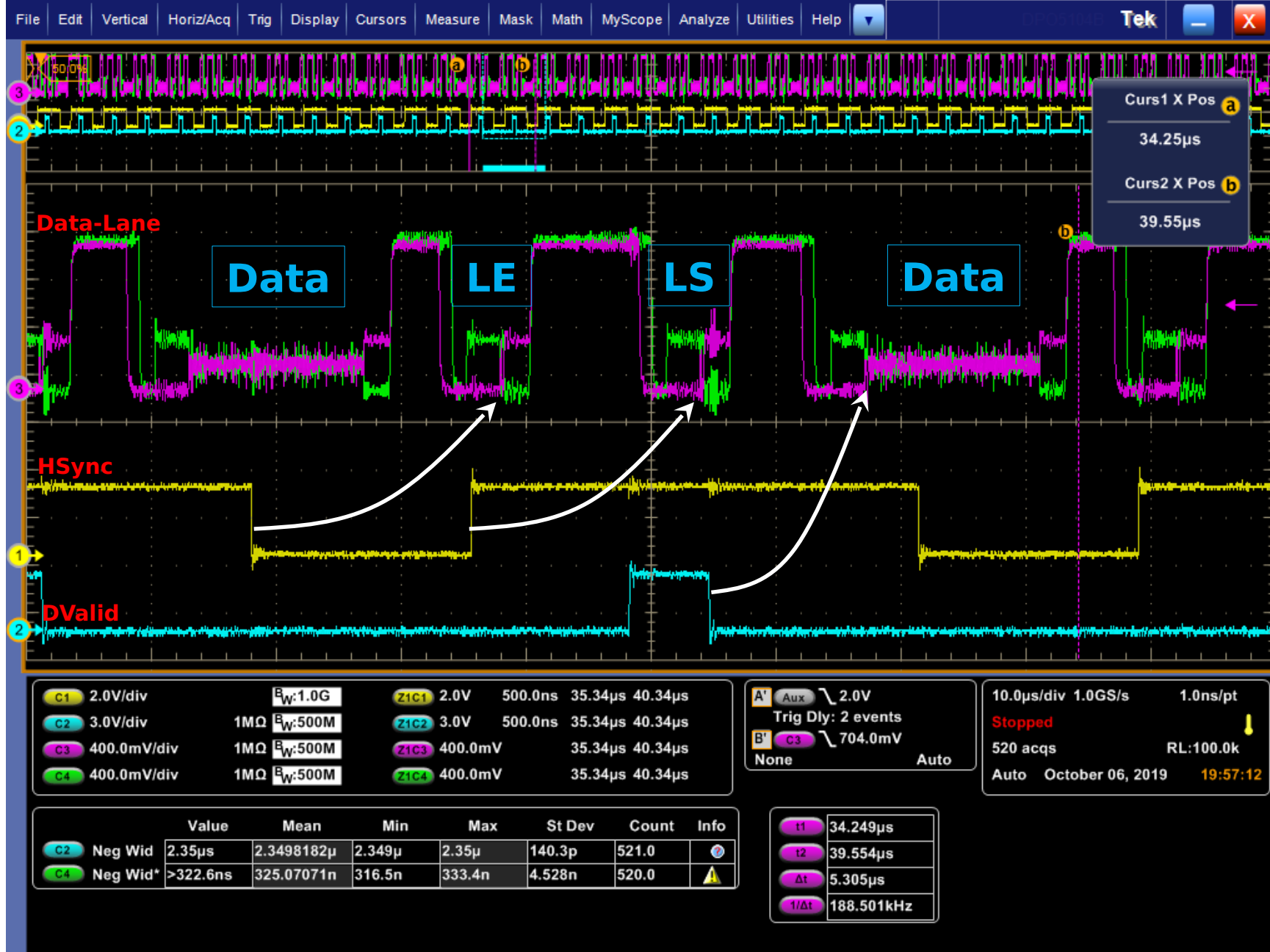


*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高

MIPI-TX 波形

HSync/Dvalid 对应关系

FramerMode = 1



*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高

MIPI-RX 波形

Vsync 对应关系

FramerMode = 1

*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高



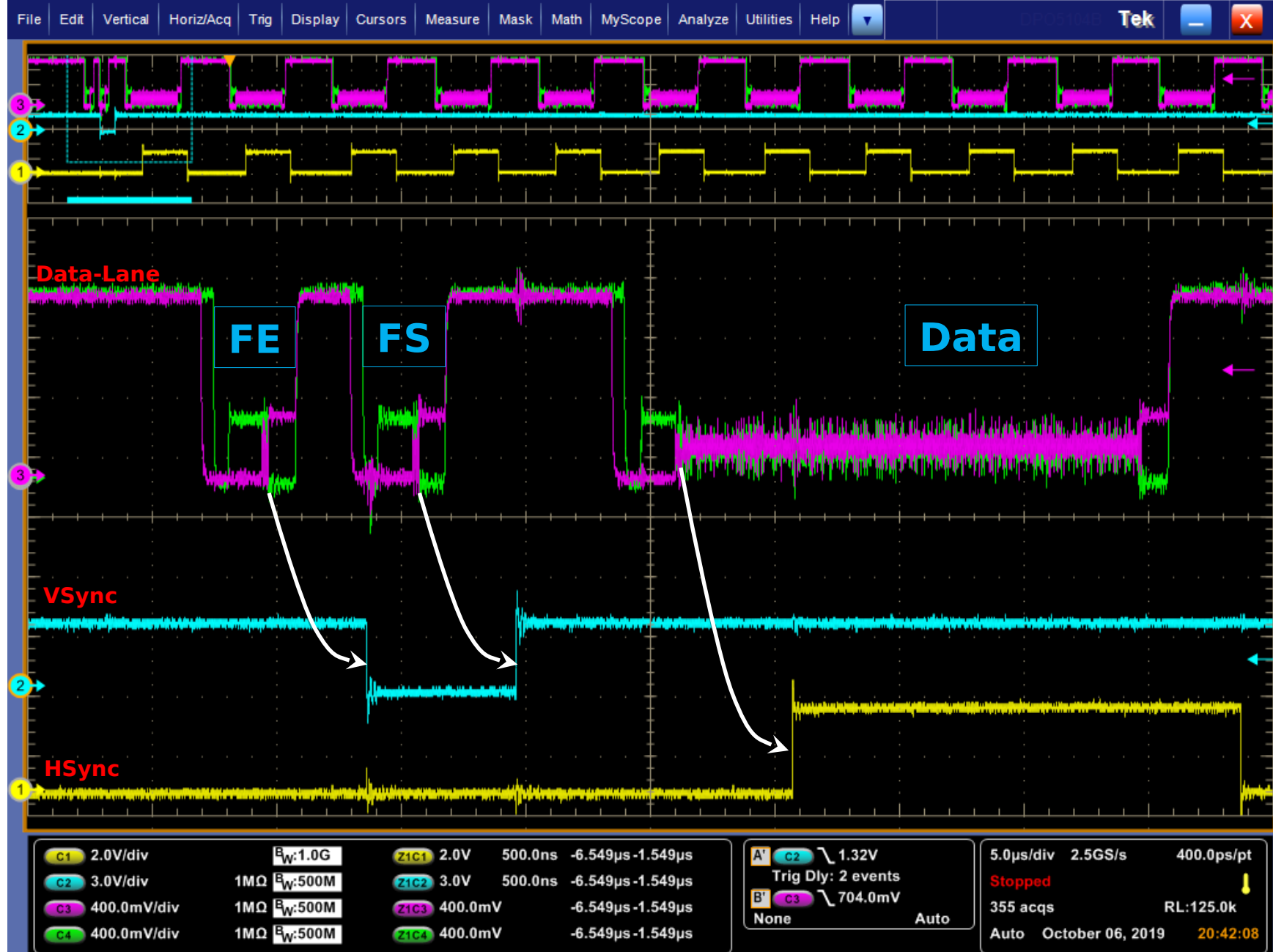
MIPI-RX 波形

Vsync

对应关系

FramerMode = 0

*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高

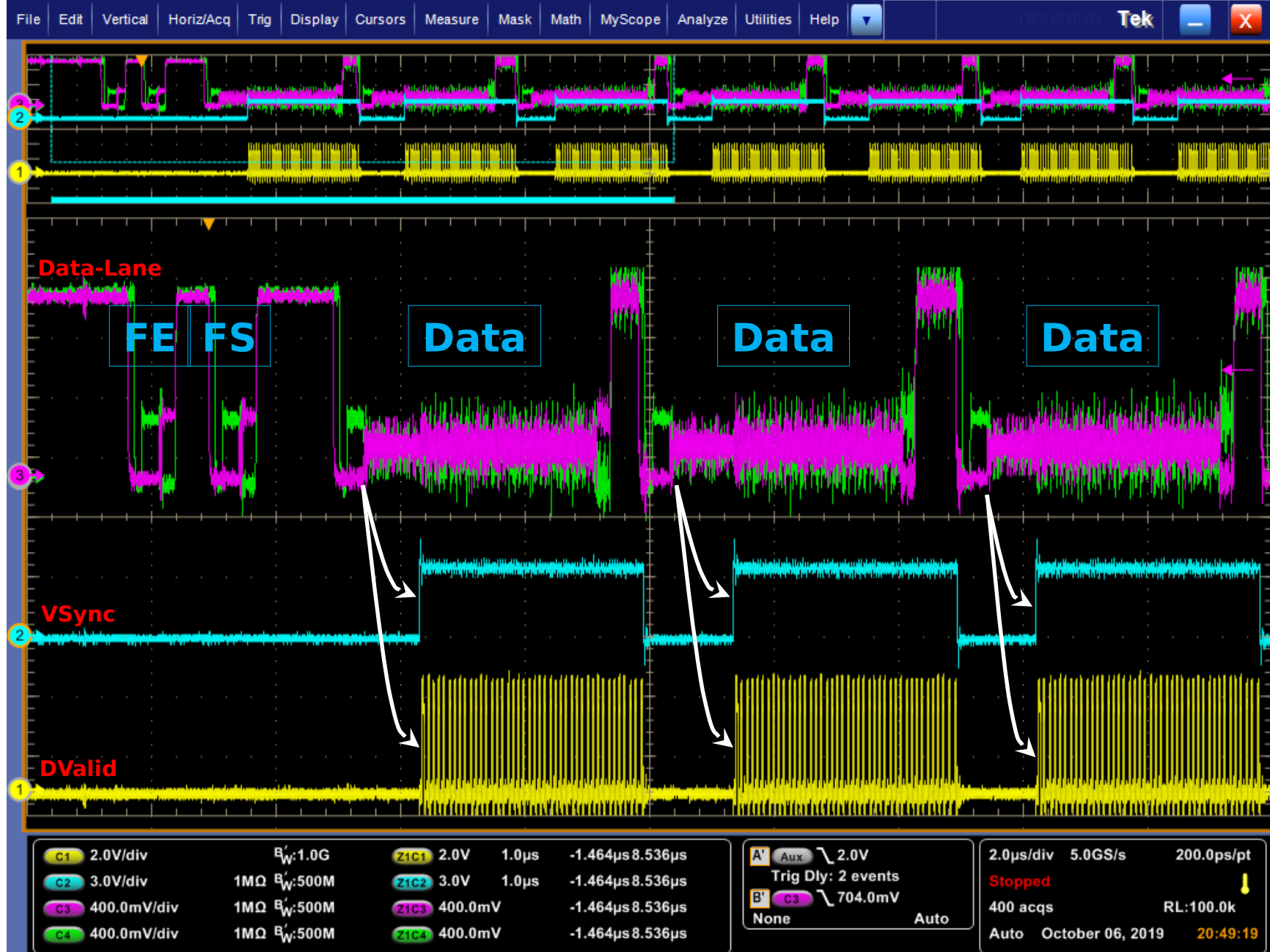


MIPI-RX 波形

Hsync/DValid 对应关系

FramerMode = 0

*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高

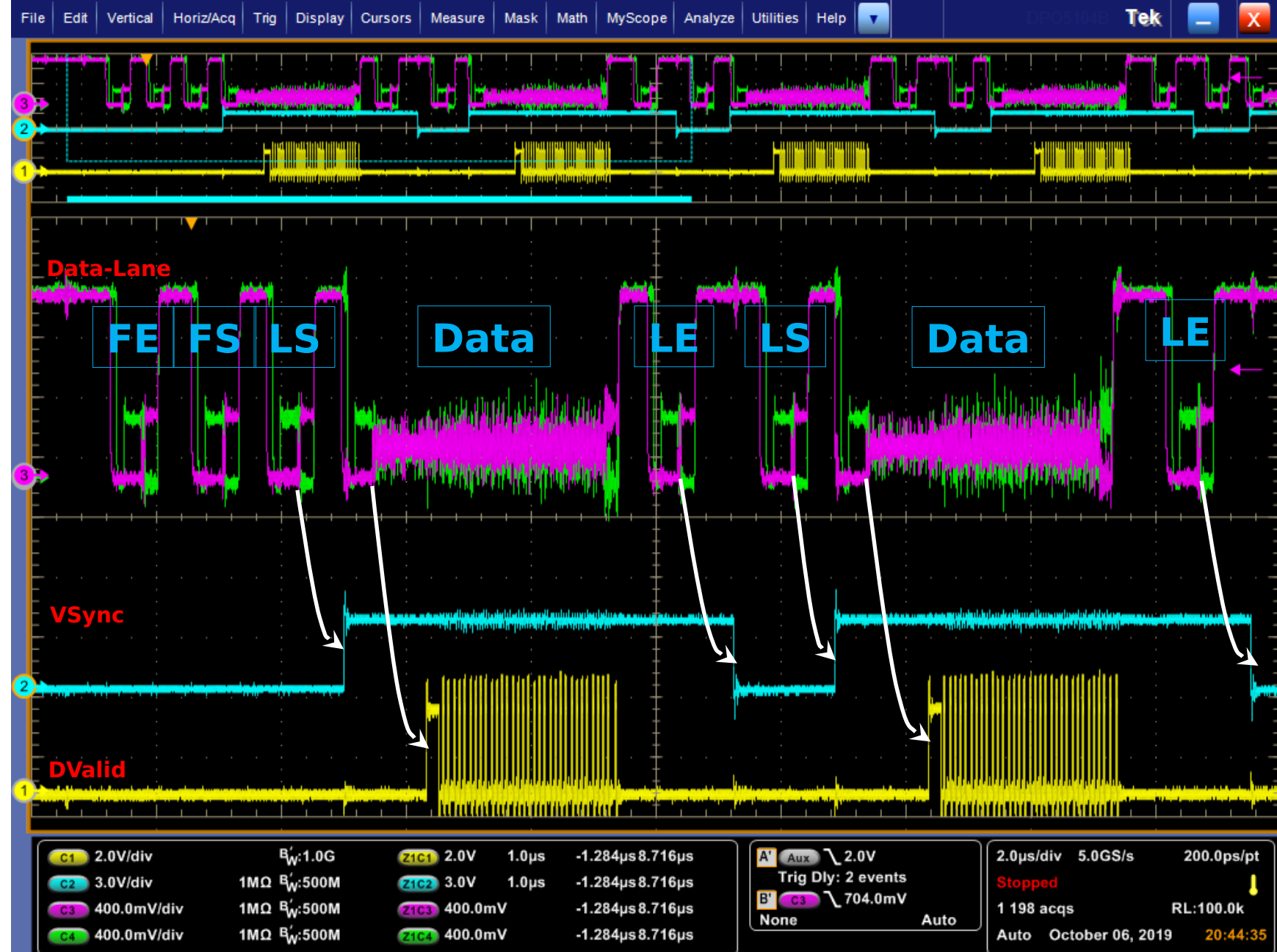


MIPI-RX 波形

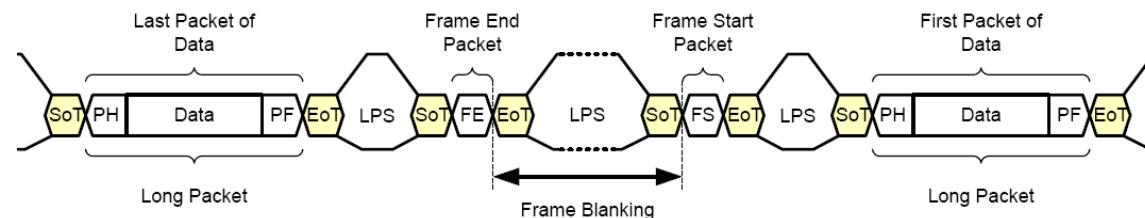
Hsync/DValid 对应关系

FramerMode = 1

*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高



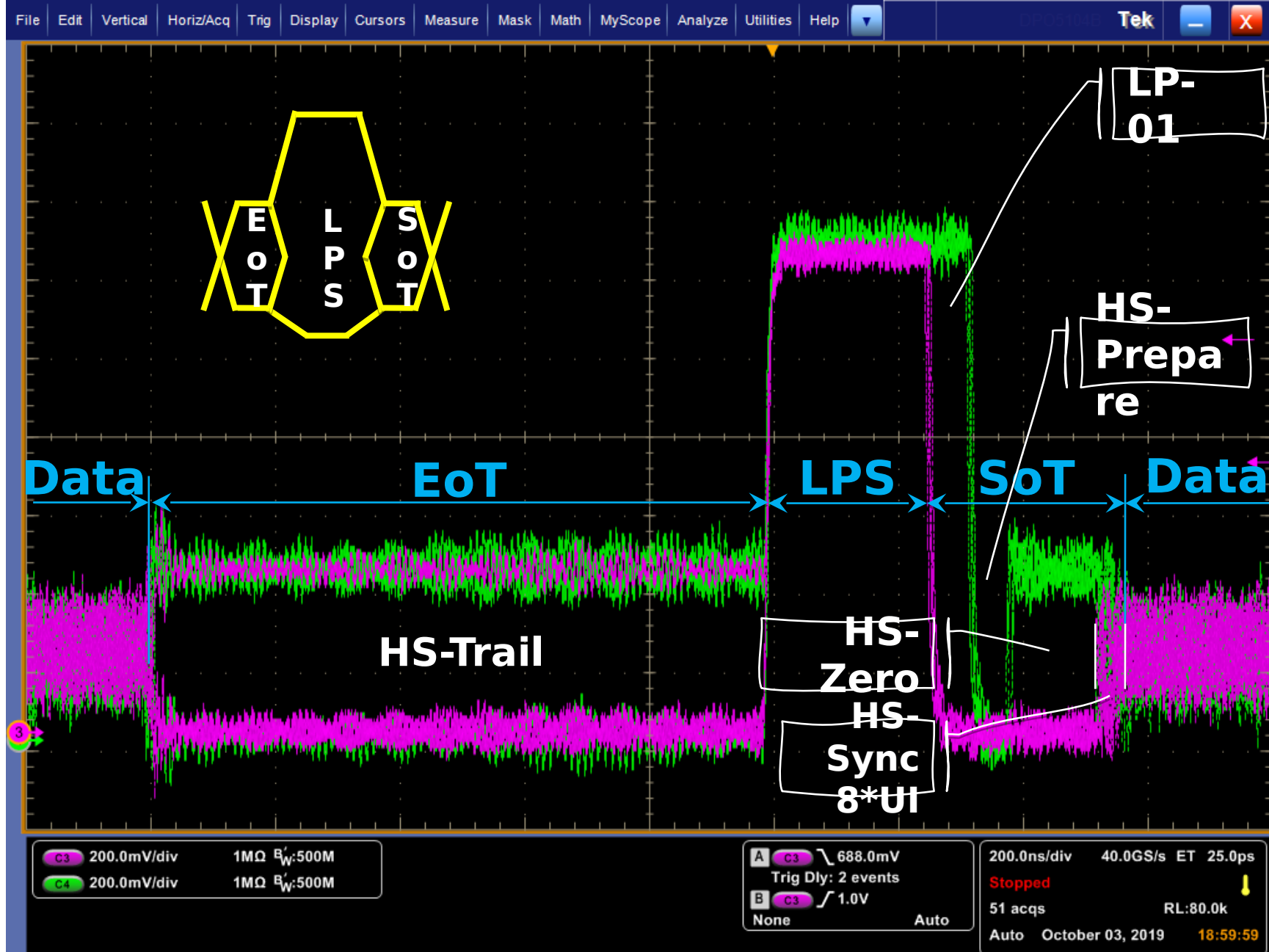
MIPI 的底层协议 (LLP)



- MIPI 的底层协议（LLP）是一个面向字节的，基于包的协议；它支持任意大小的数据通过短包和长包格式传输。各个包之间由 EOT-LPS-SOT 序列隔开；
 - EoT 是由 HS-Tail + LP 上升时间组成；
 - SoT 是由 LP-01 + HS-Prepare + HS-Zero + HS-Sync 组成
 - LPS 就是 LP-11——LP 模式且两个信号都为高；
- 在两个 SoT 和 EoT 之间采用 HS 模式传输数据；数据包括：
 - Short Framer（短帧）用于 FS（Framer Start）、FE（Framer End）、LS（Line Start）、LE（Line End）；
 - 长帧用于传输数据；数据包包含

MIPI 波形 DPhy 底层协议 对应关系

DataLane

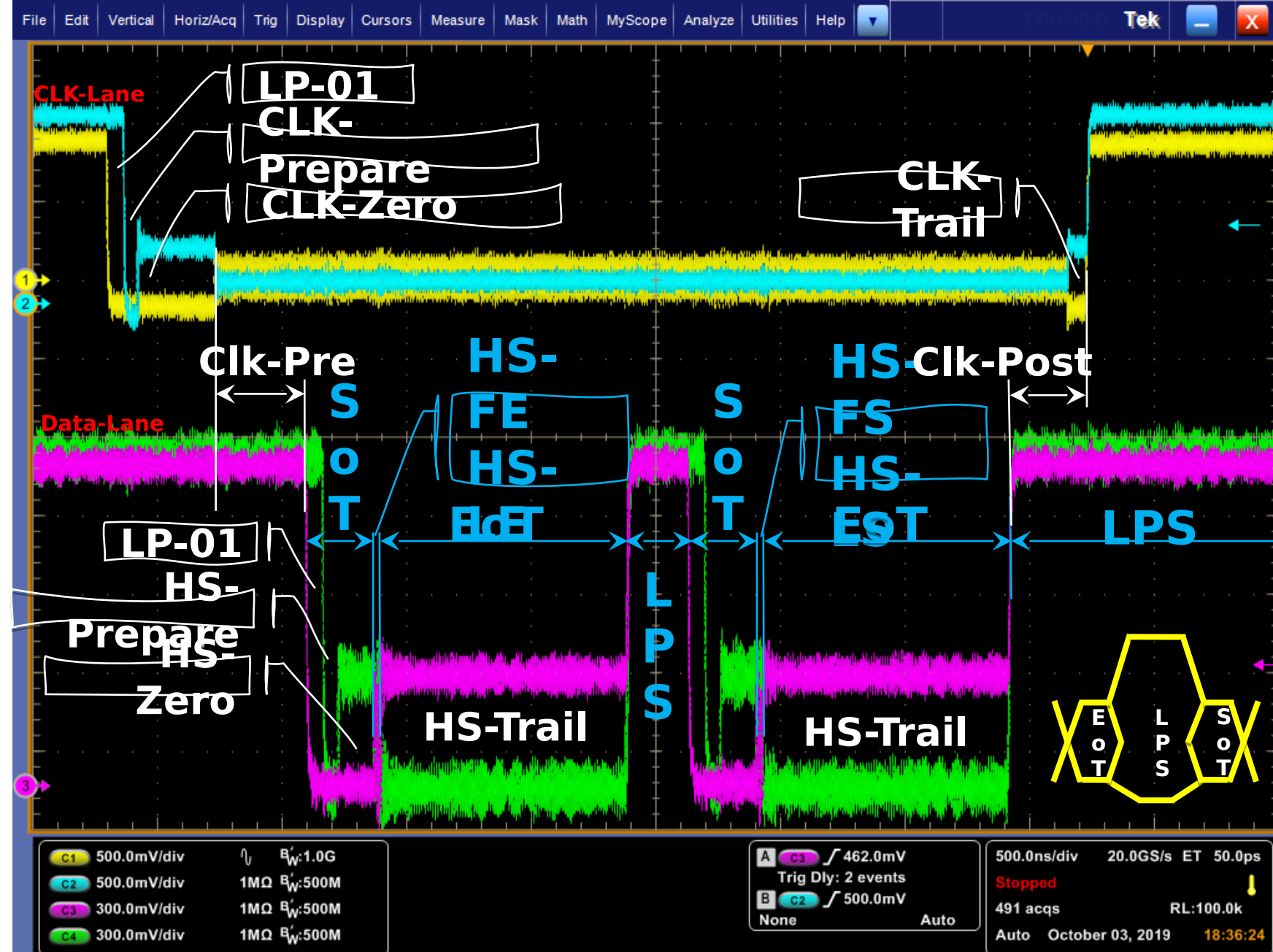


*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高

MIPI 波形 DPhy 底层协议 对应关系

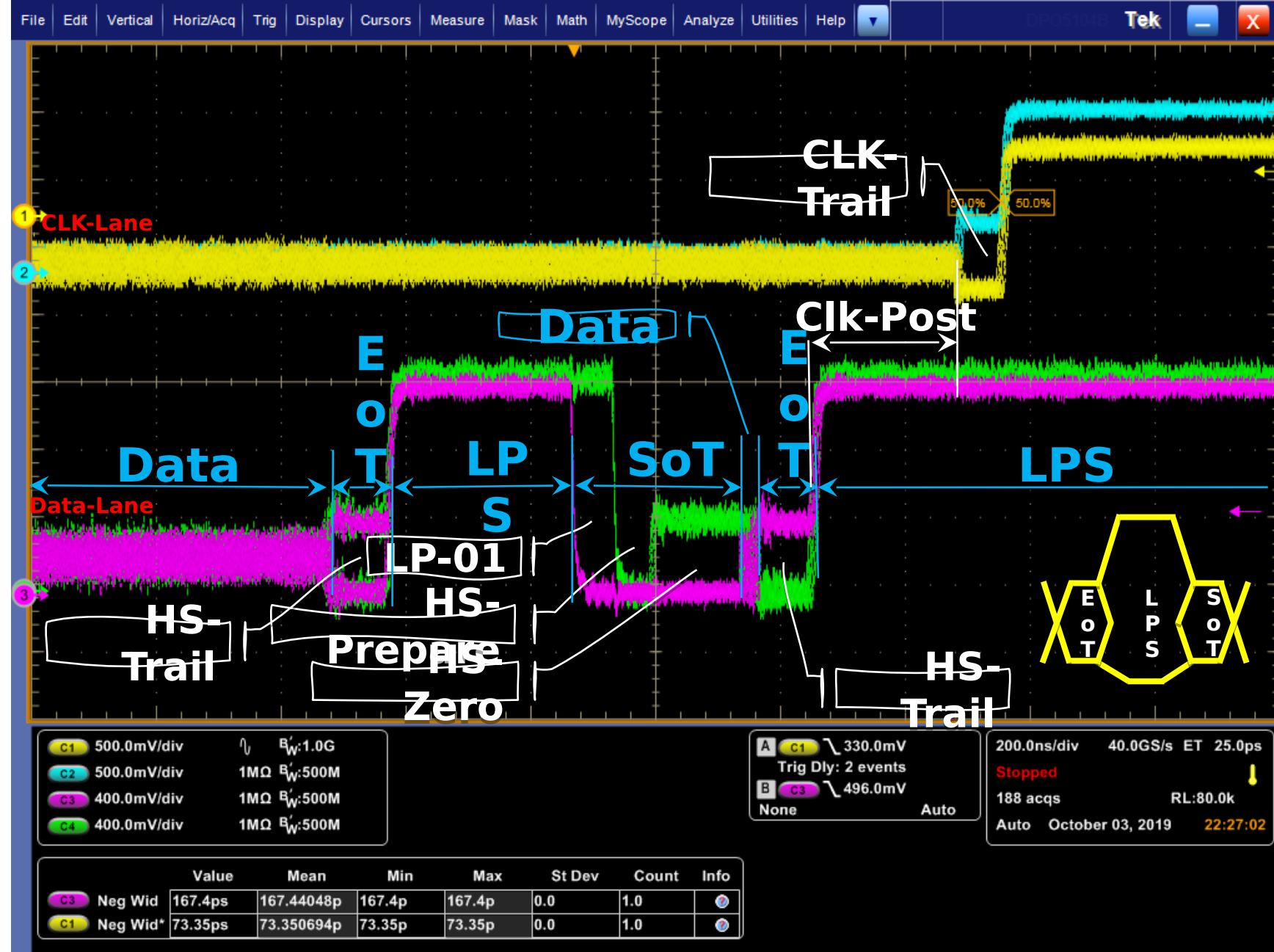
非连续时钟
两个连续短帧
FE、FS 或 LE、LS

*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高



MIPI 波形 DPhy 底层协议 对应关系

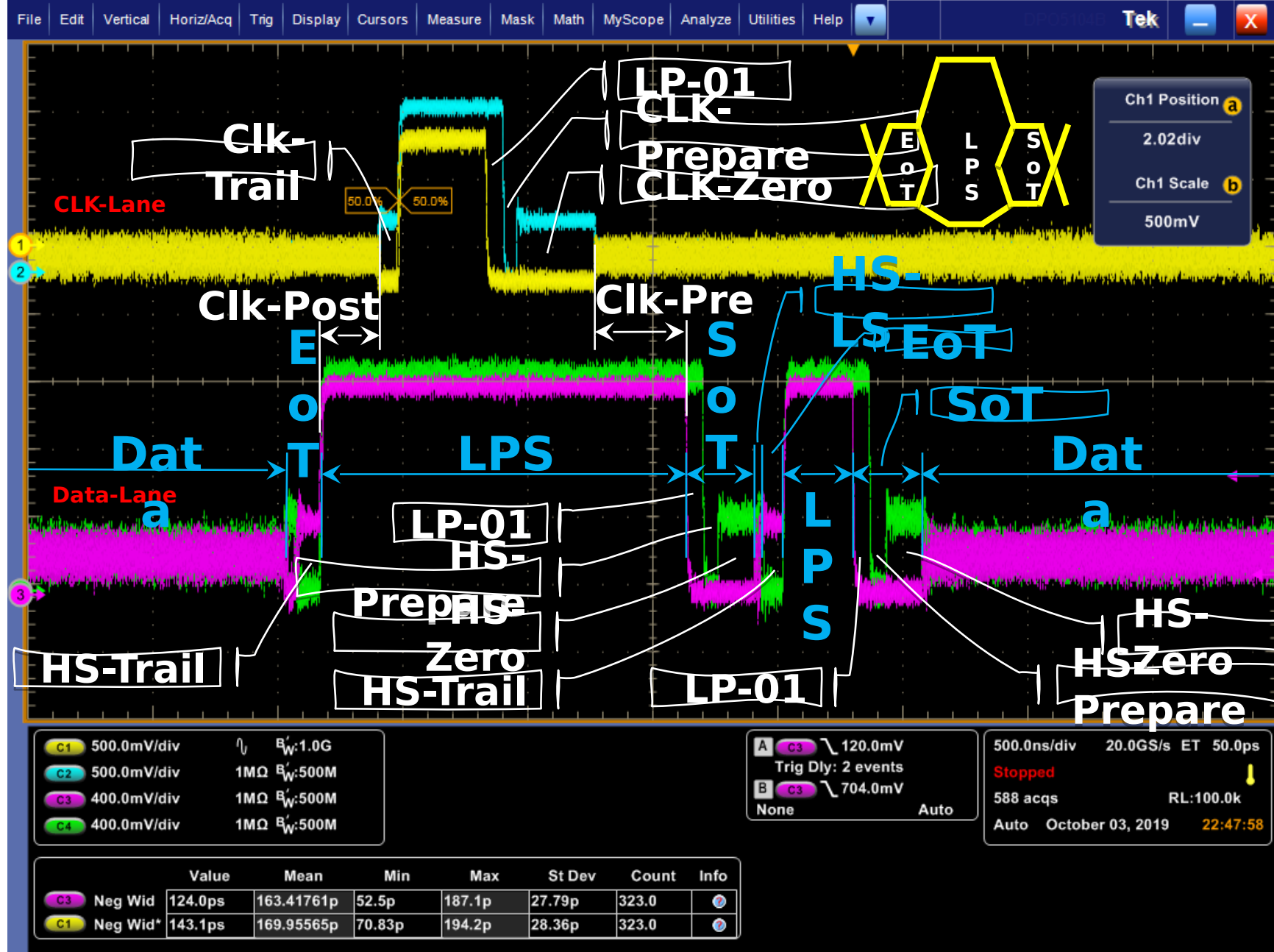
非连续时钟
数据和 LE



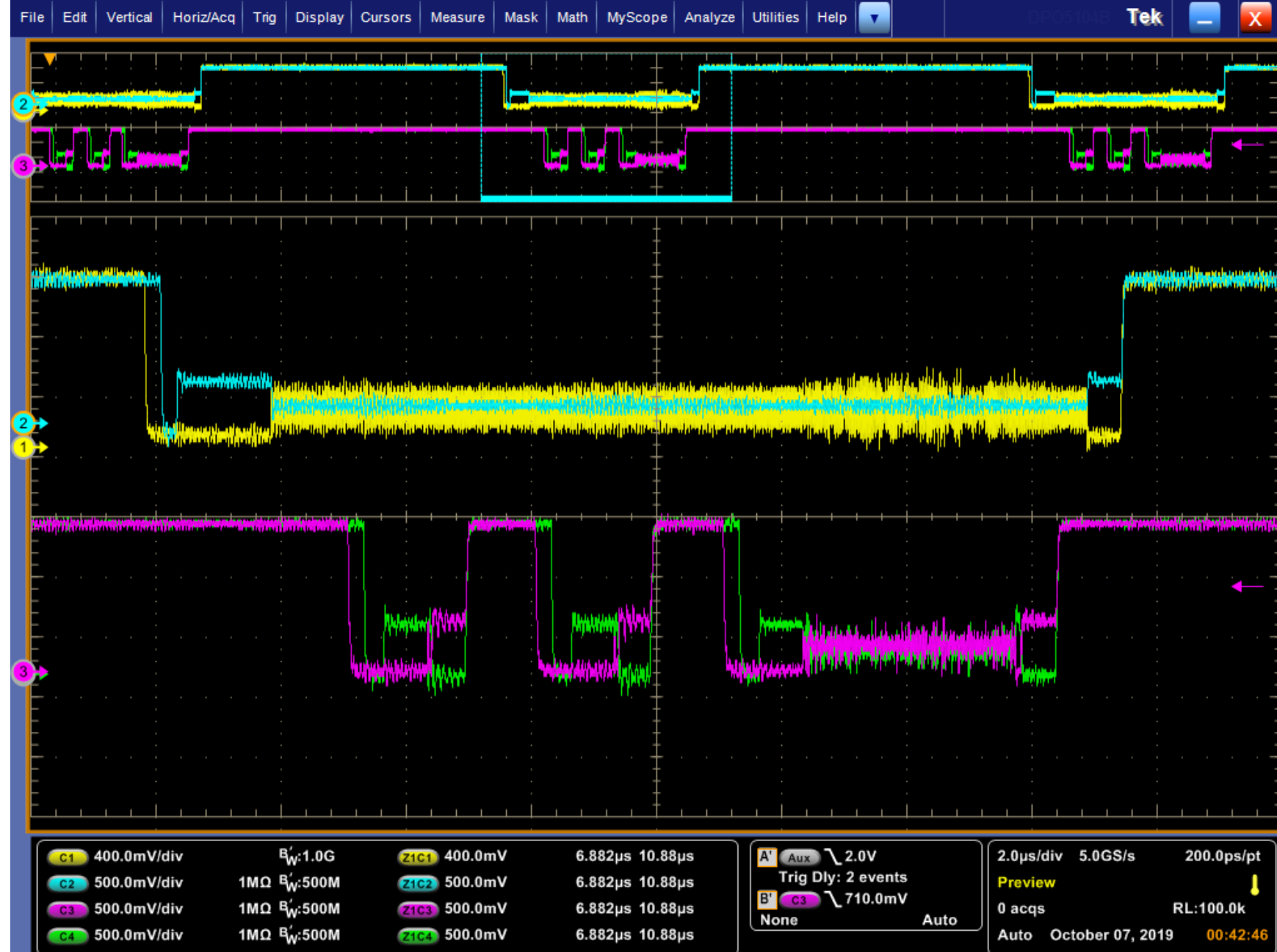
*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高

MIPI 波形 DPhy 底层协议 对应关系

非连续时钟
数据和 LS
(这是一个丢掉了 LE 的波形)



*** 测量时没有接匹配电阻，所以 HS 的差分电压偏高





[Www.efinixinc.com](http://www.efinixinc.com)