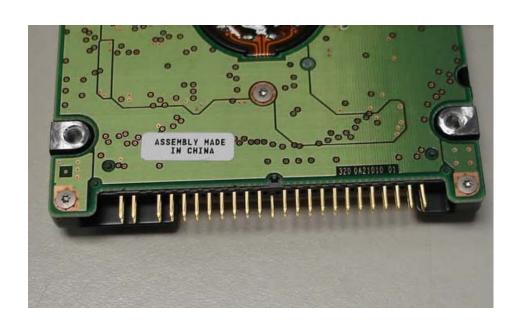


# Интерфейс IDE/ATA





**АТА** (англ. Advanced Technology Attachment, Присоединение по продвинутой технологии) — параллельный интерфейс подключения накопителей (жёстких дисков и оптических приводов) к компьютеру. В 90-е годы XX века был стандартом де факто на платформе IBM PC; в настоящее время вытеснен своим последователем — SATA. Разные версии АТА известны под синонимами **IDE**, **EIDE**, **UDMA**, **ATAPI**; с появлением SATA также получил название *PATA* (*Parallel ATA*).

Wikipedia

#### Примечание:

Аббревиатуры ATA (AT Attachment) и IDE (Integrated Drive Electronics) означают одно и то же: спецификацию физических, электрических и транспортных протоколов вместе с системой команд для реализации блочных устройств хранения информации (дисковых накопителей - винчестеров) с установкой контроллера непосредственно на плате винчестеров.



Первоначальная версия стандарта была разработана в 1986 году фирмой Western Digital и по маркетинговым соображениям получила название IDE (Integrated Drive Electronics, «Электроника, встроенная в привод»).

Оно подчеркивало важное нововведение: контроллер привода располагается в нём самом, а не в виде отдельной платы расширения, как в предшествующем стандарте ST-506 и существовавших тогда интерфейсах SCSI и ST412.

Информация о геометрии диска (число головок, цилиндров и секторов) хранится в самом устройстве.



- Улучшить характеристики накопителей за счёт меньшего расстояния до контроллера;
- Упростить управление им так как контроллер канала IDE абстрагировался от деталей работы привода;
- Удешевить производство контроллер привода мог быть рассчитан только на «свой» привод, а не на все возможные; контроллер канала же вообще становился стандартным;

#### Примечание

Контроллер канала IDE правильнее называть *хост-адаптером*, поскольку он перешёл от прямого управления приводом к обмену данными с ним по протоколу.



### Разъем IDE (ATA) на материнской плате





# Возможности



"Оригинальный" интерфейс АТА имел следующие возможности:

- Поддержка двух жестких дисков. Один канал делится между двумя устройствами, сконфигурированными как master и slave;
- Способ адресации CHS
- PIO режим
- DMA режим
- Работает только с жесткими дисками



В АТА используется топология «шина», при этом на одной шине могут работать два устройства хранения. Одно из этих устройств называется главным (*master Primary*), а второе — подчинённым (*slave*Secondary).

Эти названия ошибочны, так как они подразумевают некоторого рода взаимосвязь устройств, но на самом деле её нет. Назначение одного устройства главным, а второго — дополнительным, обычно осуществляется с помощью блока перемычек, имеющихся на каждом устройстве.



## Перемычки для установки режима Master/Slave





Последним новшеством в ATA стало появление возможностей выбора посредством кабеля (cable select). Для этого требуются специальный кабель, ATA-контроллер и устройства хранения, поддерживающие выбор посредством кабеля (обычно для этого предусмотрено положение перемычек «cable select»).

Если привод установлен в режим *cable select*, он автоматически устанавливается как ведущий или ведомый в зависимости от своего местоположения на шлейфе.

Для обеспечения возможности определения этого местоположения шлейф должен быть с кабельной выборкой.

У такого шлейфа контакт 28 (CSEL) не подключен к одному из разъёмов (серого цвета, обычно средний). Контроллер заземляет этот контакт. Если привод видит, что контакт заземлён (то есть на нём логический 0), он устанавливается как ведущий, в противном случае (высокоимпедансное состояние) — как ведомый.



#### Способ адресации

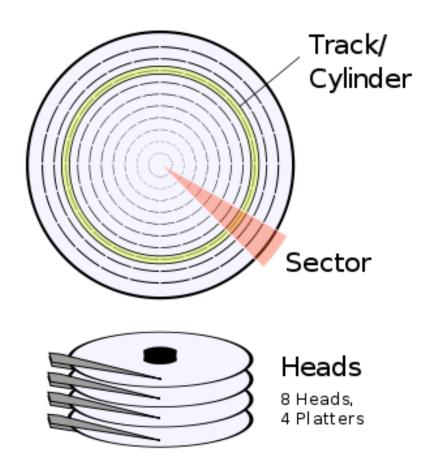
Используется адресация **CHS** (цилиндр-головка-сектор).

Сперва блок головок устанавливается позиционером на требуемую дорожку (Cylinder), после этого выбирается требуемая головка (Head), а затем считывается информация из требуемого сектора (Sector).

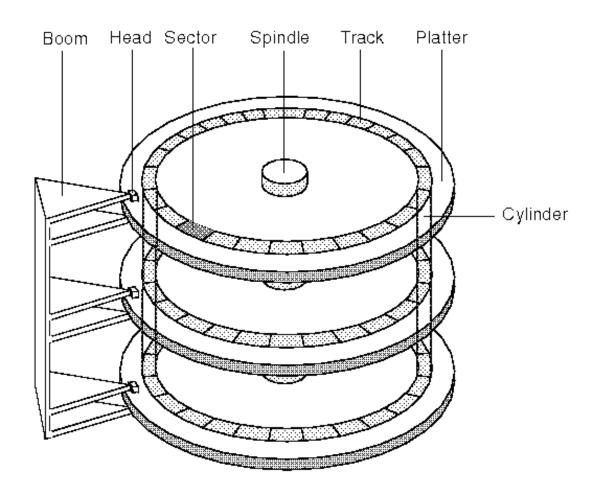
Современные версии ATA поддерживают адресацию **LBA** (Linear block address) Способ адресации устройств, использующий сквозную нумерацию секторов, начиная с 0.



A long time ago, in a galaxy far, far away, sectors were addressed using the cylinder-head-sector notation, or 'CHS addressing' for short.









Оригинальная спецификация АТА предусматривала 28-битный режим адресации. Это позволяло адресовать 2<sup>28</sup> (268 435 456) секторов по 512 байт каждый, что давало максимальную ёмкость в 137 ГБ (128 ГиБ).

В стандартных РС BIOS поддерживал до 7,88 ГиБ (8,46 ГБ), допуская максимум 1024 цилиндра, 256 головок и 63 сектора.

Это ограничение на число цилиндров/головок/секторов CHS (**Cyllinder-Head-Sector**) в сочетании со стандартом IDE привело к ограничению адресуемого пространства в 528 MБ.

Для преодоления этого ограничения была введена схема адресации LBA (**Logical Block Address**), что позволило адресовать до 7,88 ГБ. Со временем и это ограничение было снято, что позволило адресовать сначала 32 ГБ, а затем и все 128 ГБ, используя все 28 разрядов (в ATA-4) для адресации сектора.

Запись 28-битного числа, организована путём записи его частей в соответствующие регистры накопителя (с 1 по 8 бит в 4-й регистр, 9-16 в 5-й, 17-24 в 6-й и 25-28 в 7-й).



**LBA** (англ. Logical block addressing) — механизм адресации и доступа к секторам на диске, при котором не различают цилиндры, стороны, сектора на цилиндре.

Суть LBA состоит в том, что каждый сектор имеет свой номер. Преимущество — отсутствие ограничения размера диска, ограничивающегося разрядностью LBA, например, в настоящее время для жёстких дисков размером более 120GB используется 48bit LBA.

LBA уменьшает загрузку CPU поскольку операционная система адресует сектора линейно (LBA), и эти адреса обычно пересчитываются в CHS (цилиндр-головка-сектор) для обращения к диску. При использовании же LBA, пересчета адресов не требуется.



## Что такое режимы PIO?

Режим программируемого ввода-вывода (PIO) определяет скорость обмена данными с винчестером. В самом медленном режиме (PIO mode 0) продолжительность цикла данных не превышает 600 нс. В каждом цикле осуществляется перенос 16 бит. Один сектор, содержит 256 слов (16 бит = 1 слово); 2048 секторов составляют 1 мегабайт. Простой расчет

```
1 цикл 1 сектор 1 Мегабайт 2000

* ---- * ---- * ---- = 3.3Мбайт/сек

600нс 256 слов 2048 сект. 600нс
```

Таким образом, максимальная скорость обмена в режиме 0 может составлять 3.3 мегабайта в секунду.



# Что такое режимы DMA?

DMA (прямой доступ к памяти - Direct Memory Access) означает,что данные передаются непосредственно между диском и памятью без использования процессора, в отличие от PIO.

В многозадачных системах, подобных OS/2 или Linux, режим DMA оставляет процессор свободным в процессе обмена с диском и позволяет использовать его для решения других задач. При работе в DOS/Windows процессор вынужден ждать окончания обмена с диском, поэтому использование режимов DMA в этом случае не столь эффективно.

Существует два различных типа прямого доступа к памяти: DMA и busmastering DMA. Стандартный DMA использует установленный на системной плате контроллер DMA для выполнения арбитража запросов задач, захвата шины и передачи данных. В случае busmastering DMA, перечисленные операции выполняются контроллером. Безусловно, это увеличивает стоимость контроллера.



# Интерфейс



Для подключения жёстких дисков с интерфейсом АТА обычно используется 40-проводный кабель (именуемый также шлейфом).

Каждый шлейф обычно имеет два или три разъёма, один из которых подключается к разъёму контроллера на материнской плате (в более старых компьютерах этот контроллер размещался на отдельной плате расширения), а один или два других подключаются к дискам.

В один момент времени шлейф Parallel ATA передаёт 16 бит данных. Иногда встречаются шлейфы IDE, позволяющие подключение трёх дисков к одному IDE каналу, но в этом случае один из дисков работает в режиме read-only.













Долгое время шлейф АТА содержал 40 проводников, но с введением режима *Ultra DMA/66* (*UDMA4*) появилась его 80-проводная версия. Все дополнительные проводники — это проводники заземления, чередующиеся с информационными проводниками. Такое чередование проводников уменьшает ёмкостную связь между ними, тем самым сокращая взаимные наводки.

Ёмкостная связь являются проблемой при высоких скоростях передачи, поэтому данное нововведение было необходимо для обеспечения нормальной работы установленной спецификацией *UDMA4* скорости передачи 66 МБ/с (мегабайт в секунду). Более быстрые режимы *UDMA5* и *UDMA6* также требуют 80-проводного кабеля.



Стандарт АТА всегда устанавливал максимальную длину кабеля равной 46 см. Это ограничение затрудняет присоединение устройств в больших корпусах, или подключение нескольких приводов к одному компьютеру, и почти полностью уничтожает возможность использования дисков РАТА в качестве внешних дисков. Хотя в продаже широко распространены кабели большей длины, следует иметь в виду, что они не соответствуют стандарту.

То же самое можно сказать и по поводу «круглых» кабелей, которые также широко распространены. Стандарт АТА описывает только плоские кабели с конкретными характеристиками полного и ёмкостного сопротивлений. Это, конечно, не означает, что другие кабели не будут работать, но, в любом случае, к использованию нестандартных кабелей следует относиться с осторожностью.



Если к одному шлейфу подключены два устройства, одно из них обычно называется ведущим, а другое ведомым. Обычно ведущее устройство идёт перед ведомым в списке дисков, перечисляемых BIOS'ом компьютера или операционной системы. В старых BIOS'ах диски часто обозначались буквами: «С» для ведущего диска и «D» для ведомого.

Во времена использования 40-проводных кабелей, широко распространилась практика осуществлять установку cable select путём простого перерезания проводника 28 между двумя разъёмами, подключаемыми к диску. При этом ведомый привод оказывался на конце кабеля, а ведущий в середине.

Такое размещение в поздних версиях спецификации было даже стандартизировано. К сожалению, когда на кабеле размещается только одно устройство, такое размещение приводит к появлению ненужного куска кабеля на конце, что нежелательно — как из соображений удобства, так и по физическим параметрам: этот кусок приводит к отражению сигнала, особенно на высоких частотах.



Термины «ведущий» и «ведомый» были заимствованы из промышленной электроники (где указанный принцип широко используется при взаимодействии узлов и устройств), но в данном случае являются некорректными, и потому не используются в текущей версии стандарта АТА. Более правильно называть ведущий и ведомый диски соответственно device 0 (устройство 0) и device 1 (устройство 1).

Существует распространённый миф, что ведущий диск руководит доступом дисков к каналу. На самом деле управление доступом дисков и очерёдностью выполнения команд осуществляют контроллер (которым, в свою очередь, управляет драйвер операционной системы). То есть фактически оба устройства являются ведомыми по отношению к контроллеру.



Название сигнала			
-RESET	1		Общий
Данные, бит 7	3	4	Данные, бит 8
Данные, бит 6	5	6	Данные, бит 9
Данные, бит 5	7	8	Данные, бит 10
Данные, бит 4	9	10	Данные, бит 11
Данные, бит 3	11	12	Данные, бит 12
Данные, бит 2	13	14	Данные, бит 13
Данные, бит 1	15	16	Данные, бит 14
Данные, бит О	17	18	Данные, бит 15
Общий	19	20	Ключ (нет вывода)
DRQ3	21	22	Общий
-IOW	23	24	Общий
-IOR	25	26	Общий
IO CH RDY	27	28	SPSYNC:CSEL
-DACK 3	29	30	Общий
IRQ 14	31	32	-IOCS16
Адрес, бит 1	33	34	-PDIAG
Адрес, бит О	35	36	Адрес, бит 2
-CS1FX	37	38	-CS3FX
-DA/SP	39	40	Общий
+5 B			
(питание электроники)	41	42	+5 В (питание ;
Общий	43	44	-TYPE (O=ATA)



Обратите внимание, что в разъеме предусмотрено место для 44 контактов, хотя только первые 40 используются в большинстве дисков АТА формата 3,5 дюйма или больших. Дополнительные четыре контакта (41-44) используются прежде всего на меньших дисках формата 2,5 дюйма, применяемых в портативных компьютерах. (В таких дисководах нет отдельного разъема питания, так что дополнительные контакты в первую очередь предназначены для подачи электропитания к дисководу.)



## Команды интерфейса АТА

Одно из преимуществ интерфейса ATA IDE — расширенная система команд. Этот интерфейс разрабатывался на базе использовавшегося в первых компьютерах IBM AT контроллера WD1003, поэтому все без исключения накопители ATA IDE должны быть совместимы с системой из восьми команд упомянутого контроллера.

Этим, в частности, и объясняется простота установки IDE-накопителей в компьютеры. Во всех PC-совместимых компьютерах поддержка контроллера WD1003, а следовательно, и интерфейса ATA IDE встроена в системную BIOS.



Помимо набора команд контроллера WD1003, в стандарте ATA предусмотрено множество других команд, позволяющих повысить быстродействие и улучшить параметры жестких дисков. Эти команды считаются необязательной частью интерфейса ATA, но некоторые из них используются почти во всех современных жестких дисках и в значительной степени определяют их возможности в целом.

Наиболее важной из них является команда идентификации жесткого диска. По этой команде из жесткого диска в систему передается блок данных размером 512 байт с подробными сведениями об устройстве. Это позволяет любой программе (в том числе и системной BIOS) определить тип подключенного жесткого диска, фирму-изготовителя, номер модели, рабочие параметры и даже заводской номер изделия.

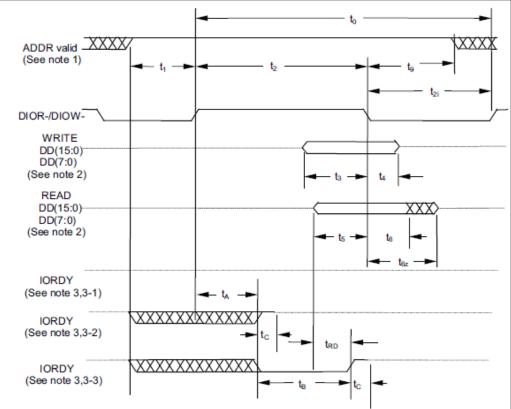


Помимо указанных, существует множество других дополнительных команд, в том числе и специфические команды, определяемые фирмами — производителями конкретных моделей жестких дисков. Довольно часто некоторые операции, например низкоуровневое форматирование и создание карт поверхностных дефектов, осуществляются именно с помощью таких специфических наборов команд. Поэтому программы низкоуровневого форматирования зачастую бывают уникальными, а фирмы-производители включают их в комплекты своих IDE-дисков.



Стандарт	Другие названия	Добавлены режимы передачи (МБ/с)	Максимально поддерживаемый объём диска	Другие свойства	ANSI Reference
ATA-1	ATA, IDE	PIO 0,1,2 (3.3, 5.2, 8.3) Single-word DMA 0,1,2 (2.1, 4.2, 8.3) Multi-word DMA 0 (4.2)	137 ГБ	28-bit LBA	X3.221-1994 <sup>[1]</sup> (obsolete since 1999)
ATA-2	EIDE, Fast ATA, Fast IDE, Ultra ATA	PIO 3,4: (11.1, 16.6) Multi-word DMA 1,2 (13.3, 16,6)			X3.279-1996 <sup>[2]</sup> (obsolete since 2001)
ATA-3	EIDE			S.M.A.R.T., Security	X3.298-1997 <sup>[3]</sup> (obsolete since 2002)
ATA/ATAPI-4	ATAPI-4, ATA-4, Ultra ATA/33	Ultra DMA 0,1,2 (16.7, 25.0, 33.3) aka Ultra-DMA/33		Support for CD-ROM, etc., via ATAPI packet commands	NCITS 317—1998
ATA/ATAPI-5	ATA-5, Ultra ATA/66	Ultra DMA 3,4 (44.4, 66.7) aka Ultra DMA 66		80-wire cables	NCITS 340—2000 <sup>[4]</sup>
ATA/ATAPI-6	ATA-6, Ultra ATA/100	UDMA 5 (100) aka Ultra DMA 100	144 PB	48-bit LBA Automatic Acoustic Management	NCITS 347—2001
ATA/ATAPI-7	ATA-7, Ultra ATA/133	UDMA 6 (133) aka Ultra DMA 133 SATA/150		SATA 1.0, Streaming feature set, long logical/physical sector feature set for non-packet devices	NCITS 361—2002





#### NOTES -

- 1 Device address consists of signals CS0-, CS1- and DA(2:0)
- 2 Data consists of DD(15:0) for all devices except devices implementing the CFA feature set when 8-bit transfers is enabled. In that case, data consists of DD(7:0).
- 3 The negation of IORDY by the device is used to extend the PIO cycle. The determination of whether the cycle is to be extended is made by the host after t<sub>A</sub> from the assertion of DIOR- or DIOW-. The assertion and negation of IORDY are described in the following three cases:
  - 3-1 Device never negates IORDY, devices keeps IORDY released: no wait is generated.
  - 3-2 Device negates IORDY before t<sub>A</sub>, but causes IORDY to be asserted before t<sub>A</sub>. IORDY is released prior to negation and may be asserted for no more than 5 ns before release: no wait generated.
  - 3-3 Device negates IORDY before t<sub>A</sub>. IORDY is released prior to negation and may be asserted for no more than 5 ns before release: wait generated. The cycle completes after IORDY is reasserted. For cycles where a wait is generated and DIOR- is asserted, the device shall place read data on DD(7:0) for t<sub>RD</sub> before asserting IORDY.
- 4 DMACK- shall be negated during a PIO data transfer.

Figure 44 - PIO data transfer to/from device



Table 49 – PIO data transfer to/from device

Table 45 - Flo data transfer to/from device									
l	PIO timing parameters		Mode	Mode	Mode	Mode	Mode	Note	
ı			U	1	2	3	4		
			ns	ns	ns	ns	ns		
t <sub>o</sub>	Cycle time	(min)	600	383	240	180	120	1,4	
t <sub>1</sub>	Address valid to DIOR-/DIOW-	(min)	70	50	30	30	25		
t <sub>2</sub>	DIOR-/DIOW-	(min)	165	125	100	80	70	1	
t <sub>2i</sub>	DIOR-/DIOW- recovery time	(min)	-	-	-	70	25	1	
t <sub>3</sub>	DIOW- data setup	(min)	60	45	30	30	20		
t <sub>4</sub>	DIOW- data hold	(min)	30	20	15	10	10		
t <sub>5</sub>	DIOR- data setup	(min)	50	35	20	20	20		
t <sub>6</sub>	DIOR- data hold	(min)	5	5	5	5	5		
t <sub>6Z</sub>	DIOR- data tristate	(max)	30	30	30	30	30	2	
t <sub>9</sub>	DIOR-/DIOW- to address valid hold	(min)	20	15	10	10	10		
t <sub>RD</sub>	Read Data Valid to IORDY active (if IORDY initially low after t <sub>A</sub> )	(min)	0	0	0	0	0		
t <sub>A</sub>	IORDY Setup time		35	35	35	35	35	3	
t <sub>B</sub>	IORDY Pulse Width	(max)	1250	1250	1250	1250	1250		
tc	IORDY assertion to release	(max)	5	5	5	5	5		

#### NOTES -

- 1 t<sub>0</sub> is the minimum total cycle time, t<sub>2</sub> is the minimum DIOR-/DIOW- assertion time, and t<sub>2i</sub> is the minimum DIOR-/DIOW- negation time. A host implementation shall lengthen t<sub>2</sub> and/or t<sub>2i</sub> to ensure that t<sub>0</sub> is equal to or greater than the value reported in the devices IDENTIFY DEVICE data. A device implementation shall support any legal host implementation.
- 2 This parameter specifies the time from the negation edge of DIOR- to the time that the data bus is released by the device.
- 3 The delay from the activation of DIOR- or DIOW- until the state of IORDY is first sampled. If IORDY is inactive then the host shall wait until IORDY is active before the PIO cycle is completed. If the device is not driving IORDY negated at the t<sub>A</sub> after the activation of DIOR- or DIOW-, then t<sub>S</sub> shall be met and t<sub>RD</sub> is not applicable. If the device is driving IORDY negated at the time t<sub>A</sub> after the activation of DIOR- or DIOW-, then t<sub>RD</sub> shall be met and t<sub>S</sub> is not applicable.
- 4 Mode may be selected at the highest mode for the device if CS(1:0) and AD(2:0) do not change between read or write cycles or selected at the highest mode supported by the slowest device if CS(1:0) or AD(2:0) do change between read or write cycles.



# Спасибо!

