

Chương 4:

HỆ TUẦN TỰ

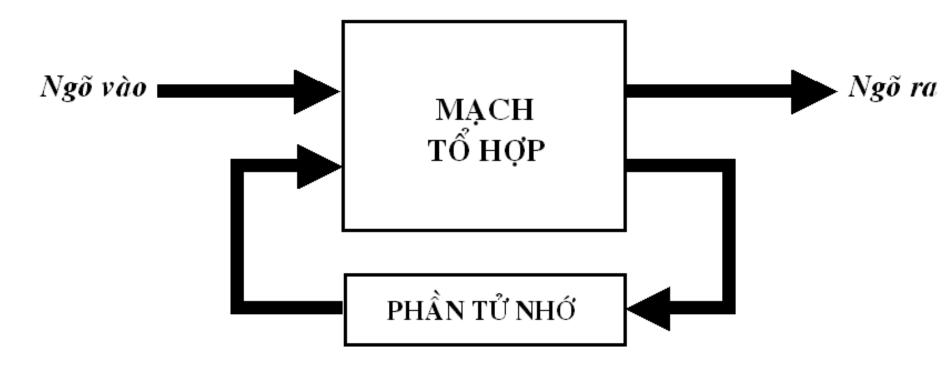


I. Khái niệm:

- Hệ tuần tự:
 - Ngõ ra không chỉ phụ thuộc vào các ngõ vào mà còn phụ thuộc vào 1 số ngõ ra được hồi tiếp trở thành ngõ vào thông qua phần tử nhớ.
 - Các phần tử nhớ thường sử dụng là Flip Flop.



Cấu tạo:





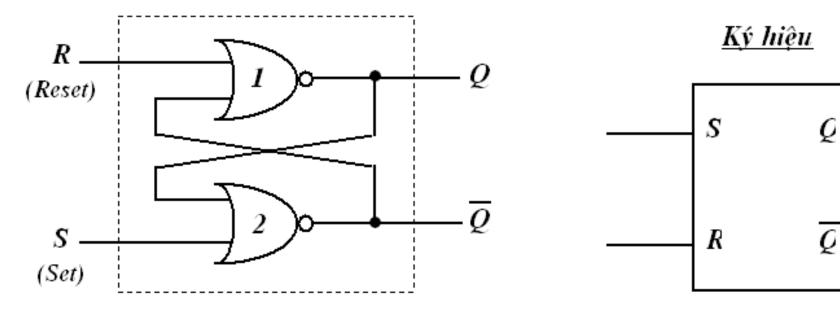
- Hệ tuần tự được chia thành 2 loại:
 - Hệ tuần tự đồng bộ (Synchronous): hệ tuần tự có sử dụng nguồn xung nhịp (xung clock).
 - Hệ tuần tự bất đồng bộ (Asynchronous): không có sử dụng nguồn xung nhịp đồng bộ, các Flip Flop chỉ hoạt động theo hàm chức năng, có thể tác động ở thời điểm nào.



- II. Các phần tử cơ bản của hệ tuần tự.
- Latch (chốt): là mạch tuần tự mà nó liên tục xem xét các ngõ vào và làm thay đổi các ngõ ra bất cứ thời điểm nào không phụ thuộc vào xung clock.
- Flip_Flop: là mạch tuần tự mà nó thường lấy mẫu các ngõ vào và làm thay đổi các ngõ ra tại những thời điểm xác định bởi xung clock.



- SR Latch:
 - Dùng NOR:



Giải thích:

- S = 1, R = 0: cổng (2) đóng nên ngõ ra Q = 0, cổng (1) mở nên ngõ ra Q =1 Lúc này ngõ ra Q bị set lên 1.
- S = 0, R = 1: cổng (1) đóng nên ngõ ra Q = 0, cổng (2) mở nên ngõ ra Q = 1. Lúc này ngõ ra Q bị reset về 0.
- S = R = 0: cổng (1) và (2) đều mở nên cả 2 ngõ ra giữ nguyên giá trị cũ.
- S = R = 1: cổng (1) và (2) đều đóng nên Q = Q = 0.
 Trường hợp này bị cấm không sử dụng do quy ước 2 ngõ ra là bù của nhau.



<u>Bảng hoạt động:</u>

S R	$Q^{\dagger} \overline{Q^{\dagger}}$
0 0	QQ
0 1	0 1
1 0	1 0
1 1	0 0

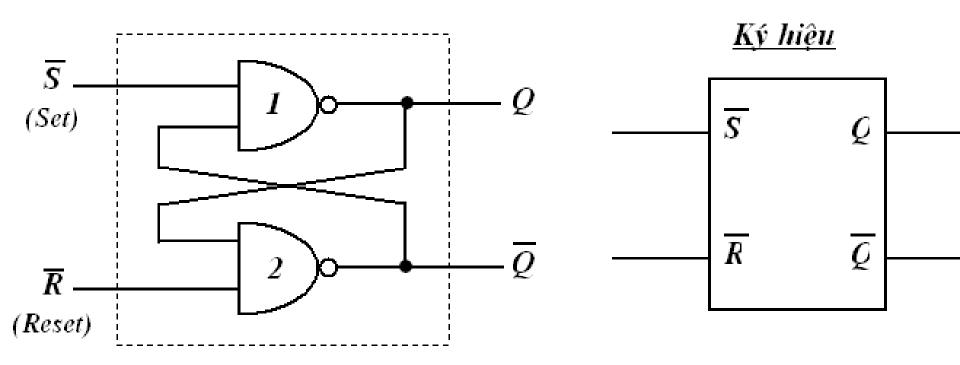
(cấm trường hợp này)

Q+ là trạng thái kế tiếp của Q

- Chốt SR dùng cổng NOR gọi là SR ngõ vào tích cực cao:
- $N\acute{e}u$ $ng\~{o}$ $v\grave{a}o$ S (set) $t\acute{i}ch$ cực thì $ng\~{o}$ ra Q=1.
- Nếu ngõ vào R (reset) tích cực thì ngõ ra Q = 0.
- Nếu ngõ vào S và R cùng không tích cực thì ngõ ra giữ nguyên giá trị cũ.
- Nếu ngõ vào S và R cùng tích cực thì bị cấm sử dụng. Điều kiện của RS Latch: RS =0.



Dùng NAND:



Giải thích:

- S = 1, R = 0: cổng (2) đóng nên ngõ ra Q = 1, cổng (1) mở nên ngõ ra Q = 0 Lúc này ngõ ra Q bị <u>reset về 0.</u>
- S = 0, R = 1: cổng (1) đóng nên ngõ ra Q = 1, cổng (2) mở nên ngõ ra Q = 1. Lúc này ngõ ra Q bị set lên 1.
- S = R = 1: cổng (1) và (2) đều mở nên cả 2 ngõ ra giữ nguyên giá trị cũ.
- S = R = 0: cổng (1) và (2) đều đóng nên Q = Q = 1.
 Trường hợp này bị cấm không sử dụng do quy ước 2 ngõ ra là bù của nhau.



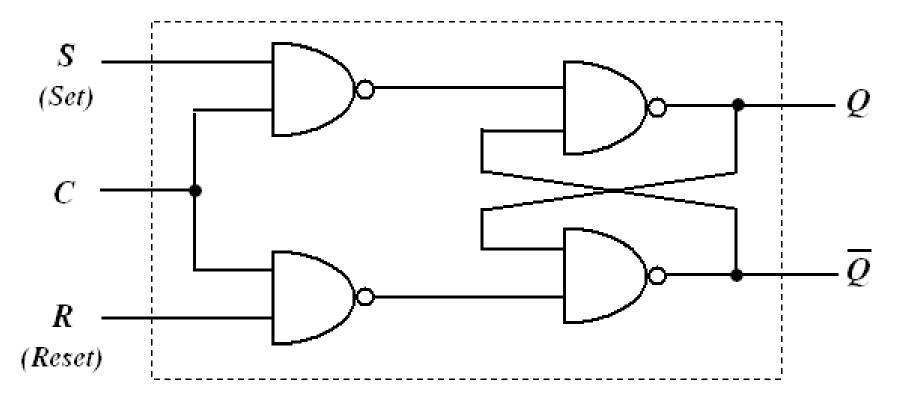
- Bảng hoạt động:
 - Chốt SR dùng cổng NAND là SR ngõ vào tích cực thấp.

\overline{S} \overline{R}	$Q^+ \overline{Q^+}$
0 0	1 1
0 1	1 0
1 0	0 1
1 1	$Q \overline{Q}$

(cấm trường hợp này)



Chốt SR có ngõ vào cho phép:





Ký hiệu và bảng hoạt động:

<u>Ký hiệu</u>

Bảng hoạt động

C	S	R	$Q^{\dagger} \overline{Q}^{\dagger}$
0	X	X	$Q \overline{Q}$
1	0	0	$ \begin{array}{ccc} Q & \underline{Q} \\ Q & \overline{Q} \end{array} $
1	0	1	0 1
1	1	0	1 0
1	1	1	1 1

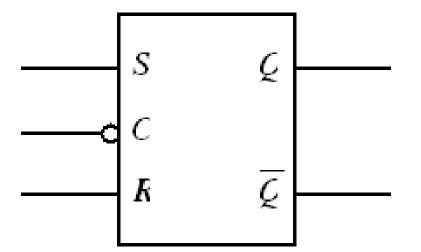


- Ngõ vào cho phép C còn được gọi là ngõ vào xung clock (CK).
- Chốt SR này còn được gọi là chốt SR có ngõ vào xung clock tích cực cao.

6/23/2020 15



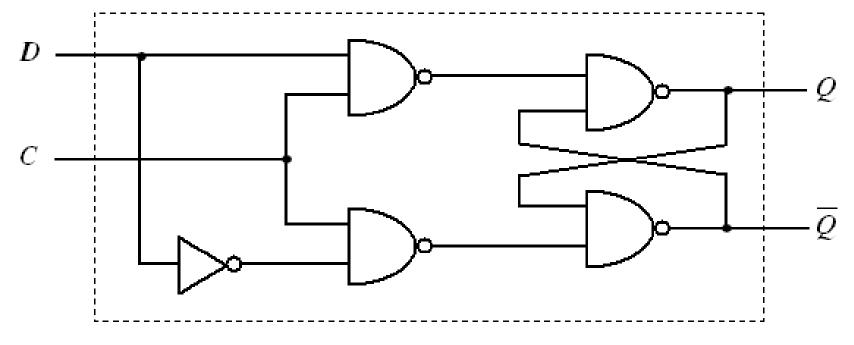
Chốt SR có ngõ vào xung clock tích cực thấp:



C	s	R	$Q^+ \overline{Q}^+$
1	X	X	$Q \overline{Q}$
0	O	O	$Q \overline{Q}$
0	O	1	0 1
0	1	0	1 0
0	1	1	1 1



 D latch: khử điều khiện ngõ vào cùng bằng 1 của chốt SR.





Ký hiệu và bảng hoạt động:



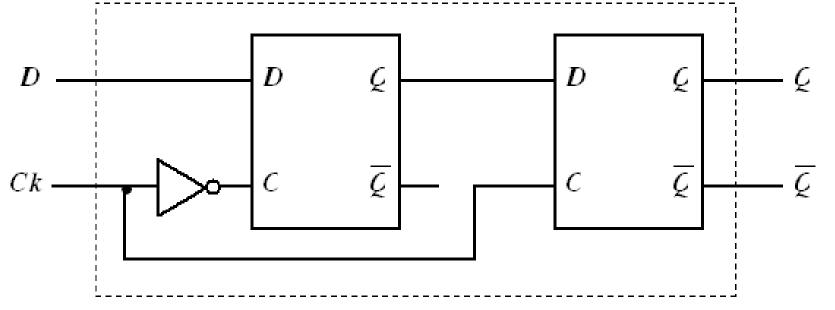
<u>Bảng hoạt đông</u>

C D	$Q^+ \overline{Q}^+$
0 x	$Q \overline{Q}$
1 0	0 1
1 1	1 0



Flip-flop có xung Clock kích bằng cạnh:

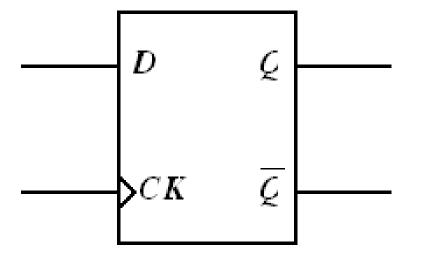
D-FF kích cạnh lên: ngõ ra của FF sẽ thay đối giá tri khi xuất hiên canh lên của ngõ vào xung clock.





Ký hiệu và bảng hoạt động:

Ký hiệu



Bảng hoạt đông

CK D	$Q^+ \overline{Q}^+$
<u>√</u> 0	0 1
	1 0
0 x	Không đổi
1 x	Không đổi



Bảng đặc tính và Phương trình đặc tính:

D	Q	Q ⁺
0	0	0
0	1	0
1	0	1
1	1	1

$$\Rightarrow$$

$$Q^{+} = D$$



Bảng kích thích:

Q	Q*	D
0	0	0
0	1	1
1	0	0
1	1	1

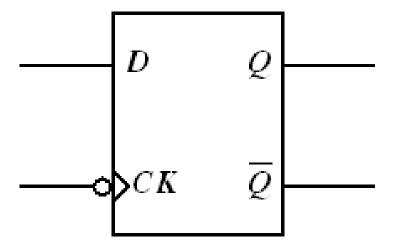
$$\Rightarrow$$

$$D = Q^{+}$$

D-FF kích cạnh xuống: ngõ ra của FF sẽ thay đổi giá trị khi xuất hiện cạnh xuống của ngõ vào xung clock.

<u>Ký hiệu</u>

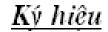
Bảng hoạt động



CK D	$Q^+ \overline{Q}^+$
₹ 0	0 1
¥ 1	1 0
0 x	Không đổi
1 x	Không đổi



<u>T-FF:</u>



Bảng hoạt động

T	Q ⁺
0	Q
1	$\overline{\mathbf{Q}}$



Bảng đặc tính và Phương trình đặc tính:

T	Q	Q ⁺
0	0	0
0	1	1
1	0	1
1	1	0

$$\Rightarrow$$

$$Q^+ = T \oplus Q$$



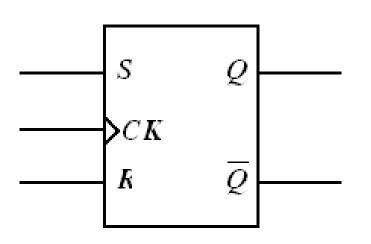
Bảng kích thích:

Q	Q+	T
0	0	0
0	1	1
1	0	1
1	1	0

$$T = Q \oplus Q^{+}$$

■ SR-FF:

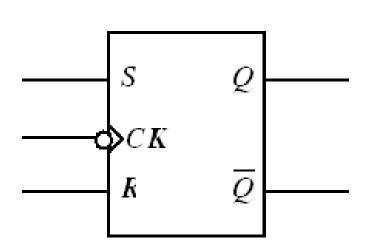
SR-FF kích cạnh lên:



CK	S	R	$Q^+ \overline{Q}^+$
0	X	X	Không đổi
1	X	X	Không đổi
Z	X	X	Không đổi
<u></u>	О	0	$Q \overline{Q}$
	0	1	0 1
	1	0	1 0
	1	1	X X



SR-FF kích cạnh xuống:



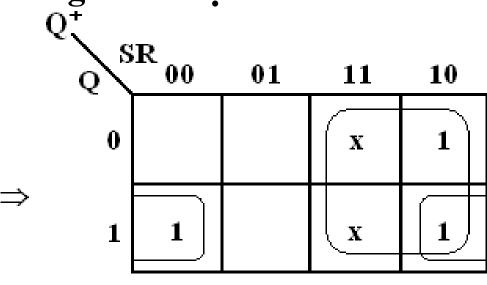
CK	S	R	$Q^+ \overline{Q}^+$
0	X	X	Không đổi
1	X	X	Không đổi
	X	X	Không đổi
Ī_L	О	0	$Q \overline{Q}$
™	Ο	1	0 1
7∠	1	O	1 0
<u> </u>	1	1	X X

6/23/2020 28



Bảng đặc tính và Phương trình đặc tính:

S	R	Q	Q ⁺
0	0	O	0
0	O	1	1
0	1	0	0
0	1	1	0
1	О	0	1
1	O	1	1
1	1	O	X
1	1	1	X



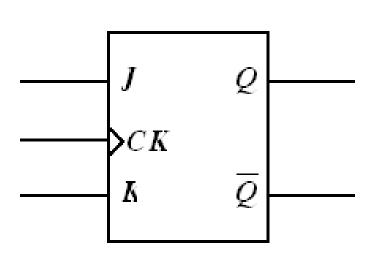
$$Q^+ = S + R \overline{Q}$$
$$SR = 0$$

Bảng kích thích:

Q	Q*	S R
0	0	0 x
0	1	1 0
1	0	0 1
1	1	x 0

JK-FF:

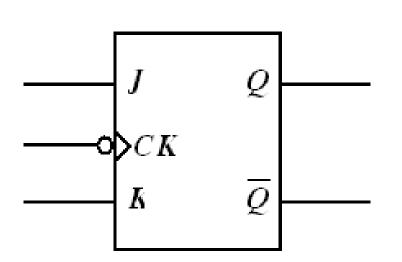
JK-FF kích canh ln:



CK	J	K	$Q^+ \overline{Q}^+$
0	X	X	Không đổi
1	X	X	Không đổi
<u> </u>	X	X	Không đổi
<u>_</u>	0	0	$Q \overline{Q}$
<u>_</u>	0	1	0 1
<u>_</u>	1	0	<u>1</u> 0
	1	1	\overline{Q} Q



JK-FF kích cạnh xuống:

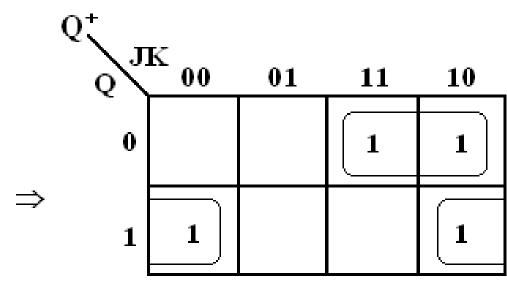


СК	J	K	$Q^+ \overline{Q}^+$
0	X	X	Không đổi
1	X	X	Không đổi
	X	X	Không đổi
T_	O	0	$Q \overline{Q}$
7_	0	1	0 1
™	1	0	1 0
_ ₹_	1	1	\overline{Q} Q



Bảng đặc tính và Phương trình đặc tính:

J	K	Q	Q+
0	0	0	0
0	0	1	1
0	1	O	0
0	1	1	0
1	0	O	1
1	0	1	1
1	1	O	1
1	1	1	0



$$Q^+ = J\overline{Q} + \overline{K}Q$$

Bảng kích thích:

Q	Q*	J K
0	0	0 x
О	1	1 x
1	0	x 1
1	1	x 0

6/23/2020 34



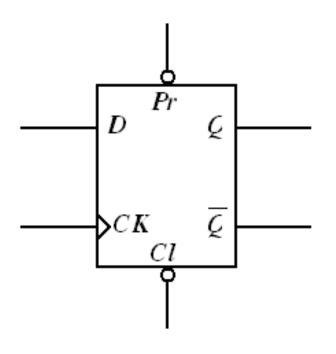
6/23/2020 35



- Các ngõ vào bất đồng bộ:
 - Các FF ngoài các ngõ vào đồng bộ (theo xung clock), còn có 2 ngõ vào vào bất đồng bộ: Preset (Pr) và Clear (Cl). Các ngõ vào này sẽ làm thay đổi giá trị ngõ ra tức thời, bất chấp xung clock.
 - Khi ngô vào Preset tích cực, ngô ra Q được set lên 1.
 - Khi ngô vào Clear tích cực, ngô ra Q được xóa về 0.
 - Các ngõ vào này dùng để tạo giá trị ban đầu cho FF.



■ IC 74LS47 gồm 2 D-FF:



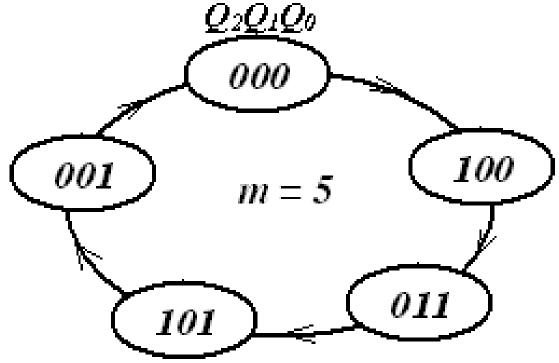
Pr	Cl	CK	D	$Q^+ \overline{Q}^+$
0	1	X	X	1 0
1	0	X	X	0 1
0	0	X	X	1 1 (Cấm)
1	1	Ā	0	0 1
1	1	₹	1	1 0

■ Bộ đếm (COUNTER):

Bộ đếm là hệ tuần tự có 1 ngõ vào xung clock và nhiều ngõ ra. Bộ đếm bao gồm nhiều Flip-Flop ghép lại với nhau, và các ngõ ra của FF chính là các ngõ ra của bộ đếm. Nội dung của bộ đếm tại 1 thời điểm gọi là trạng thái của bộ đếm. Khi có xung clock vào bộ đếm sẽ chuyển trạng thái, nghĩa là từ trạng thái hiện tại sẽ chuyển sang trạng thái kế tiếp. Cứ tiếp tục như vậy sẽ tạo ra 1 vòng đếm khép kín. Số trạng thái khác nhau có trong 1 vòng đếm gọi là modulo của bộ đếm.



 Ví dụ: Bộ đếm nhị phân 3 bit có giản đồ trạng thái sau:





Nếu m = 2ⁿ thì ta có bộ đếm đầy đủ, ngược lại nếu m < 2ⁿ thì ta có bộ đếm không đầy đủ (với n là số FF). Với bộ đếm không đầy đủ thì sẽ xuất hiện 1 số trạng thái dư không có trong vòng đếm.

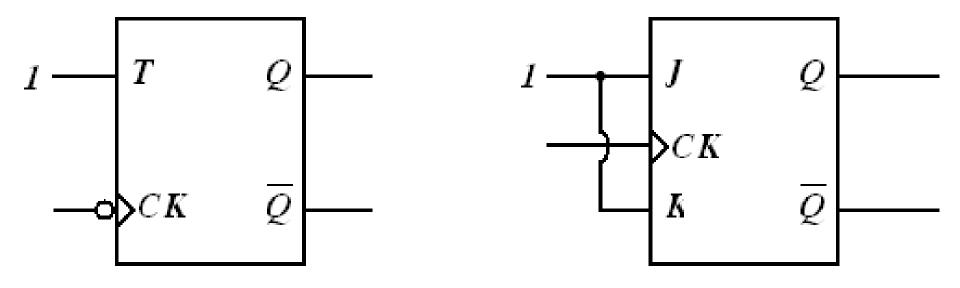
Bộ đếm được chia thành 2 loại:

- Bộ đếm nối tiếp (bộ đếm bất đồng bộ): là bộ đếm mà ngõ ra của FF trước sẽ là ngõ vào xung clock cho FF sau.
- Bộ đếm song song (bộ đếm đồng bộ): là bộ đếm mà ngõ vào xung clock của các FF được nối chung với nhau



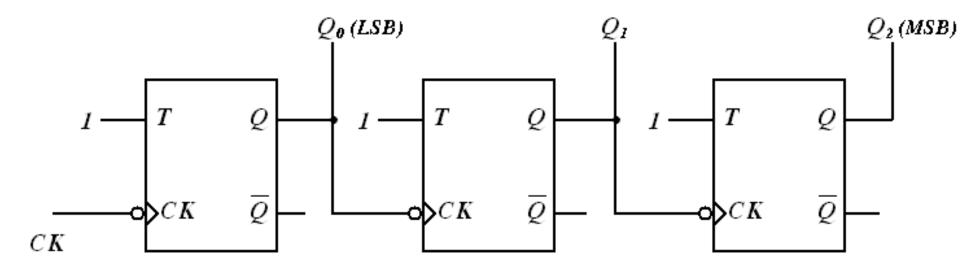


- Bộ đếm nối tiếp (Asynchronous Counter):
 - Bộ đếm này được tạo từ các FF đếm 2, ghép xâu chuỗi lại với nhau, thường dùng là T-FF và JK-FF





- \mathbf{B} $\hat{\mathbf{o}}$ $\hat{\mathbf{d}}$ $\hat{\mathbf{e}}$ \mathbf{m} $\hat{\mathbf{d}}$ $\hat{\mathbf{a}}$ $\hat{\mathbf{d}}$ $\hat{\mathbf{u}}$ (\mathbf{m} = $\mathbf{2}$ \mathbf{n}):
 - Bộ đếm lên (Count Up): là bộ đếm mà giá trị của bộ đếm sẽ tăng thêm 1 khi có xung clock vào

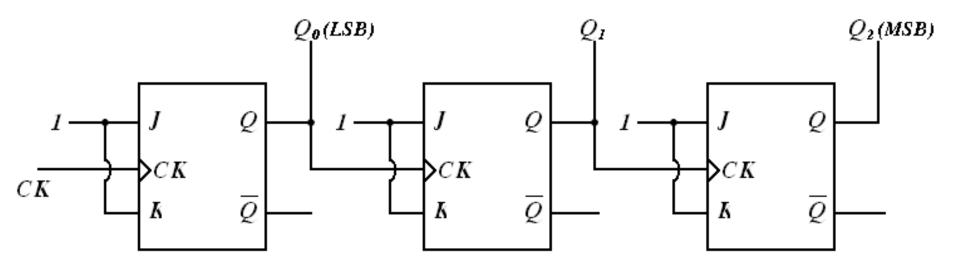


6/23/2020

43



Bộ đếm xuống (Count Down): là bộ đếm mà giá trị của bộ đếm sẽ giảm đi 1 khi có xung clock vào.



■ \mathbf{B} $\hat{\mathbf{o}}$ đểm không đầy đủ (m < $\mathbf{2}^{n}$):

Thực hiện bộ đếm không đầy đủ dựa vào bộ đếm đầy đủ. Ta cần xác định trạng thái kế tiếp không mong muốn của vòng đếm. Dùng trạng thái này để tạo ra tín hiệu tác động tích cực vào các ngõ vào bất đồng bộ Preset hoặc Clear để đưa bộ đếm trở về trạng thái ban đầu (thuờng gọi là trạng thái reset). Cần chú ý đến loại FF sử dụng ngõ vào Preset và Clear tích cực cao hoặc thấp.

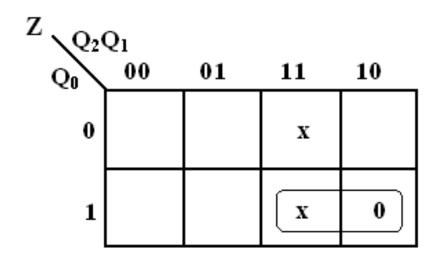


Ví dụ: Sử dụng T-FF có ngõ vào Preset và Clear tích cực mực thấp, thiết kế bộ đếm lên có m = 5, bắt đầu từ giá trị 0.

Gọi Z là tín hiệu để reset bộ đếm. Khi bộ đếm chuyển qua trạng thái 101 (trạng thái không mong muốn), thì tín hiệu Z sẽ là 0 để reset bộ đếm.

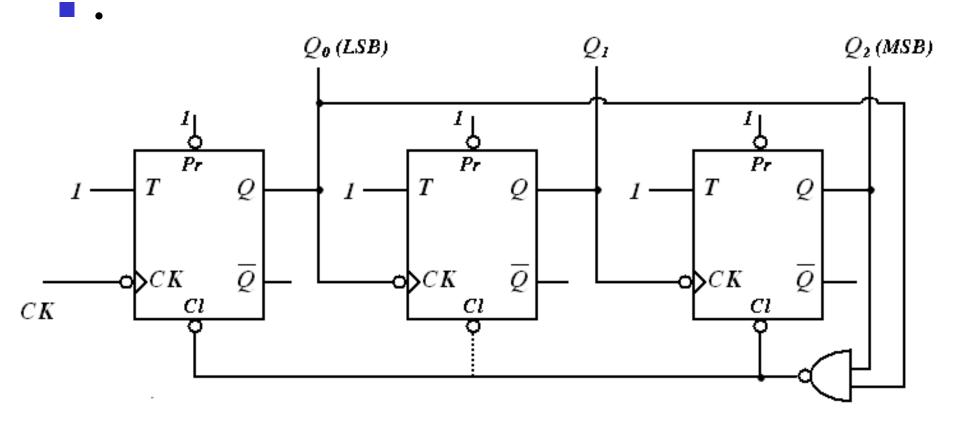


Q_2	Q_I	Q_{0}	Z
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	х
1	1	1	x



$$Z = \overline{Q_2} + \overline{Q_0} = \overline{Q_2 Q_0}$$





48

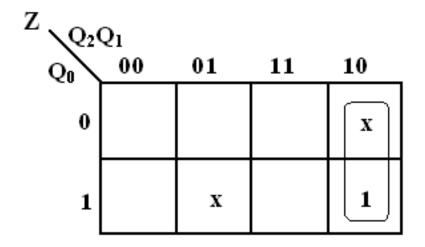
Ví dụ: Thiết kế bộ đếm xuống có m = 5, với giá trị ban đầu là 2. Sử dụng FF có ngõ vào Preset và Clear tích cực mức cao.

Trạng thái reset là $Q_2Q_1Q_0=101$. Khi đó ta tác động tích cực vào ngõ vào Preset của Q_1 và Clear của Q_2 , Q_0 để có được trạng thái ban đầu 010. Tín hiệu Z còn gọi là tín hiệu RS.

4

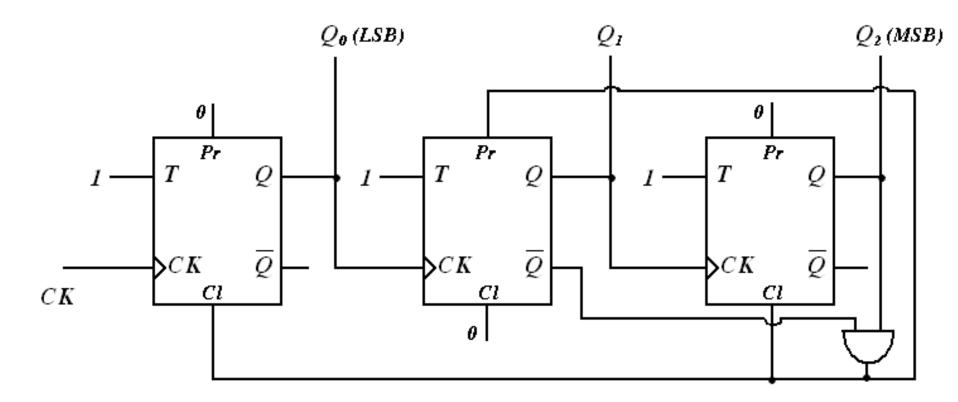
Ch04 -HỆ TUẦN TỰ

Q_2	Q_I	Q_{0}	Z
0	1	0	0
0	0	1	0
0	0	0	0
1	1	1	0
1	1	0	0
1	0	1	1
1	0	0	x
0	1	1	x



$$Z = Q_2 \overline{Q_I}$$





51



■ Bộ đếm song song (Synchronous Counter):

Bộ đếm song song là bộ đếm mà các FF đều sử dụng chung nguồn xung clock. Do đó khi có xung clock vào thì tất cả các ngõ ra FF đều thay đổi giá trị. Khi thiết kế bộ đếm ta chỉ quan tâm đến trạng thái hiện tại và trạng thái kế tiếp của FF, mà không quan tâm đến dạng kích của xung clock (cạnh lên hoặc cạnh xuống). Ta có thể thiết kế bộ đếm song song có vòng đếm bất kỳ.

Các bước thiết kế:

- Xác định số FF cần dùng và dãy đếm.
- Lập bảng chuyển trạng thái chỉ rõ mối quan hệ giữa trạng thái hiện tại và trạng thái kế(dựa vào dãy đếm).
- Tìm các giá trị ngõ vào FF cần phải có từ giá trị hiện tại Q và kế tiếp Q+ của từng FF (dựa vào bảng kích thích của mỗi loại FF).
- Tìm biểu thức rút gọn của mỗi ngõ vào FF phụ thuộc vào các biến trạng thái hiện tại.
- Thực hiện sơ đồ logic.



D-FF

Q Q ⁺	D
0 0	0
0 1	1
1 0	0
1 1	1

T-FF

$Q Q^{\dagger}$	T
0 0	0
0 1	1
1 0	1
1 1	0

SR-FF

Q Q+	S R
0 0	0 x
0 1	1 0
1 0	0 1
1 1	x 0

JK-FF

Q Q+	Ј К
0 0	0 x
0 1	1 x
1 0	x 1
1 1	x 0

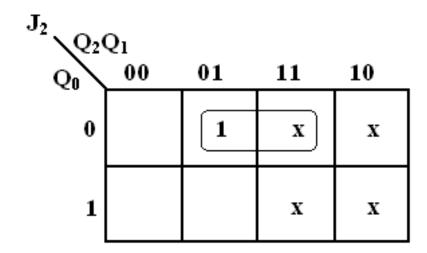


■ Bộ đếm đầy đủ $(m = 2^n)$:

Ví dụ: Sử dụng T-FF kích theo cạnh lên, thiết kế bộ đếm có dãy đếm sau:

 $Q_2Q_1Q_0 = 010, 101, 110, 001, 000, 111, 100, 011, 010, \dots$





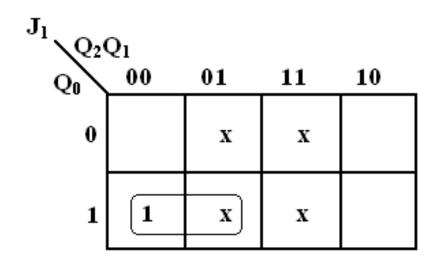
$$J_2 = Q_1 \overline{Q_0}$$

K_2 Q_0	Q ₁	01	11	10
0	x	x		1
1	X	x		

$$K_2 = \overline{Q_I} \overline{Q_0}$$

4

Ch05 - HỆ TUẦN TỰ

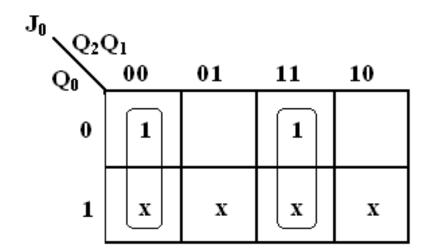


$$J_I = \overline{Q_2} Q_0$$

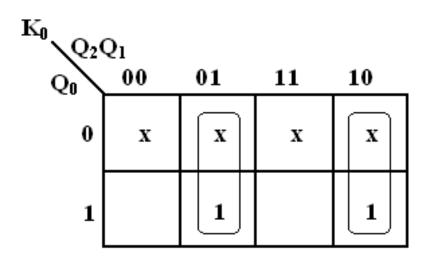
K_1 Q_2				
Q_0	00	01	11	10
0	x			X
1	X		1	x

$$K_I = Q_2 Q_0$$





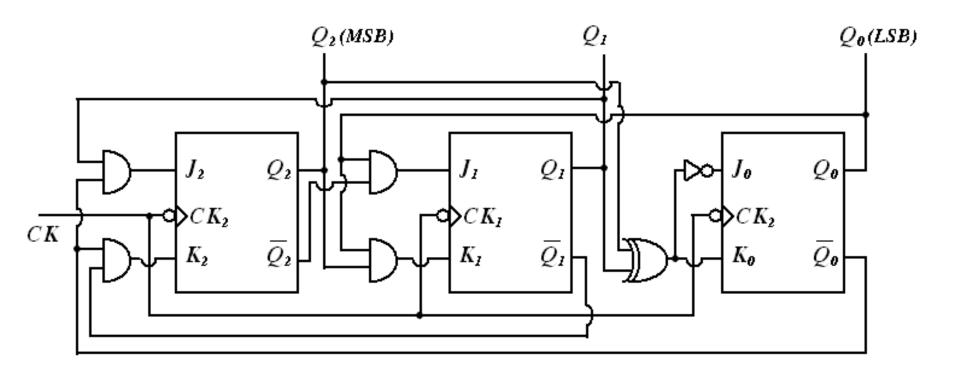
$$J_{\theta} = \overline{Q_2} \, \overline{Q_1} + Q_2 \, Q_1 = \overline{Q_2 \, \theta Q_1}$$



$$K_0 = \overline{Q_2}Q_1 + Q_2\overline{Q_1} = Q_2 \oplus Q_1$$



Mạch thực hiện:



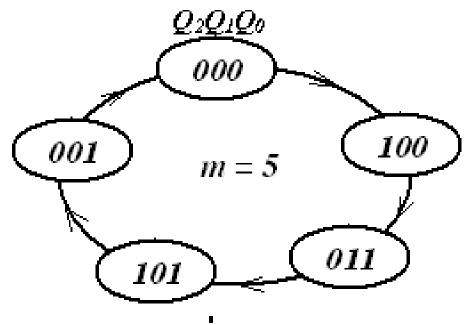


■ \mathbf{B} $\hat{\mathbf{o}}$ đếm không đầy đủ (m < $\mathbf{2}^{n}$):

Khi thiết kế bộ đếm không đầy đủ, thì các trạng thái có trong vòng đếm sẽ thiết kế như bộ đếm đầy đủ; còn các trạng thái dư không có trong vòng đếm sẽ giải quyết theo 2 cách sau:

Cách 1: Các trạng thái dư không có vòng đếm có trạng thái kế tiếp là tùy định. Khi thiết kế cần khởi động trạng thái ban đầu cho bộ đếm; trạng thái ban đầu này phải là 1 trong những trạng thái có trong vòng đếm.

Ví dụ: Thiết kế bộ đếm dùng T-FF cạnh lên, có ngõ vào Pr và CL tích cực cao, có giản đồ trạng thái sau:



Bảng chuyển trạng thái:

Trang	g thái l	hiện tại	Trạng thái kế tiếp			Các	c ngõ	vào
Q_2	Q_I	Q_{0}	Q^{+}_{2}	Q^{+}_{I}	Q^{+}_{0}	D_2	D_I	D_{0}
О	0	0	1	0	0	1	0	0
0	0	1	0	0	0	0	0	0
0	1	0	X	X	X	X	X	X
0	1	1	1	0	1	1	0	1
1	O	0	0	1	1	0	1	1
1	O	1	0	0	1	0	0	1
1	1	0	X	X	X	X	X	X
1	1	1	X	X	X	X	X	X

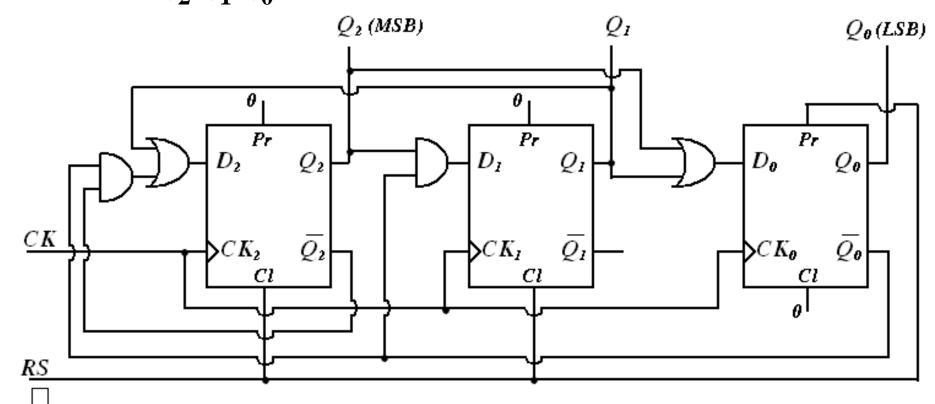


$$D_2 = Q_2^{\dagger} = \overline{Q_2} \overline{Q_0} + Q_I$$

$$D_I = Q_I^{\dagger} = Q_2 \overline{Q_0}$$

$$D_0 = Q_0^{\dagger} = Q_2 + Q_I$$

Mạch reset trên có nhiệm vụ tạo giá trị ban đầu là $Q_2Q_1Q_0=001$.

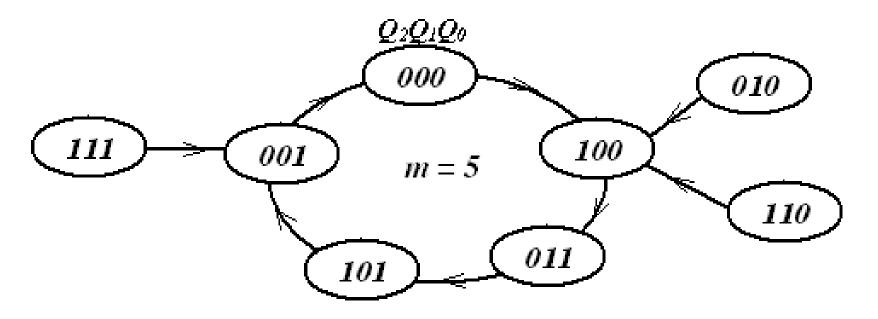


Cách 2: Cho các trạng thái dư không có vòng đếm có trạng thái kế tiếp là 1 trong những trạng thái có trong vòng đếm.

4

Ch05 - HỆ TUẨN TỰ

Ví dụ: Cho 3 trạng thái dư không có trong vòng đếm có trạng thái kế tiếp như hình vẽ:



Bảng trạng thái:

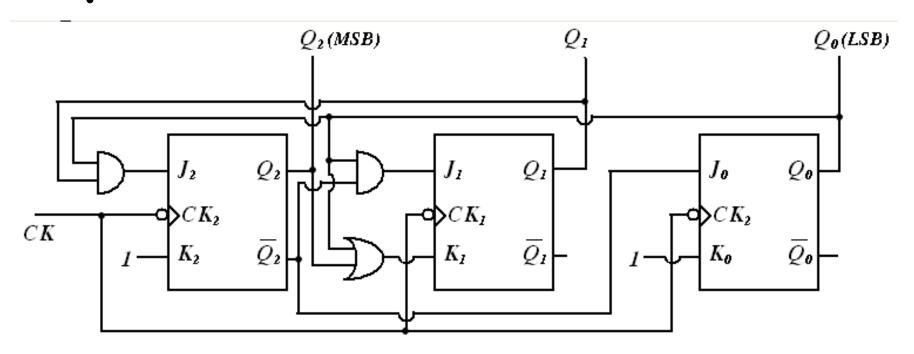
Trang	Trạng thái hiện tại			Trạng thái kế tiếp			Trạng thái kế tiếp			c ngõ	vào
Q_2	Q_I	Q_{0}	Q^{+}_{2}	Q^+_I	Q^{+}_{0}	D_2	D_I	$D_{\boldsymbol{\theta}}$			
0	0	0	1	0	0	1	0	О			
0	0	1	0	0	0	0	0	0			
0	1	0	1	0	0	1	0	0			
0	1	1	1	0	1	1	0	1			
1	0	O	0	1	1	0	1	1			
1	0	1	0	0	1	0	0	1			
1	1	0	1	0	0	1	0	0_			
1	1	1	0	0	1	0	0	1			



- Phân tích bộ đếm song song:
- Từ sơ đồ logic của bộ đếm xác định hàm kích thích (biểu thức của các ngõ vào) của từng FF phụ thuộc vào các ngõ ra Qi.
- Lập bảng trạng thái: từ trạng thái hiện tại Qi và giá trị ngô vào ta xác định được trạng thái kế tiếp của FF Q⁺_i.
- Từ bảng chuyển trạng thái xác định được giản đồ trạng thái hoặc khảo sát giản đồ xung của bộ đếm.



 Ví dụ: Hãy xác định giản đồ trạng thái của bộ đếm sau:



4

Ch05 - HỆ TUẦN TỰ

Biểu thức các ngõ vào:

$$J_2 = Q_1 Q_0$$

$$J_1 = \overline{Q_2} Q_0$$

$$J_0 = \overline{Q_2}$$

$$K_2 = 1$$

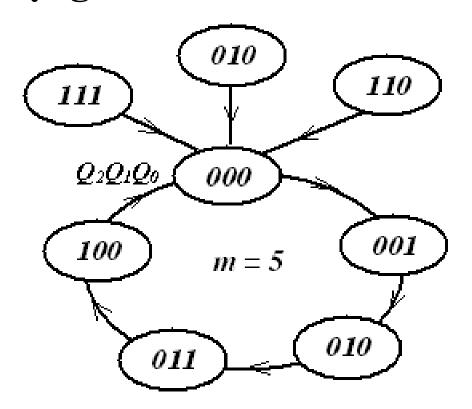
$$\mathbf{K}_1 = \mathbf{Q}_2 + \mathbf{Q}_0$$

$$K_0 = 1$$

Lập bảng trạng thái:

Trạng	Trạng thái hiện tại			Các ngõ vào			Trạng	thái k	kế tiếp	
Q_2	Q_I	Q_{0}	$J_2 K_2$	J_I	K_I	J_{θ}	Ko	Q^{+}_{2}	Q^+_I	Q^+_{θ}
0	0	0	0 1	0	0	1	1	0	0	1
0	0	1	0 1	1	1	1	1	0	1	0
0	1	0	0 1	0	0	1	1	0	1	1
0	1	1	1 1	1	1	1	1	1	0	0
1	0	0	0 1	0	1	0	1	0	0	0
1	0	1	0 1	0	1	0	1	0	0	0
1	1	0	0 1	0	1	0	1	0	0	0
1	1	1	1 1	0	1	0	1	0	0	0

Giản đồ trạng thái:

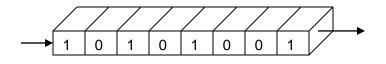




Thanh ghi:

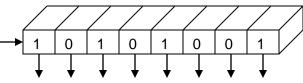
- Thanh ghi có cấu tạo gồm các trigger nối với nhau
- Chức năng:
 - Để lưu trữ tạm thời thông tin
 - Dịch chuyển thông tin
- Lưu ý: cả thanh ghi và bộ nhớ đều dùng để lưu trữ thông tin, nhưng thanh ghi có chức năng dịch chuyển thông tin. Do đó, thanh ghi có thể sử dụng làm bộ nhớ, nhưng bộ nhớ không thể làm được thanh ghi.

Các loại thanh ghi:

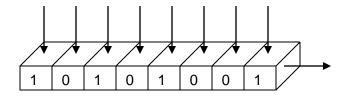


Vào nối tiếp ra nối tiếp.

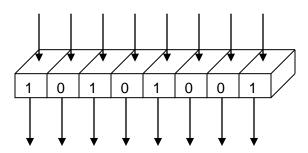




Vào song song ra nối tiếp.

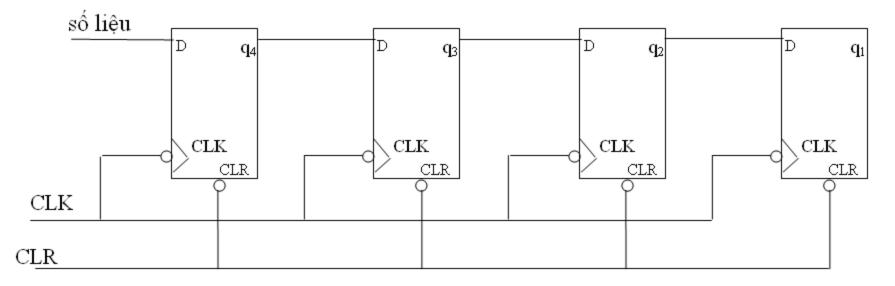


Vào song song ra song song.





Ví dụ: Thanh ghi 4 bit vào nối tiếp ra song song dùng Trigger D:

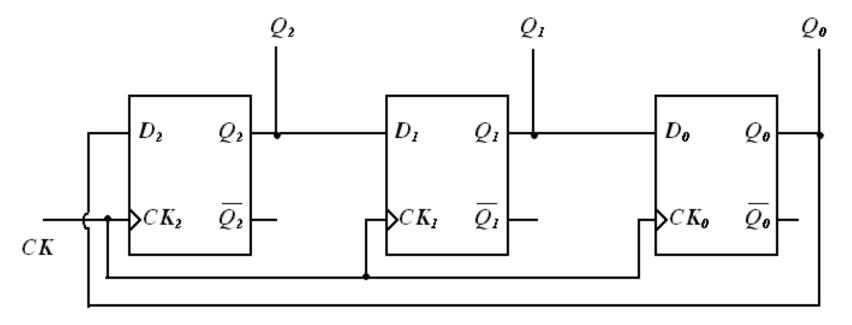




Bộ Đếm Thanh Ghi Dịch (Shift Register Counter):

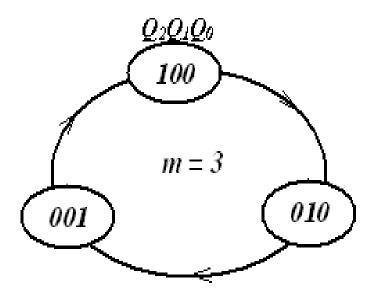
Các bộ đếm thanh ghi dịch là bộ đếm dùng hồi tiếp. Có 2 loại thường dùng là bộ đếm vòng và bộ đếm vòng xoắn.

Bộ đếm vòng (Ring Counter): ngõ ra của thanh ghi dịch hồi tiếp về ngõ vào FF.





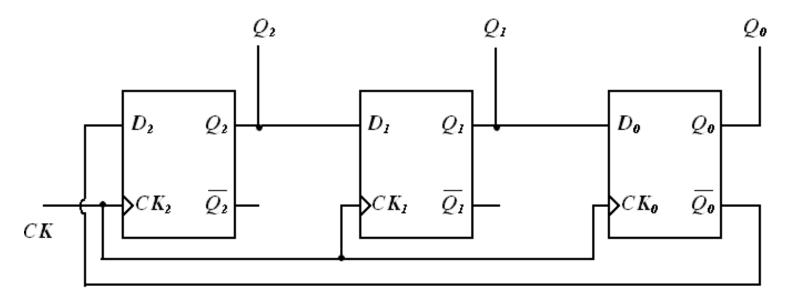
 Bộ đếm này muốn hoạt động cần có mạch reset ban đầu.



Clock	Q_2	Q_1	Q_0
1	1	0	0
2	0	1	0
3	0	0	1
4	1	0	0
:			

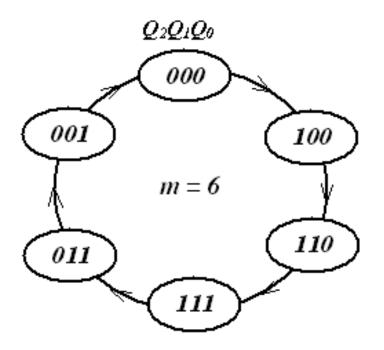


Bộ đếm vòng xoắn (Twisted-ring Counter): còn gọi bộ đếm Johnson: giống như bộ đếm vòng nhưng lấy ngõ ra đảo hồi tiếp về ngõ vào FF.





 Bộ đếm này muốn hoạt động cần có mạch reset ban đầu.



Clock	Q_2	Q_1	Q_0
1	0	0	0
2	1	0	0
3	1	1	0
4	1	1	1
5 6	0	1	1
6	0	0	1
7	0	0	0
:			

■ Thiết kế hệ tuần tự tổng quát:

Mô hình Mealy mô tả hệ tuần tự thông qua 5 tham số:

$$\mathbf{X} = \{\mathbf{x}_1, \mathbf{x}_2, ..., \mathbf{x}_n\}$$

$$\mathbf{Y} = \{\mathbf{y}_1, \mathbf{y}_2, ..., \mathbf{y}_l\}$$

$$S = \{s_1, s_2, ..., s_m\}$$

$$\mathbf{F}_{\mathbf{S}}(\mathbf{S}, \mathbf{X})$$

$$\mathbf{F}_{\mathbf{Y}}(\mathbf{S}, \mathbf{X})$$

- Giải thích các kí hiệu:
 - X là tập hợp hữu hạn n tín hiệu đầu vào
 - Y là tập hợp hữu hạn l tín hiệu đầu ra
 - S tập hợp hữu hạn m trạng thái trong của hệ
 - F_S là hàm biến đổi trạng thái. Đối với mô hình kiểu Mealy thì F_S phụ thuộc vào S và X: $F_S = F_S(S, X)$

84

• F_Y là hàm tính trạng thái đầu ra: $F_Y = F_Y(S, X)$

Mô hình Moore giống như mô hình Mealy, nhưng khác ở chỗ là F_Y chỉ phụ thuộc vào S:

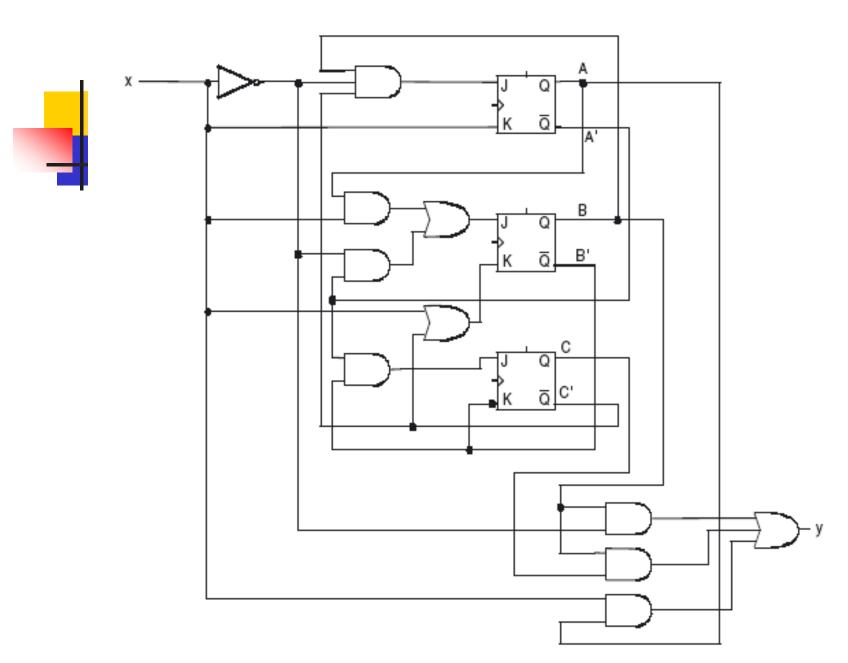
$$\mathbf{F}_{\mathbf{Y}} = \mathbf{F}_{\mathbf{Y}}(\mathbf{S})$$
.

Bảng chuyển trạng thái:

S	X			V
ט	\mathbf{x}_1		$\mathbf{X}_{\mathbf{n}}$	1
s_1	$F_{\mathbb{S}}(s_1,x_1)$		$F_s(s_1,x_n)$	$F_{Y}(s_{1})$
s_{m}	$F_{\rm S}(s_m,x_1)$		$F_{\rm S}(s_{\rm m},x_{\rm n})$	$F_{Y}(s_{m})$



- Các bước thiết kế:
 - Mã hoá các trạng thái vào, trạng thái trong, trạng thái ra.
 - Dựa vào bảng trạng thái của hệ để lập bảng trạng thái của hệ đã mã hoá.
 - Chọn FF để thực hiện và lập bảng kích thích.
 - Tìm hàm kích thích cho mỗi FF và hàm ra của hệ.
 - Vẽ mạch thực hiện.



Bài tập.