# SDK 例程使用说明 - I2S

### 一、功能描述

12S0主发送;发送完数据后进入中断。

# 二、使用环境

#### I. 硬件环境:

1. 开发板: WTMDK2101-X3 (两电或三电)

#### Ⅲ. 软件环境:

• IDE工具: SEGGER Embedded Studio for RISC-V V5.60

## 三、系统配置

#### I. 系统时钟:

• 时钟源: OSC24Mhz; 使用PLL (4倍频)

• AHB时钟: 96Mhz

• 12S时钟: 根据采样频率而定, 计算方式: CLK = sample freq \* 32bit\*2;

#### II. I2S:

- I2S0
- 引脚复用:
  - I2S0 SDO -> GPIO 0
  - I2S0\_WS -> GPIO\_1
  - I2S0 CK -> GPIO 2
  - I2S0\_SDI -> GPIO\_3
- Master

Sample rate: 16000Data length: 32 BitTX Threshold level: 7

#### Ⅲ. 中断:

- I2S0 IRQHandler
  - o Interrupt generation on I2SO when TX FIFO is lower than threshold level.

### 四、步骤和现象

1. 参考硬件接线图1连接各个跳线(包含参考供电, JLink, QSPI等连接) 将J32排针的BOOT0与GND, IOVDD与1.8V, AVDD与3.3V相连接; DVDD通过跳线接到

- 1.1V, 将J33的PERIV与1.8V相连接;
- 2. 逻辑分析仪的线连接到相应的GPIO上;
- 3. 开发板供电——通过Micro-USB线将WTMDK2101-X3板和PC相连接。并拨动拨码开关至ON;
- 4. 编译后下载程序并运行;

MINNEW COMPIDER OF THE PROPERTY OF THE PROPERT

5. SEGGER Debug Terminal正常输出。

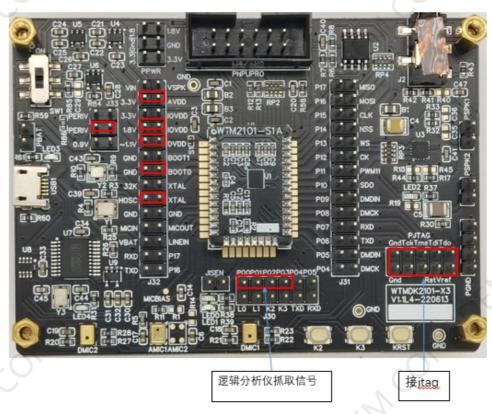


图1.硬件连接参考图

IMEN CONFIDERINA



图2. 逻辑分析仪解码设置参考图



图3. 逻辑分析仪抓取数据图

# 五、注意事项

• CSP封装芯片没有GPIO18、GPIO19,在使用WTM2101-x3板时可忽略GPIO18、19的相关配置。