学院_		姓名	i	<u> </u>	学号 <u></u>		任课	是老师_		考场	教室		_选课	号/座位	물 <u></u>	
			·····密	封		·线·····	以	••••内•	········答	Y.	·题·····	••••无•••	······································	汝		
	电子科技大学 2014-2015 学年第 <u>1</u> 学期期 <u>末</u> 考试 <u>A</u> 卷															
课程	课程名称: 微处理器系统结构与嵌入式系统设计 考试形式: 一本书开卷															
考试	考试日期: 20 <u>15</u> 年 <u>1</u> 月 <u>8</u> 日 考试时长: <u>120</u> 分钟															
平行	班课程	成绩	构成:	平时_	<u>10</u> %	6, 其	月中 15	_%,	实验	15	%,	期末_6	<u>50</u> 9	6		
英才	班课程	成绩	构成:	平时_	<u>30</u> %	6,	月中 <u>0</u>	_%,	实验	20	%,	期末_5	<u>50</u> %	6		
本试	1			部分构成	1											
题号	_	-		三 (1)	三	(2)	三 (3)	三	(4)	三	(5)	三 (6	5)	三 (7)	)	合计
得分																
<b>注意</b> 分							<u>位置。</u> 空,每		<b>分</b> )							
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
	D	В	С	В	С	С	В	В	A	В	В	D	A	A	В	] -
	<b>16</b>	<b>17</b>	18 A	19 C	<b>20</b>	<b>21</b>	<b>22</b>	<b>23</b>	<b>24</b> B	<b>25</b> B	<b>26</b>	<b>27</b>	<b>28</b>	<b>29</b>	<b>30</b>	
分			[答案	 (共 <b>20</b> 器								1				J
	<b>2</b> . ①		52	8	<u></u>		528									
	3. ①			1	2	DRAN	1(动态	RAM	)							
	4. ①		空遠	递增												
	5. ①		宣	<u> </u>	<u></u>		嵌套									
	6. ①	FIQ (	快中	断、快	速中跌	折)_										
	7. ①			4	<u></u>		4				0		_4		1	
	8. ①		MI	RS			LDR				LDM					

学院		挂名	学号	任课老师	考场教室	选课号	·/座位号	
		密	封线以		…答题…	······ 无·········效·		
9.	1)	同步控制	② 电路简单	单,速度快	③ 时钟以最'	慢设备为准,	高速设备速	度受
	星公司台							
	影响	_						

学院	
	家 計 供 以 由
<b>–,</b>	单选题(共30分,共30空,每空1分)
1.	程序计数器 PC 通常用于存放( D )。
	A、数据 B、指令 C、正在执行的指令地址 D、待取指的指令地址
2.	微程序控制器中,机器指令与微指令的关系是( B )。
	A、每一条机器指令由一条微指令来执行
	B、每一条机器指令由一段微指令编写的微程序来执行
	C、每一条微指令由一段机器指令编写的程序来执行
	D、一条微指令由若干条机器指令组成
3.	指令之间存在的相关性可能会引起流水线的停顿,从而影响流水线的性能和效率。下列不属于
	指令相关的为( C )。
	A、数据相关   B、结构相关   C、名字相关   D、控制相关
4.	某微处理器的结构之所以称为超标量结构,是因为该微处理器( B )。
	A、不仅能进行 32 位运算,也能进行 64 位运算
	B、内部含有多条指令流水线和多个执行部件
	C、数据传输速度很快,每个总线周期最高能传送 4 个 64 位数据
5.	D、芯片内部集成的晶体管数超过 100 万个,功耗很大 在 CPU 内部,用于存放将要执行的指令代码的是( C )。
3.	A、PC 寄存器 B、ALU C、指令寄存器 D、指令译码器
6.	在嵌入式软件系统中,以下模块不属于操作系统层的是(C)。
0.	A、文件系统 $B$ 、OS 内核 $C$ 、键盘驱动 $D$ 、嵌入式 $GUI$
7.	在汇编过程中不会产生指令码,只用来指示汇编程序如何汇编的指令是(B)。
,.	A. 汇编指令       B. 伪指令       C. 机器指令       D. 宏指令
8.	三总线结构的计算机主要包含( B )。
	A、主存总线、中断总线和 DMA 总线 B、地址总线、数据总线和控制总线
	C、I/O 总线、主存总线和 DMA 总线 D、数据总线、控制总线和状态总线
9.	下列因素中,与 Cache 的命中率无关的是( A )。
	A、主存存取时间 B、块的大小 C、Cache 组织方式 D、Cache 容量
10.	在同步通信的一个总线周期中( B )。
	A、先传送数据,再传输地址 B、先传送地址,再传输数据
	C、只传输数据 D、只传输地址
11.	关于实时操作系统(RTOS)的任务调度器,以下描述中正确的是( B )。
	A、任务之间的公平性是最重要的调度目标

学院	
	········密········封········线········以········内········答·······题········无········效······
	B、大多数 RTOS 调度算法都是可抢占式(可剥夺式)的 C、RTOS 调度器都采用了基于时间片轮转的调度算法
12.	D、RTOS 调度算法只是一种静态优先级调度算法 计算机系统的内总线是微处理器、内存储器和 I/O 接口之间相互交换信息的公共通路,其中可用于外界向微处理器传送状态信号的是( D )。
13.	A、数据总线 B、地址总线 C、状态总线 D、控制总线 存储器是计算机系统的记忆设备,它主要用来( A )。 A、存储程序和数据 B、存储数据和状态 C、存储指令和程序 D、存储状态和程序
14.	CPU 能直接访问的存储器是( A )。
	A、内存储器 B、云盘 C、硬磁盘 D、光盘
15	下列四条叙述中,属于 RAM 特点的是( B )。
13.	A、可随机读写数据,断电后数据不会丢失
	B、可随机读写数据,断电后数据将全部丢失
	C、只能顺序读写数据,断电后数据将部分丢失
	D、只能顺序读写数据, 断电后数据将全部丢失
16.	下列存储器中,断电后信息不会丢失的是( D )。
	A、DRAM B、SRAM C、CACHE D、ROM
17.	下面说法中, ( D )是正确的。
	A、EPROM 是不能改写的 B、EPROM 是可改写的,所以也可以当作 RAM 使用
	C、EPROM 只能改写一次 D、EPROM 是可改写的,但不能当作 RAM 使用
18.	和外存相比,内存的特点是( A )。
	A、容量小、速度快、成本高 B、容量小、速度快、成本低
	C、容量大、速度快、成本高 D、容量大、速度快、成本低
19.	微型计算机中的内存储器,通常采用( C )。
	A、磁表面存储器 B、磁芯存储器 C、半导体存储器 D、光存储器
20.	中断响应后,保护断点的目的是( D )。
	A、便于寻找中断源 B、使 CPU 能跳转到中断服务程序起始的地方
	C、便于找到中断向量 D、使中断服务程序能返回被中断的地方
21.	对于某低速外设,在其准备数据期间希望 CPU 能做自己的工作,只有当外设准备好数据后之
	与 CPU 交换数据。完成这种数据传输最好选用( C )方式。
	A、无条件传送 B、查询传送 C、中断传送 D、DMA 传送

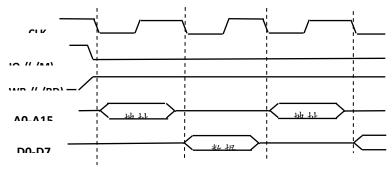
学院		学号	任课老师	考场教室	选课号/座位号
	密			··答·······题······	无······效······
22.	以下数据中, 能用	月于 ARM 数据外	<b>业理指令中的立即数</b>	、 足( D )。	
	A、0x01AB0000	B, 0x0000F	FFFO C、0xFFFFF	FFFF D, 0x800	00022
23.	ARM 处理器的 Cl	PSR 寄存器中反	反映处理器状态的位	是( D )。	
	A、S 位 B、I	[位 C、F	位 D、T 位		
24.	在嵌入式系统设计	十中,可以通过	( B )模块来测	量电池电源电压	. 0
	A, MMU B,	ADC C, PV	VM D, RTC		
25.	$I^2C$ 总线的数据传	输采用的是(	B ) 方式。		
	A、单工 B、	半双工 C、全	双工 D、多工		
26.	以下叙述中,不符	符合 RISC 特征的	内是( B )。		
	A、指令长度固定	,种类少	B、寻址方式丰富	富,指令功能尽量	量增强
	C、选取使用频率	较高的指令 D	、设置大量通用寄存	字器,访问存储器	器指令简单
27.	嵌入式系统的应用	]软件一般在宿	主机上开发,在目标	示机上运行,因此	比需要一个( B )环境。
	A、交互操作系统	B、交	叉编译 C、交互	工平台 D、分	布式计算
28.	下列 ARM 指令中	,第二源操作数	数采用了寄存器直接	<b>要寻址方式的是</b> (	( C ) .
	A, MOV R1, #0x	98 B. LDR I	R0, [R1, #4] C.	MOV R3, R0 I	D、LDR R0, [R2] ,#4
29.	在下列 ARM 指令	中,能实现清学	零 R0 中的低 8 位,	而其他位保持不	变的是( D )。
	A, ADD R0, R	.0, #0xFF	B, ORR RO, I	R0, #0xFF	
	C, EOR RO, R	0, #0xFF	D, BIC RO, R	0, #0xFF	
30.	在 ARM 指令的条	·件码中,表示是	无符号数小于的是(	( D ) .	
	A、LT	B、LS	C、LE	D, LO	

## 二、填空题(共20分,共20空,每空1分)

- 1. 在冯 诺伊曼架构下, CPU 通常包含其五个基本组成部分中的\_①\_和\_②\_。
- 2. 已知 PCI2.1 总线位宽是 64 位的,若总线时钟频率是 66MHz,且每个时钟周期可传输一次数据,则该总线带宽为<u>①</u>MB/s;另一种总线 AGP 2x 的位宽是 32 位,若总线时钟频率也是 66MHz,每个时钟周期可传输两次数据,则其带宽为<u>②</u>MB/s。
- 3. SRAM 的基本存储单元是双稳态锁存电路,每个单元电路可存放<u>①</u>位二进制信息。需要进行刷新的 RAM 存储器是<u>②</u>。
- 4. 当数据被压入堆栈时, SP 的值增大,且数据全部入栈后, SP 指向存放最后一个入栈数据单元的下一个单元,这种堆栈称为 ① 堆栈。

学院 <u></u> 姓名	学号	任课老师	考场教室	选课号/座位号	
1 120 /117	1 1	17 1/1/2	J-7/J-7/A-T-		

- 5. 系统在处理某个中断请求服务 A 时,再次接收到其他中断请求 B,如果系统停止当前正在处理的中断服务子程序,转而去处理后来的中断请求,说明 B 比 A 的优先级 ① (高/低),这种状况被称为中断的 ② 。
- 6. 在 ARM 处理器的七种工作模式中,具有独立的 R8~R12 寄存器的是 ① 模式。
- 7. ARM 处理器中寄存器初值为: R2=5, R3=4, R4=3, 执行指令 SUBS R2, R3, R4, LSR #2 后, 寄存器 R2= ① , R3= ② 。CPSR 中的标志位 Z= ③ , C= ④ 。
- 8. 在 ARM 处理器中,用于读 CPU 中程序状态寄存器的指令是 ① , 能够读接口中状态寄存器的指令有 ② 和 ③ 。
- 9. 某系统并行总线时序示意如下:



该系统采用的总线时序控制方式为 ① 。其优点是 ② ,缺点是\_\_③\_。

## <u>三、</u> 综合题(共 50 分)

得 分

- 1. (8分)简述高速缓冲存储器技术和虚拟存储器技术的异同。
- 答:相同点: a.以存储器访问的局部性为基础; (1分)
  - b.采用的调度策略类似; (1分)
  - c.对用户都是透明的。(2分)

不同点: a.划分的信息块的长度不同; (2分)

- b. Cache技术由硬件实现,而虚拟存储器由OS的存储管理软件辅助硬件实现。(2分)
- 2. (8分)比较说明中断服务程序与子程序调用的异同。

得 分

- 答:程序中断的处理比子程序的调用要复杂的多:
  - a.子程序的执行是程序员事先安排好的(由调用子程序的指令转入);而中断服务子程序的执行一般是由随机的中断事件引发的。(2分)
  - b.子程序的执行受到主程序或上层子程序的控制;而中断服务子程序一般与被中断的现行程序无关。(2分)
  - c.不存在同时调用多个子程序的情况,因此子程序不需要进行优先级排队;而不同中断源则有同时向CPU提出服务请求。(2分)

共同点:都要进行程序跳转,都需要保护断点以确保正确返回(2分)。

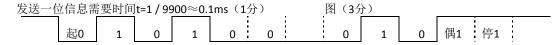
学院	Ld. →	<b>か</b> ロ	イイン田 サイエ	サ.エフ カム・二	<b>进出口,1亩,6</b> ; 早	
字院	姓名	乞号	任课老帅	7E 17m 201 43		
丁 [5]	メナ.コ	7 )		197017人土	远床与/座位与	

- 3. (8分)简述CPU以查询方式向打印机传送一次数据的基本过程,并指出该方式的优缺点。
- 答:数据输出过程如下(3分):
  - a. CPU读取打印机接口中的状态寄存器,并检查状态信息以确定打印机当前是否空闲,不空闲则反复查询;
  - b.若打印机空闲,则CPU将数据写入数据端口,同时产生输出选通信号,并置打印机状态为忙;
  - c.打印机取走数据信息,并回复ACK响应信号,清除打印机忙状态信号。

查询式程序控制方式是一种CPU主动、外设被动的I/O操作方式。(2分)这种控制方式很好地解决了CPU与外设之间的同步问题,不再像同步式(无条件式)程序控制方式那样对端口进行"盲读"、"盲写",数据传送可靠性高,且硬件接口相对简单(2分);但它的缺点是CPU工作效率较低,I/O响应速度慢(1分)。

得 分

- 4. (6分) 若某异步串行通信系统中,假设一个字符包含8个数据位,每帧包含一个字符、1个奇偶校验位、1个起始位、1个停止位,若每秒最快可以传送900个字符,则其波特率为多少? 在该速率下,发送1位信息需要多少时间?请画出使用偶校验时,发送一个字符"E"(ASCII码为0x45)的波形示意图。
- 答:波特率=(8+1+1+1)\*900=9900bps (2分)



得 分

- 5. (6分)在ARM处理器中,试列举可以修改R15寄存器的指令及类型,并讨论修改R15后程序可能出现的状况。
- 答:数据处理类指令: MOV等 转移指令: B、BL等 加载指令: LDR等 异常产生指令: SWI等

得 分

6.	(8分)在某	使用小	⅓战以 端存储的系统中	7,用下列			<u>-</u>
	各变量分配的	的存储。	诸单元的内容, 单元起始地址值 字节存储空间。		地址 <u>0x8000</u>	数据 "A"或 0x41	
	String Dataword	MAP DCB DCD DCW	0x8000 "ABCD" 0x45A2 56			"B"或 0x42 "C"或 0x43 "D"或	
					0x8004	0x44 0xA2 0x45 0x00	
7.			设ARM汇编程序 语言功能描述。 1		0x8008	0x00 0x00 0x38或56 0x00	
	(R0>R1) ADDHI R0++;	R0, R	0, #1				
	ADDLS 程序段 2:	R1, R			else R1++;		
	CMP	R0, #	10	1	f(R0!=10)		