

디지털회로설계 Test#1

배점) 1(HW20), 2(20), 3(20), 4(H20), 5(HW20)

1.
 - a. 크기가 63 보다는 작은 실수에 대해 덧셈과 뺄셈을 수행할 수 있는 조합논리회로를 설계하려고 한다. 소수점 이하 3째자리까지 계산할 수 있도록 하려면 Full adder 가 몇 개 있어야 하나?
 - b. a 에서 정의한 회로에서 다음의 연산이 수행되는 것으로 가정하여 adder 에의 입력과 출력을 보여라. $23.76 - 34.872$ 그리고 $-31.25 - (-56.125)$. 단, 주어진 수는 10 진수이고, adder 의 입력을 보인다는 의미를 수업시간에서 보인 덧셈 또는 뺄셈 방법으로 생각하라.

2. 그림 2 는 decoder 의 symbol 을 보인 것으로 B 가 MSB 이다. Symbol 로부터 이 부품의 동작을 진리표로 추정하라. 단, symbol 에 사용된 표기는 회로에 자주 사용되는 mixed logic 의 관습에 따라 그린 것이다.

3. $f(x,y,z) = x'y'z + y'z + x'z + xy'z'$ 로 표현된 수식과 이 수식이 의미하는 회로에 대한 아래의 질문에 답하라.
 - a. 이 회로의 입력과 출력을 모두 열거하라
 - b. Literal 의 수는 몇개인가?
 - c. Product term 을 모두 열거하라
 - d. 주어진 수식을 canonical SOP form 으로 바꾸어라
 - e. 주어진 수식에 직간접적으로 포함된 minterm 을 모두 열거하라
 - f. M_7 과 m_3 을 x, y, z 로 표현하라
 - g. 주어진 수식을 canonical POS form 으로 바꾸어라.
 - h. 이 회로를 Karnaugh 으로 표현한 후 minimum SOP 를 구하라.
 - i. h 에서 그린 Karnaugh map 에서 PI 와 EPI 를 모두 구하라.
 - j. 최소수의 NAND gate 만 사용한 회로도도 표현하라.
 - k. 최소수의 NOR gate 만 사용한 회로도도 표현하라.

4. Latch 와 flipflop 을 비교설명하고, flipflop 의 종류와 각각의 동작을 characteristic table 과 characteristic equation 으로 보여라. 또, excitation table 도 보여라. 단, positive-edge triggered type 을 가정하라

5. 다음 회로의 동작을 state diagram 과 state table 로 나타내라. 또, 이 시스템의 초기상태를 00 으로 가정하여 다음의 timing chart 를 완성하라. 단, asynchronously resettable flipflop 만 사용된 것으로 가정하라.

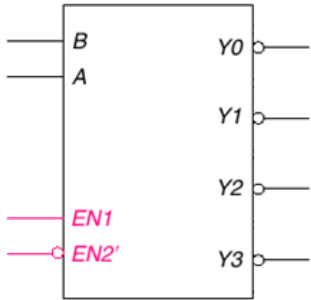


그림 2

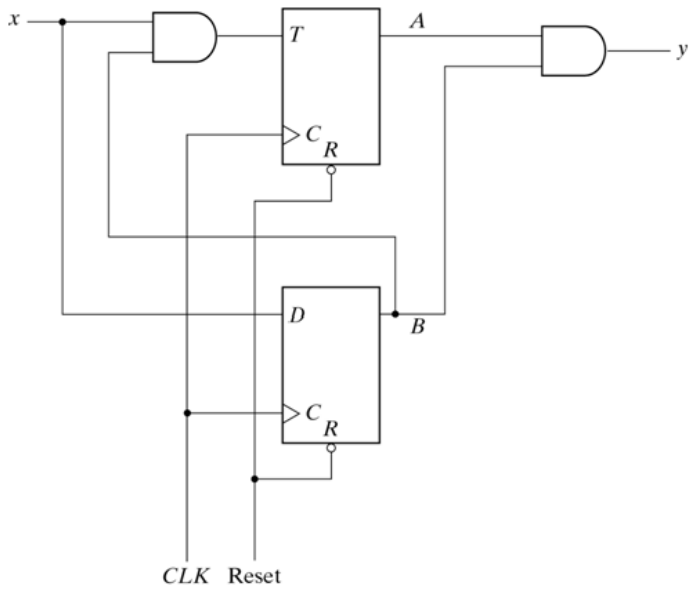


그림 5

이름:

학번:

