

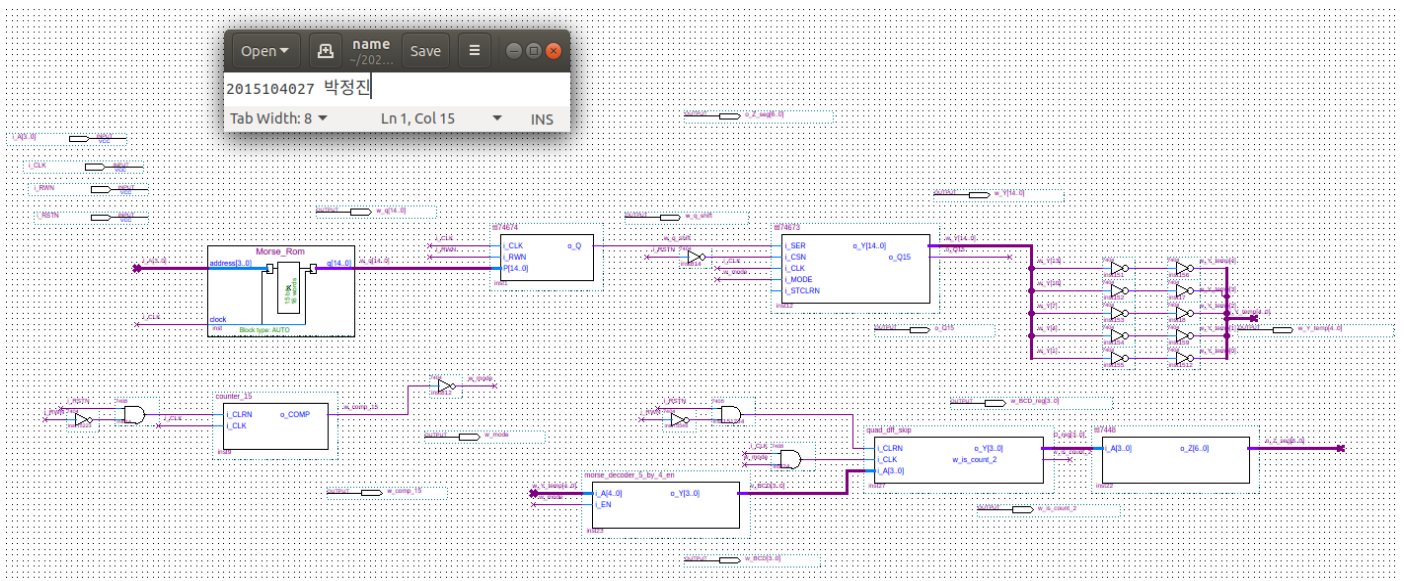
디지털회로실험 보고서

-미니 프로젝트 2-

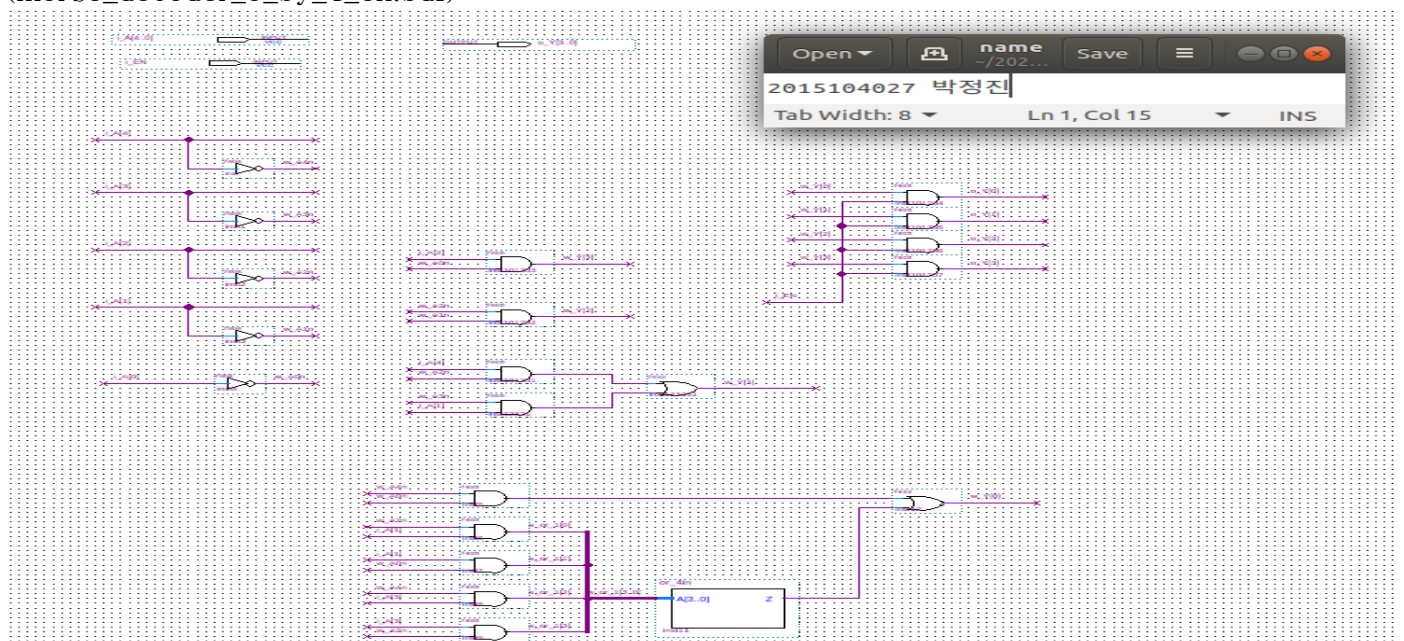
전자공학과
2015104027
박정진

실험 결과

Quartus Simulation (top.bdf)



(morse_decoder_5_by_4_en.bdf)



회로는 모두 74series 로 구현하였다.

시뮬레이션 파형을 보면 알겠지만, Morse Encoder(Morse_Rom)에서 모스 신호를 만들면 신호를 보낸다는 flag 를 같이 보낸다. 그렇게 flag 를 받는 순간 모스 신호를 받게끔 설계를 하였고 그 후, 데이터 처리 과정을 거쳐 7segment 에 디스플레이한다. 그리고 그 다음 신호가 들어온다는 flag 를 받으면 초기화하고 데이터가 모두 수신 될 때까지 기다린다.

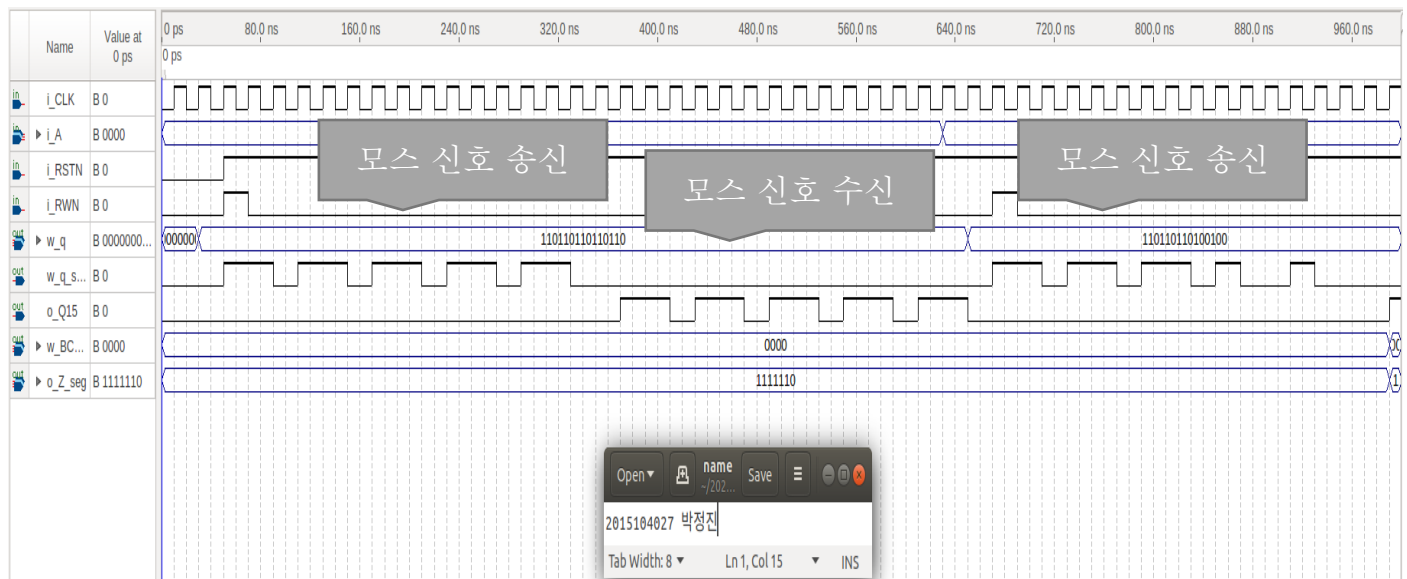
Simulation

Case 1)

i_A = 0000

결과 예상

7seg = 1111110

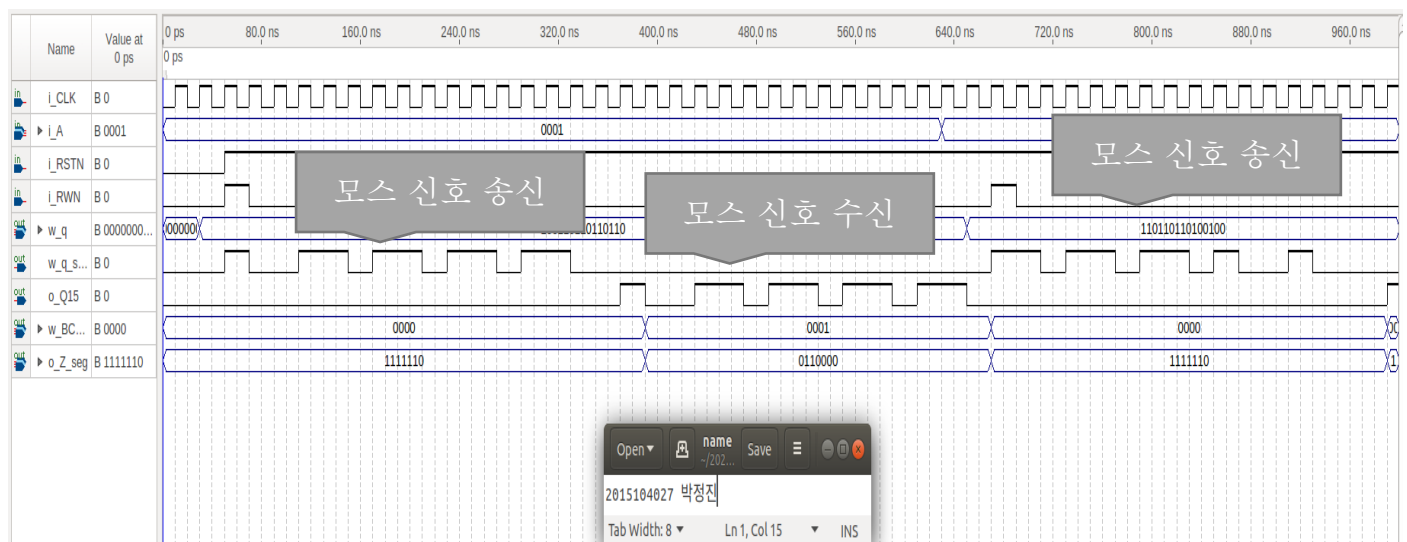


Case 2)

i_A = 0001

결과 예상

7seg = 0110000

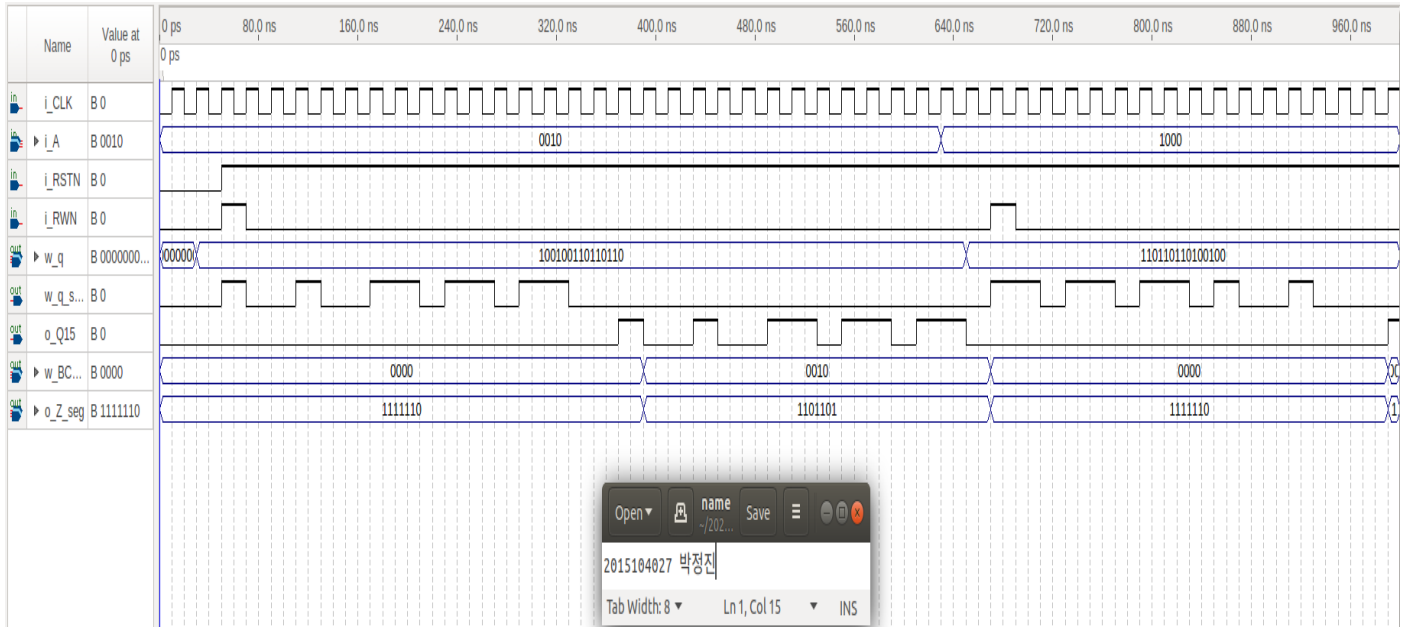


Case 3)

i_A = 0010

결과 예상

7seg = 1101101

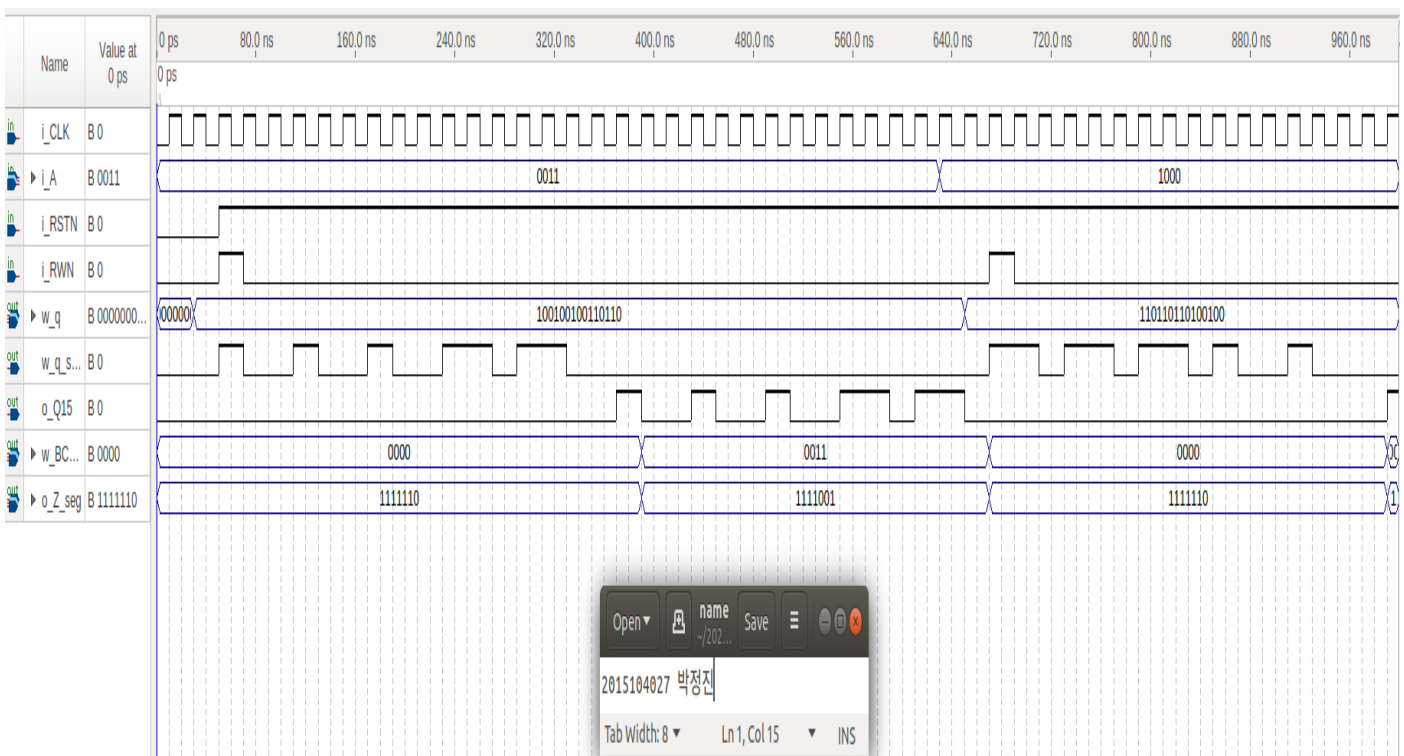


Case 4)

i_A = 0011

결과 예상

7seg = 1111001

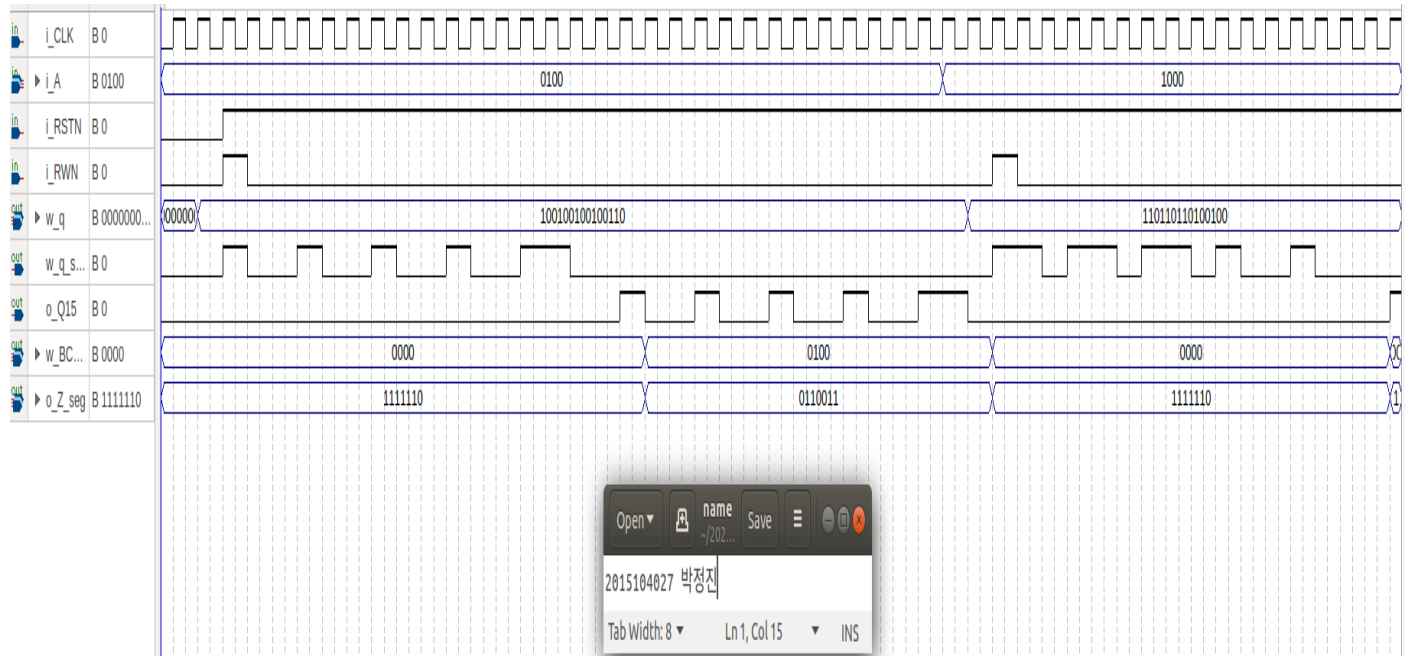


Case 5)

i_A = 0100

결과 예상

7seg = 0110011

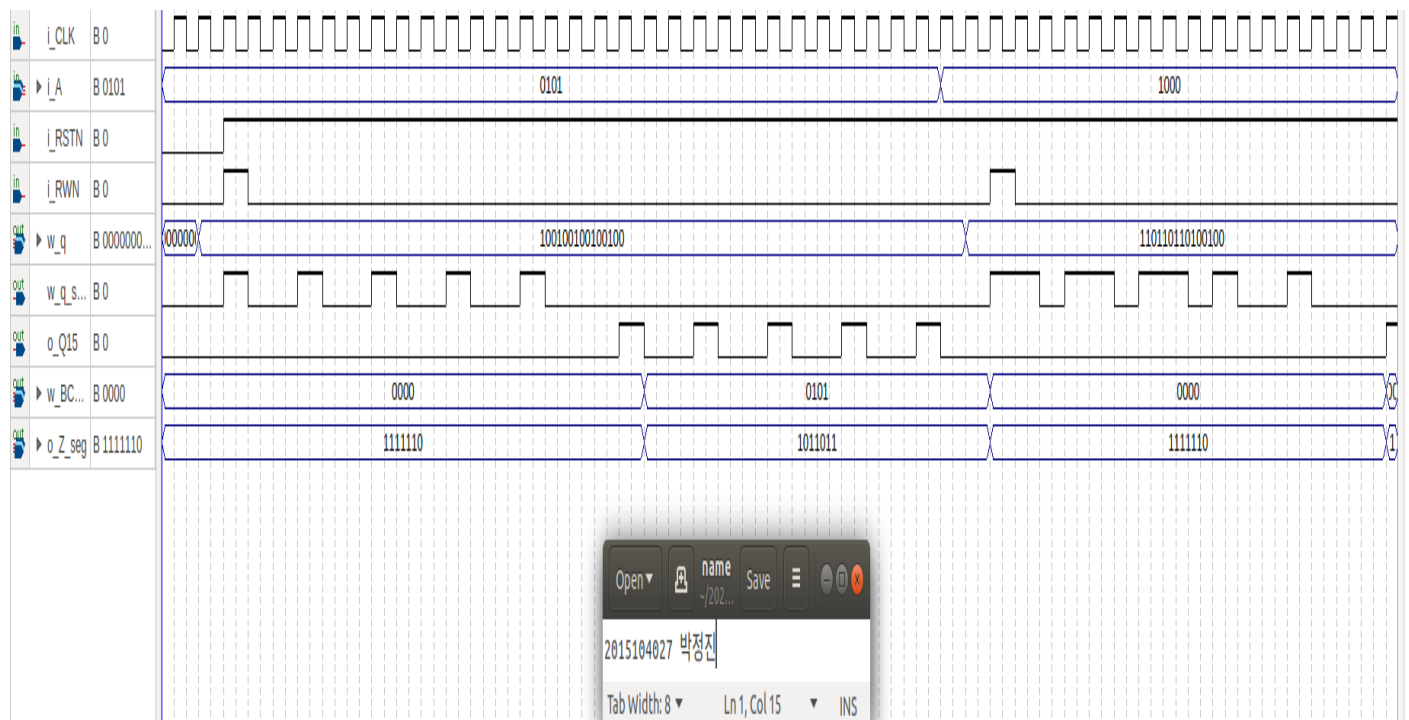


Case 6)

i_A = 0101

결과 예상

7seg = 1011011

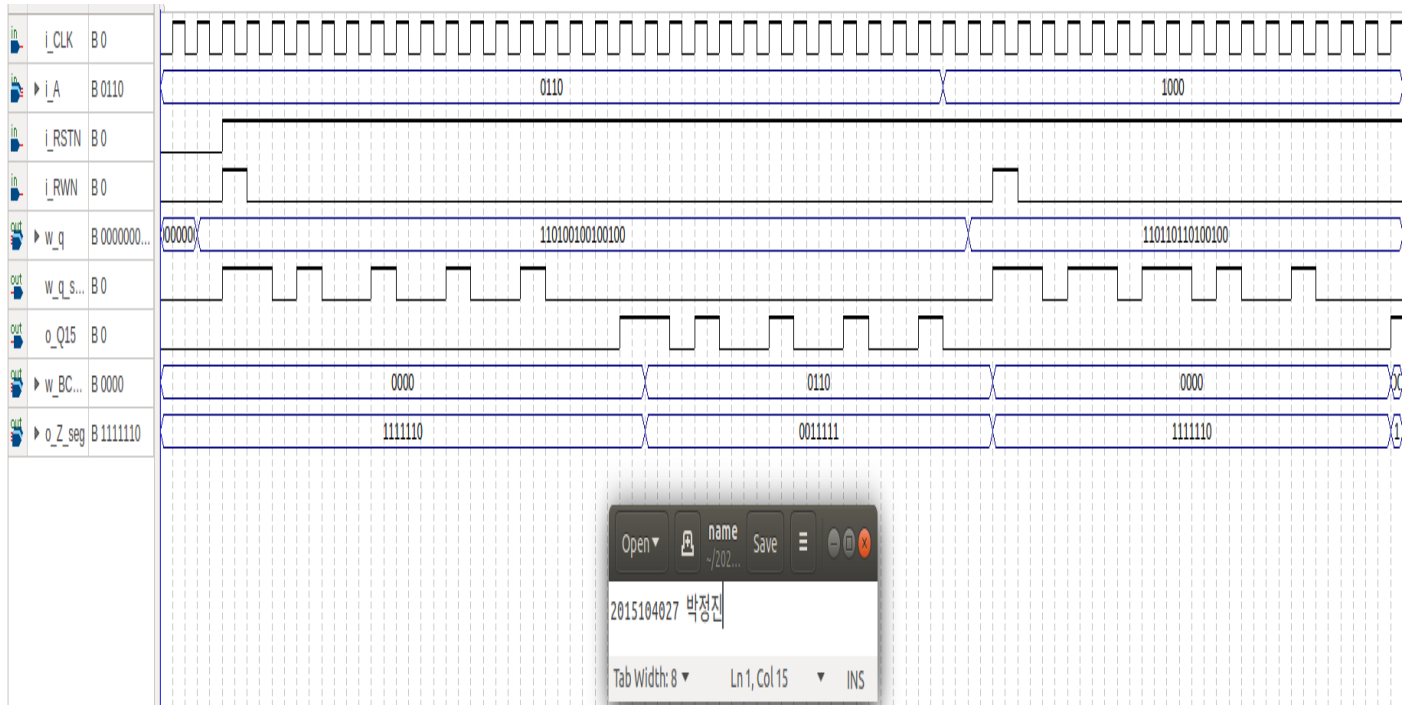


Case 7)

i_A = 0110

결과 예상

7seg = 0011111

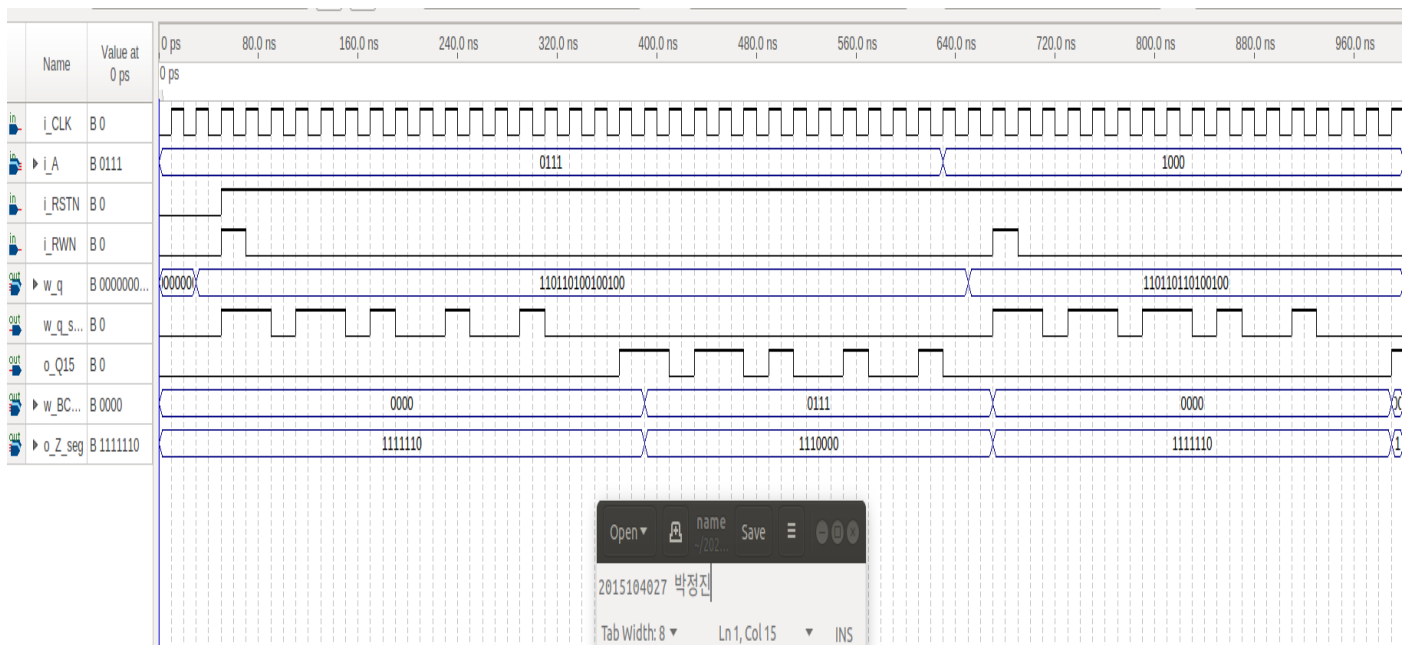


Case 8)

i_A = 0111

결과 예상

7seg = 1110000

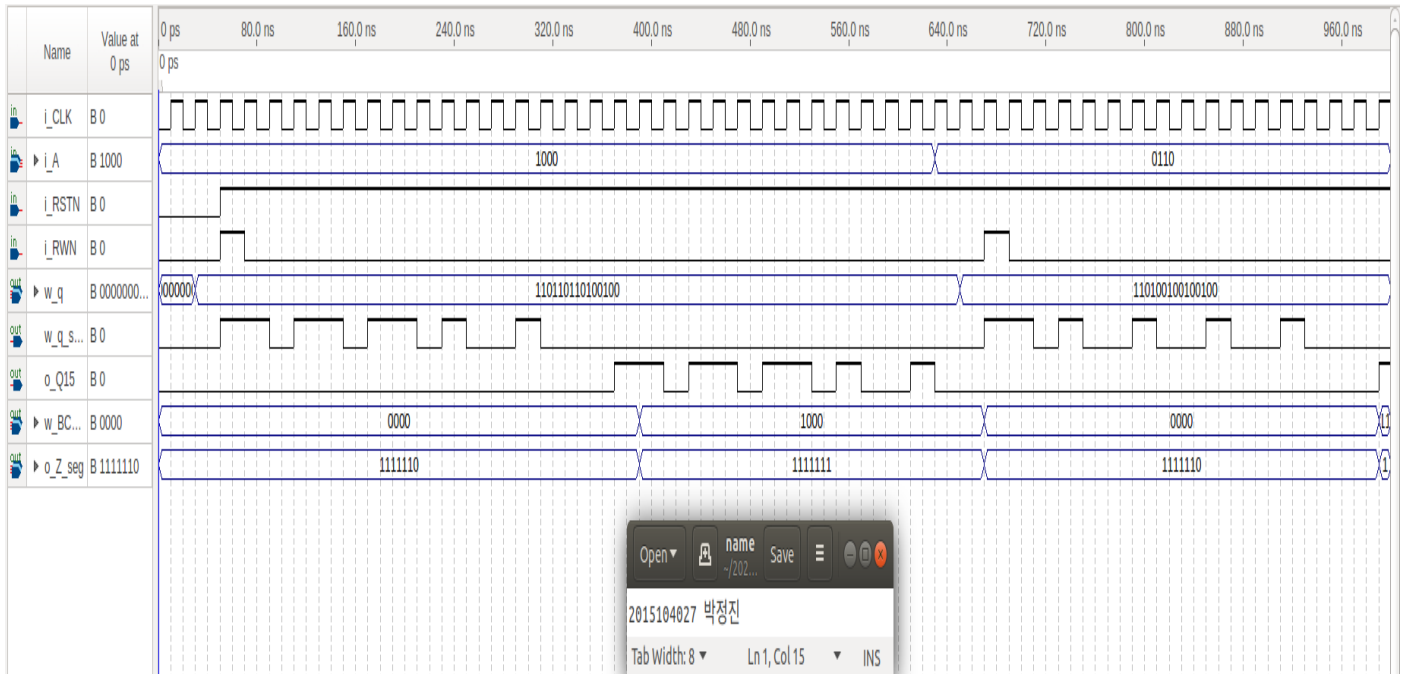


Case 9)

i_A = 1000

결과 예상

7seg = 1111111



Case 10)

i_A = 1001

결과 예상

7seg = 1110011

