**MIPS Verilog 설계 분석**

2019-2 컴퓨터구조 Term Project

2016104147 이우진

1. 주어진 설계 분석

2. 오류 분석

3. 오류 정정 및 검증

4. 파이프라이닝 설계 추가 및 검증